(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0142407
(43) 공개일자 2022년10월21일

(51) 국제특허분류(Int. Cl.)
H03F 1/30 (2006.01) *G01R 15/18* (2006.01)
G01R 19/00 (2021.01) *H03F 1/56* (2006.01)
(52) CPC특허분류
H03F 1/302 (2013.01)
G01R 15/18 (2013.01)
(21) 출원번호 10-2022-0127502(분할)
(22) 출원일자 2022년10월06일
심사청구일자 2022년10월06일
(62) 원출원 특허 10-2022-0033567
원출원일자 2022년03월17일
심사청구일자 2022년03월17일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정상영
울산광역시 울주군 언양읍 유니스트길 50
김진국
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인더웨이브

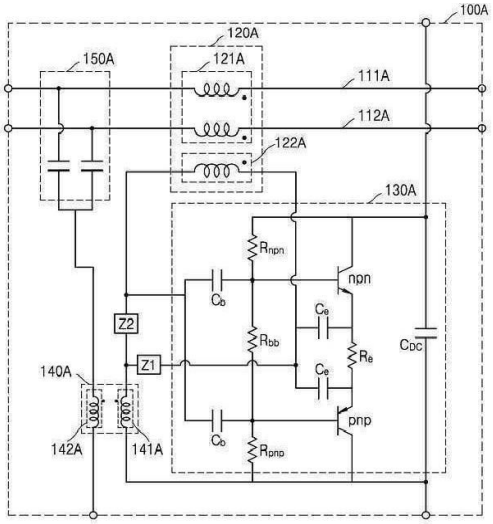
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **전류 보상 장치**

(57) 요 약

본 발명의 실시예들은 다양한 형태의 전력 시스템에서, 하나의 장치로부터 공통 모드(Common Mode)로 입력되는 제1 전류를 능동적으로 보상하여 다른 장치에 대한 영향을 최소화 하는 전류 보상 장치에 관한 것이다. 본 발명의 전류 보상 장치는 제2 장치에 의해 공급되는 제2 전류를 제1 장치에 전달하는 적어도 둘 이상의 대전류 경로, 관통 개구를 구비하고, 적어도 둘 이상의 대전류 경로가 관통 개구에 삽입되고, 적어도 둘 이상의 대전류 경로 상의 제1 전류를 감지하여, 제1 전류에 대응되는 출력 신호를 생성하는 센싱부, 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부, 증폭 신호에 기초하여 보상 전류를 생성하는 보상부 및 보상 전류가 적어도 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공하는 보상 커패시터부를 포함한다.

대 표 도



(52) CPC특허분류
G01R 19/0092 (2013.01)
H03F 1/56 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 1425165471
과제번호 S3029887
부처명 중소벤처기업부
과제관리(전문)기관명 중소기업기술정보진흥원
연구사업명 창업성장기술개발
연구과제명 지능형 능동 EMI 필터 IC 반도체 설계, 파운드리 제조 및 측정 실험
기 여 율 1/3
과제수행기관명 이엠코어텍 주식회사
연구기간 2020.12.31 ~ 2022.12.31
이 발명을 지원한 국가연구개발사업
과제고유번호 1711108156
과제번호 2020R1A2C1005576
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 개인기초연구(과기정통부)(R&D)
연구과제명 반도체 내 EMI 노이즈의 관측과 상쇄를 위한 회로 및 시스템 개발
기 여 율 1/3
과제수행기관명 울산과학기술원
연구기간 2020.03.01 ~ 2021.02.28
이 발명을 지원한 국가연구개발사업
과제고유번호 1711116792
과제번호 2020-0-00839-001
부처명 과학기술정보통신부
과제관리(전문)기관명 정보통신기획평가원
연구사업명 방송통신산업기술개발(R&D)
연구과제명 초연결 E-Vehicle 전력 및 신호 EMC 고도화 기술 개발
기 여 율 1/3
과제수행기관명 한국과학기술원
연구기간 2020.04.01 ~ 2020.12.31

명 세 서

청구범위

청구항 1

제1 장치와 연결되는 적어도 둘 이상의 대전류 경로 각각에 공통 모드(Common Mode)로 입력되는 제1 전류를 능동적으로 보상하는 전류 보상 장치에 있어서,

제2 장치에 의해 공급되는 제2 전류를 상기 제1 장치에 전달하는 적어도 둘 이상의 대전류 경로;

관통 개구를 구비하고, 상기 적어도 둘 이상의 대전류 경로가 상기 관통 개구에 삽입되고, 상기 적어도 둘 이상의 대전류 경로 상의 상기 제1 전류를 감지하여, 상기 제1 전류에 대응되는 출력 신호를 생성하는 센싱부;

상기 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부;

상기 증폭 신호에 기초하여 보상 전류를 생성하는 보상 변압기를 포함하는 보상부; 및

상기 보상 전류가 상기 적어도 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공하는 보상 커패시터부;를 포함하고,

상기 센싱부는 상기 관통 개구를 구비하고, 상기 적어도 둘 이상의 대전류 경로상의 상기 제1 전류에 의해 생성된 자속 밀도에 기초하여 상기 출력 신호를 생성하는 코어;를 포함하는 센싱 변압기로 구성되고,

각각의 상기 적어도 둘 이상의 대전류 경로가 상기 코어의 상기 관통 개구에 단순히 삽입되는 형태인, 전류 보상 장치.

청구항 2

제1항에 있어서,

상기 센싱 변압기는

상기 적어도 둘 이상의 대전류 경루 상에 배치되는 제1 차 측; 및

상기 제1 전류에 의해 유도되는 제1 자속 밀도에 기초하여 제1 유도 전류를 생성하는 제2 차 측;

을 포함하며,

상기 제2 차 측은 상기 증폭부의 입력단과 차동(differntial)으로 연결되어 상기 제1 유도 전류를 상기 출력 신호로 입력하는, 전류 보상 장치.

청구항 3

제1항에 있어서

상기 증폭부는,

양의 신호를 증폭하며 BJT(bipolar junction transistor)를 포함하는 제1 증폭 소자; 및

음의 신호를 증폭하며 BJT(bipolar junction transistor)를 포함하는 제2 증폭 소자; 를 포함하며,

상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 콜렉터 단자에 저항(R_{npn}, R_{pnp})가 연결되고,

상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 에미터 단자에 저항(R_e)가 연결되고,

상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 베이스 단자에 저항(R_{bb})가 연결되는, 전류 보상 장치.

청구항 4

제3항에 있어서,

상기 증폭부는

상기 제1 증폭 소자 및 상기 제2 증폭 소자의 증폭 비율을 조절하는 제1 임피던스(Z1) 및 제2 임피던스(Z2)를 더 포함하고,

상기 제1 임피던스(Z1) 및 제2 임피던스(Z2)는 상기 센싱부 및 보상부의 전류 증폭도를 기초로 상기 제1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절하는, 전류 보상 장치.

청구항 5

제4항에 있어서,

상기 제1 임피던스(Z1)의 제1 단은 상기 보상 변압기와 연결되고, 제2 단은 상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 에미터 단자에 연결되며,

상기 제2 임피던스(Z2)의 제1 단은 상기 보상 변압기와 연결되고, 제2 단은 상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 베이스 단자에 커패시터(C_b)를 통해 연결되는, 전류 보상 장치.

청구항 6

제5항에 있어서,

상기 센싱부의 전류 증폭도는 1/F1이고, 상기 보상부의 전류 증폭도는 1/F2인 경우, 상기 제1 임피던스(Z1) 및 상기 제2 임피던스(Z2)는 상기 증폭부의 전류 증폭도가 F1*F2가 되도록 상기 1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절하는, 전류 보상 장치.

청구항 7

제1항에 있어서,

상기 보상 커패시터부는 적어도 둘 이상의 보상 커패시터를 포함하며,

상기 적어도 둘 이상의 보상 커패시터 각각의 일단은 상기 적어도 둘 이상의 대전류 경로 각각에 연결되고, 타단은 보상 기준전위와 연결되는, 전류 보상 장치.

청구항 8

제7항에 있어서,

상기 보상 기준전위는 상기 증폭부에 연결된 기준전위와 서로 구별되는 전위인, 전류 보상 장치.

발명의 설명

기 술 분 야

[0001] 본 발명의 실시예들은 전류 보상 장치에 관한 것으로, 두 장치를 연결하는 둘 이상의 대전류 경로 상에 공통 모드로 입력되는 전류를 능동적으로 보상하는 전류 보상 장치에 관한 것이다.

배 경 기 술

[0002] 일반적으로 가전용, 산업용 전기 제품이나 전기 자동차와 같은 전기 기기들은 동작하는 동안 노이즈를 방출한다. 가령 전기 기기 내부의 스위칭 동작으로 인해 노이즈가 발생될 수 있다. 이러한 노이즈는 인체에 유해할 뿐만 아니라 연결된 다른 전자 기기의 오동작 또는 고장을 야기한다.

[0003] 전자 기기가 다른 기기에 미치는 전자 장해를, EMI(Electromagnetic Interference)라고 하며, 그 중에서도, 와이어 및 기판 배선을 경유하여 전달되는 노이즈를 전도성 방출(Conducted Emission, CE) 노이즈라고 한다.

[0004] 전자 기기가 주변 부품 및 다른 기기에 고장을 일으키지 않고 동작하도록 하기 위해서, 모든 전자 제품에서 EMI 노이즈 방출량을 엄격히 규제하고 있다. 따라서 대부분의 전자 제품들은, 노이즈 방출량에 대한 규제를 만족하기 위해, EMI 노이즈를 저감시키는 EMI 필터와 같은 전류 보상 장치를 필수적으로 포함한다.

[0005] 예를 들면, 에어컨과 같은 백색 가전, 전기차, 항공, 에너지 저장 시스템(Energy Storage System, ESS) 등에서, 전류 보상 장치는 필수적으로 포함된다. 종래의 전류 보상 장치는, 전도성 방출(CE) 노이즈 중 공통 모드

(Common Mode, CM) 노이즈를 저감시키기 위해 공통 모드 초크(CM choke)를 이용한다.

[0006] 한편, 고전력 제품들이 출시됨에 따라 고전력 시스템용 전류 보상 장치에 대한 니즈(needs)가 증가하고 있는 실정이다. 그런데 고전력/고전류 시스템에서 공통 모드(CM) 초크는, 자기 포화 현상에 의해 노이즈 저감 성능이 급격히 떨어지게 된다. 따라서 고전력/고전류 시스템에서 자기 포화를 방지하며 노이즈 저감 성능을 유지하기 위해서, 종래에는 공통 모드 초크의 사이즈를 키우거나 개수를 늘려야 하는데, 이로 인해 고전력 제품을 위한 전류 보상 장치의 크기와 가격이 매우 증가하는 문제점이 발생하였다.

[0007] 특히, 고전력/고전류 시스템에서는 전류가 흐르는 경로(또는 권선)를 버스 바(bus bar) 형태의 두꺼운 구리판을 사용한다. 이 경우, 능동적인 노이즈 제거를 위해 권선에 흐르는 전류를 감지하는 센싱부에 권선을 여러 차례 감는 것이 제한적이다. 또한, 두꺼운 구리판을 여러 차례 감는 경우, 센싱부의 크기가 증가하게 되며 전류 보상 장치의 전체적인 크기가 매우 증가한다는 문제가 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 공통 모드(CM) 노이즈를 저감시키는 능동형 전류 보상 장치를 제공하고자 한다.

[0009] 또한, 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 센싱부의 크기를 감소시키고, 생산성이 증가된 능동형 전류 보상 장치를 제공하고자 한다.

[0010] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0011] 본 발명의 일 실시예에 따른 제1 장치와 연결되는 적어도 둘 이상의 대전류 경로 각각에 공통 모드(Common Mode)로 입력되는 제1 전류를 능동적으로 보상하는 전류 보상 장치는, 제2 장치에 의해 공급되는 제2 전류를 상기 제1 장치에 전달하는 적어도 둘 이상의 대전류 경로; 관통 개구를 구비하고, 상기 적어도 둘 이상의 대전류 경로가 상기 관통 개구에 삽입되고, 상기 적어도 둘 이상의 대전류 경로 상의 상기 제1 전류를 감지하여, 상기 제1 전류에 대응되는 출력 신호를 생성하는 센싱부; 상기 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부; 상기 증폭 신호에 기초하여 보상 전류를 생성하는 보상부; 및 상기 보상 전류가 상기 적어도 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공하는 보상 커패시터부;를 포함할 수 있다.

[0012] 또한, 상기 센싱부는 상기 관통 개구를 구비하고, 상기 적어도 둘 이상의 대전류 경로 상의 상기 제1 전류에 의해 생성된 자속 밀도에 기초하여 상기 출력 신호를 생성하는 코어;를 포함하는 센싱 변압기로 구성될 수 있다.

[0013] 또한, 상기 코어는 개폐 가능한 클램프 구조로, 개방 상태에서 상기 적어도 둘 이상의 대전류 경로 각각이 내측에 삽입될 수 있다.

[0014] 또한, 상기 증폭부는, 양의 신호를 증폭하는 제1 증폭 소자; 음의 신호를 증폭하는 제2 증폭 소자; 및 상기 제1 증폭 소자 및 상기 제2 증폭 소자의 증폭 비율을 조절하는 적어도 하나의 임피던스;를 포함할 수 있다.

[0015] 또한, 상기 제1 증폭 소자 및 상기 제2 증폭 소자 각각은 BJT(bipolar junction transistor)를 포함하고, 상기 적어도 하나의 임피던스는 상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 에미터 단자에 연결되는 제1 임피던스(Z1); 및 상기 제1 증폭 소자 및 상기 제2 증폭 소자의 BJT의 베이스 단자에 연결되는 제2 임피던스(Z2);를 포함하고, 상기 제1 임피던스(Z1) 및 제2 임피던스(Z2)는 상기 센싱부 및 보상부의 전류 증폭도를 기초로 상기 제1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절할 수 있다.

[0016] 또한, 상기 센싱부의 전류 증폭도는 1/F1이고, 상기 보상부의 전류 증폭도는 1/F2인 경우, 상기 제1 임피던스(Z1) 및 상기 제2 임피던스(Z2)는 상기 증폭부의 전류 증폭도가 F1*F2가 되도록 상기 1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절할 수 있다.

[0017] 전술한 것 외의 다른 측면, 특징, 이점은 이하의 발명을 실시하기 위한 구체적인 내용, 청구범위 및 도면으로부터 명확해질 것이다.

발명의 효과

[0018] 상술한 바와 같이 이루어진 본 발명의 다양한 실시예에 따르면, 고전력 시스템에서도 가격, 면적, 부피, 무게가 크게 증가하지 않는 전류 보상 장치를 제공할 수 있다.

[0019] 본 발명의 다양한 실시예에 따른 전류 보상 장치는, CM 초크를 포함하는 수동 보상 장치에 비하여 가격, 면적, 부피, 무게가 감소될 수 있다.

[0020] 또한, 본 발명의 다양한 실시예에 따른 전류 보상 장치는, CM 초크에 기생하지 않고 독립적으로 동작할 수 있는 능동형 전류 보상 장치를 제공할 수 있다.

[0021] 또한, 본 발명의 다양한 실시예에 따른 전류 보상 장치는, 전력선으로부터 전기적으로 절연되는 능동 회로단을 가짐으로써, 능동 회로단에 포함된 소자들을 안정적으로 보호할 수 있다.

[0022] 특히 본 발명에 따르면, 권선(또는 대전류 경로)을 코어(또는 센싱 변압기)에 감을 필요 없이 단순히 코어에 권선을 통과시킴으로써, 권선이 코어를 통과하는 횟수(또는 턴 수)를 크게 줄일 수 있고 이에 따라 센싱부의 크기를 크게 감소시킬 수 있다. 특히, 3상 4선의 전력 시스템에서는 더욱 획기적으로 센싱부의 크기가 감소할 수 있다.

[0023] 본 발명에 따르면, 권선이 코어를 통과하는 횟수를 크게 줄임으로써 고전력/고전류 시스템을 이용하는 제품의 생산성을 획기적으로 증가시킬 수 있다.

[0024] 본 발명에 따르면, 전력선 쪽 턴수 및 인덕턴스가 작아지면서 자기 포화의 위험 크게 감소하며, 전력 증가에 따른 코어 사이즈 증가량 역시 크게 감소할 수 있다.

[0025] 상술한 효과는 예시적으로 나열한 것으로, 이에 의해 본 발명의 효과가 한정되는 것은 아니다.

도면의 간단한 설명

[0026] 도 1은 본 발명의 일 실시예에 따른 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한 도면이다.

도 2는 본 발명의 일 실시예에 따라 제2 선 시스템에 사용되는 전류 보상 장치(100A)의 구성을 개략적으로 도시한 도면이다.

도 3a 및 3b는 본 발명의 일 실시예에 따른 센싱부(120)가 센싱 변압기(120A)로 구현된 경우의 동작을 설명하기 위한 도면이다.

도 4a 및 도 4b는 본 발명의 일 실시예에 따른 센싱부(120)가 대전류 경로가 1회 권취된 센싱 변압기(120A)로 구현된 것을 설명하기 위한 도면이다.

도 5a 및 5b는 본 발명의 일 실시예에 따른 증폭부(130A)가 BJT(Bipolar Junction Transistor) 및 복수의 수동 소자들로 구현된 것을 설명하기 위한 도면이다.

도 6a 및 6b는 본 발명의 일 실시예에 따른 증폭도를 자유롭게 설계할 수 있는 피드백(feedback) 증폭기를 설명하기 위한 도면이다.

도 7은 보상 커패시터부(150A)를 통해 흐르는 전류(IL1, IL2)를 설명하기 위한 도면이다.

도 8은 본 발명의 다른 일 실시예에 따른 전류 보상 장치(100B)의 구성을 개략적으로 도시한 도면이다.

도 9는 본 발명의 또 다른 일 실시예에 따른 전류 보상 장치(100C)의 구성을 개략적으로 도시한 도면이다.

도 10은 도 8에 도시된 실시예에 따른 전류 보상 장치(100B)가 사용되는 시스템의 구성을 구략적으로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0027] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0028] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일

하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0029] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 형태는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0030] 도 1은 본 발명의 일 실시예에 따른 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한 도면이다.

[0031] 본 발명의 일 실시예에 따른 전류 보상 장치(100)는 제1 장치(300)와 연결되는 적어도 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드(Common Mode)로 입력되는 제1 전류(I11, I12)를 능동적으로 보상할 수 있다. 이를 위해 본 발명의 일 실시예에 따른 전류 보상 장치(100)는 적어도 둘 이상의 대전류 경로(111, 112), 센싱부(120), 증폭부(130), 보상부(140) 및 보상 커패시터부(150)를 포함할 수 있다.

[0032] 둘 이상의 대전류 경로(111, 112)는 전류 보상 장치(100) 내에서 제2 장치(200)에 의해 공급되는 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는 데, 예컨대 전력선일 수 있다. 일 실시예에 따르면, 둘 이상의 대전류 경로(111, 112) 각각은 라이브선(Live line)과 중성선(Neutral line)일 수 있다. 예를 들어, 대전류 경로(111, 112)는 고전압/고전력 시스템(예컨대 전기 자동차)에서는 두꺼운 구리판 등을 통해 구현될 수 있다.

[0033] 본 명세서에서 제2 장치(200)는 제1 장치(300)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 장치일 수 있다. 가령 제2 장치(200)는 전원을 생산하여 공급하는 장치일 수도 있고, 다른 장치에 의해 생성된 전원을 공급하는 장치(예컨대 전기 자동차 충전 장치)일 수도 있다. 물론 제2 장치(200)는 저장된 에너지를 공급하는 장치일 수도 있다. 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.

[0034] 본 명세서에서 제1 장치(300)는 전술한 제2 장치(200)가 공급하는 전원을 사용하는 다양한 형태의 장치일 수 있다. 가령 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한, 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.

[0035] 전술한 바와 같이 둘 이상의 대전류 경로(111, 112) 각각은 제2 장치(200)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는 데, 일 실시예에 따르면, 제2 전류(I21, I22)는 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 이때 제2 주파수 대역은 가령 50Hz 내지 60Hz의 범위를 갖는 대역일 수 있다.

[0036] 또한, 둘 이상의 대전류 경로(111, 112) 각각은 제1 장치(300)에서 발생한 노이즈, 즉 제1 전류(I11, I12)의 적어도 일부가 제2 장치(200)에 전달되는 경로일 수도 있다. 이때 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력 될 수 있다.

[0037] 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(300)에서 의도치 않게 발생되는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(300)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생되는 노이즈 전류일 수 있다.

[0038] 제1 전류(I11, I12)는 제1 주파수 대역의 주파수를 갖는 전류일 수 있다. 이때 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역을 가질 수 있는 데, 예컨대 150KHz 내지 30MHz의 범위를 갖는 대역일 수 있다.

[0039] 한편, 둘 이상의 대전류 경로(111, 112)는 도 1에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 도 8 및 도 9에 도시된 바와 같이 세 개의 경로 또는 네 개의 경로를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(300) 및/또는 제2 장치(200)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.

[0040] 한편, 센싱부(120)는 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 바꾸어 말하면 센싱부(120)는 대전류 경로(111, 112) 상의 제1

전류(I11, I12)를 감지하는 수단을 의미할 수 있다.

[0041] 일 실시예에 따르면, 센싱부(120)는 적어도 둘 이상의 대전류 경로가 삽입되는 관통 개구를 구비할 수 있다. 센싱부(120)는 삽입된 둘 이상의 대전류 경로 상의 제1 전류를 감지하여, 감지된 제1 전류에 대응되는 출력 신호를 생성할 수 있다.

[0042] 일 실시예에서, 센싱부(120)는 관통 개구를 구비하고, 적어도 둘 이상의 대전류 경로 상의 제1 전류에 의해 생성된 자속 밀도에 기초하여 출력 신호를 생성하는 코어를 포함하는 센싱 변압기로 구현될 수 있다. 이때 코어는 개폐 가능한 클램프 구조로, 개방 상태에서 적어도 둘 이상의 대전류 경로 각각이 내측에 삽입되도록 구현될 수 있다.

[0043] 본 발명에서 '클램프(clamp) 구조'는, 코어의 외측 일부분이 개폐 가능하도록 구성된 구조를 의미할 수 있다. 예를 들어, 클램프 구조의 코어 외측 일부분은 개방 상태에서 대전류 경로(111, 112)가 관통 개구에 삽입되도록 구성될 수 있다. 이후, 개방된 코어의 외측 일부분은 폐쇄되어 삽입된 대전류 경로(111, 112)가 이탈하지 못하도록 할 수 있다.

[0044] 다만, 전술한 바와 같은 센싱부(120)에 대한 설명은 예시적인 것으로, 본 발명의 사상이 이에 한정되는 것은 아니다. 따라서 감지하고자 하는 전류가 흐르는 경로(또는 도선)가 '삽입'되는 형태로 경로(또는 도선)와 결합되는 전류 감지 수단은 본 발명의 센싱부(120)로 제한 없이 사용될 수 있다.

[0045] 일 실시예에 따르면, 센싱부(120)는 후술하는 증폭부(130)의 입력단과 차동(Differential)으로 연결될 수 있다.

[0046] 증폭부(130)는 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는것을 의미할 수 있다.

[0047] 증폭부(130)의 증폭에 의해, 전류 보상 장치(100)는 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대인 보상 전류(IC1, IC2)를 생성하여 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 보상할 수 있다.

[0048] 증폭부(130)는 다양한 수단으로 구현될 수 있다. 일 실시예에에서 증폭부(130)는 OP-AMP를 포함할 수 있다. 다른 실시예에에서 증폭부(130)는 OP-AMP 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 또 다른 실시예서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함하는 적어도 하나의 증폭 소자 및 수동 소자(예를 들면, 저항, 커패시터 등)를 포함할 수 있다. 예를 들어, 본 발명의 증폭부(130)는 npn타입 BJT 및 pnp타입 BJT를 직렬로 연결한 push-pull 증폭기를 포함할 수 있다.

[0049] 본 발명의 일 실시예에 따르면, 증폭부(130)는 증폭 소자의 증폭 비율을 조절하기 위한 적어도 하나의 임피던스를 포함할 수 있다. 다만 증폭부(130)의 위와 같은 구현 방식은 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다. 증폭부(130)에 대한 상세한 설명은 도 6a 내지 도 6b를 참조하여 후술한다.

[0050] 한편, 증폭부(130)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 제3 장치(400)로부터 전원을 공급받아, 센싱부가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다. 이때 제3 장치(400)는 제1 장치(300) 및 제2 장치(200)와 무관한 전원으로부터 전원을 공급받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 제3 장치(400)는 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있고, 예를 들어 제3 장치(400)는 직류 전원을 인가하는 장치일 수 있다. .

[0051] 보상부(140)는 증폭부(130)에 전기적으로 연결되고, 전술한 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류를 생성할 수 있다.

[0052] 보상부(140)는 증폭부(130)의 출력단과 증폭부(130)의 기준전위(기준전위 2)를 연결하는 경로와 전기적으로 연결되어 보상 전류를 생성할 수 있다. 보상부(140)는 보상 커패시터부(150) 및 전류 보상 장치(100)의 기준전위(기준전위 1)를 연결하는 경로와 전기적으로 연결될 수 있다. 증폭부(130)의 기준전위(기준전위 2)와 전류 보상 장치(100)의 기준전위(기준전위 1)는 서로 구분되는 전위일 수 있다.

[0053] 보상 커패시터부(150)는 보상부(140)에 의해 생성된 보상 전류가 둘 이상의 대전류 경로 각각으로 흐르는 경로를 제공할 수 있다.

[0054] 일 실시예에 따르면, 보상 커패시터부(150)는 보상부(140)에 의해 생성된 전류가 둘 이상의 대전류 경로(111, 112) 각각으로 흐르는 경로를 제공하는 보상 커패시터부(150)로 구현될 수 있다. 이때 보상 커패시터부(150)는

전류 보상 장치(100)의 기준전위(기준전위 1)와 둘 이상의 대전류 경로(111, 112) 각각을 연결하는 적어도 둘 이상의 보상 커패시터를 포함할 수 있다.

[0055] 상기와 같이 구성된 전류 보상 장치(100)는 둘 이상의 대전류 경로(111, 112) 상의 특정 조건의 전류를 감지하고 이를 능동적으로 보상할 수 있고, 장치(100)의 소형화에도 불구하고 고전류, 고전압 및/또는 고전력 시스템에 적용될 수 있다.

[0056] 이하에서는 도 2 내지 도 10을 도 1과 함께 참조하여, 다양한 실시예에 따른 전류 보상 장치(100)를 설명한다.

[0057] 도 2는 본 발명의 일 실시예에 따른 제2 선 시스템에 사용되는 전류 보상 장치(100A)의 구성을 개략적으로 도시한 도면이다.

[0058] 본 발명의 일 실시예에 따른 전류 보상 장치(100A)는 제1 장치(300A)와 연결되는 두 개의 대전류 경로(111A, 112A) 각각에 공통 모드로 입력되는 제1 전류(I11, I12)를 능동적으로 보상할 수 있다.

[0059] 이를 위해 본 발명의 일 실시예에 따른 전류 보상 장치(100A)는 두 개의 대전류 경로(111A, 112A), 센싱 변압기(120A), 증폭부(130A), 보상 변압기(140A) 및 보상 커패시터부(150A)를 포함할 수 있다.

[0060] 일 실시예에서, 전술한 센싱부(120)는 센싱 변압기(120A)를 포함할 수 있다. 이때 센싱 변압기(120A)는 대전류 경로(111A, 112A)와 절연된 상태에서 대전류 경로(111A, 112A) 상의 제1 전류(I11, I12)를 감지하기 위한 수단일 수 있다.

[0061] 센싱 변압기(120A)는 대전류 경로(111A, 112A) 상에 배치되는 제1 차 측(121A)에서, 제1 전류(I11, I12)에 의해 유도되는 제1 자속 밀도에 기초하여 제2 차 측(122A)에 제1 유도 전류를 생성할 수 있다. 이때 센싱 변압기(120A)의 제2 차 측(122A)은 후술하는 증폭부(130)의 입력단과 차동(Differential)으로 연결될 수 있다.

[0062] 도 3a 및 3b는 본 발명의 일 실시예에 따른 센싱부(120)가 센싱 변압기(120A)로 구현된 경우의 동작을 설명하기 위한 도면이다.

[0063] 특히, 도 3a는 센싱 변압기(120A)가 제1 유도 전류(ID1)를 생성하는 원리를 설명하기 위한 도면이다.

[0064] 설명의 편의를 위하여 센싱 변압기(120A)의 제1 차측(121A)과 제2 차 측(122A)이 도 3a에 도시된 바와 같이 구성됨을 전제로 설명한다. 바꾸어 말하면 센싱 변압기(120A)의 코어(123A)에 대전류 경로(111A, 112A) 및 제2 차 측(122A) 권선이 자속 및/또는 자속 밀도의 생성 방향을 고려하여 권취되어 있음을 전제로 설명한다.

[0065] 대전류 경로(111A)에 제1 전류(I11)가 입력됨에 따라 코어(123A)에는 자속 밀도(B11)가 유도될 수 있다. 이와 유사하게, 대전류 경로(112A)에 제1 전류(I12)가 입력 됨에 따라 코어(123A)에는 자속 밀도(B12)가 유도될 수 있다.

[0066] 유도된 자속 밀도(B11, B12)에 의해 제2 차측(122A) 권선에는 제1 유도 전류(ID1)가 유도될 수 있다.

[0067] 이와 같이 센싱 변압기(120A)는 제1 전류(I11, I12)에 의해 유도되는 제1 자속 밀도(B11, B12)가 서로 중첩될 수 있게(또는 서로 보강할 수 있게) 구성되어, 둘 이상의 대전류 경로(111A, 112A)와 절연된 제2 차 측(122A)에서 제1 전류(I11, I12)와 대응되는 제1 유도 전류(ID1)를 생성할 수 있다.

[0068] 한편, 센싱 변압기(120A)는 둘 이상의 대전류 경로(111A, 112A) 각각에 흐르는 제2 전류(I21, I22)에 의해 유도되는 제2 자속 밀도가 소정의 자속 밀도 조건을 만족하도록 구성될 수 있다.

[0069] 도 3b는 제2 전류(I21, I22)에 의해 센싱 변압기(120A)에 유도되는 제2 자속 밀도(B21, B22)를 설명하기 위한 도면이다.

[0070] 도 3a에서와 마찬가지로, 센싱 변압기(120A)의 제1 차측(121A)과 제2 차 측(122A)이 도 3b에 도시된 바와 같이 구성됨을 전제로 설명한다. 바꾸어 말하면 센싱 변압기(120A)의 코어(123A)에 둘 이상의 대전류 경로(111A, 112A) 및 제2 차측(122A) 권선이 자속 및/또는 자속 밀도의 생성 방향을 고려하여 권취되어 있음을 전제로 설명한다.

[0071] 대전류 경로(111A)에 제2 전류(I21)가 입력됨에 따라 코어(123A)에는 자속 밀도(B21)가 유도될 수 있다. 이와 유사하게, 대전류 경로(112A)에 제2 전류(I22)가 입력(또는 출력) 됨에 따라 코어(123A)에는 자속 밀도(B22)가 유도될 수 있다.

[0072] 센싱 변압기(120A)는 제2 전류(I21, I22)(둘 이상의 대전류 경로(111A, 112A) 각각에 흐르는)에 의해 유도되는

제2 자속 밀도(B21, B22)가 소정의 자속 밀도 조건을 만족하도록 구성될 수 있다. 이때 소정의 자속 밀도 조건은 도 3b에 도시된 바와 같이 서로 상쇄되는 조건일 수 있다.

[0073] 바꾸어 말하면, 센싱 변압기(120A)는 둘 이상의 대전류 경로(111A, 112A) 각각에 흐르는 제2 전류(I21, I22)에 의해 유도되는 제2 유도 전류(ID2)가 소정의 제2 유도 전류 조건을 만족하도록 구성될 수 있다. 이때 소정의 제2 유도 전류 조건은 제2 유도 전류(ID2)의 크기가 소정의 임계 크기 미만인 조건일 수 있다.

[0074] 이와 같이 센싱 변압기(120A)는 제2 전류(I21, I22)에 의해 유도되는 제2 자속 밀도(B21, B22)가 서로 상쇄될 수 있게 구성되어, 제1 전류(I11, I12)만이 감지되도록 할 수 있다.

[0075] 센싱 변압기(120A)는 제1 주파수 대역(예를 들어 150KHz 내지 30MHz의 범위를 갖는 대역)의 제1 전류(I11, I12)에 의해 유도되는 제1 자속 밀도(B11, B12)의 크기가 제2 주파수 대역(예를 들어 50Hz 내지 60Hz의 범위를 갖는 대역)의 제2 전류(I21, I22)에 의해 유도되는 제2 자속 밀도(B21, B22)의 크기보다 크도록 구성될 수 있다.

[0076] 본 발명에서 A 구성요소가 B 하도록 '구성'되는 것은, A 구성요소의 디자인 파라미터가 B 하기에 적절하도록 설정되는 것을 의미할 수 있다. 가령 센싱 변압기(120A)가 특정 주파수 대역의 전류에 의해 유도되는 자속의 크기가 크도록 구성되는 것은, 센싱 변압기(120A)의 크기, 코어의 직경, 권취 수, 인덕턴스의 크기 상호 인덕턴스의 크기와 같은 파라미터가 특정 주파수 대역의 전류에 의해 유도되는 자속의 크기가 강하도록 적절하게 설정된 것을 의미할 수 있다.

[0077] 센싱 변압기(120A)의 제2 차 측(122A)은 증폭부(130A)에 제1 유도 전류를 공급하기 위해, 도 2에 도시된 바와 같이 증폭부(130A)의 입력단과 차동(Differential)으로 연결될 수 있다. 또한 증폭부(130A)의 구성에 따라, 센싱 변압기(120A)의 제2 차 측(122A)은 증폭부(130A)의 입력단과 증폭부(130A)의 기준전위(기준전위 2)를 연결하는 경로상에 배치될 수도 있다.

[0078] 한편, 위에서 바와 같이 센싱부(120)가 센싱 변압기(120A)로 구현되는 것은 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다. 따라서 대전류 경로(111A, 112A) 상에서 공통 모드로 입력되는 제1 전류(I11, I12)만을 감지할 수 있는 수단은 센싱부(120)로 제한 없이 사용될 수 있다.

[0079] 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다. 즉, 대전류 경로(111A, 112A) 및 제2 차측(122A) 권선이 코어(123A)에 권취되는 수는 전류 보상 장치(100A)가 사용되는 시스템의 요구 조건에 따라 적절하게 결정될 수 있다.

[0080] 본 발명의 일 실시예에 따르면, 센싱 변압기(120A)는 관통 개구를 구비하고, 적어도 둘 이상의 대전류 경로 상의 제1 전류에 의해 생성된 자속 밀도에 기초하여 출력 신호를 생성하는 코어를 포함할 수 있다. 이때 코어는 개폐 가능한 클램프 구조로, 개방 상태에서 적어도 둘 이상의 대전류 경로(111A, 112A) 각각이 내측에 삽입될 수 있다.

[0081] 도 4a 및 도 4b는 개폐 가능한 클램프 구조의 코어(123A)를 포함하는 센싱 변압기(120A)를 설명하기 위한 도면이다.

[0082] 도 4a를 참조하면, 센싱부(120)는 클램프 구조의 코어(123A)를 포함하는 센싱 변압기(120A)로 구현될 수 있다. 센싱 변압기(120A)의 개구에는 도시된 바와 같이 대전류 경로(111A, 112A)가 삽입될 수 있다.

[0083] 이하에서는 센싱 변압기(120A)의 코어(123A)에 대전류 경로(111A, 112A) 및 제2 차측(122A) 권선이 자속 및/또는 자속 밀도의 생성 방향을 고려하여 삽입(또는 권취)되어 있음을 전제로 설명한다.

[0084] 대전류 경로(111A)에 제1 전류(I11)가 입력됨에 따라 코어(123A)에는 자속 밀도(B11)가 유도될 수 있다. 이와 유사하게, 대전류 경로(112A)에 제1 전류(I12)가 입력됨에 따라 코어(123A)에는 자속 밀도(B12)가 유도될 수 있다. 유도된 자속 밀도(B11, B12)에 의해 제2 차측(122A) 권선에는 제1 유도 전류(ID1)가 유도될 수 있다.

[0085] 이와 같이 센싱 변압기(120A)는 제1 전류(I11, I12)에 의해 유도되는 제1 자속 밀도(B11, B12)가 서로 중첩될 수 있게(또는 서로 보강할 수 있게) 구성되어, 둘 이상의 대전류 경로(111A, 112A)와 절연된 제2 차 측(122A)에서 제1 전류(I11, I12)와 대응되는 제1 유도 전류(ID1)를 생성할 수 있다.

[0086] 한편, 센싱 변압기(120A)는 둘 이상의 대전류 경로(111A, 112A) 각각에 흐르는 제2 전류(I21, I22)에 의해 유도되는 제2 자속 밀도가 소정의 자속 밀도 조건을 만족하도록 구성될 수 있다.

[0087] 도 4b는 본 발명의 센싱 변압기(120A)의 제1 차측(121A)에 대전류 경로(111A, 112A)가 1회 권취된 경우, 제2 전

류(I21, I22)에 의해 센싱 변압기(120A)에 유도되는 제2 자속 밀도(B21, B22)를 설명하기 위한 도면이다.

[0088] 도 4b를 참조하면, 센싱부(120)는 클램프 구조의 코어(123A)를 포함하는 센싱 변압기(120A)로 구현될 수 있다. 도 4a에서와 마찬가지로, 센싱 변압기(120A)의 개구에는 도시된 바와 같이 대전류 경로(111A, 112A)가 삽입될 수 있다.

[0089] 도 3b와 마찬가지로 센싱 변압기(120A)는 둘 이상의 대전류 경로(111A, 112A) 각각에 흐르는 제2 전류(I21, I22)에 의해 유도되는 제2 유도 전류(ID2)가 소정의 제2 유도 전류 조건을 만족하도록 구성될 수 있다. 이때 소정의 제2 유도 전류 조건은 제2 유도 전류(ID2)의 크기가 소정의 임계 크기 미만인 조건일 수 있다.

[0090] 이와 같이 센싱 변압기(120A)는 제2 전류(I21, I22)에 의해 유도되는 제2 자속 밀도(B21, B22)가 서로 상쇄될 수 있게 구성되어, 제1 전류(I11, I12)만이 감지되도록 할 수 있다.

[0091] 다만, 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.

[0092] 본 발명의 일 실시예에 따른 센싱 변압기(120A)는 대전류 경로(111A, 112A) 및 제2 차측(122A) 권선 모두 코어(123A)에 삽입될 수 있다. 이러한 경우 대전류 경로(111A, 112A) 및 제2 차측(122A) 권선이 단지 코어(123A)의 개구를 통과하는 형태로 센싱 변압기(120A)가 구성될 수 있다.

[0093] 도 4a 및 도 4b에 개시된 본 발명의 실시예에 따르면, 코어(123A)는 대전류 경로(111A, 112A)를 중앙 개구에 통과 또는 삽입하기 위해 일 부분이 개폐 가능한 클램프(clamp) 구조일 수 있다.

[0094] 본 발명의 클램프 형 코어(123A)는 개방된 상태에서 중앙 관통 개구에 대전류 경로(111A, 112A)가 통과하여 지나갈 수 있도록 구성될 수 있고, 대전류 경로(111A, 112A)가 삽입된 이후 코어(123A)의 개방된 부분을 폐쇄될 수 있다. 다만 이는 일 예에 불과하고, 코어(123A)는 대전류 경로(111A, 112A)가 관통 개구에 삽입 될 수 있는 다양한 형상으로 구현될 수 있다. 예를 들면, 코어(123A)는 도 4a 및 도 4b에 도시된 바와 같은 원형 외에, 사각형의 형태로 구현될 수 있다.

[0095] 이와 같이 본 발명은 코어(123A)에 대전류 경로(111A, 112A)가 단순히 삽입(또는 단순히 통과) 하도록 구성되어, 코어(123A)에 대전류 경로(111A, 112A)를 수번 권취하는 센싱부(120)와 비교했을 때 그 크기를 획기적으로 감소시킬 수 있다.

[0096] 특히, 고전력/고전류 시스템에서는 대전류 경로(111A, 112A)로써, 두꺼운 구리 도선과 같이 가공이 용이하기 않은 소재를 사용하기 때문에, 대전류 경로(111A, 112A)가 코어(123A)에 단순히 삽입되도록 함으로써, 고전력/고전류 시스템을 이용하는 제품의 생산성 및 조립성을 향상시킬 수 있다.

[0097] 증폭부(130A)는 전술한 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭된 출력 신호를 생성할 수 있다.

[0098] 일 실시예에서, 증폭부(130)는 센싱 변압기(120A)에 의해 생성된 제1 유도 전류를 증폭하여 증폭 전류를 생성하는 증폭부(130A)로 구현될 수 있다.

[0099] 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는 것을 의미할 수 있다. 가령 증폭부(130A)는 제1 유도 전류의 위상을 180도 변경하고, 크기를 K배(K>=1) 만큼 증가시켜 증폭 전류를 생성할 수 있다.

[0100] 이와 같은 증폭부(130A)의 증폭에 의해, 전류 보상 장치(100A)는 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대인 보상 전류(IC1, IC2)를 생성하여 대전류 경로(111A, 112A) 상의 제1 전류(I11, I12)를 보상할 수 있다.

[0101] 증폭부(130A)는 전술한 센싱 변압기(120A)의 변압 비율 및 후술하는 보상부 (140) 의 변압 비율을 고려하여 증폭 전류를 생성할 수 있다. 즉, 증폭부(130A)는 센싱부(120)에 포함된 센싱 변압기(120A)의 변압비에 따른 전류 증폭도와 보상부(140)에 포함된 보상 변압기(140A)의 변압비에 따른 전류 증폭도를 기초로 증폭도를 설정할 수 있다.

[0102] 구체적으로 센싱 변압기(120A)가 크기가 1인 제1 전류(I11, I12)를 크기가 1/F1인 제1 유도 전류로 변환하고, 보상부(140)가 크기가 1인 증폭 전류를 크기가 1/F2인 보상 전류로 변환하는 보상 변압기(140A)로 구현되는 경우, 증폭부(130A)는 센싱 변압기(120A)의 전류 증폭도와 보상 변압기(140A)의 전류 증폭도를 고려하여 제1 유도 전류의 F1xF2배인 증폭 전류를 생성할 수 있다. 이때 증폭부(130A)는 증폭 전류의 위상이 제1 유도 전류의 위상과 반대가 되도록 증폭 전류를 생성할 수 있다.

[0103] 증폭부(130A)는 다양한 수단으로 구현될 수 있다. 가령 증폭부(130A)는 OP-AMP를 포함할 수 있다. 선택적으로

상기 증폭부(130A)는 OP-AMP 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 또한 증폭부(130A)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 선택적으로 상기 증폭부(130A)는 BJT 외에 복수의 수동 소자 및 추가적인 임피던스를 포함할 수 있다. 다만 증폭부(130A)의 위와 같은 구현 방식은 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130A)로 제한 없이 사용될 수 있다.

[0104] 도 5a 및 5b는 본 발명의 일 실시예에 따른 증폭부(130A)가 BJT(Bipolar Junction Transistor) 및 복수의 수동 소자들로 구현된 것을 설명하기 위한 도면이다.

[0105] 도 5a를 참조하면, 증폭부(130A)는 양의 신호를 증폭하는 제1 증폭 소자 및 음의 신호를 증폭하는 제2 증폭 소자를 포함할 수 있다. 가령, 증폭부(130A)는 npn타입 BJT, pnp타입 BJT를 포함하는 증폭 소자를 활용한 push-pull 증폭기로 구현될 수 있다.

[0106] 구체적으로, 노이즈로 인한 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, npn타입 BJT를 포함하는 증폭 소자가 동작할 수 있다. 이때 동작 전류는 npn타입 BJT 경로를 통해 흐를 수 있다. 노이즈로 인한 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, pnp타입 BJT를 포함하는 증폭 소자가 동작할 수 있다. 이때 동작 전류는 pnp타입 BJT 경로를 통해 흐를 수 있다.

[0107] 증폭부(130A)의 push-pull 증폭기는 npn타입 BJT, pnp타입 BJT, BJT 각각의 에미터(Emitter) 단의 커패시터(C_e), BJT 각각의 베이스(Base) 단의 커패시터(C_b), BJT 각각의 콜렉터(Collector) 단의 저항(R_{npn}, R_{pnp}), 두 개의 BJT의 에미터 단의 저항(R_e), 두 개의 BJT의 베이스 단의 저항(R_{bb})을 포함할 수 있다.

[0108] 두 개의 BJT 각각의 에미터(Emitter) 단의 커패시터(C_e)의 제1 단은 센싱 변압기(120A)의 제2 차측(122A)과 연결되고, 제2 단은 BJT 각각의 에미터(Emitter) 단에 연결된 것일 수 있다.

[0109] BJT 각각의 콜렉터(Collector) 단의 저항(R_{npn}, R_{pnp}), 두 개의 BJT의 에미터 단의 저항(R_e), 두 개의 BJT의 베이스 단의 저항(R_{bb})은 각각 BJT의 DC 동작점을 설계하기 위한 구성일 수 있다.

[0110] 증폭부(130A)의 push-pull 증폭기는 추가적으로 C_{DC}를 더 포함할 수 있으며, C_{DC}는 제3 장치(400)로부터의 V_{DC} 전압을 위한 감결합(decoupling) 커패시터일 수 있으며, npn타입 BJT, pnp타입 BJT의 콜렉터(Collector)와 연결되어 AC 신호만을 선택적으로 결합(coupling)시킬 수 있다.

[0111] 본 발명의 일 실시예에 따르면, push-pull 증폭기는 증폭 신호 또는 증폭 전류를 증폭 소자에 포함된 BJT의 베이스(base)로 다시 입력하는 피드백(feedback) 시스템으로 구현될 수 있다.

[0112] 구체적으로 증폭부(130A)가 생성한 증폭 전류는 제3 자속 밀도에 기초하여 보상 전류를 제2 차 측(142A)에 유도한 후, 보상 변압기(140A)의 제1 차측(141A)을 지나 다시 센싱 변압기(120A)의 제2 차 측(122A)으로 입력될 수 있다. 즉, 센싱 변압기(120A)의 제2 차 측(122A)으로 증폭 전류가 피드백됨에 따라 push-pull 증폭기는 능동 EMI 필터 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.

[0113] 도 5b는 도 5a의 증폭기를 단순화한 도면이다.

[0114] 도 5b를 참조하면, 센싱 변압기(120A)의 제2 차 측(122A)에 생성된 유도 전류 I_i는 증폭부(130A)에 입력되는 제1 유도 전류 또는 제1 유도 전류를 포함하는 출력 신호일 수 있다. 또한, I_{OBJT} 는 보상 변압기(140A)의 제1 차측(141A)을 지나는 I_{OBJT}는 증폭부(130A)에서 출력된 증폭 전류 또는 증폭 신호일 수 있다.

[0115] β는 BJT 소자 자체가 가지는 전류 이득으로, I_i를 I_{OBJT}의 함수로 나타내면 수학식 1과 같다.

수학식 1

[0116]
$$I_i = \frac{I_{OBJT}}{\beta} - I_{OBJT} = \frac{(1-\beta)}{\beta} I_{OBJT}$$

[0117] 따라서, 증폭부(130A)의 증폭도 $A_{i,amp}$는 수학식 2과 같이 나타낼 수 있다.

수학식 2

[0118] $$A_{i,amp} = \frac{I_{OBJT}}{I_i} = \frac{\beta}{1+(-\beta)} \approx -1$$

[0119] BJT의 전류이득 β는 1보다 매우 큰 값을 가지므로(β>>1), $A_{i,amp}$는 -1로 근사될 수 있다.

[0120] 따라서, 전류 보상 장치(100A)는 $N_{sen}N_{inj}$ = 1을 만족하도록 설계됨으로써, 보상 전류로 노이즈 전류를 상쇄할 수 있다. 이때, N_{SEN}는 센싱 변압기(120A)의 권취 수 비율 또는 변압비일 수 있고, N_{INJ}는 보상 변압기(140A)에서 권취 수 비율 또는 변압비 일 수 있다.

[0121] 본 실시예의 증폭기는 출력 전류를 다시 입력으로 귀환시켜 피드백 시스템을 형성함으로써, 보다 안정적인 전류 이득을 얻을 수 있다

[0122] 도 6a 및 6b는 본 발명의 다른 실시예에 따른 증폭부(130A)를 설명하기 위한 도면이다.

[0123] 도 5a와 대비하여 도 6a를 살펴보면, 본 발명의 다른 실시예에 따른 증폭부(130A)는, 전술한 제1 증폭 소자 및 제2 증폭 소자 외에, 제1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절하는 적어도 하나의 임피던스(Z1, Z2)를 포함할 수 있다.

[0124] 예를 들어 증폭부(130A) 는 npn타입 BJT, pnp타입 BJT, BJT 각각의 에미터(Emitter) 단의 커패시터(C_e), BJT 각각의 베이스(Base) 단의 커패시터(C_b), BJT 각각의 콜렉터(Collector) 단의 저항(R_{npn}, R_{pnp}), 두 개의 BJT의 에미터 단의 저항(R_e), 두 개의 BJT의 베이스 단의 저항(R_{bb})을 포함할 수 있다. 두 개의 BJT 각각의 에미터(Emitter) 단의 커패시터(C_e)의 제1 단은 센싱 변압기(120A)의 제2 차측(122A)과 연결되고, 제2 단은 BJT 각각의 에미터(Emitter) 단에 연결된 것일 수 있다. BJT 각각의 콜렉터(Collector) 단의 저항(R_{npn}, R_{pnp}), 두 개의 BJT의 에미터 단의 저항(R_e), 두 개의 BJT의 베이스 단의 저항(Rbb)은 각각 BJT의 DC 동작점을 설계하기 위한 구성일 수 있다.

[0125] 도 5a에서 설명한 증폭부(130A)와 대비하여 살펴보면, 도 6a의 증폭기는 제1 증폭 소자 및 제2 증폭 소자의 증폭 비율을 조절하는 적어도 하나의 임피던스(Z1, Z2)를 포함할 수 있다. 제1 임피던스(Z1)와 제2 임피던스(Z2)는 각각 저항(R) 소자, 커패시터(C) 소자 또는 인덕터(L) 소자를 하나 또는 그 이상을 복합적으로 사용하여 구현된 것일 수 있다.

[0126] 예를 들면, 제1 임피던스(Z1)와 제2 임피던스(Z2)는 각각 RC 직렬 또는 RLC 직렬로 구현될 수 있으며, 주파수에 따른 전류 보상의 위상 및 크기를 더 정교하게 보상하도록 설계될 수 있다.

[0127] 제1 임피던스(Z1)의 제1 단은 보상 변압기(140A)의 제1 차측(141A)에 연결된 것일 수 있고, 제2 단은 두 개의 BJT 각각의 에미터(Emitter) 단과 연결될 수 있다. 또한, 제2 임피던스의 제1 단은 보상 변압기(140A)의 제1 차측(141A)에 연결된 것일 수 있고, 제2 단은 BJT 각각의 베이스(Base) 단의 커패시터(C_b)에 연결된 것일 수 있다.

[0128] 본 발명의 다른 실시예에 따른 증폭부(130A)의 증폭도(A_{iamp})는 전술한 적어도 하나의 임피던스(Z1, Z2) 값에 따라 조절될 수 있다. 가령, 제1 임피던스(Z1)는 R_1이고, 제2 임피던스(Z2)는 (n-1)R_1인 경우, 증폭도(A_{iamp})는 -n(n>1)로 설계가 가능할 수 있다. 이 때, n의 설계값은 소자의 특성 오차를 고려하여 튜닝이 가능하다.

[0129] 도 6b는 도 6a의 증폭기를 단순화한 도면이다.

[0130] 도 6b를 참조하면, 센싱 변압기(120A)의 제2 차 측(122A)에 생성된 제1 유도 전류 I_i는 증폭부(130A)에 입력되는 입력 전류일 수 있다. 또한, I_{OBJT} 는 보상 변압기(140A)의 제1 차측(141A)을 지나는 증폭 전류 I_{OBJT}는 증폭부(130A)에서 출력된 출력 전류일 수 있다.

[0131] 증폭부(130A)의 증폭도 $A_{i,amp}$는 수학식 3과 같이 나타낼 수 있다.

수학식 3

[0132] $$A_{i,amp} = \frac{I_{OBJT}}{I_i} = \frac{1}{-1-\frac{1}{\beta}+\frac{Z2+\frac{r_\pi}{\beta}}{Z1+Z2}} \approx -n$$

[0133] (β>>1, Z2 >> r π / β , Z1 = R_1, Z2 = (n-1) Z-1)

[0134] 수학식 3과 같이, 본 발명의 증폭기는 전류 증폭도(Ai,amp) = -n (n>1)로 설계가 가능할 수 있다. 위의 예시에 따르면, 증폭도(Ai,amp)를 Nsen*Ninj 으로 설계할 수 있고, 오차를 고려하여 위의 Z1, Z2를 설정함으로써 전류 증폭도의 정밀한 튜닝이 가능할 수 있다.

[0135] 특히 전류 보상 장치가 도 4a 내지 도 4b에서 설명한 클램프 구조의 센싱부(120A)를 포함하는 경우 제1 전류의 센싱 이득이 크지 않으므로, 적어도 하나의 임피던스(Z1, Z2)를 적절히 조절함으로써 센싱부(120A)에 의한 이득의 저하를 보완할 수 있다.

[0136] 한편 증폭부(130A)는 전술한 바와 같이 제3 장치(400A)로부터 전원을 공급받아 제1 유도 전류를 증폭하여 증폭 전류를 생성할 수 있다.

[0137] 보상부(140)는 전술한 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류를 생성할 수 있다.

[0138] 일 실시예에서, 보상부(140)는 보상 변압기(140A)를 포함할 수 있다. 이때 보상 변압기(140A)는 전술한 대전류 경로(111A, 112A)와 절연된 상태에서, 증폭 전류에 기초하여 대전류 경로(111A, 112A) 측에(또는 후술하는 제2 차 측(142A)에) 보상 전류를 생성하기 위한 수단일 수 있다.

[0139] 보다 구체적으로, 보상 변압기(140A)는 증폭부(130A)의 출력단과 차동으로 연결되는 제1 차 측(141A)에서, 증폭부(130A)가 생성한 증폭 전류에 의해 유도되는 제3 자속 밀도에 기초하여 제2 차 측(142A)에 보상 전류를 생성할 수 있다. 이때 제2 차 측(142A)은 후술하는 보상 커패시터부(150A)와 전류 보상 장치의 기준전위(기준전위 1)를 연결하는 경로상에 배치될 수 있다.

[0140] 한편, 보상 변압기(140A)의 제1 차 측(141A), 증폭부(130A) 및 센싱 변압기(120A)의 제2 차 측(122A)은 전류 보상 장치(100A)의 나머지 구성요소들과 구분되는 기준전위(기준전위 2)와 연결될 수 있다.

[0141] 이와 같이 본 발명은 보상 전류를 생성하는 구성요소에 대해서 나머지 구성요소와 상이한 기준전위를 사용하고, 별도의 전원을 사용함으로써 보상 전류를 생성하는 구성요소가 절연된 상태에서 동작하도록 할 수 있으며, 이로써 전류 보상 장치(100A)의 신뢰도를 향상시킬 수 있다.

[0142] 일 실시예에서, 보상 커패시터부(150)는 전술한 바와 같이 보상 변압기(140A)에 의해 생성된 전류가 두 개의 대전류 경로(111A, 112A) 각각으로 흐르는 경로를 제공하는 보상 커패시터부(150A)로 구현될 수 있다.

[0143] 도 7은 보상 커패시터부(150A)를 통해 흐르는 전류(IL1, IL2)를 설명하기 위한 도면이다.

[0144] 보상 커패시터부(150A)는 보상 커패시터를 통해 두 개의 대전류 경로(111A, 112A) 사이에 흐르는 전류(IL1)가 소정의 제1 전류 조건을 만족하도록 구성될 수 있다. 이때 소정의 제1 전류 조건은 전류(IL1)의 크기가 소정의 제1 임계 크기 미만인 조건일 수 있다.

[0145] 또한, 보상 커패시터부(150A)는 보상 커패시터를 통해 두 개의 대전류 경로(111A, 112A) 각각과 전류 보상 장치(100A)의 기준전위(기준전위 1) 사이에 흐르는 전류(I12)가 소정의 제2 조건을 만족하도록 구성될 수 있다. 이때 소정의 제2 전류 조건은 전류(IL2)의 크기가 소정의 제2 임계 크기 미만인 조건일 수 있다.

[0146] 보상 커패시터부(150A)를 따라 두 개의 대전류 경로(111A, 112A) 각각으로 흐르는 보상 전류는 대전류 경로(111A, 112A) 상의 제1 전류(I11, I22)를 상쇄시켜, 제1 전류(I11, I22)가 제2 장치(200A)로 전달되는 것을 방지할 수 있다. 이때 제1 전류(I11, I22)와 보상 전류는 동일한 크기에 위상이 서로 반대인 전류일 수 있다.

[0147] 이로써 본 발명의 일 실시예에 따른 전류 보상 장치(100A)는 제1 장치(300A)와 연결되는 두 개의 대전류 경로(111A, 112A) 각각에 공통 모드로 입력되는 제1 전류(I11, I12)를 능동적으로 보상하여, 제2 장치(200A)의 오동작이나 파손을 방지할 수 있다.

[0148] 도 8은 본 발명의 다른 일 실시예에 따른 전류 보상 장치(100B)의 구성을 개략적으로 도시한 도면이다. 이하에서는 도 1 내지 도 7을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.

[0149] 본 발명의 다른 일 실시예에 따른 전류 보상 장치(100B)는 제1 장치(300B)와 연결되는 대전류 경로(111B, 112B, 113B) 각각에 공통 모드로 입력되는 제1 전류(I11, I12, I13)를 능동적으로 보상할 수 있다.

[0150] 이를 위해 본 발명의 다른 일 실시예에 따른 전류 보상 장치(100B)는 세 개의 대전류 경로(111B, 112B, 113B), 센싱 변압기(120B), 증폭부(130B), 보상 변압기(140B), 보상 커패시터부(150B)를 포함할 수 있다.

[0151] 도 2 내지 도 7에서 설명한 실시예에 따른 전류 보상 장치(100A)와 대비하여 살펴보면, 도 8에 도시된 실시예에 따른 전류 보상 장치(100B)는 세 개의 대전류 경로(111B, 112B, 113B)를 포함하고, 이에 따라 센싱 변압기(120B) 및 보상 커패시터부(150B)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 전류 보상 장치(100B)에 대해 설명한다.

[0152] 본 발명의 다른 일 실시예에 따른 전류 보상 장치(100B)는 서로 구분되는 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111B)는 R상, 상기 제2 대전류 경로(112B)는 S상, 상기 제3 대전류 경로(113B)는 T상의 전력선일 수 있다. 제1 전류(I11, I12, I13)는 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B) 각각에 공통 모드로 입력될 수 있다.

[0153] 본 발명의 다른 일 실시예에 따른 센싱 변압기(120B)의 제1 차 측(121B)은 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B) 각각에 배치되어 제1 유도 전류를 생성할 수 있다. 세 개의 대전류 경로(111B, 112B, 113B) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120B)에 생성되는 자속 밀도는 서로 보강될 수 있다. 제1 전류(I11, I12, I13)에 의해 제1 유도 전류가 생성되는 과정은 도 3a 에서 설명하였으므로, 이에 대한 상세한 설명은 생략한다.

[0154] 한편, 도 8과 같이 전류 보상 장치(100B)가 세 개의 대전류 경로(111B, 112B, 113B)를 포함하는 경우, 도 4a 및 4b와 같은 클램프 형 센싱부를 사용하면 종래의 센싱 변압기를 사용할 때에 비하여 센싱부 크기 및 전류 보상 장치(100B) 크기의 감소 효과를 극대화할 수 있다.

[0155] 한편, 본 발명의 다른 일 실시예에 따른 보상 커패시터부(150B)는 보상 변압기에 의해 생성된 보상 전류(IC1, IC2, IC3)가 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B) 각각으로 흐르는 경로를 제공할 수 있다.

[0156] 이와 같은 실시예에 따른 전류 보상 장치(100B)는 3상 3선의 전력 시스템의 부하에서 전원으로 이동하는 제1 전류(I11, I12, I13)를 상쇄시키기 위해(또는 차단하기 위해)사용될 수 있다.

[0157] 도 9는 본 발명의 또 다른 일 실시예에 따른 전류 보상 장치(100C)의 구성을 개략적으로 도시한 도면이다. 이하에서는 도 1 내지 도 8을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.

[0158] 실시예에 따른 전류 보상 장치(100C)는 제1 장치(300C)와 연결되는 대전류 경로(111C, 112C, 113C, 114C) 각각에 공통 모드로 입력되는 제1 전류(I11, I12, I13, I14)를 능동적으로 보상할 수 있다.

[0159] 이를 위해 실시예에 따른 전류 보상 장치(100C)는 네 개의 대전류 경로(111C, 112C, 113C, 114C), 센싱 변압기(120C), 증폭부(130C), 보상 변압기(140C), 보상 커패시터부(150C)를 포함할 수 있다.

[0160] 도 2 내지 도 7에서 설명한 실시예에 따른 전류 보상 장치(100A) 및 도 5에서 설명한 실시예에 따른 전류 보상 장치(100B)와 대비하여 살펴보면, 도 9에 도시된 실시예에 따른 전류 보상 장치(100C)는 네 개의 대전류 경로(111C, 112C, 113C, 114C)를 포함하고, 이에 따라 센싱 변압기(120C) 및 보상 커패시터부(150C)부 상의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 전류 보상 장치(100C)에 대해 설명한다.

[0161] 먼저, 실시예에 따른 전류 보상 장치(100C)는 서로 구분되는 제1 대전류 경로(111C), 제2 대전류 경로(112C), 제3 대전류 경로(113C) 및 제4 대전류 경로(114C)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111C)는 R상, 상기 제2 대전류 경로(112C)는 S상, 상기 제3 대전류 경로(113C는 T상, 상기 제4 대전류 경로(114C)는 N상의 전력선일 수 있다. 제1 전류(I11, I12, I13, I14)는 제1 대전류 경로(111C), 제2 대전류 경로(112C), 제3 대전류 경로(113C) 및 제4 대전류 경로(114C) 각각에 공통 모드로 입력될 수 있다.

[0162] 실시예에 따른 센싱 변압기(120C)의 제1 차 측(121C)은 제1 대전류 경로(111C), 제2 대전류 경로(112C), 제3 대전류 경로(113C) 및 제4 대전류 경로(114C) 각각에 배치되어 제1 유도 전류를 생성할 수 있다. 네 개의 대전류

경로(111C, 112C, 113C, 114C) 상의 제1 전류(I11, I12, I13, I14)에 의해 센싱 변압기(120C)에 생성되는 자속 밀도는 서로 보강될 수 있다. 제1 전류(I11, I12, I13, I14)에 의해 제1 유도 전류가 생성되는 과정은 도 4a 에서 설명하였으므로, 이에 대한 상세한 설명은 생략한다.

[0163] 한편, 실시예에 따른 보상 커패시터부(150C)는 보상 변압기에 의해 생성된 보상 전류(IC1, IC2, IC3, IC4)가 제1 대전류 경로(111C), 제2 대전류 경로(112C), 제3 대전류 경로(113C) 및 제4 대전류 경로(114C) 각각으로 흐르는 경로를 제공할 수 있다.

[0164] 이와 같은 실시예에 따른 전류 보상 장치(100C)는 3상 4선의 전력 시스템의 부하에서 전원으로 이동하는 제1 전류(I11, I12, I13, I14)를 상쇄시키기 위해(또는 차단하기 위해)사용될 수 있다.

[0165] 이 경우에도, 도 4a 및 4b와 같은 클램프 형 센싱부를 사용하면 종래의 센싱 변압기를 사용할 때에 비하여 센싱부 크기 및 전류 보상 장치(100C) 크기의 감소 효과를 더 극대화할 수 있다.

[0166] 도 10은 도 8에 도시된 실시예에 따른 전류 보상 장치(100B)가 사용되는 시스템의 구성을 구략적으로 도시한 도면이다.

[0167] 실시예에 따른 전류 보상 장치(100B)는 제2 장치(200B)와 제1 장치(300B)를 연결하는 대전류 경로 상에서 하나 이상의 다른 보상 장치(500)와 사용될 수 있다.

[0168] 가령 실시예에 따른 전류 보상 장치(100B)는 공통 모드(Common Mode)로 입력되는 제1 전류를 보상하는 보상 장치 1(510)과 함께 사용될 수 있다. 이때 보상 장치 1(510)은 보상 장치(100B)와 유사하게 능동 소자로 구현될 수도 있고, 수동 소자로만 구현될 수도 있다.

[0169] 또한, 실시예에 따른 전류 보상 장치(100B)는 차동 모드(Differential Mode)로 입력되는 제3 전류를 보상하는 보상 장치 2(520)과 함께 사용될 수도 있다. 이때 보상 장치 2(520) 또한 능동 소자로 구현될 수도 있고, 수동 소자로만 구현될 수도 있다.

[0170] 또한, 실시예에 따른 전류 보상 장치(100B)는 전압을 보상하는 보상 장치 n(530)과 함께 사용될 수도 있다. 이때 보상 장치 n(530) 또한 능동 소자로 구현될 수도 있고, 수동 소자로만 구현될 수도 있다.

[0171] 한편도 10에서 설명하는 보상 장치(500)의 종류나 수량, 배치 순서는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다. 따라서 시스템의 설계에 따라 다양한 수량과 종류의 보상 장치가 시스템에 더 포함될 수 있다. 또한, 선택적으로 도 10에 도시된 실시예는 본 명세서의 다른 모든 실시예들에도 동일하게 적용될 수 있음은 물론이다.

[0172] 본 발명에서 설명하는 특정 실행들은 일 실시 예들로서, 어떠한 방법으로도 본 발명의 범위를 한정하는 것은 아니다. 명세서의 간결함을 위하여, 종래 전자적인 구성들, 제어 시스템들, 소프트웨어, 상기 시스템들의 다른 기능적인 측면들의 기재는 생략될 수 있다. 또한, 도면에 도시된 구성 요소들 간의 선들의 연결 또는 연결 부재들은 기능적인 연결 및/또는 물리적 또는 회로적 연결들을 예시적으로 나타낸 것으로서, 실제 장치에서는 대체 가능하거나 추가의 다양한 기능적인 연결, 물리적인 연결, 또는 회로 연결들로서 나타내어질 수 있다. 또한, "필수적인", "중요하게" 등과 같이 구체적인 언급이 없다면 본 발명의 적용을 위하여 반드시 필요한 구성 요소가 아닐 수 있다.

[0173] 따라서, 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 청구범위뿐만 아니라 이 청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한다고 할 것이다.

부호의 설명

[0174] 100: 전류 보상 장치

111, 112: 대전류 경로

120: 센싱부

130: 증폭부

140: 보상부

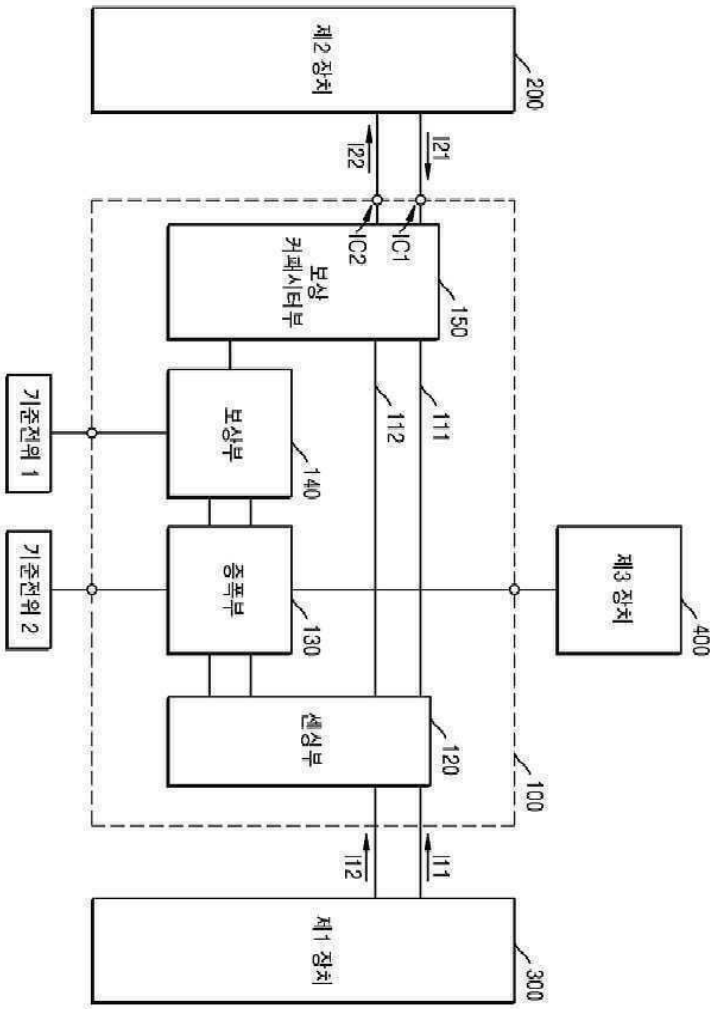
150: 보상 커패시터부

200: 제2 장치

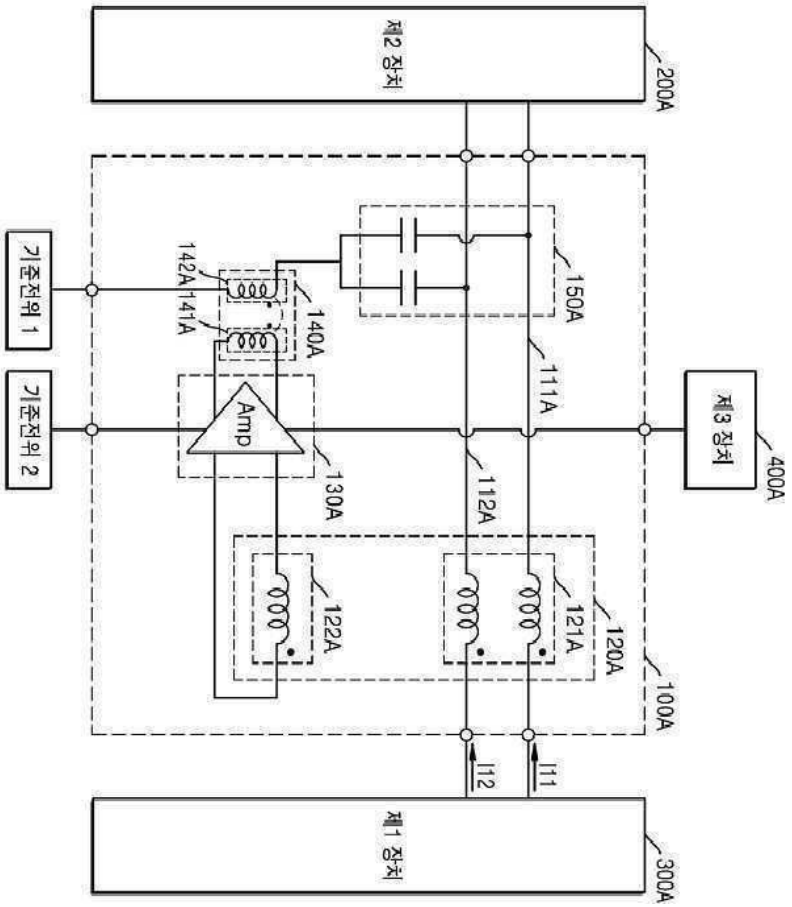
300: 제1 장치

도면

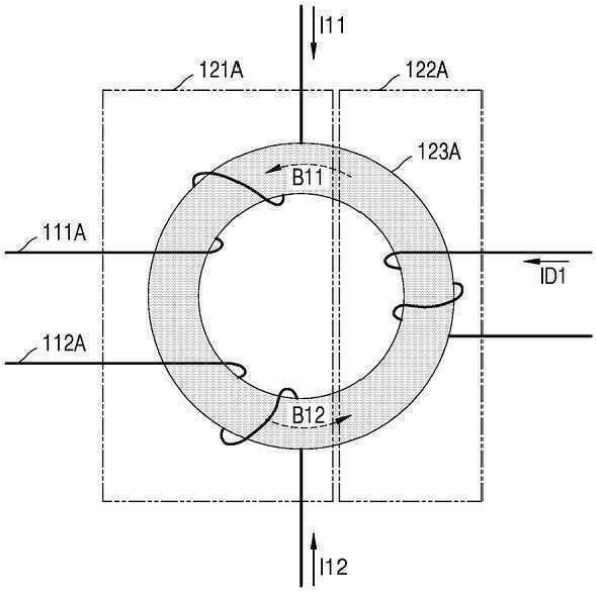
도면1



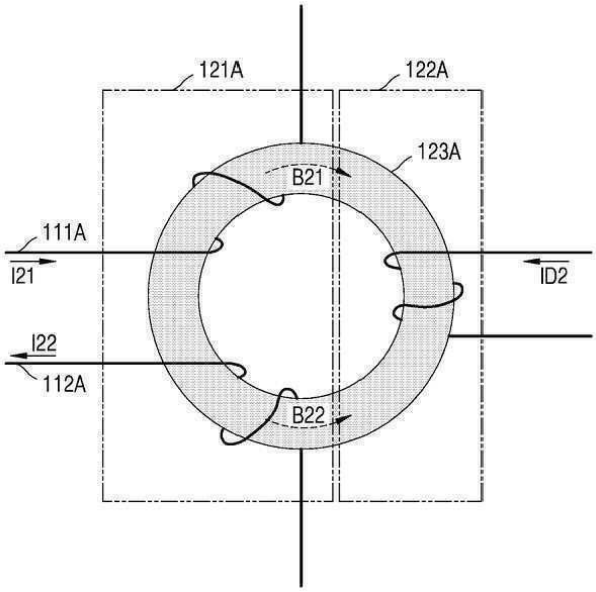
도면2


제2 장치
200A
기준전위 1
기준전위 2
142A
141A
140A
150A
111A
Amp
130A
112A
제3 장치
400A
122A
121A
120A
100A
I12
I11
제1 장치
300A

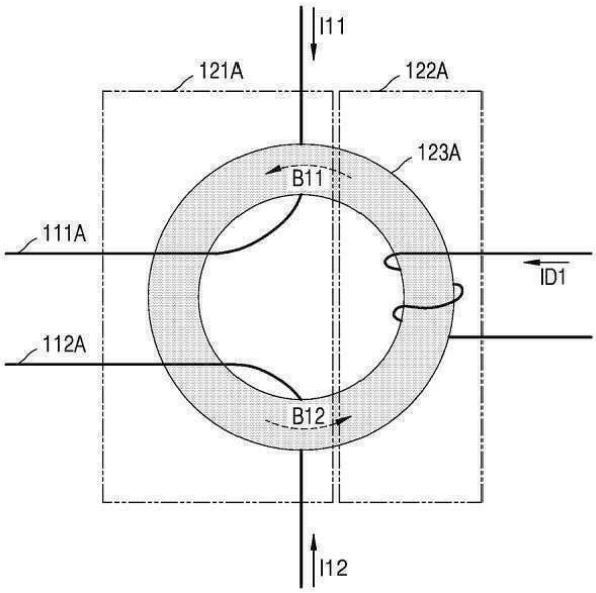
도면3a


I11
121A
122A
123A
B11
111A
ID1
112A
B12
I12

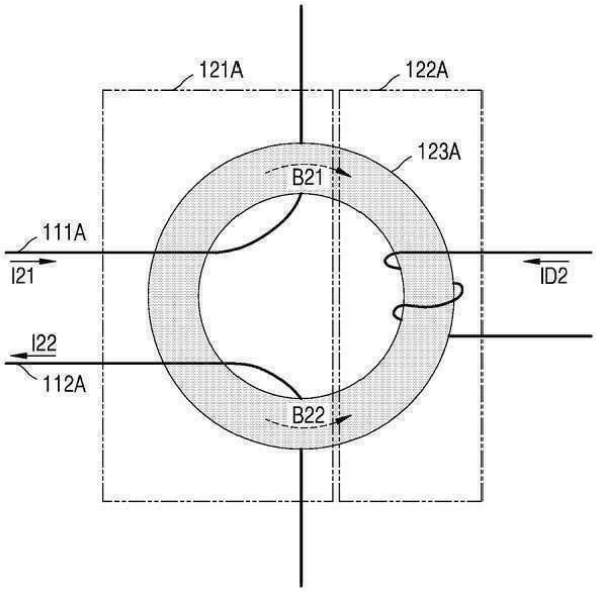
도면3b


121A
122A
123A
B21
111A
I21
ID2
I22
112A
B22

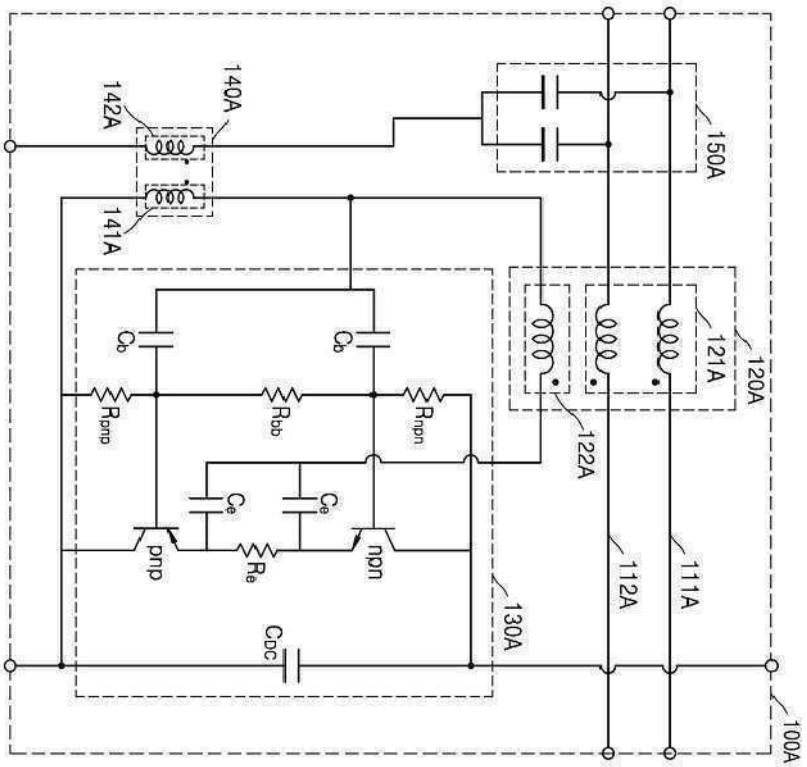
도면4a


I11
121A
122A
123A
B11
111A
ID1
112A
B12
I12

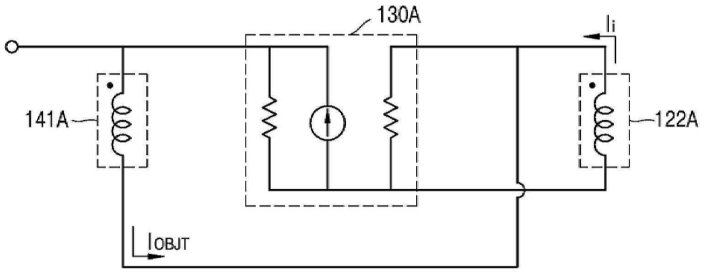
도면4b


121A
122A
123A
B21
111A
I21
ID2
I22
112A
B22

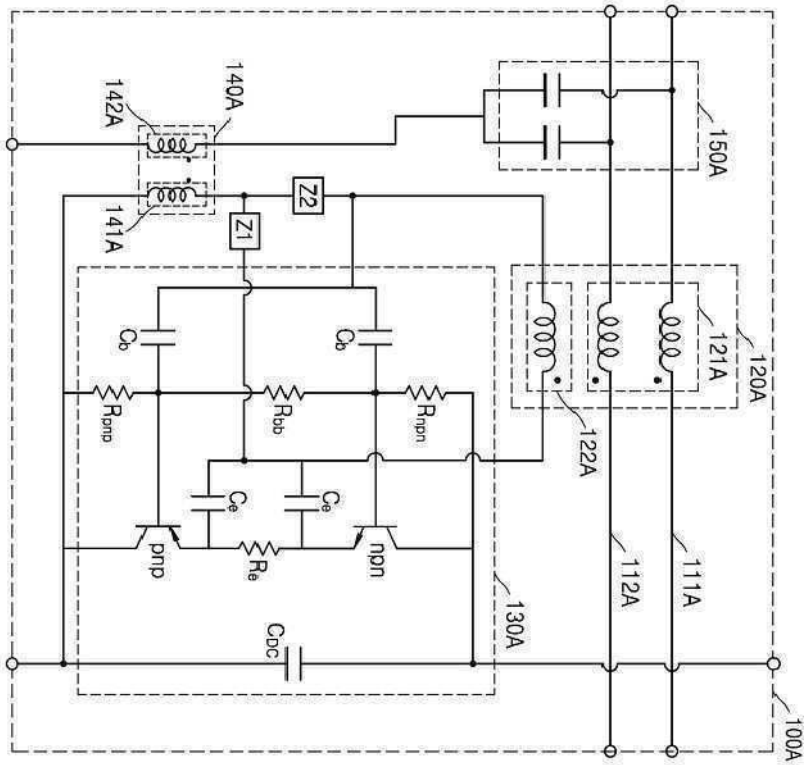
도면5a


142A
140A
141A
150A
120A
121A
122A
112A
111A
130A
100A
pnp
npn

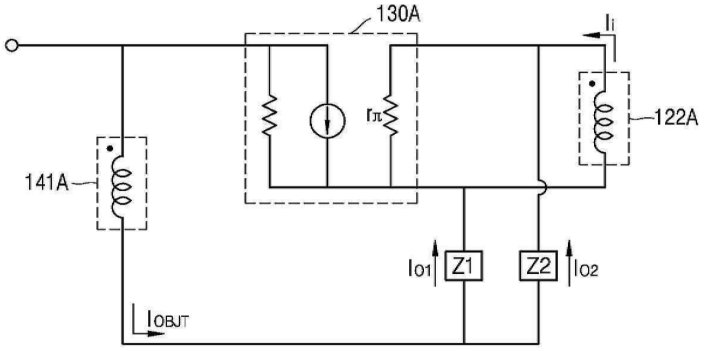
도면5b



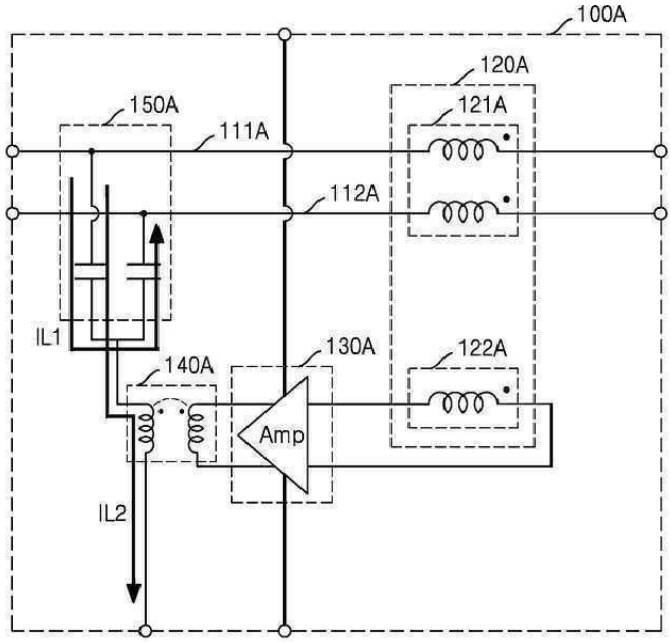
도면6a



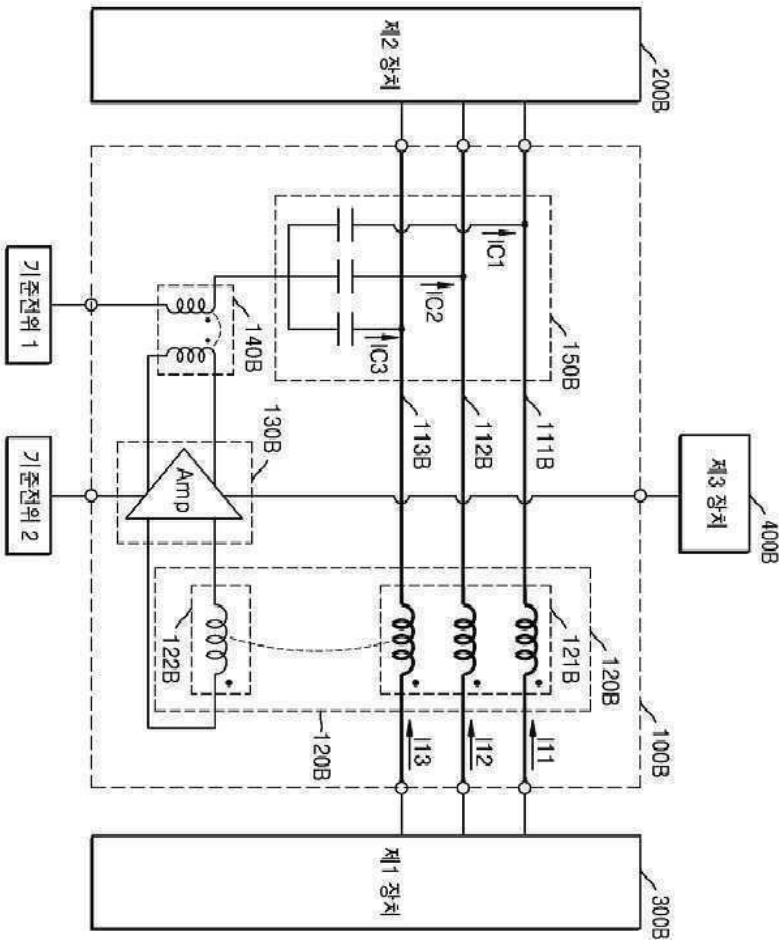
도면6b



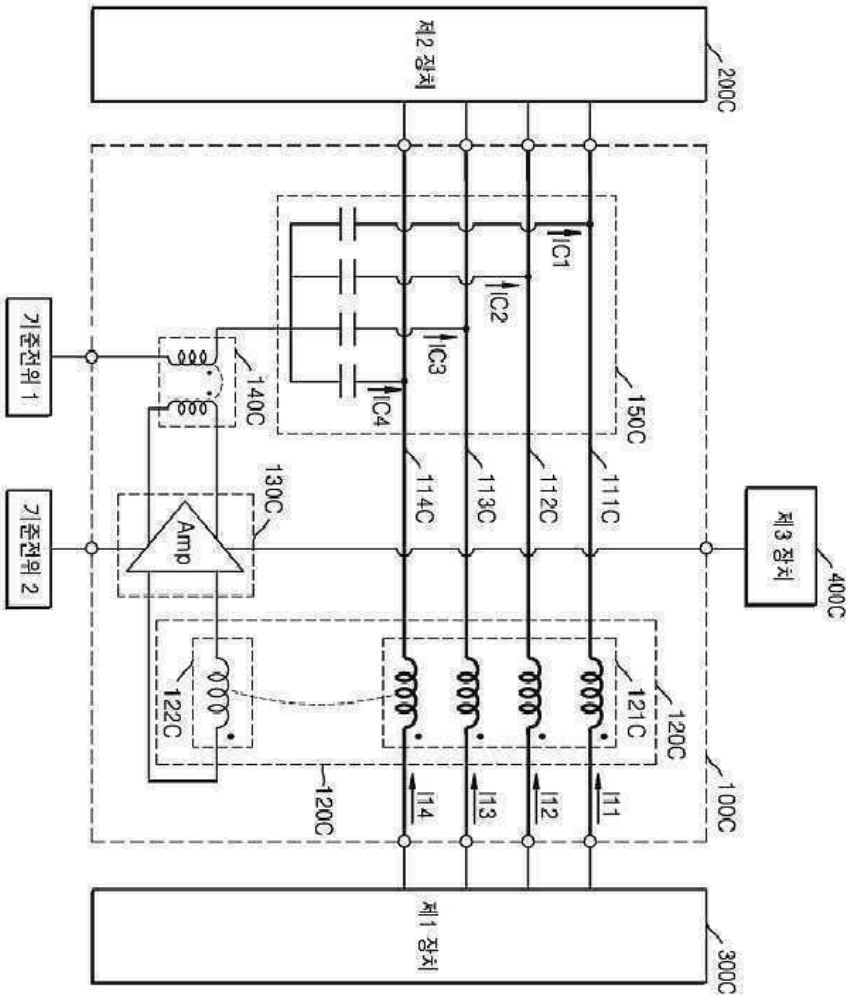
도면7


100A
120A
121A
150A
111A
112A
IL1
130A
122A
140A
Amp
IL2

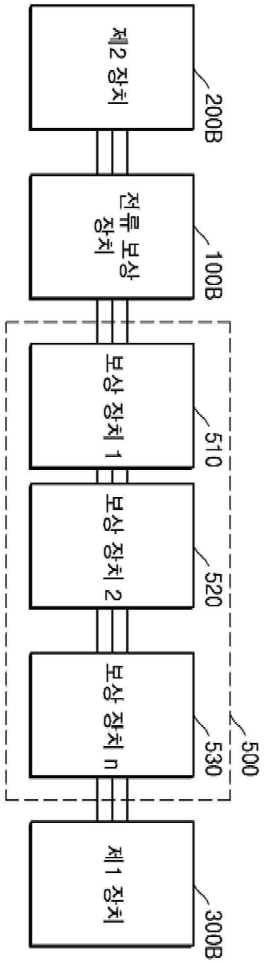
도면8


제2 장치
200B
IC1
IC2
IC3
150B
기준전위 1
140B
130B
113B
112B
111B
기준전위 2
Amp
제3 장치
400B
122B
121B
120B
100B
120B
I3
I2
I1
제1 장치
300B

도면9


제2 장치
200C
IC1
IC2
IC3
IC4
150C
기준전위 1
140C
기준전위 2
130C
Amp
114C
113C
112C
111C
제3 장치
400C
122C
121C
120C
120C
100C
I14
I13
I12
I11
제1 장치
300C

도면10


제2 장치
200B
전류 보상 장치
100B
보상 장치 1
510
보상 장치 2
520
보상 장치 n
530
500
제1 장치
300B