

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 26 年 4 月 3 日 (2014.4.3)

【公開番号】特開 2013-45835 (P2013-45835A)

【公開日】平成 25 年 3 月 4 日 (2013.3.4)

【年通号数】公開・登録公報 2013-011

【出願番号】特願 2011-181492 (P2011-181492)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/088 (2006.01)

H 0 1 L 51/05 (2006.01)

H 0 1 L 27/08 (2006.01)

【F I】

H 0 1 L 29/78 6 1 3 A

H 0 1 L 27/08 1 0 2 C

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/28 1 0 0 A

H 0 1 L 27/08 3 3 1 E

H 0 1 L 27/08 1 0 2 D

H 0 1 L 27/08 1 0 2 A

【手続補正書】

【提出日】平成 26 年 2 月 14 日 (2014.2.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上にゲート絶縁膜を介してゲート電極と半導体層が配置され、前記半導体層に接続してソース電極とドレイン電極が配置される薄膜トランジスタを 2 つ以上含み、

少なくとも第一の薄膜トランジスタにおいて、前記ゲート電極が電氣的に浮遊状態にあり、かつ、前記半導体層は前記基板面に対して垂直方向について、前記ゲート電極と前記ソース電極により挟まれる第 1 の重なり領域と前記ゲート電極と前記ドレイン電極により挟まれる第 2 の重なり領域を有し、

少なくとも第二の薄膜トランジスタにおいて、前記ゲート電極が入力端子に接続され、かつ、前記半導体層は前記基板面に対して垂直方向について、前記ゲート電極と前記ソース電極により挟まれる第 1 の重なり領域と前記ゲート電極と前記ドレイン電極により挟まれる第 2 の重なり領域を有し、

前記第一の薄膜トランジスタの前記ドレイン電極が電源線に接続され、前記第二の薄膜トランジスタの前記ドレイン電極が前記第一の薄膜トランジスタの前記ソース電極に接続され、

前記第一の薄膜トランジスタの前記ソース電極及び前記第二の薄膜トランジスタの前記ドレイン電極が出力端子に接続され、

前記入力端子に接続される前記第二の薄膜トランジスタの前記ゲート電極の電位に応じて、電氣的に浮遊状態にある前記第一の薄膜トランジスタの前記ゲート電極の電位が動的に変化する論理ゲートを含む

ことを特徴とする半導体装置。

【請求項 2】

前記ゲート電極が前記半導体層よりも前記基板に近い側に配置され、

前記ソース電極および前記ドレイン電極が前記半導体層よりも前記基板から遠い側に配置される

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記ソース電極及び前記ドレイン電極は、チャンネル幅方向に細長いパターンとして形成され、かつ、前記パターンからの引き出し線の線幅が、前記パターンのチャンネル幅方向のパターン幅よりも狭く、

前記ソース電極及び前記ドレイン電極に電氣的に接続される配線と、前記ゲート電極に電氣的に接続される配線とが基板上面から見た平面図上で重なりをもたない

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 4】

前記半導体層が金属酸化物材料よりなる

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 5】

前記半導体層が In、Ga、Zn、Sn、Al のいずれか、または複数を含有する金属酸化物材料よりなる

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 6】

前記半導体層が、インジウム (In) 元素、ガリウム (Ga) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (In - Ga - Zn - O)、亜鉛 (Zn) 元素および酸素元素を含む膜 (Zn - O)、亜鉛 (Zn) 元素、すず (Sn) 元素および酸素元素を含む膜 (Zn - Sn - O)、インジウム (In) 元素および酸素元素を含む膜 (In - O)、ガリウム (Ga) 元素および酸素元素を含む膜 (Ga - O)、インジウム (In) 元素、すず (Sn) 元素および酸素元素を含む膜 (In - Sn - O)、すず (Sn) 元素および酸素元素を含む膜 (Sn - O)、インジウム (In) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (In - Zn - O)、ガリウム (Ga) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (Ga - Zn - O)、インジウム (In) 元素、ガリウム (Ga) 元素および酸素元素を含む膜 (In - Ga - O)、アルミニウム (Al) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (Al - Zn - O) から選択されるいずれかの膜である

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 7】

基板上にゲート絶縁膜を介してゲート電極と半導体層が配置され、前記半導体層に接続してソース電極とドレイン電極とが配置される薄膜トランジスタを 2 つ以上含み、

少なくとも第一の薄膜トランジスタにおいて、前記半導体層は前記ソース電極と前記ドレイン電極を結ぶ電流経路中に、前記基板面に対して垂直な方向について、前記ゲート電極と前記ソース電極と前記ドレイン電極のいずれとも重ならなく、かつ、前記ドレイン電極と電氣的に接続される第 1 のオフセット領域を有し、

少なくとも第二の薄膜トランジスタにおいて、前記半導体層は基板面に対して垂直な方向について、前記ゲート電極と前記ソース電極により挟まれる第 1 の重なり領域と前記ゲート電極と前記ドレイン電極により挟まれる第 2 の重なり領域を有し、

前記第一の薄膜トランジスタの前記ゲート電極と前記ドレイン電極が電源線に接続され、前記第二の薄膜トランジスタの前記ドレイン電極が前記第一の薄膜トランジスタの前記ソース電極に接続され、

前記第二の薄膜トランジスタの前記ゲート電極が入力端子に接続され、前記第一の薄膜トランジスタの前記ソース電極及び前記第二の薄膜トランジスタの前記ドレイン電極が出力端子に接続される論理ゲートを含む

ことを特徴とする半導体装置。

【請求項 8】

前記第一の薄膜トランジスタは、前記半導体層内の前記ソース電極と前記ドレイン電極を結ぶ電流経路中に前記ゲート電極と前記ソース電極と前記ドレイン電極のいずれとも重ならず、かつ、前記ソース電極と電氣的に接続される第 2 のオフセット領域を更に有することを特徴とする請求項 7 記載の半導体装置。

【請求項 9】

前記ゲート電極が前記半導体層よりも前記基板に近い側に配置され、
前記ソース電極および前記ドレイン電極が前記半導体層よりも前記基板から遠い側に配置される
ことを特徴とする請求項 7 記載の半導体装置。

【請求項 10】

前記半導体層が金属酸化物材料よりなる
ことを特徴とする請求項 7 記載の半導体装置。

【請求項 11】

前記半導体層が In、Ga、Zn、Sn、Al のいずれか、または複数を含む金属酸化物材料よりなることを特徴とする請求項 7 記載の半導体装置。

【請求項 12】

前記半導体層が、インジウム (In) 元素、ガリウム (Ga) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (In - Ga - Zn - O)、亜鉛 (Zn) 元素および酸素元素を含む膜 (Zn - O)、亜鉛 (Zn) 元素、すず (Sn) 元素および酸素元素を含む膜 (Zn - Sn - O)、インジウム (In) 元素および酸素元素を含む膜 (In - O)、ガリウム (Ga) 元素および酸素元素を含む膜 (Ga - O)、インジウム (In) 元素、すず (Sn) 元素および酸素元素を含む膜 (In - Sn - O)、すず (Sn) 元素および酸素元素を含む膜 (Sn - O)、インジウム (In) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (In - Zn - O)、ガリウム (Ga) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (Ga - Zn - O)、インジウム (In) 元素、ガリウム (Ga) 元素および酸素元素を含む膜 (In - Ga - O)、アルミニウム (Al) 元素、亜鉛 (Zn) 元素および酸素元素を含む膜 (Al - Zn - O) から選択されるいずれかの膜である
ことを特徴とする請求項 7 記載の半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

$VFG = (0 \times C_{OL S} + VDD / 2 \times C_L + VDD \times C_{OL D}) / (C_{OL S} + L + C_{OL D})$
... (1)

ここで、L はチャネル長を表わし、 C_L はチャネル容量を表わす。(1) 式に従えば、例えば $C_{OL S} = C_{OL D}$ のとき、VFG は、 $VDD / 2$ となる。