

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】令和1年9月19日(2019.9.19)

【公表番号】特表2018-530098(P2018-530098A)

【公表日】平成30年10月11日(2018.10.11)

【年通号数】公開・登録公報2018-039

【出願番号】特願2018-516132(P2018-516132)

【国際特許分類】

G 11 C 11/406 (2006.01)

【F I】

G 11 C 11/406 1 4 0

G 11 C 11/406 1 2 0

【手続補正書】

【提出日】令和1年8月5日(2019.8.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリコントローラをスリープ動作モードからアクティブ動作モードに移行する方法であって、

DRAMの最新のDRAMによってトリガされたセルフリフレッシュ以降のセルフリフレッシュ間隔の残りの部分の表示を前記メモリコントローラにおいて受信するステップと、

前記メモリコントローラにおいて、前記セルフリフレッシュ間隔の前記残りの部分をカウントダウンするステップと、

前記セルフリフレッシュ間隔の前記残りの部分の前記カウントダウンに応答して、前記メモリコントローラから前記DRAM内の最初のリフレッシュサイクルをトリガするステップと

を含む、方法。

【請求項2】

前記メモリコントローラにおいて、前記セルフリフレッシュ間隔の前記残りの部分の前記表示を受信するステップが、前記DRAM内のレジスタから前記表示を読み出すステップをさらに含む、請求項1に記載の方法。

【請求項3】

前記最初のリフレッシュサイクルをトリガする前記ステップの後に、リフレッシュ間隔に従って前記DRAMの追加のメモリコントローラによってトリガされたリフレッシュサイクルを定期的にトリガするステップをさらに含む、請求項1に記載の方法。

【請求項4】

前記メモリコントローラのアイドル期間を計時するステップと、

前記アイドル期間を計時する前記ステップがしきい値を超えたことに応答して、前記メモリコントローラを前記アクティブ動作モードから前記スリープ動作モードに戻すステップと

をさらに含む、請求項1に記載の方法。

【請求項5】

前記DRAMの温度の表示に応答して、前記セルフリフレッシュ間隔の前記残りの部分を減少させるステップをさらに含む、請求項1に記載の方法。

【請求項 6】

ダイナミックランダムアクセスメモリ(DRAM)からの、前記DRAMによってトリガされた最新のセルフリフレッシュサイクルが発生した時の表示に応答して、セルフリフレッシュ間隔の部分をカウントダウンするように構成されたリフレッシュタイマと、

前記リフレッシュタイマによる前記セルフリフレッシュ間隔の前記部分の前記カウントダウンに応答して、前記DRAM内の最初のメモリコントローラによってトリガされたリフレッシュサイクルをトリガするように構成されたコマンドスケジューラとを備える、メモリコントローラ。

【請求項 7】

前記表示が、前記セルフリフレッシュ間隔の満了部分、または前記セルフリフレッシュ間隔の残りの部分の表示を備える、請求項6に記載のメモリコントローラ。

【請求項 8】

前記リフレッシュタイマが、前記最初のメモリコントローラによってトリガされたリフレッシュサイクルの前記トリガの後に、リフレッシュ間隔に従って、追加のメモリコントローラによってトリガされたリフレッシュサイクルを定期的にトリガするようにさらに構成される、請求項6に記載のメモリコントローラ。

【請求項 9】

前記リフレッシュタイマが、前記メモリコントローラがスリープモードに入るべきであるという決定に応答して、現在のリフレッシュ間隔の残りの部分を前記DRAM内のモードレジスタに書き込むようにさらに構成される、請求項8に記載のメモリコントローラ。

【請求項 10】

前記リフレッシュタイマが、前記DRAMの温度の表示に応答して、前記セルフリフレッシュ間隔の前記部分を減少させるようにさらに構成される、請求項6に記載のメモリコントローラ。

【請求項 11】

ダイナミックランダムアクセスメモリ(DRAM)であって、

メモリコントローラからの表示に応答して、前記メモリコントローラによってトリガされた最新のリフレッシュサイクルが発生した時に、スリープ動作モードに移行するセルフリフレッシュ間隔の残りの部分をカウントダウンするように構成されたセルフリフレッシュタイマと、

前記セルフリフレッシュタイマが前記セルフリフレッシュ間隔の前記残りの部分をカウントダウンすることに応答して前記DRAMをリフレッシュするように構成されたリフレッシュ回路と

を備える、ダイナミックランダムアクセスメモリ(DRAM)。

【請求項 12】

前記リフレッシュ回路が、前記セルフリフレッシュタイマが追加のセルフリフレッシュ間隔をカウントダウンすることに応答して、セルフリフレッシュサイクルにおいて前記DRAMをリフレッシュするようにさらに構成される、請求項11に記載のDRAM。

【請求項 13】

モードレジスタをさらに備え、前記セルフリフレッシュタイマが、前記メモリコントローラが前記スリープ動作モードからアクティブ動作モードに移行したという前記メモリコントローラからの表示に応答して、最新のセルフリフレッシュサイクルが発生した時の表示を前記モードレジスタに書き込むように構成される、請求項12に記載のDRAM。

【請求項 14】

前記メモリコントローラからリフレッシュコマンドを復号するように構成されたコマンドデコーダをさらに備える、請求項11に記載のDRAM。

【請求項 15】

メモリコントローラが、DRAMの現在のリフレッシュサイクル内の残りの部分を依然として有する間に、前記メモリコントローラをアクティブ動作モードからスリープ動作モードに移行するステップと、

前記スリープ動作モードへの前記移行の前に、前記メモリコントローラから前記現在のリフレッシュサイクル内の残りの前記部分を前記DRAMに通信するステップと、

前記現在のリフレッシュサイクル内の残りの前記部分の前記DRAMにおけるカウントダウンに応答して、前記DRAM内のセルフリフレッシュサイクルをトリガするステップとを含む、方法。