

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成20年2月28日(2008.2.28)

【公開番号】特開2006-217419(P2006-217419A)

【公開日】平成18年8月17日(2006.8.17)

【年通号数】公開・登録公報2006-032

【出願番号】特願2005-29661(P2005-29661)

【国際特許分類】

H 0 4 N 5/262 (2006.01)

H 0 4 N 5/073 (2006.01)

H 0 4 N 5/232 (2006.01)

H 0 3 L 7/095 (2006.01)

【F I】

H 0 4 N 5/262

H 0 4 N 5/073 A

H 0 4 N 5/232 Z

H 0 3 L 7/08 B

【手続補正書】

【提出日】平成20年1月7日(2008.1.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ゲンロック装置であって、

外部の基準信号を入力する手段と、

外部の基準信号に位相同期するマスター基準クロック信号を生成する手段と、

ゲンロックの状態を記憶する手段と、

を備えるゲンロック装置。

【請求項 2】

請求項 1 に記載のゲンロック装置であって、ゲンロック装置はさらに、

外部の基準信号に同期信号が含まれていないことを検出する手段を、

備え、

ゲンロックの状態は、外部の基準信号に同期信号が含まれていないことを含む、ゲンロック装置。

【請求項 3】

請求項 1 に記載のゲンロック装置であって、ゲンロック装置はさらに、

外部の基準信号にバースト信号が含まれていないことを検出する手段を、

備え、

ゲンロックの状態は、外部の基準信号にバースト信号が含まれていないことを含む、ゲンロック装置。

【請求項 4】

請求項 1 に記載のゲンロック装置であって、ゲンロック装置はさらに、

外部の基準信号のフォーマットを検出する手段を、

備え、

ゲンロックの状態は、外部の基準信号のフォーマットを含む、ゲンロック装置。

**【請求項 5】**

請求項 1 に記載のゲンロック装置であって、  
ゲンロックの状態は、マスター基準クロック信号が外部の基準信号に位相同期していることを含む、ゲンロック装置。

**【請求項 6】**

請求項 1 に記載のゲンロック装置であって、ゲンロック装置はさらに、  
内部の基準信号を発振する手段と、  
内部の基準信号に位相同期するマスター基準クロック信号を生成する手段と、  
備え、  
ゲンロックの状態は、マスター基準クロック信号が内部の基準信号に位相同期していることを含む、ゲンロック装置。

**【請求項 7】**

請求項 1 に記載のゲンロック装置であって、  
ゲンロックの状態は、ゲンロックの動作モードを含む、ゲンロック装置。

**【請求項 8】**

請求項 1 に記載のゲンロック装置であって、  
ゲンロックの状態を記憶する手段は、現在の日付及び時刻とともにゲンロックの状態を記憶する、ゲンロック装置。

**【請求項 9】**

請求項 1 に記載のゲンロック装置であって、  
外部の基準信号に位相同期するマスター基準クロック信号を生成する手段は、電圧制御発振器を備え、  
ゲンロック装置は、  
電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ高い周波数を持つ信号を発振するように、予め決定された第 1 の電圧値を記憶する手段と、  
電圧制御発振器を制御する電圧値が、第 1 の電圧値よりも大きいかな否かを判定する手段と、  
をさらに備え、  
ゲンロックの状態は、マスター基準クロック信号が、上限の許容値を超えて、外部の基準信号に位相同期していることを含む、ゲンロック装置。

**【請求項 10】**

請求項 1 に記載のゲンロック装置であって、  
外部の基準信号に位相同期するマスター基準クロック信号を生成する手段は、電圧制御発振器を備え、  
ゲンロック装置は、  
電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ低い周波数を持つ信号を発振するように、予め決定された第 2 の電圧値を記憶する手段と、  
電圧制御発振器を制御する電圧値が、第 2 の電圧値よりも小さいかな否かを判定する手段と、  
をさらに備え、  
ゲンロックの状態は、マスター基準クロック信号が、下限の許容値を超えて、外部の基準信号に位相同期していることを含む、ゲンロック装置。

**【請求項 11】**

ゲンロック装置であって、  
外部の基準信号を入力する手段と、  
外部の基準信号に位相同期するマスター基準クロック信号を生成する手段であって、電圧制御発振器を備える手段と、  
電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ高い周波数を持つ信号を発振するように、予め決定された第 1 の電圧値を記憶する手段と、  
電圧制御発振器を制御する電圧値が、第 1 の電圧値よりも大きいかな否かを判定する手段

と、

マスター基準クロック信号が上限の許容値を超えて外部の基準信号に位相同期していることを表示する手段と、

を備える、ゲンロック装置。

【請求項 12】

請求項 11 に記載のゲンロック装置であって、

電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ低い周波数を持つ信号を発振するように、予め決定された第 2 の電圧値を記憶する手段と、

電圧制御発振器を制御する電圧値が、第 2 の電圧値よりも小さいか否かを判定する手段と、

マスター基準クロック信号が下限の許容値を超えて外部の基準信号に位相同期していることを表示する手段と、

をさらに備えるゲンロック装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】ログ機能及び警告機能を持つゲンロック装置

【技術分野】

【0001】

本発明は、一般に、ゲンロック装置に関連し、より詳細には、ゲンロック (GENERATION LOCK) の状態を記録する機能、及び / 又は、ゲンロックの状態を判定して警告する機能を有するゲンロック装置に関連する。

【背景技術】

【0002】

ゲンロック装置は、様々な機器の中に組み込まれており、それらの機器は、例えば放送局のスタジオ、中継車などの中に配置され、また、例えば映像処理などを行う。

図 1 は、ゲンロックシステムを概略的に説明するための図であり、図 2 は、映像信号発生器 12 の概略機能ブロック図である。

【0003】

図 1 に示すように、ゲンロックシステムは、基準信号発生器 11 と、映像信号発生器 12 及び 13 と、終端器 14 と、を備える。基準信号発生器 11 は、基準信号 (例えば、NTSC ブラックバースト (BB: Black Burst) 信号: EXT\_REF) を生成し、その基準信号 (EXT\_REF) は、映像信号発生器 12 及び 13 の両者に入力される。映像信号発生器 12 及び 13 のそれぞれは、基準信号 (EXT\_REF) に同期した映像信号を生成し、出力する。このように、映像信号発生器 12 及び 13 のそれぞれから出力される映像信号は、共通の基準信号 (EXT\_REF) に同期しているので、例えば、映像信号発生器 12 及び 13 から出力される映像を合成処理する場合に都合よく処理することができる。

【0004】

図 2 に示すように、映像信号発生器 12 は、ゲンロック装置 21 と、映像信号処理装置 22 と、を備える。ゲンロック装置 21 は、基準信号 (EXT\_REF) を入力し、その基準信号 (EXT\_REF) に同期したマスター基準クロック信号 (MAS\_REF\_CLK) を生成して出力する。映像信号処理装置 22 は、マスター基準クロック信号 (MAS\_REF\_CLK) に基づいて、基準信号 (EXT\_REF) に同期した映像信号を生成して出力する。

【0005】

なお、図 2 に示す映像信号発生器 12 に類似する映像信号発生器は、以下に示す特許文

献 1 の図 1 3 に示されている。

【特許文献 1】特開平 1 0 - 1 9 1 0 9 9 号公報（第 1 3 図）

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

基準信号発生器 1 1 からの基準信号（E X T \_ R E F）は、一般に、同軸ケーブルを介して映像信号発生器 1 2 及び 1 3 に入力され、映像信号発生器 1 2 及び 1 3 に入力される基準信号（E X T \_ R E F）は、何らかの原因により途切れることや、外部のノイズにより影響を受けることがある。このような場合、結果として、ゲンロックシステムは、悪影響を受けることになる。

【 0 0 0 7 】

本発明の目的は、ゲンロックシステムに影響を及ぼす現象を把握することができるゲンロック装置を提供することである。

本発明のもう 1 つの目的は、ゲンロックの状態を記録する機能を有するゲンロック装置を提供することである。

【 0 0 0 8 】

本発明の更なる目的は、ゲンロックの状態を判定して警告する機能を有するゲンロック装置を提供することである。

本発明の他の目的は、特許請求の範囲、発明の実施形態、及び図面を参照することにより、当業者によって明らかになるであろう。

【課題を解決するための手段】

【 0 0 0 9 】

本発明のゲンロック装置は、外部の基準信号を入力する手段と、外部の基準信号に位相同期するマスター基準クロック信号を生成する手段と、ゲンロックの状態を記憶する手段と、を備える。

【 0 0 1 0 】

ゲンロック装置はさらに、外部の基準信号に同期信号が含まれていないことを検出する手段を備えることができ、ゲンロックの状態は、外部の基準信号に同期信号が含まれていないことを含む。

【 0 0 1 1 】

ゲンロック装置はさらに、外部の基準信号にバースト信号が含まれていないことを検出する手段を備えることができ、ゲンロックの状態は、外部の基準信号にバースト信号が含まれていないことを含む。

【 0 0 1 2 】

ゲンロック装置はさらに、外部の基準信号のフォーマットを検出する手段を備えることができ、ゲンロックの状態は、外部の基準信号のフォーマットを含む。

ゲンロックの状態は、マスター基準クロック信号が外部の基準信号に位相同期していることを含む。

【 0 0 1 3 】

ゲンロック装置はさらに、内部の基準信号を発振する手段と、内部の基準信号に位相同期するマスター基準クロック信号を生成する手段と、備えることができ、ゲンロックの状態は、マスター基準クロック信号が内部の基準信号に位相同期していることを含む。

【 0 0 1 4 】

ゲンロックの状態は、ゲンロックの動作モードを含む。ゲンロックの状態を記憶する手段は、現在の日付及び時刻とともにゲンロックの状態を記憶することができる。外部の基準信号に位相同期するマスター基準クロック信号を生成する手段は、電圧制御発振器を備えることができる。ゲンロック装置は、電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ高い周波数を持つ信号を発振するように、予め決定された第 1 の電圧値を記憶する手段と、電圧制御発振器を制御する電圧値が、第 1 の電圧値よりも大きいかな否かを判定する手段と、をさらに備えることができる。ゲンロックの状態は、マスター基

準クロック信号が、上限の許容値を超えて、外部の基準信号に位相同期していることを含む。

【 0 0 1 5 】

ゲンロック装置は、電圧制御発振器が、電圧制御発振器の基準周波数よりも所定の値だけ低い周波数を持つ信号を発振するように、予め決定された第2の電圧値を記憶する手段と、電圧制御発振器を制御する電圧値が、第2の電圧値よりも小さいか否かを判定する手段と、をさらに備えることができる。ゲンロックの状態は、マスター基準クロック信号が、下限の許容値を超えて、外部の基準信号に位相同期していることを含む。

【 0 0 1 6 】

ゲンロック装置は、マスター基準クロック信号が上限の許容値を超えて外部の基準信号に位相同期していることを表示する手段を備えることができる。ゲンロック装置は、マスター基準クロック信号が下限の許容値を超えて外部の基準信号に位相同期していることを表示する手段を備えることができる。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

以下に、本発明の実施形態を説明するが、本発明は、これらの実施形態に限定されない。また、当業者は、以下の実施形態を変形して、特許請求の範囲によって定義される本発明を容易に実施することができるであろう。

【 0 0 1 8 】

図3は、本発明に従ったゲンロック装置21の詳細なブロック図である。なお、図3に示すゲンロック装置21は、外部同期モード及び内部同期モードの双方を備える。外部同期モードは、基準信号発生器11からの基準信号（EXT\_\_REF）に位相同期したマスター基準クロック信号を生成するモードである。内部同期モードは、ゲンロック装置21の内部で発振する基準信号（INT\_\_REF）に位相同期したマスター基準クロック信号を生成するモードである。また、外部同期モードは、基準信号発生器11からの基準信号（EXT\_\_REF）が無くなった場合に、無くなる直前の基準信号（EXT\_\_REF）に位相同期したマスター基準クロック信号を生成するモード（FLYWHEEL）を含む。

【 0 0 1 9 】

同期信号分離器31は、基準信号発生器11からの基準信号（EXT\_\_REF）を入力し、基準信号に同期信号が含まれているか否かを判定する。基準信号に、同期信号が含まれている場合、同期信号分離器31は、基準信号から同期信号を分離する。

【 0 0 2 0 】

基準信号に、同期信号が含まれていない場合、同期信号分離器31は、同期信号が含まれていないことを示す信号を生成し、その信号（SYNC\_\_ABSENT）をCPU44に出力する。この場合、同期信号分離器31は、位相比較器32に何も出力しない。

【 0 0 2 1 】

基準信号に、同期信号が含まれている場合、同期信号分離器31はさらに、基準信号にバースト信号が含まれているか否かを判定する。基準信号に、バースト信号が含まれていない場合、同期信号分離器31は、バースト信号が含まれていないことを示す信号を生成し、その信号（BURST\_\_ABSENT）をCPU44に出力する。

【 0 0 2 2 】

基準信号に、同期信号が含まれている場合、同期信号分離器31はさらに、基準信号のフォーマットを検出し、検出したフォーマットを示す信号（FORMAT\_\_DETECT）をCPU44に出力する。

【 0 0 2 3 】

同期信号分離器31は、基準信号から同期信号を分離した後、CPU44からの指示に従って、分離した同期信号をそのまま位相比較器32に出力し、或いは、分離した同期信号を分周し、位相比較器32に入力するための適切な信号を生成し、位相比較器32に出力する。なお、CPU44からの指示は、例えば、所定の分周比（1/1を含む。）で分周する、或いは、分周しない、等である。具体的には、例えば、基準信号がSD（Sta

ndard Definition) 規格の基準信号である場合、CPU 44 は、分離した同期信号をそのまま位相比較器 32 に出力する。また、基準信号が HD (High Definition) 規格の基準信号 (1080i/59.94) である場合、CPU 44 は、分離した同期信号を 1/15 に分周して、位相比較器 32 に出力する。さらに、基準信号が HD 規格の基準信号 (1080i/50) である場合、CPU 44 は、分離した同期信号を 1/9 に分周して、位相比較器 32 に出力する。

【0024】

位相比較器 32 は、同期信号分離器 31 から同期信号 (分周された同期信号を含む) を入力する。また、位相比較器 32 は、電圧制御発振器 40 から発振される信号をプログラマブル分周器 42 を介して入力する。位相比較器 32 は、入力した 2 つの信号の位相を比較し、位相差を示す信号をローパスフィルタ 33 に出力する。

【0025】

ローパスフィルタ 33 は、位相比較器 32 から入力した信号の高周波成分を除去して、AD コンバータ 34 に出力する。

AD コンバータ 34 は、ローパスフィルタ 33 から入力した信号の電圧をデジタル値に変換して、マルチプレクサ 35 及びバッファ 36 に出力する。

【0026】

マルチプレクサ 35 は、AD コンバータ 34 からデジタル値を入力する。また、マルチプレクサ 35 は、ラッチ 37 に保持されているデジタル値を入力する。マルチプレクサ 35 は、入力した 2 つのデジタル値の何れか 1 つを選択するための信号を、CPU 44 から入力する。マルチプレクサ 35 は、選択信号に従って、入力した 2 つのデジタル値を切り替えて、マルチプレクサ 38 に出力する。

【0027】

より具体的には、例えば、マルチプレクサ 35 は、AD コンバータ 34 のデジタル値を選択するための信号 (Vc SELECT) を入力する場合、AD コンバータ 34 からのデジタル値をマルチプレクサ 38 に出力する。また、マルチプレクサ 35 は、ラッチ 37 のデジタル値を選択するための信号 (Vc FLYWHEEL CONTROL SELECT) を入力する場合、ラッチ 37 に保持されているデジタル値をマルチプレクサ 38 に出力する。

【0028】

バッファ 36 は、AD コンバータ 34 からのデジタル値を記憶する。なお、バッファ 36 に記憶されるデジタル値は、CPU 44 によって読み出される。

ラッチ 37 は、FLYWHEEL モードを実行するためのデジタル値を保持し、マルチプレクサ 35 に出力する。なお、ラッチ 37 に保持されるデジタル値は、CPU 44 によって書き込まれる。

【0029】

マルチプレクサ 38 は、マルチプレクサ 35 からデジタル値を入力する。また、マルチプレクサ 38 は、ラッチ 43 に保持されているデジタル値を入力する。マルチプレクサ 38 は、入力した 2 つのデジタル値の何れか 1 つを選択するための信号を、CPU 44 から入力する。マルチプレクサ 38 は、選択信号に従って、入力した 2 つのデジタル値を切り替えて、DA コンバータ 39 に出力する。

【0030】

より具体的には、例えば、マルチプレクサ 38 は、マルチプレクサ 35 のデジタル値を選択するための信号 (EXT SELECT) を入力する場合、マルチプレクサ 35 からのデジタル値を DA コンバータ 39 に出力する。また、マルチプレクサ 38 は、ラッチ 43 のデジタル値を選択するための信号 (INT SELECT) を入力する場合、ラッチ 43 に保持されているデジタル値を DA コンバータ 39 に出力する。

【0031】

DA コンバータ 39 は、マルチプレクサ 38 から入力したデジタル値をアナログ電圧に変換して、電圧制御発振器 40 に出力する。

電圧制御発振器 40 は、D A コンバータ 39 からのアナログ電圧に応じて、一定の周波数を持つ信号を発振し、分周器 41 に出力する。

【0032】

分周器 41 は、電圧制御発振器 40 から入力した信号の周波数を所定の数で除算した値の周波数を持つ信号を、プログラマブル分周器 42 に出力する。所定数は、例えば、2 である。分周器 41 によって生成される信号は、本発明のゲンロック装置 21 の出力信号であり、マスター基準クロック信号 (MAS \_\_ REF \_\_ CLK) として、ゲンロック装置 21 から映像信号処理装置 22 に送られる。なお、分周器 41 を省略することもでき、この場合、電圧制御発振器 40 から出力される信号が、マスター基準クロック信号 (MAS \_\_ REF \_\_ CLK) である。

【0033】

プログラマブル分周器 42 は、分周器 41 から入力した信号の周波数を所定の数で除算した値の周波数を持つ信号を、位相比較器 32 に出力する。所定数は、位相比較器 32 に入力される 2 つの信号の位相差がなくなるように、検出したフォーマットを示す信号 (FORMAT \_\_ DETECT) を元に CPU 44 によって決定される。

【0034】

外部同期モードにおいて、位相比較器 32 に入力される 2 つの信号が位相同期しているので、基準信号 (EXT \_\_ REF) に含まれている同期信号と、マスター基準クロック信号 (MAS \_\_ REF \_\_ CLK) とは、位相同期している。

【0035】

ラッチ 43 は、内部同期モードにおいて電圧制御発振器 40 を制御するためのデジタル値を保持し、マルチプレクサ 38 に出力する。なお、ラッチ 37 に保持されるデジタル値は、CPU 44 によって書き込まれ、このデジタル値は、電圧制御発振器 40 が、電圧制御発振器 40 の基準周波数 (例えば、27 MHz) を持つ信号を発振するように、予め決定されている。

【0036】

メモリ手段 45 (例えば、フラッシュメモリ) は、電圧制御発振器 40 が、電圧制御発振器 40 の基準周波数 (例えば、27 MHz) を持つ信号を発振するように、予め決定されたデジタル値を記憶する。また、メモリ手段 45 は、電圧制御発振器 40 が、基準周波数 (例えば、27 MHz) よりも所定の値 (例えば、基準周波数の 10 ppm) だけ高い周波数 (例えば、27.000270 MHz) を持つ信号を発振するように、予め決定されたデジタル値を記憶する。さらに、メモリ手段 45 は、電圧制御発振器 40 が、基準周波数よりも所定の値だけ低い周波数 (例えば、26.999730 MHz) を持つ信号を発振するように、予め決定されたデジタル値を記憶する。加えて、メモリ手段 45 は、CPU 44 を制御するためのプログラムを記憶する。

【0037】

CPU 44 は、メモリ手段 45 に記憶されるプログラムを読み出し、プログラムに従って、以下に示す動作を実行する。なお、ゲンロックの動作モードを表すデータが、メモリ手段 47 (例えば、RAM) に記憶されている。ゲンロックの動作モードは、例えば、5 つの動作モードからなる。第 1 の動作モード (INTERNAL) は、常に内部同期モードでゲンロックを行うモードである。第 2 の動作モード (AUTO (GO \_\_ INTERNAL)) は、外部の基準信号 (EXT \_\_ REF) のフォーマットに拘わらず、外部同期モードでゲンロックを行い、また、外部の基準信号が無くなった場合に内部同期モードでゲンロックを行うモードである。第 3 の動作モード (MANUAL (GO \_\_ INTERNAL)) は、ユーザによって指定されたフォーマットと一致する外部の基準信号が入力される場合に外部同期モードでゲンロックを行い、それ以外の場合に内部同期モードでゲンロックを行うモードである。第 4 の動作モード (AUTO (FLYWHEEL)) は、外部の基準信号のフォーマットに拘わらず、外部同期モードでゲンロックを行い、また、外部の基準信号が無くなった場合に、無くなる直前の外部の基準信号を用いてゲンロックを行うモードである。第 5 の動作モード (MANUAL (FLYWHEEL)) は、ユーザに

よって指定されたフォーマットと一致する外部の基準信号が入力される場合に外部同期モードでゲンロックを行い、また、外部の基準信号が無くなった場合に、無くなる直前の外部の基準信号を用いてゲンロックを行うモードである。

#### 【 0 0 3 8 】

また、警告機能が有効か否かを示すデータも、メモリ手段 4 7 に記憶されている。さらに、ログ機能が有効か否かを示すデータも、メモリ手段 4 7 に記憶されている。以下の説明において、メモリ手段 4 7 には、第 2 の動作モード ( A U T O ( G O I N T E R N A L ) ) を表すデータ、警告機能が有効であることを示すデータ、及びログ機能が有効であることを示すデータが、予め記憶されていると仮定する。また、基準信号発生器 1 1 からの基準信号 ( E X T \_ R E F ) は、同期信号分離器 3 1 に予め入力されていないと仮定する。

#### 【 0 0 3 9 】

C P U 4 4 は、プログラムに従って起動すると、リアルタイムクロック 4 6 を参照して現在の日付及び時刻 (例えば、2 0 0 4 / 1 2 / 1 5 1 2 : 3 4 : 5 6 ) を得るとともに、メモリ手段 4 7 に記憶されていたデータ (第 2 の動作モード ( A U T O ( G O I N T E R N A L ) ) を表すデータ、警告機能が有効であることを示すデータ、及びログ機能が有効であることを示すデータ)を読み出す。その後、C P U 4 4 は、第 2 の動作モードを準備するために、A D コンバータ 3 4 のデジタル値を選択するための信号 ( V c S E L E C T ) をマルチプレクサ 3 5 に出力する。また、C P U 4 4 は、警告機能及びログ機能を有効にする。C P U 4 4 は、ゲンロック装置 2 1 が起動したこと及びゲンロックの動作モードを表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「P O W E R O N , M O D E [ A U T O ( G O I N T E R N A L ) ]」を表示する。ログ機能が有効であるので、C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

#### 【 0 0 4 0 】

なお、C P U 4 4 は、外部同期モードを有効にするために、マルチプレクサ 3 5 のデジタル値を選択するための信号 ( E X T S E L E C T ) をマルチプレクサ 3 8 に出力する。また、C P U 4 4 は、内部同期モードを準備する。すなわち、C P U 4 4 は、基準周波数 (例えば、2 7 M H z ) を持つ信号を電圧制御発振器 4 0 に発振させるためのデジタル値をメモリ手段 4 5 から読み出し、ラッチ 4 3 に出力する。さらに、C P U 4 4 は、警告機能の準備をするために、基準周波数 (例えば、2 7 M H z ) よりも所定の値だけ高い及び低い周波数 (例えば、2 7 . 0 0 0 2 7 0 M H z 及び 2 6 . 9 9 9 7 3 0 M H z ) を持つ信号を電圧制御発振器 4 0 に発振させるための 2 つのデジタル値をメモリ手段 4 5 から読み出す。

#### 【 0 0 4 1 】

基準信号発生器 1 1 からの基準信号が、同期信号分離器 3 1 に入力されていないので、C P U 4 4 は、同期信号が含まれていないことを示す信号 ( S Y N C \_ A B S E N T ) を、同期信号分離器 3 1 から受け取るとともに、リアルタイムクロック 4 6 を参照して現在の日付及び時刻 (例えば、2 0 0 4 / 1 2 / 1 5 1 2 : 3 5 : 4 3 ) を得る。その後、C P U 4 4 は、内部同期モードを有効にするために、ラッチ 4 3 のデジタル値を選択するための信号 ( I N T S E L E C T ) をマルチプレクサ 3 8 に出力する。また、C P U 4 4 は、同期信号が無いこと及び内部同期モードを表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「S Y N C A B S E N T , [ I N T ]」を表示する。C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

#### 【 0 0 4 2 】

その後、基準信号発生器 1 1 からの基準信号 ( N T S C 方式の同期信号であって、バースト信号、フィールド・リファレンス信号、および、1 0 フィールド I D 信号が多重され、映像信号が多重されていない信号)が、同期信号分離器 3 1 に入力されると仮定する。C P U 4 4 は、検出したフォーマットを示す信号 ( F O R M A T \_ D E T E C T ) を同期



信号分離器 31 から受け取ると、外部同期モードを有効にするために、マルチプレクサ 35 のデジタル値を選択するための信号 (EXT SELECT) をマルチプレクサ 38 に出力する。CPU 44 は、バッファ 36 の読み出しによって、位相比較器 32 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻 (例えば、2004 / 12 / 15 12 : 48 : 12) を得る。また、CPU 44 は、マスター基準クロック信号が基準信号 (EXT REF) に位相同期したこと及び基準信号のフォーマット (NTSC 方式の同期信号であって、バースト信号、フィールド・リファレンス信号、および、10 フィールド ID 信号が多重され、映像信号が多重されていない信号) を表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「LOCKED (EXT) , [NTSC BB + Ref + ID]」を表示する。なお、「NTSC BB」は、NTSC ブラックバースト信号 (NTSC 方式の同期信号であって、バースト信号が多重され、映像信号が多重されていない信号) を表し、「Ref」は、フィールド・リファレンス信号が多重されていることを表し、「ID」は、10 フィールド ID 信号が多重されていることを表す。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。なお、警告機能が有効であるので、CPU 44 は、マスター基準クロック信号が基準信号 (EXT REF) に位相同期している間、バッファ 36 に記憶されるデジタル値を定期的に読み出す。CPU 44 はさらに、バッファ 36 からのデジタル値が、基準周波数よりも所定の値だけ高い周波数 (例えば、27.000270 MHz) を持つ信号を電圧制御発振器 40 に発振させるためのデジタル値よりも大きいか否かを判定し、また、バッファ 36 からのデジタル値が、基準周波数よりも所定の値だけ低い周波数 (例えば、26.999730 MHz) を持つ信号を電圧制御発振器 40 に発振させるためのデジタル値よりも小さいか否かを判定する。

#### 【0043】

その後、基準信号発生器 11 からの基準信号が、同期信号分離器 31 に入力されなくなると仮定する。CPU 44 は、同期信号がなくなったことを表す信号 (SYNC ABSENT) を、同期信号分離器 31 から受け取るとともに、現在の日付及び時刻 (例えば、2004 / 12 / 15 13 : 01 : 23) を得る。その後、CPU 44 は、内部同期モードを有効にする。また、CPU 44 は、同期信号が無いこと及びゲンロックの状態を表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「SYNC ABSENT , [INT]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。

#### 【0044】

その後、基準信号発生器 11 からの基準信号 (NTSC 方式の同期信号であって、バースト信号が多重され、映像信号が多重されていない信号 (= NTSC 方式のブラックバースト信号)) が、同期信号分離器 31 に入力されると仮定する。CPU 44 は、検出したフォーマットを示す信号を同期信号分離器 31 から受け取ると、外部同期モードを有効にする。CPU 44 は、バッファ 36 の読み出しによって、位相比較器 32 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻 (例えば、2004 / 12 / 15 13 : 05 : 07) を得る。また、CPU 44 は、マスター基準クロック信号が基準信号 (EXT REF) に位相同期したこと及び基準信号のフォーマット (NTSC 方式のブラックバースト信号) を表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「LOCKED (EXT) , [NTSC BB]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。なお、警告機能が有効であるので、CPU 44 は、マスター基準クロック信号が基準信号 (EXT REF) に位相同期している間、定期的に、バッファ 36 からのデジタル値と、メモリ手段 45 からの各デジタル値とを比較する。

#### 【0045】

その後、同期信号に、バースト信号が含まれなくなると仮定する。CPU 44 は、バースト信号がなくなったことを表す信号 (BURST ABSENT) を、同期信号分離器 31 から受け取るとともに、現在の日付及び時刻 (例えば、2004 / 12 / 15 13

: 3 4 : 4 5 ) を得る。その後、C P U 4 4 は、内部同期モードを有効する。また、C P U 4 4 は、バースト信号が無いこと及びゲンロックの状態を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「B U R S T A B S E N T , [ I N T ] 」を表示する。C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

#### 【 0 0 4 6 】

この時、同期信号にバースト信号が含まれなくとも、同期信号は、存在している。即ち、基準信号発生器 1 1 からの基準信号は、総走査線数が 5 2 5 本でありフレーム周波数が 5 9 . 9 4 H z の同期信号であって、インターレース方式の同期信号である。従って、同期信号分離器 3 1 は、入力した基準信号のフォーマットを検出する。C P U 4 4 は、検出したフォーマットを示す信号を同期信号分離器 3 1 から受け取ると、外部同期モードを有効にする。C P U 4 4 は、バッファ 3 6 の読み出しによって、位相比較器 3 2 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻（例えば、2 0 0 4 / 1 2 / 1 5 1 3 : 3 4 : 4 8 ）を得る。また、C P U 4 4 は、マスター基準クロック信号が基準信号（E X T \_ R E F ）に位相同期したこと及び基準信号のフォーマット（総走査線数が 5 2 5 本でありフレーム周波数が 5 9 . 9 4 H z の同期信号であって、インターレース方式の同期信号）を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「L O C K E D ( E X T ) , [ 5 2 5 i / 5 9 . 9 4 ] 」を表示する。C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。なお、警告機能が有効であるので、C P U 4 4 は、定期的に、バッファ 3 6 からのデジタル値と、メモリ手段 4 5 からの各デジタル値とを比較する。

#### 【 0 0 4 7 】

その後、基準信号発生器 1 1 からの基準信号が、同期信号分離器 3 1 に入力されなくなると仮定する。C P U 4 4 は、同期信号がなくなったことを表す信号（S Y N C \_ A B S E N T ）を、同期信号分離器 3 1 から受け取るとともに、現在の日付及び時刻（例えば、2 0 0 4 / 1 2 / 1 5 1 3 : 3 7 : 2 0 ）を得る。その後、C P U 4 4 は、内部同期モードを有効する。また、C P U 4 4 は、同期信号が無いこと及びゲンロックの状態を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「S Y N C A B S E N T , [ I N T ] 」を表示する。C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

#### 【 0 0 4 8 】

その後、基準信号発生器 1 1 からの基準信号（N T S C 方式のブラックバースト信号）が、同期信号分離器 3 1 に入力されると仮定する。C P U 4 4 は、検出したフォーマットを示す信号を同期信号分離器 3 1 から受け取ると、外部同期モードを有効にする。C P U 4 4 は、バッファ 3 6 の読み出しによって、位相比較器 3 2 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻（例えば、2 0 0 4 / 1 2 / 1 5 1 3 : 3 7 : 2 2 ）を得る。また、C P U 4 4 は、マスター基準クロック信号が基準信号（E X T \_ R E F ）に位相同期したこと及び基準信号のフォーマット（N T S C 方式のブラックバースト信号）を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「L O C K E D ( E X T ) , [ N T S C B B ] 」を表示する。C P U 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。なお、警告機能が有効であるので、C P U 4 4 は、定期的に、バッファ 3 6 からのデジタル値と、メモリ手段 4 5 からの各デジタル値とを比較する。

#### 【 0 0 4 9 】

その後、ゲンロックの動作モードが第 4 の動作モードに変更されると仮定する。C P U 4 4 は、ユーザによって変更された第 4 の動作モードを入力手段 5 0 から入力し、第 4 の動作モードを有効にするるとともに、現在の日付及び時刻（例えば、2 0 0 4 / 1 2 / 1 5 1 3 : 4 5 : 5 0 ）を得る。また、C P U 4 4 は、第 4 の動作モードを表すデータをメモリ手段 4 7 に記憶する。さらに、C P U 4 4 は、ゲンロックの動作モードが変更したこと及びゲンロックの動作モードを表すための信号を表示手段 4 9 に出力する。表示手段 4

9 は、例えば、「MODE CHANGE, MODE [ AUTO ( FLYWHEEL ) ]」を表示する。

【 0 0 5 0 】

CPU 44 は、バッファ 36 の読み出しによって、位相比較器 32 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻（例えば、2004 / 12 / 15 13 : 46 : 05）を得る。また、CPU 44 は、マスター基準クロック信号が、再び、基準信号（EXT\_\_REF）に位相同期したこと及び基準信号のフォーマット（NTSC 方式のブラックバースト信号）を表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「LOCKED ( EXT ), [ NTSC BB ]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。なお、警告機能が有効であるので、CPU 44 は、定期的に、バッファ 36 からのデジタル値と、メモリ手段 45 からの各デジタル値とを比較する。

【 0 0 5 1 】

その後、基準信号発生器 11 からの基準信号が、同期信号分離器 31 に入力されなくなると仮定する。CPU 44 は、同期信号がなくなったことを表す信号（SYNC\_\_ABSENT）を、同期信号分離器 31 から受け取るとともに、現在の日付及び時刻（例えば、2004 / 12 / 15 13 : 51 : 23）を得る。CPU 44 は、同期信号が無いことを表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「SYNC ABSENT, [ NO SIGNAL ]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。

【 0 0 5 2 】

その後、CPU 44 は、同期信号がなくなったことを表す信号（SYNC\_\_ABSENT）を受け取る直前にバッファ 36 から読み出したデジタル値をラッチ 37 に出力する。さらに、CPU 44 は、ラッチ 37 のデジタル値を選択するための信号（Vc FLYWHEEL CONTROL SELECT）をマルチプレクサ 35 に出力するとともに、現在の日付及び時刻（例えば、2004 / 12 / 15 13 : 51 : 24）を得る。CPU 44 は、マスター基準クロック信号が、無くなる直前の基準信号（EXT\_\_REF）に位相同期したこと及び基準信号が無いことを表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「LOCKED ( FLYWHEEL ), [ NO SIGNAL ]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。

【 0 0 5 3 】

その後、基準信号発生器 11 からの基準信号（NTSC 方式のブラックバースト信号）が、同期信号分離器 31 に入力されると仮定する。CPU 44 は、検出したフォーマットを示す信号を同期信号分離器 31 から受け取ると、AD コンバータ 34 のデジタル値を選択するための信号（Vc SELECT）をマルチプレクサ 35 に出力する。CPU 44 は、バッファ 36 の読み出しによって、位相比較器 32 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻（例えば、2004 / 12 / 15 13 : 55 : 50）を得る。また、CPU 44 は、マスター基準クロック信号が基準信号（EXT\_\_REF）に位相同期したこと及び基準信号のフォーマット（NTSC 方式のブラックバースト信号）を表すための信号を表示手段 49 に出力する。表示手段 49 は、例えば、「LOCKED ( EXT ), [ NTSC BB ]」を表示する。CPU 44 は、表示手段 49 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 47 に記憶する。なお、警告機能が有効であるので、CPU 44 は、定期的に、バッファ 36 からのデジタル値と、メモリ手段 45 からの各デジタル値とを比較する。

【 0 0 5 4 】

その後、同期信号に、バースト信号が含まれなくなると仮定する。CPU 44 は、バースト信号がなくなったことを表す信号（BURST\_\_ABSENT）を、同期信号分離器 31 から受け取るとともに、現在の日付及び時刻（例えば、2004 / 12 / 15 14 : 01 : 02）を得る。CPU 44 は、バースト信号が無いことを表すための信号を表示

手段 4 9 に出力する。表示手段 4 9 は、例えば、「BURST ABSENT, [NO SIGNAL]」を表示する。CPU 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

【0055】

この時、同期信号にバースト信号が含まれなくとも、同期信号は、存在している。即ち、基準信号発生器 1 1 からの基準信号は、総走査線数が 5 2 5 本でありフレーム周波数が 5 9 . 9 4 H z の同期信号であって、インターレース方式の同期信号である。従って、同期信号分離器 3 1 は、入力した基準信号のフォーマットを検出する。

CPU 4 4 は、バースト信号がなくなったことを表す信号 (BURST\_\_ABSENT) を受け取る直前にバッファ 3 6 から読み出したデジタル値をラッチ 3 7 に出力する。さらに、CPU 4 4 は、ラッチ 3 7 のデジタル値を選択するための信号 (Vc FLYWHEEL CONTROL SELECT) をマルチプレクサ 3 5 に出力するとともに、現在の日付及び時刻 (例えば、2 0 0 4 / 1 2 / 1 5 1 4 : 0 1 : 0 3) を得る。また、CPU 4 4 は、検出したフォーマットを示す信号を同期信号分離器 3 1 から受け取る。CPU 4 4 は、マスター基準クロック信号が、無くなる直前の基準信号 (EXT\_\_REF) に位相同期したこと及び検出した基準信号のフォーマットを表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「LOCKED (FLYWHEEL), [5 2 5 i / 5 9 . 9 4]」を表示する。CPU 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。

【0056】

CPU 4 4 は、検出したフォーマットを示す信号を同期信号分離器 3 1 から受け取ると、ADコンバータ 3 4 のデジタル値を選択するための信号 (Vc SELECT) をマルチプレクサ 3 5 に出力する。CPU 4 4 は、バッファ 3 6 の読み出しによって、位相比較器 3 2 に入力される 2 つの信号の位相差がなくなったことを得るとともに、現在の日付及び時刻 (例えば、2 0 0 4 / 1 2 / 1 5 1 4 : 0 1 : 0 4) を得る。また、CPU 4 4 は、マスター基準クロック信号が基準信号 (EXT\_\_REF) に位相同期したこと及び基準信号のフォーマット (総走査線数が 5 2 5 本でありフレーム周波数が 5 9 . 9 4 H z の同期信号であって、インターレース方式の同期信号) を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「LOCKED (EXT), [5 2 5 i / 5 9 . 9 4]」を表示する。CPU 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7 に記憶する。なお、警告機能が有効であるので、CPU 4 4 は、定期的に、バッファ 3 6 からのデジタル値と、メモリ手段 4 5 からの各デジタル値とを比較する。

【0057】

その後、バッファ 3 6 からのデジタル値が、メモリ手段 4 5 からの各デジタル値によって定義される範囲を超えると仮定する。CPU 4 4 は、バッファ 3 6 からのデジタル値が、基準周波数よりも所定の値だけ高い周波数 (例えば、2 7 . 0 0 0 2 7 0 M H z) を持つ信号を発振するように予め決定されたデジタル値よりも大きいと判定すると、現在の日付及び時刻 (例えば、2 0 0 4 / 1 2 / 1 5 1 4 : 0 1 : 1 4) を得る。好ましくは、バッファ 3 6 からのデジタル値が、所定の期間 (例えば、1 0 秒間) 以上、メモリ手段 4 5 からの各デジタル値によって定義される範囲を超える場合に、CPU 4 4 は、バッファ 3 6 からのデジタル値が、メモリ手段 4 5 からのデジタル値よりも大きいと判定し、現在の日付及び時刻を得る。

【0058】

また、CPU 4 4 は、マスター基準クロック信号が上限の許容値を超えて基準信号 (EXT\_\_REF) に位相同期したこと及び基準信号のフォーマット (総走査線数が 5 2 5 本でありフレーム周波数が 5 9 . 9 4 H z の同期信号であって、インターレース方式の同期信号) を表すための信号を表示手段 4 9 に出力する。表示手段 4 9 は、例えば、「WARNING! OVER + 1 0 p p m, [5 2 5 i / 5 9 . 9 4]」を表示する。CPU 4 4 は、表示手段 4 9 が表示する内容及びそれに対応する日付及び時刻をメモリ手段 4 7

に記憶する。なお、警告機能が有効であるので、CPU 44は、引き続き、バッファ36からのデジタル値と、メモリ手段45からの各デジタル値とを比較する。なお、表示手段49は、警告を示す文字を表示する代わりに、警告を示すLEDの点灯又は点滅によって、実施してもよい。

【0059】

その後、バッファ36からのデジタル値が、メモリ手段45からの各デジタル値によって定義される範囲内に戻ると仮定する。CPU 44は、バッファ36からのデジタル値が、基準周波数よりも所定の値だけ高い周波数（例えば、27.000270MHz）を持つ信号を発振するように予め決定されたデジタル値よりも小さいと判定すると、現在の日付及び時刻（例えば、2004/12/15 14:02:30）を得る。好ましくは、バッファ36からのデジタル値が、所定の期間（例えば、10秒間）以上、メモリ手段45からの各デジタル値によって定義される範囲内に戻る場合に、CPU 44は、バッファ36からのデジタル値が、メモリ手段45からのデジタル値よりも小さいと判定し、現在の日付及び時刻を得る。

【0060】

また、CPU 44は、マスター基準クロック信号が上限の許容値内で基準信号（EXTREF）に位相同期していること及び基準信号のフォーマット（総走査線数が525本でありフレーム周波数が59.94Hzの同期信号であって、インターレース方式の同期信号）を表すための信号を表示手段49に出力する。表示手段49は、例えば、「UNDER + 10ppm, [525i/59.94]」を表示する。CPU 44は、表示手段49が表示する内容及びそれに対応する日付及び時刻をメモリ手段47に記憶する。なお、警告機能が有効であるので、CPU 44は、引き続き、バッファ36からのデジタル値と、メモリ手段45からの各デジタル値とを比較する。

【0061】

図4は、メモリ手段47に記憶されるログの内容の1例を表す。図4に示すように、メモリ手段47には、ログの発生番号とともに、上述のゲンロックの状態が、記憶されている。なお、メモリ手段47の容量を考慮して、ログの発生番号の数を、例えば99に設定することもできる。すなわち、メモリ手段47は、99個のゲンロックの状態を記憶する。CPU 44は、100個目以降のゲンロックの状態をメモリ手段47に記憶する毎に、最も古いログの発生番号のゲンロックの状態を消去する。

【0062】

CPU 44は、ユーザによって指定されたログ保存モードを入力手段50から入力すると、メモリ手段47に記憶されるログの内容を、記憶媒体48（例えば、CF CARD）に保存する。

【0063】

また、CPU 44は、ユーザによって指定されたログ表示モードを入力手段50から入力すると、メモリ手段47に記憶されるログの内容を、表示手段49に表示する。なお、表示手段49の表示領域を考慮して、表示手段49は、ログの発生番号毎に、ゲンロックの状態を表示することもできる。

【0064】

本発明によれば、外部の基準同期信号の状態を把握することができるので、外部の基準同期信号にどのような異常がいつ発生したのかを分析することができる。

【図面の簡単な説明】

【0065】

【図1】ゲンロックシステムを概略的に説明するための図である。

【図2】映像信号発生器12の概略機能ブロック図である。

【図3】本発明に従ったゲンロック装置21の詳細なブロック図である。

【図4】メモリ手段47に記憶されるログの内容の1例を表す。