

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 7 月 22 日(22.07.2010)

(10) 国際公開番号
WO 2010/082606 A1

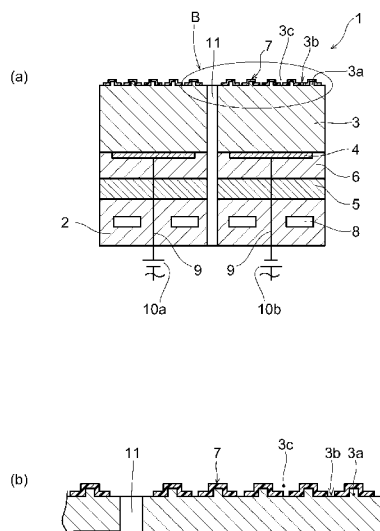
- (51) 国際特許分類:
H01L 21/683 (2006.01) *H02N 13/00* (2006.01)
- (21) 国際出願番号: PCT/JP2010/050353
- (22) 国際出願日: 2010 年 1 月 14 日(14.01.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-006147 2009 年 1 月 14 日(14.01.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): TOTO 株式会社(TOTO LTD.) [JP/JP]; 〒8028601 福岡県北九州市小倉北区中島 2 丁目 1 番 1 号 Fukuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 堀 裕明(HORI, Hiroaki) [JP/JP]; 〒8028601 福岡県北九州市小倉北区中島 2 丁目 1 番 1 号 TOTO 株式会社内 Fukuoka (JP). 内村 健志(UCHIMURA, Takeshi) [JP/JP]; 〒8028601 福岡県北九州市小倉北区中島 2 丁目 1 番 1 号 TOTO 株式会社内 Fukuoka (JP). 松井 宏樹(MATSUI, Hiroki) [JP/JP]; 〒8028601 福岡県北九州市小倉北区中島 2 丁目 1 番 1 号 TOTO 株式会社内 Fukuoka (JP).
- (74) 代理人: 日向寺 雅彦, 外(HYUGAJI, Masahiko et al.); 〒2310015 神奈川県横浜市中区尾上町 1 丁目 4 番 1 号 関内 S T ビル Kanagawa (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

[続葉有]

(54) Title: ELECTROSTATIC CHUCK AND METHOD FOR MANUFACTURING ELECTROSTATIC CHUCK

(54) 発明の名称: 静電チャックおよび静電チャックの製造方法

[図 1]



(57) Abstract: An electrostatic chuck is provided with: a ferroelectric substrate having a protruding section formed on the main surface on the side where a subject to be processed is to be placed and a flat section formed at the periphery of the protruding section; and a covering section formed to cover the protruding section and the flat section. At least on a part of the flat section, a region where the covering section is not formed is provided. In a method for manufacturing an electrostatic chuck, the dielectric substrate main surface opposite to the main surface where an electrode is provided is polished, a mask having a desired shape is arranged on the polished main surface, and the portion not covered with the mask is removed using a sandblast method so as to form a flat section and a protruding section. Then, a resin is applied to cover the protruding section and the flat section, and the surface of the resin applied on the top surface of the protruding section is polished so as to make the arithmetic average height of the surface of the resin applied on the top surface of the protruding section less than that of the surface of the resin applied on the upper surface of the flat section, and the covering section is formed by cutting a part of the resin applied on the upper surface of the flat section and removing the cut resin. Generation of particle contamination is suppressed, the subject to be processed can be excellently removed, and the covering section formed on a part of the placing surface of the electrostatic chuck has improved durability to peeling.

(57) 要約:

[続葉有]



本発明による静電チャックは、被処理物を載置する側の主面に形成された突起部と、前記突起部の周
辺に形成された平面部と、を有する誘電体基板と、前記突起部と、前記平面部と、を覆うように形成さ
れた被覆部と、を備えた静電チャックであって、前記平面部の少なくとも一部には、前記被覆部が形成
されていない領域が設けられていること、を特徴とする。また、本発明による静電チャックの製造方
法は、誘電体基板の電極が設けられた主面と対向する側の主面を研磨し、前記主面に所望の形状のマ
スクを設け、サンドブラスト法を用いて前記マスクにより覆われていない部分を除去することで平面部を
形成するとともに突起部を形成し、前記突起部と、前記平面部と、を覆うように樹脂を被覆し、前記突
起部の頂面に被覆された前記樹脂の表面の算術平均高さが、前記平面部の上面に被覆された前記樹脂の
表面の算術平均高さより小さくなるように、前記突起部の頂面に被覆された前記樹脂の表面をポリッ
シュ加工し、前記平面部の上面に被覆された前記樹脂の一部を切断し、前記切断された樹脂を除去す
ることによって被覆部を形成すること、を特徴とする。パーティクル汚染の発生を抑制することができ、被処
理物の離脱応答性が良好で、静電チャックの載置面部分に形成された被覆部の剥離耐久性を高めること
を可能とする。

明 細 書

発明の名称： 静電チャックおよび静電チャックの製造方法

技術分野

[0001] 本発明の態様は、一般に、静電チャックに関する。

背景技術

[0002] エッチング、CVD (Chemical Vapor Deposition)、スパッタリング、イオン注入、アッシング、露光、検査などを行う基板処理装置において、被処理物である半導体ウェーハやガラス基板などを吸着保持する手段として静電チャックが用いられている。また、静電チャックとしては、クーロン力を生じさせて被処理物を吸着するクーロン型静電チャックや、ジョンセーラーベック力を生じさせて強い吸着力を発現させるジョンセーラーベック型静電チャックなどが知られている。

ここで、静電チャックの載置面と被処理物とが擦れ合うとパーティクル汚染が発生するおそれがある。この場合、ジョンセーラーベック型静電チャックなどのように強い吸着力を発現可能な静電チャックほどパーティクル汚染が発生するおそれが高くなる。また、被処理物の離脱応答性も悪くなるおそれがある。

[0003] そのため、静電チャックの載置面部分に突起部を設けることで接触面積を小さくし、パーティクル汚染の抑制と被処理物の離脱応答性の向上とを図る静電チャックが提案されている。また、この静電チャックの載置面を樹脂で覆うことによりパーティクル汚染やスクラッチの発生をさらに抑制する技術も提案されている（特許文献1の図1（a）を参照）。

しかしながら、本発明者らの検討によると、特許文献1に開示がされているもののよう静電チャックの載置面全面を樹脂で覆うようにすると、樹脂層に電荷が残留して被処理物の離脱応答性が悪化してしまうことが明らかとなった。

[0004] また、平坦なセラミックス層の上に、被処理体を保持する樹脂からなる突

起部を形成する技術も提案されている（特許文献 1 の図 2（b）を参照）。

しかしながら、本発明者らの検討によると、平坦なセラミックス層の上に樹脂からなる突起部を形成する際に、セラミックス層と突起部との界面に剥離が発生する場合があります、この発生した剥離が外力により進展しやすいことが明らかとなった。例えば、樹脂からなる突起部を形成させる場合、平坦なセラミックス層の上面を樹脂で覆い、突起部を残して周辺の樹脂を剥離するようにしている。この様な製造方法によれば、突起部の周辺の樹脂を剥離する際に突起部にも剥離方向に力が働く場合がある。そして、突起部に剥離方向の力が加わるとセラミックス層と突起部との界面に微小な剥離が発生する場合があります、一旦微小な剥離が発生すると、この発生した剥離が外力により容易に進展してしまうことが明らかとなった。特に、樹脂からなる突起部に被処理物を吸着させ、その後、被処理物を離脱させる際に、被処理物に突起部が引張られると、容易に剥離が進展することが判明した。これは、界面の密着力に比べて、突起部を形成する樹脂そのものの引っ張り強さが大きいのであると考えられる。

[0005] また、セラミックス層自体に突起部を形成し、突起部の頂面のみを覆うように樹脂層を形成する技術も提案されている（特許文献 1 の図 2（a）を参照）。しかしながら、この様な場合であっても、前述したものと同様の理由により剥離が進展しやすいことには変わりはない。

[0006] また、特許文献 1 に開示がされた技術においては、被覆される樹脂の下地に関する考慮がされておらず、被処理物との接触部分（突起部頂面における樹脂の表面）における算術平均高さが大きくなり、この部分にチップポケットが形成されるおそれがある。そのため、このチップポケット内に微細な粒子が入り込み、後にこの粒子が放出されることでパーティクル汚染が発生するおそれがある。また、突起部の周辺においては、樹脂の密着力が低下してしまうおそれがあった。

[0007] また、2 種以上の原料モノマーを蒸発させ、基体に原料モノマーを蒸着重合させることで絶縁材料の被膜を形成させる静電チャック部品の製造方法が

提案されている（特許文献２を参照）。

しかしながら、特許文献２に開示がされた技術においても被覆される樹脂の下地に関する考慮がされておらず、特許文献１に開示がされた技術と同様にパーティクル汚染の発生や突起部の周辺における樹脂の密着力の低下が生ずるおそれがあった。

先行技術文献

特許文献

[0008] 特許文献１：特開２００６－２８７２１０号公報

特許文献２：特開昭６３－１８１３４５号公報

発明の概要

発明が解決しようとする課題

[0009] 本発明の態様は、かかる課題の認識に基づいてなされたものであり、パーティクル汚染の発生を抑制することができ、被処理物の離脱応答性が良好で、静電チャックの載置面部分に形成された被覆部の剥離耐久性が高い静電チャックおよび静電チャックの製造方法を提供する。

課題を解決するための手段

[0010] 本発明の一態様によれば、被処理物を載置する側の主面に形成された突起部と、前記突起部の周辺に形成された平面部と、を有する誘電体基板と、前記突起部と、前記平面部と、を覆うように形成された被覆部と、を備えた静電チャックであって、前記平面部の少なくとも一部には、前記被覆部が形成されていない領域が設けられていること、を特徴とする静電チャックが提供される。

[0011] また、本発明の他の一態様によれば、誘電体基板の電極が設けられた主面と対向する側の主面を研磨し、前記主面に所望の形状のマスクを設け、サンドブラスト法を用いて前記マスクにより覆われていない部分を除去することで平面部を形成するとともに突起部を形成し、前記突起部と、前記平面部と、を覆うように樹脂を被覆し、前記突起部の頂面に被覆された前記樹脂の表

面の算術平均高さが、前記平面部の上面に被覆された前記樹脂の表面の算術平均高さより小さくなるように、前記突起部の頂面に被覆された前記樹脂の表面をポリッシュ加工し、前記平面部の上面に被覆された前記樹脂の一部を切断し、前記切断された樹脂を除去することで被覆部を形成すること、を特徴とする静電チャックの製造方法が提供される。

発明の効果

- [0012] 本発明の態様によれば、パーティクル汚染の発生を抑制することができ、被処理物の離脱応答性が良好で、静電チャックの載置面部分に形成された被覆部の剥離耐久性が高い静電チャックおよび静電チャックの製造方法が提供される。

図面の簡単な説明

- [0013] [図1]図1（a）は静電チャックを例示するための模式断面図、図1（b）は図1（a）におけるB部の模式拡大図である。
- [図2]平面部が被覆部により覆われる範囲を例示するための模式断面図である。
- [図3]静電チャックの製造方法を例示するためのフローチャートである。
- [図4]図4（a）は静電チャック1aを例示するための模式断面図、図4（b）は図4（a）におけるC部の模式拡大図である。
- [図5]図4に示した静電チャックの製造方法の具体例を例示するためのフローチャートである。

発明を実施するための形態

- [0014] 第1の発明の実施形態は、被処理物を載置する側の主面に形成された突起部と、前記突起部の周辺に形成された平面部と、を有する誘電体基板と、前記突起部と、前記平面部と、を覆うように形成された被覆部と、を備えた静電チャックであって、前記平面部の少なくとも一部には、前記被覆部が形成されていない領域が設けられていること、を特徴とする静電チャックである。

この静電チャックによれば、パーティクル汚染の発生を抑制することがで

きる。また、被処理物の離脱応答性、静電チャックの載置面部分に形成された被覆部の剥離耐久性を向上させることができる。

- [0015] また、第2の発明の実施形態は、第1の発明の実施形態において、前記被覆部は、前記平面部上において、前記突起部の側面と前記平面部とが交わる位置から前記突起部から離隔する方向に前記被覆部の厚み寸法以上、3 mm以下の範囲に形成されていること、を特徴とする静電チャックである。

この静電チャックによれば、パーティクル汚染の抑制、被処理物の離脱応答性の向上、被覆部の剥離耐久性の向上をさらに図ることができる。

- [0016] また、第3の発明の実施形態は、第1または第2の発明の実施形態において、静電チャックの使用温度領域における前記誘電体基板の体積抵抗率は、 $10^9 \Omega \text{ cm}$ 以上、 $10^{11} \Omega \text{ cm}$ 以下であること、を特徴とする静電チャックである。

この静電チャックによれば、吸着電圧の電流値を増加させることなく被処理物の吸着離脱応答性の向上を図ることができる。

- [0017] また、第4の発明の実施形態は、第1～第3のいずれか1つの発明の実施形態において、前記被覆部の25℃における体積抵抗率は、 $10^{14} \Omega \text{ cm}$ 以上、 $10^{18} \Omega \text{ cm}$ 以下であること、を特徴とする静電チャックである。

この静電チャックによれば、被処理物の離脱応答性の向上を図ることができる。また、一般的で経済的な樹脂製造方法を用いることが可能となる。

- [0018] また、第5の発明の実施形態は、第1～第4のいずれか1つの発明の実施形態において、前記被覆部は、ポリイミド樹脂を含むこと、を特徴とする静電チャックである。

この静電チャックによれば、耐食性に優れ、また、被覆特性にも優れた被覆部を有するものとすることができる。

- [0019] また、第6の発明の実施形態は、第1～第5のいずれか1つの発明の実施形態において、前記被覆部は、蒸着重合法を用いて形成されること、を特徴とする静電チャックである。

この静電チャックによれば、被覆特性に優れた被覆部を有するものとする

ことができる。

[0020] また、第7の発明の実施形態は、第1～第6のいずれか1つの発明の実施形態において、前記突起部の頂面における被覆部の表面と被処理物との接触面積比が、0.005%以上、1.5%以下であること、を特徴とする静電チャックである。この静電チャックによれば、パーティクル汚染の抑制、被処理物の離脱応答性の向上を図ることができる。また、突起部の形成を容易とすることができる。

[0021] 第8の発明の実施形態は、誘電体基板の電極が設けられた主面と対向する側の主面を研磨し、前記主面に所望の形状のマスクを設け、サンドブラスト法を用いて前記マスクにより覆われていない部分を除去することで平面部を形成するとともに突起部を形成し、前記突起部と、前記平面部と、を覆うように樹脂を被覆し、前記突起部の頂面に被覆された前記樹脂の表面の算術平均高さが、前記平面部の上面に被覆された前記樹脂の表面の算術平均高さより小さくなるように、前記突起部の頂面に被覆された前記樹脂の表面をポリッシュ加工し、前記平面部の上面に被覆された前記樹脂の一部を切断し、前記切断された樹脂を除去することで被覆部を形成すること、を特徴とする静電チャックの製造方法である。

この静電チャックの製造方法によれば、パーティクル汚染の抑制、被処理物の離脱応答性の向上、被覆部の剥離耐久性の向上を図ることができる静電チャックを製造することができる。

[0022] また、第9の発明の実施形態は、第8の発明の実施形態において、前記樹脂は、蒸着重合法を用いて被覆されること、を特徴とする静電チャックの製造方法である。

この静電チャックの製造方法によれば、被覆特性に優れた樹脂の被覆が可能となる。

[0023] また、第10の発明の実施形態は、第8または第9の発明の実施形態において、前記樹脂は、レーザ加工法またはウォータジェット加工法を用いて切断されること、を特徴とする静電チャックの製造方法である。

この静電チャックの製造方法によれば、樹脂を切断する際に、バリ・カエリの発生を抑制することができる。

[0024] 以下、図面を参照しつつ、本発明の実施の形態について例示をする。尚、各図面中、同様の構成要素には同一の符号を付して詳細な説明は適宜省略する。

図 1 は、本発明の実施の形態に係る静電チャックを例示するための模式断面図である。

尚、図 1 (a) は静電チャックを例示するための模式断面図、図 1 (b) は図 1 (a) における B 部の模式拡大図である。

図 1 (a)、(b) に示すように、静電チャック 1 には、基台 2、誘電体基板 3、電極 4 が設けられている。

基台 2 の一方の主面（電極 4 の側の表面）には、無機材料からなる絶縁体層 5 が形成されている。また、誘電体基板 3 は、被処理物を載置する側の主面に形成された突起部 3 a と、突起部 3 a の周辺に形成された平面部 3 b と、を有している。

[0025] 被覆部 7 は、突起部 3 a と、その周辺に形成された平面部 3 b とを覆うように形成されている。また、被覆部 7 は、所定の範囲に形成され、隣接する突起部 3 b 同士の間には被覆部 7 が形成されていない部分が設けられている。すなわち、相互に離間した被覆部 7 が形成され、平面部 3 b の少なくとも一部には、被覆部 7 が形成されていない領域が設けられている。また、被覆部 7 が形成されていない領域においては、誘電体基板 3 の平面部 3 b が露出するようになっている。

また、突起部 3 a の頂面における被覆部 7 の表面が、半導体ウェーハ等の被処理物の載置面となっている。

[0026] ここで、特許文献 1（特開 2006-287210 号公報）の図 2 (b) に開示がされている技術のように、誘電体基板 3 の被処理物を載置する側の平面部 3 b 全体を被覆部 7 で覆うようにすると、被覆部 7 に残留する電荷の量が多くなるので被処理物の離脱応答性が悪化してしまう。

また、残留した電荷の極性と印加電圧の極性とが同極の場合には吸着力が強くなったり、異極の場合には吸着力が弱くなったりして、吸着力が不安定となる要因ともなる。

[0027] 本実施の形態によれば、被覆部 7 で覆う部分を必要な範囲に限定しているので残留する電荷の量を抑制することができる。すなわち、被処理物と擦れ合う部分である突起部 3 a と、突起部 3 a を中心に平面部 3 b の所定の範囲を覆うように被覆部 7 を形成している。そのため、隣接する突起部 3 b 同士の間には被覆部 7 が形成されていない部分が設けられ、被覆部 7 が形成されていない部分の分だけ残留する電荷の量を減らすことができる。その結果、被処理物の離脱応答性を向上させることができ、また、安定した吸着力を得ることができる。

[0028] この場合、特許文献 1（特開 2006-287210 号公報）の図 2（a）に開示がされている技術のように、突起部 3 a の頂面のみを覆うように被覆部 7 を形成することもできるが、被覆部 7 の剥離が進展しやすく、載置面にバリ・カエリが発生するという新たな問題を生じる。

[0029] すなわち、被覆部 7 を部分的に形成する場合には、突起部 3 a とともに平面部 3 b を樹脂で覆い、必要な部分を残して不要となる部分が剥離されることになる。この場合、不要となる部分を剥離する際に、被覆部 7 の端部が剥離方向に引っぱられて微小な剥離が発生する場合がある。そして、このような剥離がある部分に、剥離方向に外力が加わると剥離が容易に進展してしまうことになる。

[0030] 本実施の形態によれば、外力が加わる部分と製造上剥離が発生しやすい被覆部 7 の端部とを離すことができるので、被覆部 7 の端部において剥離方向に加わる力を抑制することができる。そのため、剥離の進展を抑制することができる。

すなわち、被覆部 7 が突起部 3 a 及びその周辺の平面部 3 b までを覆うように形成されているため、製造上剥離が発生しやすい被覆部 7 の端部を外力が加わる突起部 3 a の頂面近傍から離すことができる。そのため、被処理物

を吸着し離脱させる際、突起部 3 a の頂面近傍において被覆部 7 を上方に引張るような外力（剥離方向に働く外力）が発生しても、被覆部 7 の端部においては被覆部 7 の端部を上方に引張るような外力（剥離方向に働く外力）を小さくすることができる。その結果、剥離の発生、進展が生じにくい構造とすることができる。

[0031] また、不要となる部分の樹脂を剥離する際に剥離される部分との境界、すなわち、被覆部 7 の端部において剥離方向に向いたバリ・カエリが生ずるおそれがある。この様なバリ・カエリが被処理物を載置する面に生ずると被処理物の載置側の面に傷が入り、パーティクル数が増加するおそれがある。

[0032] 本実施の形態によれば、製造上バリ・カエリが発生するおそれがある被覆部 7 の端部を被処理物の載置側の面から離隔させた位置に設けることができる。そのため、仮に被覆部 7 の端部にバリ・カエリが発生したとしてもバリ・カエリが被処理物の載置側の面に触れることを防止することができる。その結果、被処理物の載置側の面に傷が入ることやパーティクル数が増加することを抑制することができる。

[0033] ここで、突起部 3 a の周辺において平面部 3 b が被覆部 7 により覆われる範囲に関してさらに説明をする。

図 2 は、平面部が被覆部により覆われる範囲を例示するための模式断面図である。尚、図 2 は、突起部 3 a の形状が略円錐台の場合である。

また、表 1 は、長時間吸着後の離脱応答性に対する評価結果を例示するための表である。

尚、長時間吸着後の被処理物の離脱応答性評価は、3 時間連続吸着後、被処理物に対して 100 g f の力で離脱方向にプリロードをかけ、印加電圧を OFF 後、被処理物が 3 秒以内に離脱できるか否かで判定するようにしている。この場合、離脱した場合は○、しない場合は×と表示している。

[0034]

[表1]

	突起部頂面の直径	被覆部径	被覆部幅	被覆部被覆比率	印加電圧	長時間吸着時離脱応答性
1	φ 0.25mm	—	0mm	0.0%	±500V	△
2	φ 0.5mm	φ 2.5mm	1.0mm	5.7%	±500V	○
3	φ 0.5mm	φ 3.5mm	1.5mm	11.1%	±500V	○
4	φ 0.5mm	φ 4.5mm	2.0mm	18.4%	±500V	○
5	φ 0.5mm	φ 5.5mm	2.5mm	27.4%	±500V	○
6	φ 0.5mm	φ 296mm		100.0%	±500V	X
7	突起部なし	φ 296mm		100.0%	±120V	X

図2、表1に示すように、平面部3bが被覆部7により覆われる範囲（被覆部幅L）は、突起部3aの側面と平面部3bとが交わる位置3dを基準とした場合、被覆部7の厚み寸法以上、3mm以下とすることが好ましい。すなわち、被覆部7は、平面部3b上において、突起部3aの側面と平面部3bとが交わる位置から突起部3aから離隔する方向に被覆部7の厚み寸法以上、3mm以下の範囲に形成されるようにすることが好ましい。

被覆部幅Lを被覆部7の厚み寸法未満とすれば、平面部3b上を覆う部分の形成が困難となり、また、突起部3a部分に形成される被覆部7の剥離耐久性が低くなるおそれがあるからである。また、3mmを超えるものとすれば、残留電荷による吸着力が大きくなりすぎるので、表1に示すように被処理物の離脱応答性が悪化するおそれがあるからである。

[0035] また、表1に示すように、被覆部7の面積を被処理物の面積で割った被覆部被覆比率は、0%を超え、40%以下とすることが好ましい。この場合、0%を超え、30%以下とすることがより好ましい。また、0%を超え、25%以下とすることがさらに好ましい。0%、すなわち、被覆部7が形成されていない場合には、被処理物に電荷が溜まり、離脱応答性が悪くなるおそれがあるからである。また、40%を超える場合には、被覆部7に残留する電荷の量が多くなりすぎるので、被処理物の離脱応答性が悪くなるおそれがあるからである。ここで、被覆部7に残留する電荷の量を減らすことが離脱応答性改善につながるため、被覆部被覆比率は低い方がより好ましい。その

ため、30%以下とすることが好ましく、さらに25%以下とした方がより好ましい。

[0036] 次に、図1に戻って、静電チャック1の他の構成要素に関して説明をする。

電極4が設けられた誘電体基板3の主面と、絶縁体層5が設けられた基台2の主面とは絶縁性接着剤で接着されている。この絶縁性接着剤が硬化したものが接合層6となる。

電極4と電源10a、電源10bとは、電線9で接続されている。尚、電線9は基台2を貫通するようにして設けられているが、電線9と基台2とは絶縁されている。図1に例示をしたものは、正極、負極の電極を互いに隣接させるようにして誘電体基板3に形成させたいわゆる双極型静電チャックである。ただし、これに限定されるわけではなく、1つの電極を誘電体基板3に形成させたいわゆる単極型静電チャックであってもよいし、三極型、その他多極型であってもよい。また、電極の数や配置も適宜変更することができる。

[0037] また、静電チャック1を貫通するように貫通孔11が設けられている。貫通孔11の一端は平面部3bに開口し、他端は図示しない圧力制御手段や流量制御手段を介して、これも図示しないガス供給手段と接続されている。尚、貫通孔11が開口する領域に被覆部7が形成されている場合には、被覆部7を貫通するようにして被覆部7の上面に貫通孔11が開口している。

[0038] 図示しないガス供給手段はヘリウムガスまたはアルゴンガスなどを供給する。そして、突起部3aを形成することで設けられた空間3cが供給されたガスの通路となる。また、空間3c同士はそれぞれ連通し、供給されたガスが全体にいきわたるようになっている。

[0039] また、半導体ウェーハ等の被処理物の載置側の面の外周部、及び前記ガス供給用の貫通孔11以外の貫通孔の周囲に図示しないリング状の突起部を配設し、前述のガスが漏出しないようにすることもできる。このリング状突起部においても、突起部3aと同様にして被覆部7を形成することができる。

すなわち、図示しないリング状突起部の側面、頂面、及びリング状突起部周辺の平面部 3 b の所定の範囲を被覆部 7 で覆うことができる。

[0040] さらに、平面部 3 b に放射状、同心円状に設けられ、貫通孔 1 1 と連通する図示しないガス分配溝（凹状の溝）を設けることで、ガス分配速度を早めることができる。そして、このガス分配溝の側面、底面、及びガス分配溝周辺の平面部 3 b の所定の範囲を被覆部 7 で覆うようにすることもできる。

[0041] 基台 2 は、例えば、アルミニウム合金や銅などのような熱伝導率の高い金属で形成することができる。そして、その内部には冷却液または加熱液が流れる流路 8 を設けることができる。尚、流路 8 は必ずしも必要ではないが、被処理物の温度制御の観点からは設けられていた方が好ましい。

[0042] また、基台 2 の一方の主面に設けられる絶縁体層 5 は、例えば、アルミナ（ Al_2O_3 ）やイットリア（ Y_2O_3 ）等の多結晶体で形成することができる。また、絶縁体層 5 は、接合層 6 よりも熱伝導率が大きいたことが好ましく、熱伝導率を 2 W/mK 以上にすることがより好ましい。そのようにすれば、接合層単独の場合よりも熱伝達性が良好となり、被処理物の温度制御性と面内温度の均一性をより向上させることができる。

[0043] 接合層 6 においては、その熱伝導率を高くすることが好ましい。例えば、熱伝導率を 1 W/mK 以上とすることが好ましく、 1.6 W/mK 以上とすればより好ましい。このような熱伝導率は、例えば、シリコーン樹脂等にアルミナや窒化アルミニウムをフィラーとして添加することで得ることができる。また、添加の割合で熱伝導率を調整することもできる。

[0044] 接合層 6 の厚みは、熱伝達性を考慮すればできるだけ薄い方が好ましい。一方、基台 2 と誘電体基板 3 との間における熱膨張率の差に起因する熱せん断応力により、接合層 6 が剥離することなどを考慮すれば、接合層 6 の厚みはできるだけ厚い方が好ましい。そのため、接合層 6 の厚みはこれらを考慮して 0.1 mm 以上、 0.3 mm 以下とすることが好ましい。

[0045] 誘電体基板 3 としては、静電チャックに求められる様々な要求により種々の材料を用いることができる。この場合、熱伝導率、電気絶縁の信頼性を考

慮すると、セラミック焼結体を用いることが好ましい。セラミック焼結体の具体例を例示すれば、アルミナ、イットリア、窒化アルミニウム、炭化珪素などを挙げることができる。

[0046] この誘電体基板 3 の材料の体積抵抗率は、使用温度領域で $10^8 \Omega \cdot \text{cm}$ 以上であることが好ましい。この場合、体積抵抗率が使用温度領域で $10^9 \Omega \cdot \text{cm}$ 以上、 $10^{11} \Omega \cdot \text{cm}$ 以下となるようにすることがより好ましい。 $10^9 \Omega \cdot \text{cm}$ 未満とすれば、印加電圧の電流値が大きくなりすぎるからである。また、 $10^{11} \Omega \cdot \text{cm}$ を超えるものとすれば離脱応答性が悪化するおそれがあるからである。

[0047] また、誘電体基板 3 は、平均粒子径が $2 \mu\text{m}$ 以下のセラミック焼結体とすることが好ましい。平均粒子径が $2 \mu\text{m}$ 以下のセラミック焼結体を用いるものとすれば、仮に被覆部 7 の一部が侵食されたり、剥離したりすることがあっても、大きなサイズの脱粒が起きることを抑制することができるからである。

[0048] 体積抵抗率が使用温度領域で $10^9 \Omega \cdot \text{cm}$ 以上、 $10^{11} \Omega \cdot \text{cm}$ 以下である静電チャックの場合、実用的な電圧範囲 ($\pm 500 \text{V} \sim \pm 2000 \text{V}$) で使用するためには、誘電体基板 3 の厚みを 1.5mm 以下にすることが好ましい。また、製作の容易さを考慮すれば誘電体基板 3 の厚みは 0.2mm 以上 (より好ましくは 0.3mm 以上) とすることが好ましい。

[0049] 尚、誘電体基板 3 と被覆部 7 とのトータル厚みは、 0.5mm 以上 2.0mm 以下であることが好ましい。このような厚みにすることで、被処理物と電極間の電気絶縁性を確保することができる。また、被処理物から基台への熱伝達性が良好な静電チャックを得ることができる。

[0050] 電極 4 の材料としては、酸化チタン、チタンの単体あるいはチタンと酸化チタンの混合体、窒化チタン、炭化チタン、タングステン、金、銀、銅、アルミニウム、クロム、ニッケル、金-白金などを例示することができる。

[0051] ここで、被覆部 7 の材質、体積抵抗率、厚み寸法やそのバラツキ、算術平均高さなどは、耐食性、パーティクル汚染の発生、離脱応答性などに大きな

影響を及ぼす。そのため、被覆部 7 の体積抵抗率、厚み寸法やそのバラツキ、算術平均高さなどを所定の範囲内に収めることが重要となる。以下、被覆部 7 に関して本発明者の得た知見について説明をする。

[0052] 被覆部 7 の材料としては、ポリイミド樹脂、フッ素樹脂等の耐食性を有する樹脂であることが好ましい。特に、ポリイミド樹脂とすれば耐食性に優れ、また、後述する蒸着重合法などにより被覆特性に優れた成膜が可能となるのでより好ましい。この場合、少なくともポリイミド樹脂を含むものとすることもできる。

[0053] 被覆部 7 の 25℃における体積抵抗率は、 $10^{14} \Omega \cdot \text{cm}$ 以上、 $10^{18} \Omega \cdot \text{cm}$ 以下とすることが好ましい。 $10^{14} \Omega \cdot \text{cm}$ 未満とすれば、被覆部 7 を通じて被処理物に電流が流れるため、ジョンセンサーバック力が増加して残留吸着力が増大し、離脱応答性が悪化するおそれがあるからである。また、 $10^{18} \Omega \cdot \text{cm}$ 以下とすることで、特殊な材料、製法を選択する必要がなくなり、一般的で経済的なポリイミド製造方法を選択することが可能となるからである。

[0054] 被覆部 7 の厚み寸法は、 $2 \mu\text{m}$ 以上、 $15 \mu\text{m}$ 以下とすることが好ましい。ここで、下地層の表面形状はその上に形成される被覆部 7 の表面に転写され、被覆部 7 の厚み寸法が薄くなるほどその影響を受けやすくなる。そのため、 $2 \mu\text{m}$ 未満とすれば下地の影響を大きく受けるため成膜後のポリッシュ加工（仕上げ加工）において算術平均高さを小さくすることが困難となる場合が生じ得るからである。また、被膜強度が小さくなり剥離が発生するおそれがあるからである。一方、 $15 \mu\text{m}$ を超えるものとすれば吸着力が小さくなりすぎるおそれがあるからである。

[0055] 被覆部 7 の厚み寸法のバラツキは、 $\pm 10\%$ 以下とすることが好ましい。 $\pm 10\%$ を超えるものとすれば、吸着力のバラツキが大きくなり吸着力の面内分布が大きくなりすぎるからである。尚、このような均一な成膜は、例えば、蒸着重合法や CVD（Chemical Vapor Deposition）法などにより行うことができる。

[0056] 突起部 3 a の頂面に形成された被覆部 7 の表面（被処理物との接触面）の算術平均高さは、平面部 3 b に形成された被覆部 7 の表面の算術平均高さよりも小さくなっている。この場合、突起部 3 a の頂面に形成された被覆部 7 の表面の算術平均高さ R_a は、 $0.01\ \mu\text{m}$ 以上、 $0.1\ \mu\text{m}$ 以下とすることが好ましい。 $0.01\ \mu\text{m}$ 未満とするためには、ポリッシュ加工（仕上げ加工）に要する時間が長くなり生産性が著しく低下するからである。一方、 $0.1\ \mu\text{m}$ を超えるものとすればこの部分にチップポケットが形成されるおそれがある。そして、ポリッシュ加工（仕上げ加工）をした際にこのチップポケット内に微細な粒子が入り込み、後にこの粒子が放出されることでパーティクル汚染が発生するおそれがあるからである。尚、本明細書における「算術平均高さ R_a 」は、「JIS B0601:2001」に基づくものである。

[0057] また、平面部 3 b に形成された被覆部 7 表面の算術平均高さ R_a は、 $1\ \mu\text{m}$ 以下とすることが好ましい。 $1\ \mu\text{m}$ を超えるものとすれば、突起部 3 a 頂面に形成された被覆部 7 をポリッシュ加工した際に発生した微細な粒子がこの部分に形成されたチップポケット内に入り込むおそれがある。そして、後にこの粒子が放出されることでパーティクル汚染が発生するおそれがあるからである。

[0058] 次に、突起部 3 a に関してさらに説明をする。

突起部 3 a の平面部 3 b に略平行な方向の断面は、任意の形状とすることができる。ただし、円などのように角部のない形状とすれば、割れや欠けなどを抑制することができる。

[0059] また、突起部 3 a を略円柱状とする場合には、直径を $0.1\ \text{mm}$ 以上、 $1.0\ \text{mm}$ 以下とすることが好ましい。 $0.1\ \text{mm}$ 未満とすれば、突起部 3 a の形成が困難となるからである。一方、 $1.0\ \text{mm}$ を超えるものとすれば、被処理物との総接触面積が大きくなりすぎるため、擦れによるパーティクル汚染の増大と離脱応答性の悪化が生じるおそれがあるからである。

尚、突起部 3 a の直径が $1.0\ \text{mm}$ 、被覆部厚さが $10\ \mu\text{m}$ の場合、突起

部 3 a を覆う被覆部 7 の直径は 1. 0 2 mm となる。

[0060] また、突起部 3 a の頂面に形成された被覆部 7 の表面から平面部 3 b までの寸法は、5 μ m 以上、1 5 μ m 以下とすることが好ましい。5 μ m 未満とすれば、被処理物を吸着した際に被処理物の載置側の面と平面部 3 b が露出している部分とが接触するおそれがあるからである。一方、1 5 μ m を超えるものとすれば、後述する空間クーロン力が弱まるため吸着力が不足するおそれがあるからである。

[0061] 突起部 3 a の配設ピッチ寸法は、2 mm 以上、1 5 mm 以下とすることが好ましい。2 mm 未満とすれば、被処理物との総接触面積が大きくなりすぎるため、擦れによるパーティクル汚染の増大と離脱応答性の悪化が生じるおそれがあるからである。一方、1 5 mm を超えるものとすれば、被処理物を吸着した際に被処理物の載置側の面と平面部 3 b が露出している部分とが接触するおそれがあるからである。

[0062] また、突起部 3 a の高さ、突起部 3 a の配設ピッチ寸法、被覆部 7 の厚さ、突起部 3 a の周辺において平面部 3 b が被覆部 7 により覆われる範囲は、被処理物を静電吸着した際に、被処理物の載置側の面と被覆部 7 のうちの平面部 3 b 上に形成された部分の表面とが接触しないような寸法範囲とされている。

[0063] 突起部 3 a の頂面における被覆部の表面と被処理物との接触面積比は、0. 0 0 5 % 以上、1. 5 % 以下とすることが好ましい。0. 0 0 5 % 未満とすれば突起部 3 a の形成が困難となり、また、被処理物を吸着した際に被処理物の載置側の面と被覆部 7 のうちの平面部 3 b 上に形成された部分の表面とが接触するおそれがあるからである。一方、1. 5 % を超えるものとすれば、被処理物との総接触面積が大きくなりすぎるため、擦れによるパーティクル汚染の増大と離脱応答性の悪化が生じるおそれがあるからである。

尚、突起部 3 a と被処理物との接触面積比の計算には、前述のリング状突起部の面積を含めないことにする。

[0064] 次に、被覆部 7 の下地に関して説明をする。

被覆部 7 の下地、すなわち、突起部 3 a と平面部 3 b の表面は、これらの上に形成される被覆部 7 の算術平均高さや密着力（剥離性）に大きな影響を及ぼす。そのため、突起部 3 a と平面部 3 b の算術平均高さを所定の範囲内に収めることが重要となる。以下、被覆部 7 の下地に関して本発明者が得た知見について説明をする。

[0065] 突起部 3 a の頂面における算術平均高さ R_a は、 $0.15 \mu m$ 以上、 $0.30 \mu m$ 以下とすることが好ましい。 $0.15 \mu m$ 未満とすれば、突起部 3 a の頂面に形成される被覆部 7 の密着力が低下し剥離が発生するおそれがあるからである。また、下地層の表面形状はその上に形成される被覆部 7 の表面に転写される。そのため、 $0.30 \mu m$ を超えるものとすれば被覆部 7 の表面に形成される凹凸もその分大きくなり、平滑面を得るために要する時間（仕上げのためのポリッシュ加工時間）が長くなって生産性が著しく低下するからである。

[0066] 密着力（剥離性）を向上させる観点からは、平面部 3 b の算術平均高さを少なくとも突起部 3 a の頂面における算術平均高さより大きくすることが好ましい。この場合、平面部 3 b の算術平均高さ R_a を $0.15 \mu m$ 以上、 $1.0 \mu m$ 以下とすることが好ましい。 $0.15 \mu m$ 未満とすれば、平面部 3 b に形成される被覆部 7 の密着力が低下し剥離が発生するおそれがあるからである。

[0067] 一方、 $1.0 \mu m$ を超えるような表面が形成される加工を行えば、突起部 3 a の寸法精度が悪化するおそれがある。例えば、後述するサンドブラスト法を用いて平面部 3 b を形成させるとともにその算術平均高さ R_a が $1.0 \mu m$ を超えるようにするためには、通常より大きな粒子径の研磨材を使用する必要がある。そのため、突起部 3 a を形成する際の寸法制御が困難となり高さ寸法精度が悪化するおそれがある。

[0068] 次に、本実施の形態に係る静電チャック 1 の作用について説明をする。

突起部 3 a の頂面に形成された被覆部 7 の表面（載置面）に、被処理物（例えば、半導体ウェーハ等）を載置し、電源 10 a、電源 10 b により電圧

を電極 4 に印加する。このとき、被処理物と突起部 3 a の頂面近傍とにそれぞれ異なる極性の電荷が発生し、この電荷間に働くクーロン力によって被処理物が吸着固定される。また、平面部 3 b の上方には空間 3 c が形成されるため、平面部 3 b とその上方の被処理物とにそれぞれ異なる極性の電荷が発生し、この電荷間に働くクーロン力（空間クーロン力）によって被処理物が吸着固定される。すなわち、静電チャック 1 は、突起部 3 a 部分に生じるクーロン力と、平面部 3 b 部分に生じる空間クーロン力とによって被処理物を吸着固定する。

[0069] この場合、クーロン力が発生する部分（突起部 3 a 部分）においては被処理物と被覆部 7 とが接触するためパーティクルが発生するおそれがある。そのため、本実施の形態においては、前述したような被覆部 7 表面の算術平均高さとすることでパーティクルの発生を抑制するようにしている。また、被覆部 7 の厚み寸法が前述した所定の範囲内に収まるようになっているので、吸着力のバラツキが低減される。

[0070] また、空間クーロン力が発生する部分（平面部 3 b の上方に形成される空間 3 c 部分）においては被処理物と平面部 3 b や被覆部 7 とが接触することがないため擦れにともなうパーティクルの発生がない。そのため、空間クーロン力が発生する部分を多くすることでパーティクル汚染の発生を大幅に低減させることができる。

また、本実施の形態に係る静電チャック 1 においては、空間クーロン力が発生する部分を多くするとともに、被処理物が撓むなどして平面部 3 b や被覆部 7 と接触することを抑制することができるよう前述したような突起部 3 a の高さ寸法、配設ピッチ寸法、直径寸法、突起部 3 a の頂面における被覆部の表面と被処理物との接触面積比などとしている。また、突起部 3 a に関するこれらの条件は、空間クーロン力が発生する部分を多くしても適正な吸着力が得られるような条件でもある。尚、パーティクルの低減効果については後述する（表 2 を参照）。

[0071] また、前述したように、被覆部 7 で覆う部分を必要な範囲に限定している

ので残留する電荷の量を抑制することができる。そのため、被処理物の離脱応答性を向上させることができ、また、安定した吸着力を得ることができる。

また、外力が加わる部分と製造上剥離が発生しやすい被覆部 7 の端部とを離すようにしている。そのため、被処理物を吸着し離脱させる際、突起部 3 a の頂面近傍において被覆部 7 を上方に引張るような外力（剥離方向に働く外力）が発生しても、被覆部 7 の端部においては被覆部 7 の端部を上方に引張るような外力（剥離方向に働く外力）を小さくすることができる。その結果、剥離の発生、進展を抑制することができる。

また、製造上バリ・カエリが発生するおそれがある被覆部 7 の端部を被処理物の載置側の面から離隔させた位置に設けるようにしている。そのため、仮に被覆部 7 の端部にバリ・カエリがあったとしてもバリ・カエリが被処理物の載置側の面に触れることを防止することができる。その結果、被処理物の載置側の面に傷が入ることやパーティクル数が増加することを抑制することができる。

[0072] 被処理物の処理においては、静電チャック 1 を介して被処理物の温度制御が行われる場合がある。本実施の形態に係る静電チャック 1 においては、流路 8 に冷却液や加熱液を流すことで被処理物の温度制御を行うことができる。尚、説明の便宜上、冷却液や加熱液を流し温度制御を行う場合を例示したが、ヒータなどの他の温度制御手段を設けるようにすることもできる。

[0073] また、図示しないガス供給手段から供給されたガス（例えば、ヘリウムガス）は、図示しない圧力制御手段や流量制御手段により圧力や流量が調整された後、貫通孔 11 を通って平面部 3 b の上方に形成された空間 3 c に導入される。導入されたガスは空間 3 c を通り、全体にいきわたる。そして、導入されたガスにより熱伝導率が著しく高められるので、被処理物の加熱や冷却を効果的に行うことができる。

[0074] また、リング状突起部を、半導体ウェーハ等の被処理物の載置面の外周部、及びガス導入用以外の貫通孔の周囲にリング状に配設し、前述のガスが漏

出しないようにすることもできる。

さらに、平面部 3 b に放射状、同心円状に設けられ、貫通孔 1 1 と連通する図示しないガス分配溝（凹状の溝）を設けることで、ガス分配速度を早めることができる。

尚、図示しないガス分配溝の内部に、被覆部 7 を形成するようにしてもよい。ガス分配溝の内部に被覆部 7 を形成すれば、被処理物と平面部 3 b との間における放電の防止効果が期待できる。

[0075] 次に、本発明者が行った各種測定の結果について説明をする。

表 2 は、パーティクル数の測定結果を例示するための表である。

[表2]

		静電チャック1	比較例
静電チャック直径	φ mm	300	300
パーティクル測定用ウェハ直径	φ mm	200	200
突起部 3 a の直径	φ mm	0.5	0.25
突起部 3 a の配設ピッチ寸法	mm	約8	約8
突起部 3 a の高さ寸法	μ m	3	10
突起部 3 a と被処理物との接触比率	%	0.35	0.08
被覆部 7（ポリイミド）の膜厚み	μ m	10	0
印加電圧	± V	400	500
吸着力	gf/cm ²	54	70
パーティクルの大きさと発生数	0.16 μ m 以上 0.2 μ m 以下	278	1924
	0.2 μ m を超え 0.33 μ m 以下	190	704
	0.33 μ m を超え 1.0 μ m 以下	73	113
	1.0 μ m を超え 3.0 μ m 以下	18	30
	3.0 μ m を超え 10.0 μ m 以下	4	31
	10.0 μ m を超えるもの	177	253
	合計	740	3055

表 2 からわかるように、本実施の形態に係る静電チャック 1 によればパーティクルの発生数を低減させることができる。例えば、特許文献 1（特開 2006-287210 号公報）において開示がされたものと比較すると、突起を有する静電チャックにおいて、突起の頂面だけを被覆部で覆ったもの（特許文献 1 の図 2（a）のもの）の場合では 5000 個程度、全面を被覆部で覆ったもの（特許文献 1 の図 1（a）のもの）の場合では 1000 個であったパーティクル数を、本発明の形態に係る静電チャック 1 では、740 個と低減させることができた。

[0076] また、表 2 においては比較例として、被覆部のない（樹脂による被覆をしていない）静電チャックにおけるパーティクルの発生数を記載している。被覆部のない静電チャックにおいては、パーティクル数は 3055 個であり、本実施の形態における静電チャック 1 はこのような静電チャックと比較してもパーティクルの発生数が少ないことがわかる。

[0077] 表 3 は、サンドブラスト法を用いて形成した平面部 3 b の算術平均高さを例示するための表である。

[表3]

平面部 3 b の表面粗さ (3回測定)			
算術平均高さRa (μm)	0.32	0.35	0.33
最大高さ粗さRy (μm)	2.5	2.6	2.3

表 3 からわかるように、サンドブラスト法を用いて平面部 3 b を形成させるようにすれば、平面部 3 b の算術平均高さ R a を前述した範囲内（0.15 μm 以上、1.0 μm 以下）に収めることができる。

[0078] 表 4 は、下地の算術平均高さ R a と、下地－被覆部の密着強度、被覆部の成膜後（樹脂の被覆後）に行われるポリッシュ加工時間との関係性を例示するための表である。

[表4]

下地の算術平均高さRa (μm)	密着強度 (kgf/cm ²)		樹脂（ポリイミド）の成膜後に行われるポリッシュ加工時間(時間)	
0.15	33.1	○	0.5～0.75	○
0.25	50.4	◎	0.5～0.75	○
0.40	59.8	◎	12.0～14.0	X

表 4 からわかるように、下地の算術平均高さを 0.15 μm 以上とすれば、良好な密着強度を得ることができる。また、算術平均高さを大きくするほど密着強度を大きくすることができることもわかる。また、前述したように下地の表面形状はその上に形成される被覆部 7 の表面に転写されるので、算術平均高さを大きくしすぎると平滑面を得るために要する時間（ポリッシュ加工時間）が長くなりすぎることをわかる。

[0079] 表 5 は、突起部 3 a の頂面に形成された成膜直後の被覆部 7 の算術平均高さ R_a と、突起部 3 a の頂面に形成されたポリッシュ加工後の被覆部 7 の算術平均高さ R_a とを例示するための表である。

[0080] [表5]

	成膜直後	ポリッシュ加工後
樹脂（ポリイミド）表面の 算術平均高さ R_a (μm)	0.24	0.05~0.08

表 5 からわかるように、ポリッシュ加工を行えば突起部 3 a の頂面に形成された被覆部 7 表面（被処理物との接触面）の算術平均高さ R_a を前述した範囲内（0.01 μm 以上、0.1 μm 以下）に収めることができる。

[0081] 表 6 は、突起部 3 a の配設ピッチを変えた場合における吸着力と被処理物（半導体ウェーハ）の撓みとの関係を例示するための表である。

[表6]

吸着力 (kPa)	13.3		26.7	
配設ピッチが8mmの場合	0.0743 μm	◎	0.149 μm	○
配設ピッチが10mmの場合	0.175 μm	○	0.35 μm	○
配設ピッチが12mmの場合	0.339 μm	○	0.679 μm	△
配設ピッチが15mmの場合	0.775 μm	△	1.55 μm	△

表 6 からわかるように、突起部 3 a の配設ピッチを前述した範囲内（2 mm 以上、15 mm 以下）に収めれば、吸着力が大きい場合においても被処理物（半導体ウェーハ）の撓み量（1.55 μm 以下）を前述した突起部 3 a の高さ寸法（2 μm 以上、15 μm 以下）より小さくすることができる。そのため、被処理物の載置側の面と平面部 3 b に形成された被覆部 7 の表面との接触を防止することができる。

[0082] 次に、本実施の形態に係る静電チャック 1 の製造方法について例示をする。

図 3 は、静電チャックの製造方法を例示するためのフローチャートである。

最初に誘電体基板 3 の形成方法を例示する。

[0083] まず、例えば、原料として平均粒子径 $0.1 \mu\text{m}$ 、純度 99.99% 以上のアルミナ原料粉末を用い、これに $0.2 \text{ wt}\%$ を超え、 $0.6 \text{ wt}\%$ 以下の酸化チタン (TiO_2) を混合粉碎し、アクリル系バインダーを添加、調整後スプレードライヤーで造粒し、顆粒粉を製造する。

[0084] 次に、CIP（ラバープレス）またはメカプレス成形後、所定の形状に加工し、 $1150^\circ\text{C} \sim 1350^\circ\text{C}$ の還元雰囲気下で焼成する。その後、HIP処理（熱間等方圧加圧）を行う。HIP処理の条件はArガス 1000 気圧以上とし、温度は焼成温度と同じ $1150^\circ\text{C} \sim 1350^\circ\text{C}$ とする。このような条件によれば、相対密度が 99% 以上と極めて緻密で、構成粒子の平均粒子径が $2 \mu\text{m}$ 以下、 $20 \pm 3^\circ\text{C}$ のときに体積抵抗率が $10^8 \sim 10^{11} \Omega \cdot \text{cm}$ 、熱伝導率が 30 W/mK 以上の誘電体基板 3 が得られる（ステップ S1）。

[0085] 尚、ここにいう平均粒子径とは、以下のプラニメトリック法で求められた粒子径である。まず、走査型電子顕微鏡 (SEM; scanning electron microscope) で誘電体基板 3 の写真を撮り、この写真上に面積が A の既知の円を描き、円内の粒子数 n_c と円周にかかった粒子数 n_i から下記の (1) 式によって単位面積当たりの粒子数 NG を求める。

[0086] [数1]

$$NG = \frac{nc + \frac{1}{2}ni}{\frac{A}{m^2}} \quad \dots (1)$$

[0087] ここで示す m は写真の倍率である。 $1/NG$ が 1 個の粒子の占める面積であるから、平均粒子径は円相当径の下記の (2) 式により求めることができる。

[0088] [数2]

$$\frac{2}{\sqrt{\pi \cdot NG}} \quad \dots (2)$$

[0089] 次に、誘電体基板 3 の一方の主面を研削加工した後に、CVD (Chemical Vapor Deposition) 法やPVD (Physical Vapor Deposition) 法などにより

前述のチタンまたはチタン化合物などからなる導電膜を形成し、この形成した膜をサンドブラスト法やエッチング法により所定の形状に成形することで所望の形状の電極 4 を形成する（ステップ S 2）。尚、電極 4 には電線 9 が適宜配線される。

[0090] 次に、誘電体基板 3 の電極が設けられた主面と対向する側の主面に、サンドブラスト法を用いて突起部 3 a と平面部 3 b とを形成する（ステップ S 3）。

[0091] 突起部 3 a と平面部 3 b との形成においては、まず、誘電体基板 3 の当該主面を研磨し、その表面にレジストフィルムを貼り付け、感光、除去を行うことで所望の形状のマスクを形成させる（ステップ S 3 a）。

すなわち、平面部 3 b が形成される部分にはマスクがなく露出した状態とされ、突起部 3 a が形成される部分はマスクにより覆われるようにする。

[0092] 尚、誘電体基板 3 の当該主面を研磨することで、その算術平均高さ R_a を $0.15\mu\text{m}$ 以上、 $0.30\mu\text{m}$ 以下にする。後述するように、マスクにより覆われる部分が突起部 3 a の頂面となるので、突起部 3 a 頂面の算術平均高さが前述した範囲内（ R_a で $0.15\mu\text{m}$ 以上、 $0.30\mu\text{m}$ 以下）となるようにすることができる。

[0093] 次に、サンドブラスト法を用いて誘電体基板 3 の当該主面のうちマスクにより覆われていない部分を除去する（ステップ S 3 b）。

この場合、除去が行われた部分が平面部 3 b となり、マスクにより覆われていたため除去がされなかった部分が突起部 3 a となる。

このようにサンドブラスト法により突起部 3 a と平面部 3 b との形成を行うようにすれば、突起部 3 a の高さの寸法精度を向上させることができる。そのため、平面部 3 b から被処理物までの寸法のバラツキを抑えることができるので、発現させる静電気力（空間クーロン力）のバラツキを抑制することができる。

[0094] 尚、平面部 3 b の形成をサンドブラスト法により行うことで、表 3 に示すようにその算術平均高さが前述した範囲内（ R_a で $0.15\mu\text{m}$ 以上、 $1.$

0 μm 以下)となるようにすることができる。この場合、平面部 3 b の算術平均高さは少なくとも突起部 3 a 頂面の算術平均高さよりも大きくなるようにされている。

[0095] 次に、マスクを除去する(ステップ S 3 c)。

尚、必要に応じて、突起部 3 a の頂部のエッジを除去するようにしてもよい。

[0096] 次に、突起部 3 a と平面部 3 b とを覆うように樹脂を被覆する(ステップ S 4)。

この被覆された樹脂が被覆部 7 となる。

樹脂の材質は、例えば、ポリイミド樹脂とすることができる。尚、少なくともポリイミド樹脂を含むものとすることもできる。また、被覆された樹脂の厚み寸法が 5 μm 以上、15 μm 以下となるようにする。この場合、樹脂の被覆には、蒸着重合法、CVD (Chemical Vapor Deposition) 法、スピンコート法などの各種の成膜法を用いることができる。ただし、被覆された樹脂の厚み寸法のバラツキを $\pm 10\%$ 以下とするためには、蒸着重合法、CVD (Chemical Vapor Deposition) 法などを用いることが好ましい。

[0097] 次に、突起部 3 a の頂面に被覆された樹脂の表面(被処理物との接触面)が滑らかとなるように仕上げる(ステップ S 5)。

この場合、突起部 3 a の頂面に被覆された樹脂表面の算術平均高さが、平面部 3 b に被覆された樹脂表面の算術平均高さより小さくなるように、突起部 3 a の頂面に被覆された樹脂の表面が加工される。

この際、突起部 3 a の頂面に被覆された樹脂表面の算術平均高さが前述した範囲内(Raで0.01 μm 以上、0.1 μm 以下)となるようにする。例えば、ポリッシュ加工を行うことによりこのような算術平均高さとすることができる。

[0098] 次に、平面部 3 b に被覆された樹脂を切断及び除去することで被覆部 7 を形成する(ステップ S 6)。

すなわち、平面部 3 b の上面に被覆された樹脂の一部を切断し、切断され

た樹脂を除去することで被覆部 7 を形成する。

この場合、樹脂は、レーザ加工法またはウォータジェット加工法を用いて切断されるようにすることができる。

例えば、除去する部分の境界部に Y A G レーザを照射し、被覆されている樹脂を切断する。その後、不要となる部分の樹脂を除去することで被覆部 7 を形成する。この際、Y A G レーザを用いて樹脂を切断するようにすれば、バリ・カエリの発生を抑制することができるので、被覆部 7 の端部の品質を向上させることができる。

また、被覆されている樹脂の切断には、ウォータジェット加工法などを用いるようにしてもよい。

[0099] 一方、切削加工などにより流路 8 を備えた基台 2 を作成し、基台 2 の一方の主面に絶縁体層 5 を形成する（ステップ S 7）。

この場合、基台 2 の全面に絶縁体層 5 を形成するようにすることもできる。また、流路 8 は、必要に応じて設けるようにすればよい。

絶縁体層 5 は、溶射法やエアロゾルデポジション法などを用いて形成させることができる。

[0100] 次に、誘電体基板 3 の電極 4 が設けられた主面と、基台 2 の絶縁体層 5 が設けられた主面と、を絶縁性接着剤を用いて接合する（ステップ S 8）。

この際、電極 4 と電源 10 a、電源 10 b とが、電線 9 で接続できるように、基台 2 を貫通するようにして電線 9 を通しておく。絶縁性接着剤が硬化したものが接合層 6 となる。

[0101] 次に、必要に応じて被覆部 7 の表面などの洗浄を行う（ステップ S 9）。

この場合、例えば、中性洗剤を用いた洗浄が行われた後に I P A (Isopropyl Alcohol) を用いた超音波洗浄が行われ、その後に超純水を用いた超音波洗浄が行われるようにすることができる。

以上のようにして本実施の形態に係る静電チャック 1 を製造することができる。

[0102] 図 4 は、本発明の他の実施の形態に係る静電チャックを例示するための模

式断面図であり、図5は、図4に示した静電チャックの製造方法の具体例を例示するためのフローチャートである。

[0103] また、図4(a)は静電チャック1aを例示するための模式断面図、図4(b)は図4(a)におけるC部の模式拡大図である。

[0104] 図3で説明をしたものとは、突起部3a、平面部3bの形成手順が異なる。すなわち、絶縁体層5と誘電体基板3の接合後に、サンドブラスト法により誘電体基板3の上面（電極が設けられた主面と対向する主面）に突起部3aと平面部3bとを形成するようにする。

[0105] 具体的には、図3のステップS1と同様にして、原料から成形、焼成、HIP処理を経て誘電体基板3を形成し（ステップS11）、図3のステップS2と同様にして、誘電体基板3の一方の主面に電極を形成する（ステップS12）。

一方、絶縁体層5を形成する（ステップS13）。

そして、図3のステップS8と同様にして、誘電体基板3の電極4が設けられた主面と、絶縁体層5の主面と、を絶縁性接着剤を用いて接合する（ステップS14）。

[0106] 次に、図3のステップS3aと同様にして、誘電体基板3の電極4が設けられた主面と対向する側の主面を研磨し、その表面にレジストフィルムを貼り付け、感光させることで所望の形状のマスクを形成させる（ステップS15a）。

次に、図3のステップS3bと同様にして、サンドブラスト法を用いてマスクにより覆われていない部分を除去する（ステップS15b）。

[0107] 次に、図3のステップS3cと同様にして、マスクを除去する（ステップS15c）。

[0108] 次に、図3のステップS4と同様にして、突起部3aと平面部3bとを覆うように樹脂を被覆する（ステップS16）。

次に、図3のステップS5と同様にして、突起部3aの頂面に被覆された樹脂の表面（被処理物との接触面）が滑らかとなるように仕上げる（ステッ

プS 1 7)。

次に、図3のステップS 6と同様にして、被覆された樹脂の切断及び除去を行うことで被覆部7を形成する(ステップS 1 8)。

[0109] 次に、図3のステップS 9と同様にして、必要に応じて被覆部7の表面などの洗浄を行う(ステップS 1 9)。

尚、各手順のおける内容は、図3において例示をしたものと同様のためその説明は省略する。

産業上の利用可能性

[0110] 以上詳述したように、本発明によれば、パーティクル汚染の発生を抑制することができ、被処理物の離脱応答性が良好で、静電チャックの載置面部分に形成された被覆部の剥離耐久性が高い静電チャックおよび静電チャックの製造方法を提供することができるので、産業上のメリットは多大である。

符号の説明

- [0111]
- | | |
|-------|--------|
| 1 | 静電チャック |
| 1 a | 静電チャック |
| 2 | 基台 |
| 3 | 誘電体基板 |
| 3 a | 突起部 |
| 3 b | 平面部 |
| 3 c | 空間 |
| 3 d | 位置 |
| 4 | 電極 |
| 5 | 絶縁体層 |
| 6 | 接合層 |
| 7 | 被覆部 |
| 8 | 流路 |
| 9 | 電線 |
| 1 0 a | 電源 |

1 0 b 電源

1 1 貫通孔

請求の範囲

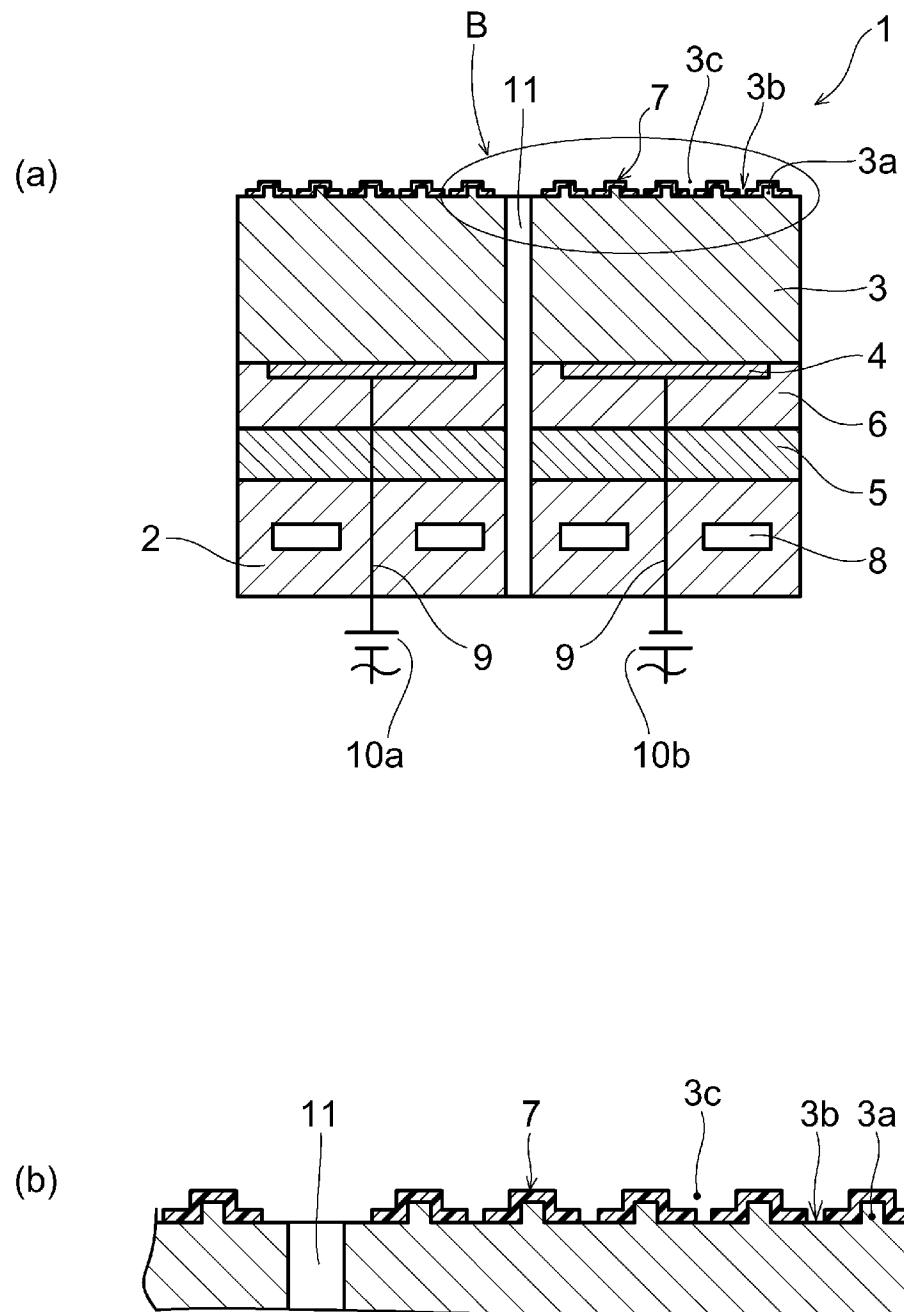
- [請求項1] 被処理物を載置する側の主面に形成された突起部と、前記突起部の周辺に形成された平面部と、を有する誘電体基板と、
前記突起部と、前記平面部と、を覆うように形成された被覆部と、
を備えた静電チャックであって、
前記平面部の少なくとも一部には、前記被覆部が形成されていない領域が設けられていること、を特徴とする静電チャック。
- [請求項2] 前記被覆部は、前記平面部上において、前記突起部の側面と前記平面部とが交わる位置から前記突起部から離隔する方向に前記被覆部の厚み寸法以上、3 mm以下の範囲に形成されていること、を特徴とする請求項1記載の静電チャック。
- [請求項3] 静電チャックの使用温度領域における前記誘電体基板の体積抵抗率は、 $10^9 \Omega \text{ cm}$ 以上、 $10^{11} \Omega \text{ cm}$ 以下であること、を特徴とする請求項1に記載の静電チャック。
- [請求項4] 前記被覆部の25℃における体積抵抗率は、 $10^{14} \Omega \text{ cm}$ 以上、 $10^{18} \Omega \text{ cm}$ 以下であること、を特徴とする請求項1記載の静電チャック。
- [請求項5] 前記被覆部は、ポリイミド樹脂を含むこと、を特徴とする請求項1記載の静電チャック。
- [請求項6] 前記被覆部は、蒸着重合法を用いて形成されること、を特徴とする請求項1記載の静電チャック。
- [請求項7] 前記突起部の頂面に被覆された前記被覆部の表面と被処理物との接触面積比が、0.005%以上、1.5%以下であること、を特徴とする請求項1記載の静電チャック。
- [請求項8] 誘電体基板の電極が設けられた主面と対向する側の主面を研磨し、前記主面に所望の形状のマスクを設け、サンドブラスト法を用いて前記マスクにより覆われていない部分を除去することで平面部を形成するとともに突起部を形成し、

前記突起部と、前記平面部と、を覆うように樹脂を被覆し、
前記突起部の頂面に被覆された前記樹脂の表面の算術平均高さが、
前記平面部の上面に被覆された前記樹脂の表面の算術平均高さより小さくなるように、前記突起部の頂面に被覆された前記樹脂の表面をポリッシュ加工し、
前記平面部の上面に被覆された前記樹脂の一部を切断し、
前記切断された樹脂を除去することで被覆部を形成すること、を特徴とする静電チャックの製造方法。

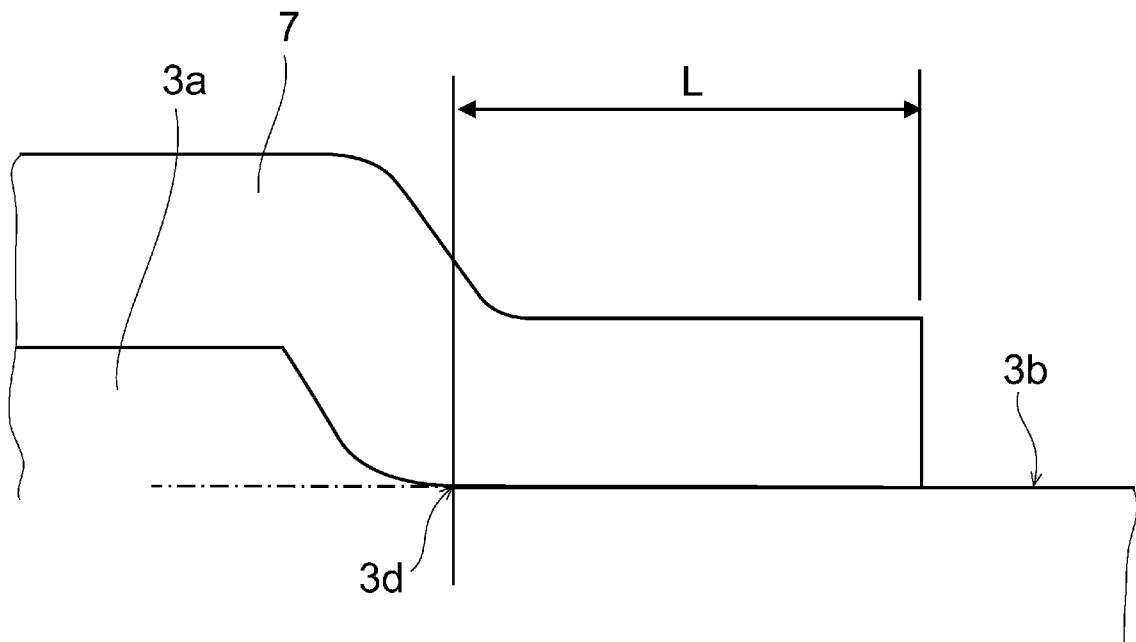
[請求項9] 前記樹脂は、蒸着重合法を用いて被覆されること、を特徴とする請求項8記載の静電チャックの製造方法。

[請求項10] 前記樹脂は、レーザ加工法またはウォータジェット加工法を用いて切断されること、を特徴とする請求項8記載の静電チャックの製造方法。

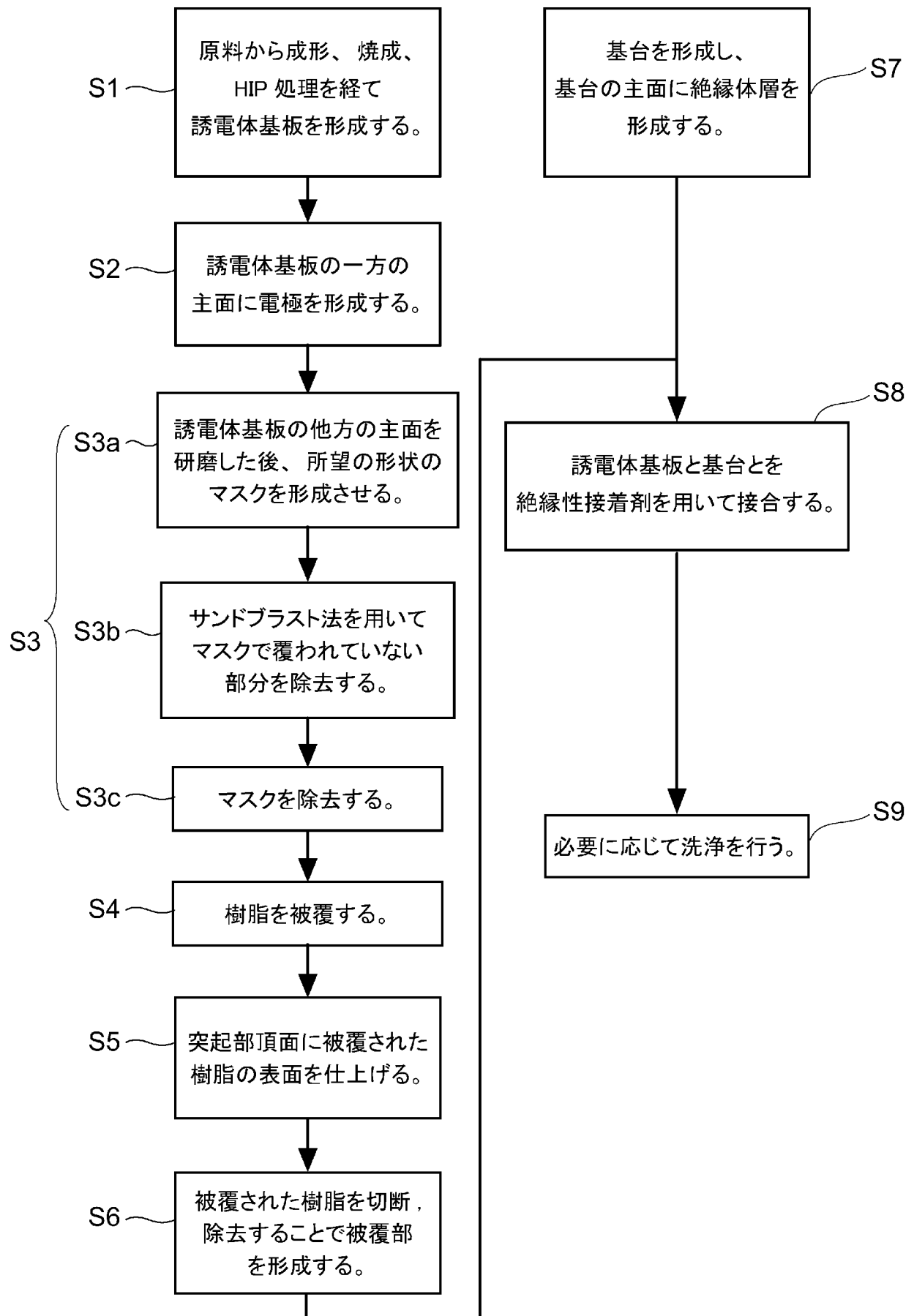
[図1]



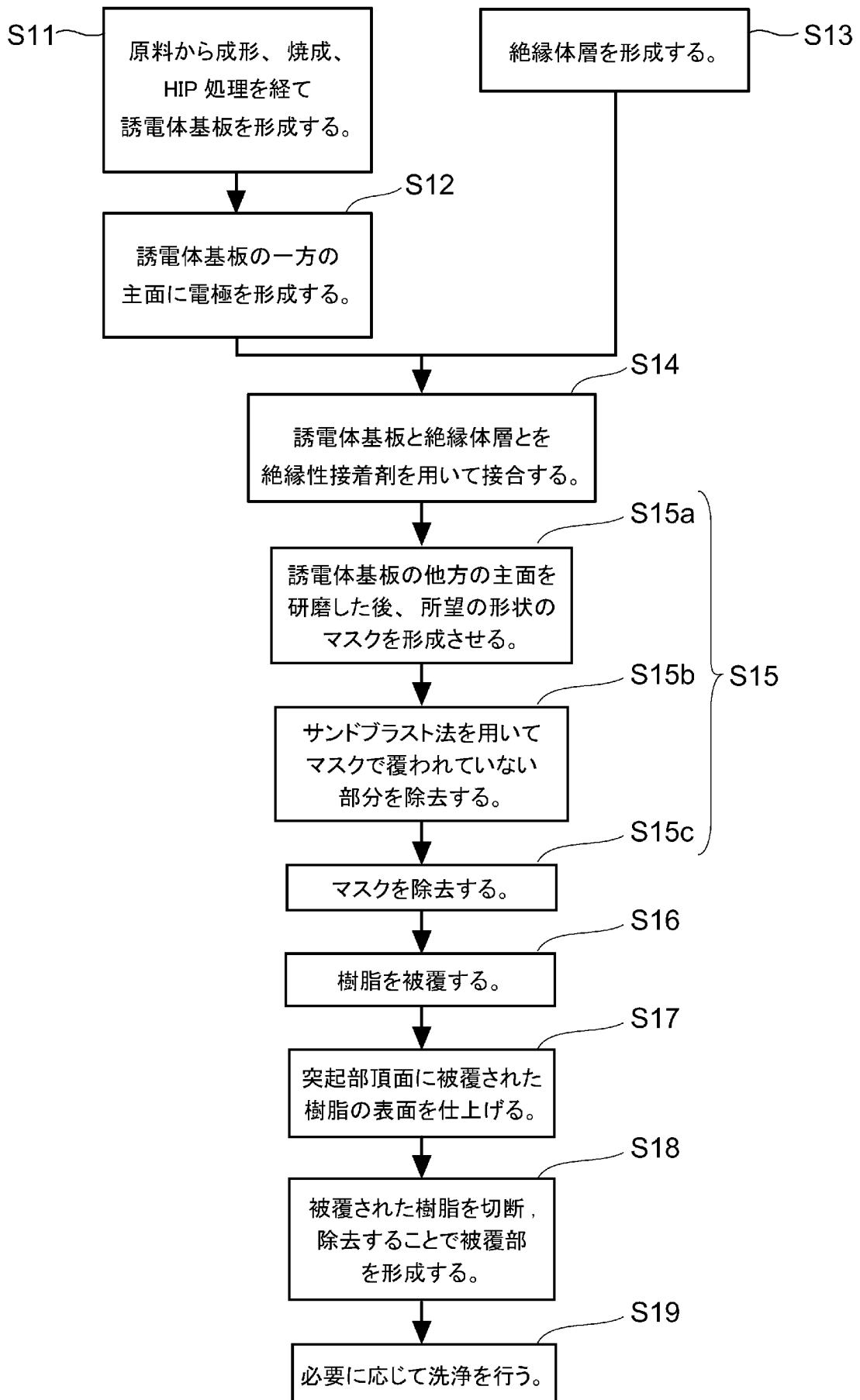
[図2]



[図3]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/050353

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/683(2006.01) i, H02N13/00(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/67-21/687, H02N13/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2006-287210 A (NGK Insulators, Ltd.), 19 October 2006 (19.10.2006), fig. 2 & US 2007/0217117 A1 & KR 10-2007-0090701 A & CN 101030550 A	1, 3-7 8-10 2
X Y A	JP 2003-282688 A (Kyocera Corp.), 03 October 2003 (03.10.2003), fig. 2 (Family: none)	1, 3-7 8-10 2
E, X A	JP 2009-272646 A (Cannon Anelva Corp.), 19 November 2009 (19.11.2009), paragraphs [0030], [0035], [0043]; fig. 1, 2 (Family: none)	1-3, 6, 7 4, 5, 8-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 January, 2010 (26.01.10)

Date of mailing of the international search report
09 February, 2010 (09.02.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/050353

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-86664 A (Sumitomo Osaka Cement Co., Ltd.), 20 March 2003 (20.03.2003), paragraph [0031]; fig. 5 & US 2003/0090070 A1 & KR 10-2003-0023551 A	8-10 1-7
Y A	JP 2001-60618 A (Canon Inc.), 06 March 2001 (06.03.2001), paragraph [0065]; fig. 11 (Family: none)	8-10 1-7

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L21/683 (2006.01) i, H02N13/00 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/67-21/687, H02N13/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-287210 A（日本碍子株式会社）2006. 10. 19, 図 2	1, 3-7
Y	& US 2007/0217117 A1 & KR 10-2007-0090701 A & CN 101030550 A	8-10
A		2
X	JP 2003-282688 A（京セラ株式会社）2003. 10. 03, 図 2	1, 3-7
Y	（ファミリーなし）	8-10
A		2
EX	JP 2009-272646 A（キャノンアネルバ株式会社）2009. 11. 19,	1-3, 6, 7
A	段落【0030】，【0035】，【0043】，図 1, 2（ファミリーなし）	4, 5, 8-10

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 1 . 2 0 1 0

国際調査報告の発送日

0 9 . 0 2 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

植村 森平

3 U

3 5 0 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 2 4

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2003-86664 A (住友大阪セメント株式会社) 2003. 03. 20, 段落【0031】, 図 5 & US 2003/0090070 A1 & KR 10-2003-0023551 A	8-10 1-7
Y A	JP 2001-60618 A (キャノン株式会社) 2001. 03. 06, 段落【0065】, 図 11 (ファミリーなし)	8-10 1-7