



(12)发明专利

(10)授权公告号 CN 107360729 B

(45)授权公告日 2020.08.14

(21)申请号 201680018889.3

(22)申请日 2016.03.31

(65)同一申请的已公布的文献号
申请公布号 CN 107360729 A

(43)申请公布日 2017.11.17

(30)优先权数据
2015-070697 2015.03.31 JP

(85)PCT国际申请进入国家阶段日
2017.09.27

(86)PCT国际申请的申请数据
PCT/JP2016/060834 2016.03.31

(87)PCT国际申请的公布数据
W02016/159320 JA 2016.10.06

(73)专利权人 浜松光子学株式会社
地址 日本静冈县

(72)发明人 细川畅郎 井上直 柴山胜己

(74)专利代理机构 北京尚诚知识产权代理有限公司 11322

代理人 杨琦 黄浩

(51)Int.Cl.
H01L 21/3205(2006.01)
H01L 21/768(2006.01)
H01L 23/522(2006.01)
H01L 23/532(2006.01)

(56)对比文件
EP 1519410 A1,2005.03.30
JP 2005019521 A,2005.01.20
US 2012068327 A1,2012.03.22
CN 102655136 A,2012.09.05
US 2008265442 A1,2008.10.30
JP H08330295 A,1996.12.13
JP S59126643 A,1984.07.21
JP 2006215062 A,2006.08.17
CN 101055867 A,2007.10.17

审查员 武树杰

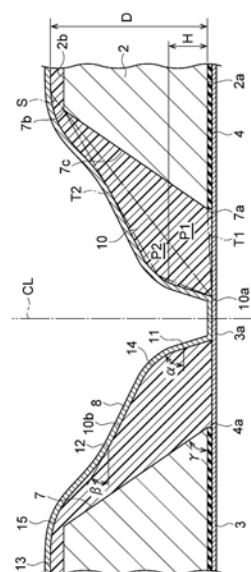
权利要求书3页 说明书12页 附图9页

(54)发明名称

半导体装置及其制造方法

(57)摘要

半导体装置(1)包含:半导体基板(2),其形成有贯通孔(7);第1配线(3),其设置于半导体基板(2)的第1表面(2a);绝缘层(10),其设置在贯通孔(7)的内表面(7c)及半导体基板(2)的第2表面(2b);及第2配线(8),其设置在绝缘层(10)的表面(10b),且在开口(10a)中与第1配线(3)电连接。在绝缘层(10)的表面(10b),包含:第1区域(11);第2区域(12);第3区域(13);第4区域(14),其以将第1区域(1)与第2区域(12)连续地连接的方式弯曲;及第5区域(15),其以将第2区域(12)与第3区域(13)连续地连接的方式弯曲。第2区域(12)的平均倾斜角度较第1区域(11)的平均倾斜角度小,且较内表面(7c)的平均倾斜角度小。



CN 107360729 B

1. 一种半导体装置,其特征在于,
具备:
半导体基板,其具有彼此相对的第1表面及第2表面,且形成有自所述第1表面到达至所述第2表面的贯通孔;
第1配线,其设置于所述第1表面,且一部分位于所述贯通孔的所述第1表面侧的第1开口上;
绝缘层,其设置于所述贯通孔的内表面及所述第2表面,且经由所述贯通孔的所述第2表面侧的第2开口而连续;及
第2配线,其设置于所述绝缘层的表面,且在所述绝缘层的所述第1表面侧的开口中与所述第1配线电连接,
所述绝缘层的所述表面包含:
在所述贯通孔的内侧到达至所述第1开口,且自所述第1表面向所述第2表面扩大的锥状的第1区域;
在所述贯通孔的内侧到达至所述第2开口,且自所述第1表面向所述第2表面扩大的锥状的第2区域;
在所述贯通孔的外侧与所述第2表面相对的第3区域;
以将所述第1区域与所述第2区域连续地连接的方式弯曲的第4区域;及
以将所述第2区域与所述第3区域连续地连接的方式弯曲的第5区域,
所述第2区域的平均倾斜角度较所述第1区域的平均倾斜角度小,且较所述贯通孔的所述内表面的平均倾斜角度小。
2. 如权利要求1所述的半导体装置,其中,
所述第1区域的所述平均倾斜角度较所述第2区域的所述平均倾斜角度更接近所述贯通孔的所述内表面的平均倾斜角度。
3. 如权利要求1所述的半导体装置,其中,
设置于所述贯通孔的所述内表面的所述绝缘层的平均厚度较设置于所述第2表面的所述绝缘层的平均厚度大。
4. 如权利要求2所述的半导体装置,其中,
设置于所述贯通孔的所述内表面的所述绝缘层的平均厚度较设置于所述第2表面的所述绝缘层的平均厚度大。
5. 如权利要求1所述的半导体装置,其中,
所述第1区域为,设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $2/3$ 以下的高度的部分的表面。
6. 如权利要求2所述的半导体装置,其中,
所述第1区域为,设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $2/3$ 以下的高度的部分的表面。
7. 如权利要求3所述的半导体装置,其中,
所述第1区域为,设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体

基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $2/3$ 以下的高度的部分的表面。

8. 如权利要求4所述的半导体装置, 其中,

所述第1区域为, 设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $2/3$ 以下的高度的部分的表面。

9. 如权利要求5所述的半导体装置, 其中,

所述第1区域为, 设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $1/2$ 以下的高度的部分的表面。

10. 如权利要求6所述的半导体装置, 其中,

所述第1区域为, 设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $1/2$ 以下的高度的部分的表面。

11. 如权利要求7所述的半导体装置, 其中,

所述第1区域为, 设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $1/2$ 以下的高度的部分的表面。

12. 如权利要求8所述的半导体装置, 其中,

所述第1区域为, 设置于所述贯通孔的所述内表面的所述绝缘层中的、具有所述半导体基板的厚度与设置于所述第2表面的所述绝缘层的平均厚度的和的 $1/2$ 以下的高度的部分的表面。

13. 如权利要求1至12中任一项所述的半导体装置, 其中,

所述第4区域为具有朝与所述贯通孔的所述内表面相反的一侧凸的最大曲率的区域。

14. 如权利要求1至12中任一项所述的半导体装置, 其中,

所述贯通孔的所述内表面为自所述第1表面向所述第2表面扩大的锥状的面。

15. 如权利要求13所述的半导体装置, 其中,

所述贯通孔的所述内表面为自所述第1表面向所述第2表面扩大的锥状的面。

16. 如权利要求1至12中任一项所述的半导体装置, 其中,

所述贯通孔的所述内表面为与所述第1表面及所述第2表面正交的面。

17. 如权利要求13所述的半导体装置, 其中,

所述贯通孔的所述内表面为与所述第1表面及所述第2表面正交的面。

18. 如权利要求1至12中任一项所述的半导体装置, 其中,

所述绝缘层由树脂构成。

19. 如权利要求13所述的半导体装置, 其中,

所述绝缘层由树脂构成。

20. 如权利要求14所述的半导体装置, 其中,

所述绝缘层由树脂构成。

21. 如权利要求15所述的半导体装置, 其中,

所述绝缘层由树脂构成。

22. 如权利要求16所述的半导体装置,其中,
所述绝缘层由树脂构成。

23. 如权利要求17所述的半导体装置,其中,
所述绝缘层由树脂构成。

24. 一种半导体装置的制造方法,其为制造权利要求1至23中任一项所述的半导体装置的方法,

包括:

第1工序,在具有彼此相对的第1表面及第2表面的半导体基板的所述第1表面设置第1配线;

第2工序,在所述半导体基板形成自所述第1表面到达至所述第2表面的贯通孔,且在所述贯通孔的所述第1表面侧的第1开口使所述第1配线的一部分露出;

第3工序,在所述贯通孔的内表面及所述第2表面,设置经由所述贯通孔的所述第2表面侧的第2开口而连续的绝缘层;

第4工序,在所述绝缘层形成接触孔,且在所述绝缘层的所述第1表面侧的开口使所述第1配线的一部分露出;及

第5工序,在所述绝缘层的表面设置第2配线,且在所述绝缘层的所述第1表面侧的所述开口中将所述第1配线与所述第2配线电连接。

25. 如权利要求24所述的半导体装置的制造方法,其中,

在所述第3工序中,使用具有10cp以上的粘度的树脂材料而实施浸渍涂布法,由此在所述贯通孔的所述内表面及所述第2表面设置所述绝缘层。

26. 如权利要求24或25所述的半导体装置的制造方法,其中,

在所述第3工序中,使用正型的树脂材料,而在所述贯通孔的所述内表面及所述第2表面设置所述绝缘层,

在所述第4工序中,将在所述绝缘层中与所述接触孔对应的部分曝光及显影,由此在所述绝缘层中形成所述接触孔。

半导体装置及其制造方法

技术领域

[0001] 本发明关于一种半导体装置及其制造方法。

背景技术

[0002] 在光装置、电子装置等的半导体装置中,有经由形成于半导体基板的贯通孔而在半导体基板的表面侧与内表面侧之间实施电连接的情形(例如,参照专利文献1)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2004-57507号公报

发明内容

[0006] 发明所要解决的问题

[0007] 在上述的半导体装置中,伴随着其小型化、高集成化等,半导体基板的经由贯通孔的电连接有变得脆弱的担忧。

[0008] 因此,本发明的目的在于提供一种可将半导体基板的经由贯通孔的电连接确实化的半导体装置,及此种半导体装置的制造方法。

[0009] 解决问题的技术手段

[0010] 本发明的一形态的半导体装置包含:半导体基板,其具有彼此相对的第1表面及第2表面,且形成有自第1表面到达至第2表面的贯通孔;第1配线,其设置于第1表面,且一部分位在贯通孔的第1表面侧的第1开口上;绝缘层,其设置在贯通孔的内表面及第2表面,且经由贯通孔的第2表面侧的第2开口而连续;及第2配线,其设置在绝缘层的表面,且在绝缘层的第1表面侧的开口中与第1配线电连接;绝缘层的表面包含:在贯通孔的内侧到达至第1开口,且自第1表面向第2表面扩大的锥状的第1区域;在贯通孔的内侧到达至第2开口,且自第1表面向第2表面扩大的锥状的第2区域;第3区域,其在贯通孔的外侧中与第2表面相对;以将第1区域与第2区域连续地连接的方式弯曲的第4区域;及以将第2区域与第3区域连续地连接的方式弯曲的第5区域;且第2区域的平均倾斜角度较第1区域的平均倾斜角度小,且较贯通孔的内表面的平均倾斜角度小。

[0011] 在该半导体装置中,绝缘层的表面中的到达至贯通孔的第1开口的第1区域、及到达至贯通孔的第2开口的第2区域为自半导体基板的第1表面向第2表面扩大的锥状的区域。然后,第2区域的平均倾斜角度成为较贯通孔的内表面的平均倾斜角度小。由此,绝缘层的表面中的与半导体基板的第2表面相对的第3区域及到达至贯通孔的第2开口的第2区域所成的角度成为较半导体基板的第2表面与贯通孔的内表面所成的角度大(即平缓)。因此,无论在制造时或制造后,均防止在贯通孔的第2开口部分的第2配线的断线。另外,与例如将绝缘层沿着贯通孔的内表面以均匀的厚度形成的情形相比,第2区域的倾斜成为平缓,故可容易且确实地形成第2配线。进而,可不依存于贯通孔的内表面的形状而形成第2配线,故即使在例如在贯通孔的内表面残留有尖锐的部分的情况下,也可防止起因于此种部分的第2配

线的断线。另外,第2区域的平均倾斜角度成为较第1区域的平均倾斜角度小。换言之,到达至贯通孔的第1开口的第1区域的平均倾斜角度成为较第2区域的平均倾斜角度大。由此,即使在例如将贯通孔小径化的情况下,也可充分地确保半导体基板的第1表面侧的绝缘层的开口的宽度。因此,无论在制造时或制造后,均可防止在绝缘层的开口部分的第1配线与第2配线的断线。进而,在绝缘层的表面,第4区域以将第1区域与第2区域连续地连接的方式弯曲,且第5区域以将第2区域与第3区域连续地连接的方式弯曲。因此,无论在制造时或制造后,均防止在绝缘层的表面的整个区域的第2配线的断线。尤其在制造后,在绝缘层的表面的整个区域将应力集中进行缓和,故对于第2配线的断线的防止较有效。通过以上,根据该半导体装置,可将半导体基板的经由贯通孔的电连接确实化。另,在贯通孔的内表面的平均倾斜角度也包含贯通孔的内表面(在贯通孔的内表面为圆柱面等的曲面的情况下,为其曲面的切平面)与半导体基板的第1表面正交,且贯通孔的内表面相对于第1表面成 90° 的角度的情形。

[0012] 在本发明的一形态的半导体装置中,也可为第1区域的平均倾斜角度较第2区域的平均倾斜角度更接近贯通孔的内表面的平均倾斜角度。由此,可获得为了使位于贯通孔的第1表面侧的第1开口上的第1配线的一部分露出而具有充分的宽度的开口,其结果,无论在制造时或制造后,均可确实地防止在绝缘层的开口部分的第1配线与第2配线的断线。

[0013] 在本发明的一形态的半导体装置中,设置在贯通孔的内表面的绝缘层的平均厚度也可较设置于第2表面的绝缘层的平均厚度大。由此,在例如将半导体基板薄型化的情况下,设置在贯通孔的内表面的绝缘层也作为补强层发挥功能,故可充分确保贯通孔周边部分的强度。

[0014] 在本发明的一形态的半导体装置中,第1区域也可为设置在贯通孔的内表面的绝缘层中的具有半导体基板的厚度与设置于第2表面的绝缘层的平均厚度的和的 $2/3$ 以下的高度的部分的表面。由此,在绝缘层的表面中,将第1区域与第2区域平缓地连接,可确实地防止于第1区域与第2区域的边界的第2配线的断线。

[0015] 在本发明的一形态的半导体装置中,第1区域也可为设置在贯通孔的内表面的绝缘层中的具有半导体基板的厚度与设置于第2表面的绝缘层的平均厚度的和的 $1/2$ 以下的高度的部分的表面。由此,在绝缘层的表面中,将第1区域与第2区域进一步平缓地连接,可进一步确实地防止于第1区域与第2区域的边界的第2配线的断线。

[0016] 在本发明的一形态的半导体装置中,第4区域也可为具有朝与贯通孔的内表面相反的一侧凸的最大曲率的区域。此种绝缘层的形状在将半导体基板的经由贯通孔的电连接确实化方面尤其有效。

[0017] 在本发明的一形态的半导体装置中,贯通孔的内表面也可为自第1表面向第2表面扩大的锥状的面,或,贯通孔的内表面(在贯通孔的内表面为圆柱面等的曲面的情况下,为其曲面的切平面)也可为与第1表面及第2表面正交的面。在任一者的情况下,均可将半导体基板的经由贯通孔的电连接确实化。

[0018] 在本发明的一形态的半导体装置中,绝缘层也可包含树脂。由此,可容易且确实地形成具有上述的形状的绝缘层。

[0019] 本发明的一形态的半导体装置的制造方法为制造上述半导体装置的方法,且包含:第1工序,其在具有彼此相对的第1表面及第2表面的半导体基板的第1表面设置第1配

线;第2工序,其在半导体基板形成自第1表面到达至第2表面的贯通孔,且在贯通孔的第1表面侧的第1开口使第1配线的一部分露出;第3工序,其在贯通孔的内表面及第2表面,设置经由贯通孔的第2表面侧的第2开口而连续的绝缘层;第4工序,其在绝缘层形成接触孔,且在绝缘层的第1表面侧的开口使第1配线的一部分露出;及第5工序,其在绝缘层的表面设置第2配线,且在绝缘层的第1表面侧的开口中将第1配线与第2配线电连接。

[0020] 根据该半导体装置的制造方法,可效率良好地制造将半导体装置的经由贯通孔的电连接确实化的半导体装置。

[0021] 在本发明的一形态的半导体装置的制造方法中,在第3工序中,也可使用具有10cp以上的粘度的树脂材料而实施浸渍涂布法,由此在贯通孔的内表面及第2表面设置绝缘层。由此,可容易且确实地获得具有上述的形状的绝缘层。

[0022] 在本发明的一形态的半导体装置的制造方法中,也可在第3工序中,使用正型的树脂材料,在贯通孔的内表面及第2表面设置绝缘层,且在第4工序中,将在绝缘层中与接触孔对应的部分曝光及显影,由此在绝缘层形成接触孔。由此,可容易且确实地获得具有上述的形状的绝缘层。

[0023] 发明的效果

[0024] 根据本发明,可提供一种可将半导体基板的经由贯通孔的电连接确实化的半导体装置,及此种半导体装置的制造方法。

附图说明

[0025] 图1为本发明的一实施方式的半导体装置的剖视图。

[0026] 图2为图1的半导体装置的贯通孔及其周边部分的剖视图。

[0027] 图3的(a)及图3的(b)为用以说明图1的半导体装置的制造方法的多个工序的剖视图。

[0028] 图4的(a)及图4的(b)为用以说明图1的半导体装置的制造方法的多个工序的剖视图。

[0029] 图5的(a)及图5的(b)为用以说明图1的半导体装置的制造方法的多个工序的剖视图。

[0030] 图6为图1的半导体装置的变形例的部分剖视图。

[0031] 图7为图1的半导体装置的变形例的部分剖视图。

[0032] 图8为图1的半导体装置的变形例的部分剖视图。

[0033] 图9为图1的半导体装置的贯通孔及其周边部分的变形例的剖视图。

具体实施方式

[0034] 以下,对本发明的实施方式,参照图式详细地进行说明。另,在各图中对相同或相当部分标注相同符号,且省略重复的说明。

[0035] 如图1所示那样,半导体装置1具备具有彼此相对的第1表面2a及第2表面2b的半导体基板2。半导体装置1为例如硅光电二极管等的光装置。在半导体装置1中,例如在由n型的硅构成的半导体基板2内的第1表面2a侧的特定区域,设置有选择性扩散有p型的杂质的p型区域2c。在半导体基板2的第1表面2a,例如由铝构成的第1配线3介由氧化膜4而设置。在氧

化膜4中与第1配线3的焊垫部3a对应的部分,形成有开口4a。在氧化膜4中与p型区域2c的端部对应的部分,形成有开口4b。第1配线3经由开口4b而电连接于p型区域2c。另,也可取代氧化膜4,而设置SiN等由其他的绝缘材料构成的绝缘膜。

[0036] 在半导体基板2的第1表面2a,配置有由玻璃等的光透过型材料构成的光透过基板5。半导体基板2与光透过基板5通过包含光学粘合剂的粘合层6光学性且物理性连接。在半导体装置1中,经由光透过基板5及粘合层6而在p型区域2c入射光。另,半导体基板2的厚度较光透过基板5的厚度小(薄)。作为一例,半导体基板2的厚度为数十 μm 左右,光透过基板5的厚度为数百 μm 左右。

[0037] 在半导体基板2,形成自第1表面2a到达至第2表面2b的贯通孔7。贯通孔7的第1开口7a位于半导体基板2的第1表面2a,贯通孔7的第2开口7b位于半导体基板2的第2表面2b。第1开口7a与氧化膜4的开口4a连续,且由第1配线3的焊垫部3a覆盖。贯通孔7的内表面7c自第1表面2a朝第2表面2b扩大的锥状的面。例如,贯通孔7形成为自第1表面2a朝第2表面2b扩大的四角形锥台状。另,在自与贯通孔7的中心线CL平行的方向观察的情况下,贯通孔7的第1开口7a的边缘与氧化膜4的开口4a的边缘不必一致,例如氧化膜4的开口4a的边缘也可相对在贯通孔7的第1开口7a的边缘而位于内侧。

[0038] 贯通孔7的纵横比为0.2~10。所谓纵横比,是贯通孔7的深度(第1开口7a与第2开口7b的距离)除以第2开口7b的宽度(在第2开口7b为矩形的情况下为第2开口7b的对边间的距离,在第2开口7b为圆形的情况下为第2开口7b的直径)的值。作为一例,贯通孔7的深度为30 μm ,且第2开口7b的宽度为130 μm 。该情况下,纵横比成为0.23。

[0039] 在贯通孔7的内表面7c及半导体基板2的第2表面2b,设置有绝缘层10。绝缘层10经由贯通孔7的第2开口7b而连续。绝缘层10在贯通孔7的内侧,经由氧化膜4的开口4a而到达至第1配线3的焊垫部3a,且在半导体基板2的第1表面2a侧具有开口10a。

[0040] 在绝缘层10的表面10b(与贯通孔7的内表面7c及半导体基板2的第2表面2b相反的一侧的表面),设置有例如由铝构成的第2配线8。第2配线8在绝缘层10的开口10a中电连接于第1配线3的焊垫部3a。进而,在绝缘层10的表面10b(与半导体基板2的第2表面2b相反的一侧的表面),设置有例如由铝构成的第3配线22。第3配线22在形成在绝缘层10的开口10c中电连接于半导体基板2的第2表面2b。

[0041] 第2配线8及第3配线22由树脂保护层21覆盖。在树脂保护层21中与贯通孔7对应的部分,形成有具有平滑的内表面的较浅的凹部21a。在树脂保护层21中与第2配线8的焊垫部8a对应的部分,形成有使焊垫部8a露出的开口21b。在树脂保护层21中与第3配线22的焊垫部22a对应的部分,形成有使焊垫部22a露出的开口21c。在树脂保护层21的开口21b,配置有凸块电极即取出电极9。取出电极9电连接于第2配线8的焊垫部8a。在树脂保护层21的开口21c,配置有凸块电极即取出电极23。取出电极23电连接于第3配线22的焊垫部22a。半导体装置1经由取出电极9及取出电极23而安装于电路基板,且取出电极9及取出电极23分别作为阳极电极及阴极电极而发挥功能。另,也可代替树脂保护层21,设置包含其他的绝缘材料的保护层(例如,氧化膜、氮化膜等)。另外,树脂保护层21的厚度可为与绝缘层10的厚度相同程度,或,也可设为较绝缘层10的厚度小。尤其,若树脂保护层21的厚度为与绝缘层10的厚度相同程度,则可降低作用于第2配线8及第3配线22的应力。

[0042] 对上述的绝缘层10,一面参照图2,一面更详细地进行说明。另,在图2中,省略光透

过基板5、粘合层6、取出电极9及树脂保护层21。

[0043] 如图2所示那样,绝缘层10的表面10b包含:第1区域11,其在贯通孔7的内侧到达至第1开口7a;第2区域12,其在贯通孔7的内侧到达至第2开口7b;及第3区域13,其在贯通孔7的外侧与半导体基板2的第2表面2b相对。

[0044] 第1区域11自半导体基板2的第1表面2a向第2表面2b扩大的锥状的区域。第1区域11具有平均倾斜角度 α 。所谓第1区域11的平均倾斜角度 α ,为关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,该平面与第1区域11的交线相对于第1表面2a所成的角度的平均值。在该交线为直线的情况下,该直线与第1表面2a所成的角度成为第1区域11的平均倾斜角度 α 。在该交线为曲线的情况下,该曲线的切线与第1表面2a所成角度的平均值,成为第1区域11的平均倾斜角度 α 。第1区域11的平均倾斜角度 α 大于 0° 且小于 90° 。

[0045] 第2区域12自半导体基板2的第1表面2a向第2表面2b扩大的锥状的区域。第2区域12具有平均倾斜角度 β 。所谓第2区域12的平均倾斜角度 β ,为关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,该平面与第2区域12的交线相对于第1表面2a所成的角度的平均值。在该交线为直线的情况下,该直线与第1表面2a所成的角度成为第2区域12的平均倾斜角度 β 。在该交线为曲线的情况下,该曲线的切线与第1表面2a所成角度的平均值,成为第2区域12的平均倾斜角度 β 。第2区域12的平均倾斜角度 β 大于 0° 且小于 90° 。

[0046] 第2区域12的平均倾斜角度 β 小于第1区域11的平均倾斜角度 α 。即,第2区域12为具有较第1区域11平缓的倾斜的区域。另外,第2区域12的平均倾斜角度 β 小于贯通孔7的内表面7c的平均倾斜角度 γ 。即,第2区域12具有较贯通孔7的内表面7c平缓的倾斜的区域。在本实施方式中,第1区域11的平均倾斜角度 α 较第2区域12的平均倾斜角度 β 更接近贯通孔7的内表面7c的平均倾斜角度 γ 。此处,第1区域11的平均倾斜角度 $\alpha >$ 贯通孔7的内表面7c的平均倾斜角度 $\gamma >$ 第2区域12的平均倾斜角度 β 。所谓贯通孔7的内表面7c的平均倾斜角度 γ ,为关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,该平面与内表面7c的交线相对于第1表面2a所成的角度的平均值。在该交线为直线的情况下,该直线与第1表面2a所成的角度成为贯通孔7的内表面7c的平均倾斜角度 γ 。在该交线为曲线的情况下,该曲线的切线与第1表面2a所成角度的平均值成为贯通孔7的内表面7c的平均倾斜角度 γ 。

[0047] 绝缘层10的表面10b进而包含:第4区域14,其具有朝与贯通孔7的内表面7c相反的一侧凸的最大曲率;及第5区域15,其沿着贯通孔7的第2开口7b的边缘。所谓朝与贯通孔的内表面7c相反的一侧凸的最大曲率,为在关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,在该平面与表面10b的交线中的朝与贯通孔7的内表面7c相反的一侧凸状地弯曲的部分的曲率的最大值。另,第1区域11为在设置在贯通孔7的内表面7c的绝缘层10的表面10b中的较第4区域14更接近贯通孔7的第1开口7a侧(与贯通孔7的中心线CL平行的方向的第1开口7a侧)的区域。第2区域12设置在贯通孔7的内表面7c的绝缘层10的表面10b中的较第4区域14更接近贯通孔7的第2开口7b侧(与贯通孔7的中心线CL平行的方向的第2开口7b侧)的区域(即,第4区域14与第5区域15之间的区域)。

[0048] 第4区域14以与第1区域11与第2区域12连续地连接的方式弯曲。即,第4区域14为

带有圆角的曲面,且将第1区域11与第2区域12平滑地连接。此处,若假定第4区域14不存在,且使第1区域11朝半导体基板2的第2表面2b侧延伸,使第2区域12朝半导体基板2的第1表面2a侧延伸,则通过第1区域11与第2区域12形成交线(角、弯曲部位)。第4区域14为相当于将该交线(角、弯曲部位)进行R倒角时形成的曲面。第4区域14为在关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,该平面与表面10b的交线中的在与第1区域11对应的部分及与第2区域12对应的部分之间、朝与贯通孔7的内表面7c相反的一侧凸状地弯曲的部分。

[0049] 第5区域15以将第2区域12与第3区域13连续地连接的方式弯曲。即,第5区域15为带有圆角的曲面,且将第2区域12与第3区域13平滑地连接。此处,若假定第5区域15不存在,且使第2区域12朝半导体基板2的第2表面2b侧延伸,使第3区域13朝贯通孔7的中心线CL延伸,则通过第2区域12与第3区域13形成交线(角、弯曲部位等)。第5区域15相当于将该交线(角、弯曲部位等)进行R倒角时形成的曲面。第5区域15为在关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域的情况下,该平面与表面10b的交线中的与第2区域12对应的部分及与第3区域13对应的部分之间,朝与贯通孔7的第2开口7b的边缘相反的一侧凸状地弯曲的部分。

[0050] 在本实施方式中,第1区域11、第4区域14及第5区域15为朝与贯通孔7的内表面7c相反的一侧凸状地弯曲的曲面。第2区域12为在贯通孔7的内表面7c侧凸状地弯曲的曲面(即,若自与贯通孔7的内表面7c相反的一侧观察,则凹状地弯曲的曲面)。第3区域13为与半导体基板2的第2表面2b大致平行的平面。如上述那样,第4区域14以将第1区域11与第2区域12连续地连接的方式弯曲,且第5区域15以将第2区域12与第3区域13连续地连接的方式弯曲,故绝缘层10的表面10b成为连续的面(不存在面与面的交线(角、弯曲部位等)等不连续部位,各区域11、12、13、14、15为平滑地连接的面)。

[0051] 设置在贯通孔7的内表面7c的绝缘层10的平均厚度大于设置于半导体基板2的第2表面2b的绝缘层10的平均厚度。设置在贯通孔7的内表面7c的绝缘层10的平均厚度,为在与内表面7c垂直的方向的绝缘层10的厚度的平均值。所谓设置于半导体基板2的第2表面2b的绝缘层10的平均厚度,为在与第2表面2b垂直的方向的绝缘层10的厚度的平均值。

[0052] 在半导体基板2的与第1表面2a及第2表面2b平行的方向上,绝缘层10中的与第1区域11对应的部分的平均厚度较树脂绝缘层10中的与第2区域12对应的部分的平均厚度大。在半导体基板2的与第1表面2a及第2表面2b平行的方向上,所谓与绝缘层10中的与第1区域11对应的部分的平均厚度,为在该方向的第1区域11与贯通孔7的内表面7c的距离的平均值。在半导体基板2的与第1表面2a及第2表面2b平行的方向上,所谓绝缘层10中的与第2区域12对应的部分的平均厚度,为该方向的第2区域12与贯通孔7的内表面7c的距离的平均值。

[0053] 在绝缘层10中,第1区域11设置在贯通孔7的内表面7c的绝缘层10中的自半导体基板2的第1表面2a具有高度H的部分的表面。高度H为半导体基板2的厚度(即,第1表面2a与第2表面2b的距离)与设置于半导体基板2的第2表面2b的绝缘层10的平均厚度的和D的1/2以下。

[0054] 在绝缘层10中,将通过绝缘层10的开口10a的边缘及贯通孔7的第2开口7b的边缘的面S设为边界面,若着眼于相对于面S的贯通孔7的内表面7c侧的部分P1、及相对于面S的

与贯通孔7的内表面7c相反的一侧的部分P2,则部分P1的体积大于部分P2的体积。另外,在绝缘层10中,若对包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域,则三角形T1的面积较三角形T2的面积大。三角形T1为在包含贯通孔7的中心线CL的平面中(即,在图2的剖面中),将贯通孔7的第1开口7a的边缘、贯通孔7的第2开口7b的边缘、及绝缘层10的开口10a的边缘设为顶点的三角形。三角形T2为在包含贯通孔7的中心线CL的平面中(即,图2的剖面中),将绝缘层10的开口10a的边缘、贯通孔7的第2开口7b的边缘、及第4区域14的顶部设为顶点的三角形。

[0055] 如以上说明那样,在半导体装置1中,绝缘层10的表面10b中,到达至贯通孔7的第1开口7a的第1区域11、及到达至贯通孔7的第2开口7b的第2区域12为自半导体基板2的第1表面2a向第2表面2b扩大的锥状的区域。且,第2区域12的平均倾斜角度较贯通孔7的内表面7c的平均倾斜角度小。由此,绝缘层10的表面10b中的与半导体基板2的第2表面2b相对的第3区域13及到达至贯通孔7的第2开口7b的第2区域12所成的角度成为较半导体基板2的第2表面2b与贯通孔7的内表面7c所成的角度大(即平缓)。由此,无论在制造时或制造后,均可防止在贯通孔7的第2开口7b部分的第2配线8的断线。另外,与例如绝缘层10沿着贯通孔7的内表面7c以均匀的厚度形成的情形相比第2区域12的倾斜成为平缓,故可容易且确实地形成第2配线8。进而,可不依存于贯通孔7的内表面7c的形状而形成第2配线8,故例如在贯通孔7的内表面7c残存有尖锐部分的情况下,也可防止起因于此种部分的第2配线8的断线。另外,第2区域12的平均倾斜角度成为较第1区域11的平均倾斜角度小。换言之,到达至贯通孔7的第1开口7a的第1区域11的平均倾斜角度大于第2区域12的平均倾斜角度。由此,即使于例如将贯通孔7小径化的情况下,也可充分地确保半导体基板2的第1表面2a侧的绝缘层10的开口10a的宽度。因此,无论在制造时或制造后,均可防止在绝缘层10的开口10a部分的第1配线3与第2配线8的断线。进而,在绝缘层10的表面10b中,第4区域14以将第1区域11与第2区域12连续地连接的方式弯曲,第5区域15以将第2区域12与第3区域13连续地连接的方式弯曲。因此,无论制造时或制造后,均可防止在绝缘层10的表面10b的整个区域的第2配线8的断线。尤其在制造后,可在绝缘层10的表面10b的整个区域缓和应力集中,故对于第2配线8的断线的防止较有效。通过以上,根据半导体装置1,可将半导体基板2的经由贯通孔7的电连接确实化。

[0056] 在半导体装置1中,绝缘层10的表面10b成为连续的面(不存在面与面的交线(角、弯曲部位等)等不连续部位,各区域11、12、13、14、15为平滑地连接的面)。由此,可缓和应力集中而防止第2配线8的断线。

[0057] 在半导体装置1中,第1区域11的平均倾斜角度较第2区域12的平均倾斜角度更接近贯通孔7的内表面7c的平均倾斜角度。由此,可获得为了使第1配线3的焊垫部3a露出而具有充分的宽度的开口10a,其结果,无论在制造时或制造后,均可确实地防止在绝缘层10的开口10a部分的第1配线3与第2配线8的断线。

[0058] 在半导体装置1中,成为第1区域11的平均倾斜角度 α >贯通孔7的内表面7c的平均倾斜角度 γ >第2区域12的平均倾斜角度 β 。由此,可防止第2配线8的断线,且可获得为了使第1配线3的焊垫部3a露出而具有充分的宽度的开口10a。

[0059] 在半导体装置1中,设置在贯通孔7的内表面7c的绝缘层10的平均厚度成为大于设置于第2表面2b的绝缘层10的平均厚度。由此,即使在例如将半导体基板2薄型化的情况下,

设置在贯通孔7的内表面7c的绝缘层10作为补强层发挥功能,故也可充分地确保贯通孔7周边部分的强度。另外,可将第1区域11的平均倾斜角度及第2区域12的平均倾斜角度设为期望的角度,可获得表面10b成为连续的面(不存在面与面的交线(角、弯曲部位等)等不连续部位,各区域11、12、13、14、15为平滑地连接的面)的绝缘层10。例如在绝缘层10为沿着贯通孔7的内表面7c而以均匀的厚度形成的情况下,不可能获得表面10b成为连续的面的绝缘层10。

[0060] 在半导体装置1中,在半导体基板2的与第1表面2a及第2表面2b平行的方向上,绝缘层10中的与第1区域11对应的部分的平均厚度较绝缘层10中的与第2区域12对应的部分的平均厚度大。由此,可获得具有难以产生第2配线8的断线且难以产生第1配线3与第2配线8的断线的形状的绝缘层10。

[0061] 在半导体装置1中,即使例如在贯通孔7的第2开口7b的边缘残存有突起(overhang)等,该突起等也被绝缘层10覆盖,成为在凸状地弯曲的曲面即第5区域15设置第2配线8。由此,可确实地防止在贯通孔7的第2开口7b部分的第2配线8的断线。

[0062] 在半导体装置1中,设置在贯通孔7的内表面7c的绝缘层10中的具有半导体基板2的厚度与设置于第2表面2b的绝缘层10的平均厚度的和D的1/2以下的高度H的部分的表面成为第1区域11。由此,在绝缘层10的表面10b,平缓地连接第1区域11与第2区域12,而可确实地防止于第1区域11与第2区域12的边界的第2配线8的断线。

[0063] 在半导体装置1的绝缘层10中,将通过绝缘层10的开口10a的边缘及贯通孔7的第2开口7b的边缘的面S设为边界面,若着眼于相对于面S的贯通孔7的内表面侧7c侧的部分P1、及相对于面S的与贯通孔7的内表面7c相反的一侧的部分P2,则部分P1的体积大于部分P2的体积。另外,关于包含贯通孔7的中心线CL的平面,若着眼于中心线CL的一侧的区域,则三角形T1的面积大于三角形T2的面积。即使通过这些,在绝缘层10的表面10b中,也可平缓地连接第1区域11与第2区域12,而可确实地防止于第1区域11与第2区域12的边界的第2配线8的断线。

[0064] 在半导体装置1中,在设置在贯通孔7的内表面7c的绝缘层10的表面10b中的具有朝与贯通孔7的内表面7c相反侧凸的最大曲率的第4区域14更接近第1开口7a侧的区域成为第1区域11,较第4区域14更接近第2开口7b侧的区域成为第2区域12。此种绝缘层10的形状在将半导体基板2的经由贯通孔7的电连接确实化方面尤其有效。

[0065] 在半导体装置1中,贯通孔7的内表面7c为自第1表面2a向第2表面2b扩大的锥状的面。在该情况下,也可将半导体基板2的经由贯通孔7的电连接确实化。

[0066] 在半导体装置1中,绝缘层10包含树脂。由此,可容易且确实地形成具有上述的形状的绝缘层10。

[0067] 接着,关于上述的半导体装置1的制造方法,一面参照图3~图5进行说明。首先,准备半导体基板2,且在半导体基板2的第1表面2a构成装置(即,在第1表面2a设置氧化膜4、第1配线3等)(第1工序)。然后,在半导体基板2的第1表面2a经由粘合层6而安装光透过基板5。

[0068] 接着,如图3的(a)所示那样,通过各向异性的湿式蚀刻在半导体基板2形成贯通孔7,进而,如图3的(b)所示那样,在氧化膜4中去除与第1配线3的焊垫部3a对应的部分,而在氧化膜4形成开口4a。由此,在贯通孔7的第1开口7a使第1配线3的焊垫部3a露出(第2工序)。另,在自与贯通孔7的中心线CL平行的方向观察的情况下,不一定要以贯通孔7的第1开口7a

的边缘与氧化膜4的开口4a的边缘一致的方式于氧化膜4形成开口4a,也可以例如氧化膜4的开口4a的边缘相对在贯通孔7的第1开口7a的边缘而位于内侧的方式在氧化膜4形成开口4a。

[0069] 接着,准备具有10cp以上的粘度且正型的树脂材料,使用该树脂材料而实施浸渍涂布法(使对象物浸渍于树脂涂料,且将对象物自树脂涂料上拉,由此在对象物形成树脂层的方法),由此如图4的(a)所示那样,在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10(第3工序)。由此,在绝缘层10形成具有追随于第2区域12、第3区域13及第5区域15的内表面的凹部17。另,作为树脂材料,可使用例如酚醛树脂、聚酰亚胺树脂、及环氧树脂等。

[0070] 接着,如图4的(b)所示那样,在设置于半导体基板2的第2表面2b的绝缘层10上配置掩模30。掩模30于与第1配线3的焊垫部3a相对的位置具有光透过部31,在光透过部31的周围具有遮光部32。接着,在绝缘层10中与接触孔16对应的部分,经由掩模30的光透过部31而照射光,且将该部分曝光。进而,在绝缘层10中将接触孔16对应的部分显影,由此在绝缘层10形成接触孔16。由此,在绝缘层10的开口10a使第1配线3的焊垫部3a露出(第4工序)。另,在形成接触孔16时,也可并用灰化处理等。

[0071] 在曝光时,在掩模30的光透过部31及在绝缘层10中与接触孔16对应的部分之间,通过形成在绝缘层10的凹部17而形成间隙。由此,光衍射而照射至绝缘层10。因此,在显影时,形成具有自半导体基板2的第1表面2a向第2表面2b扩大的锥状的追随于第1区域11、及第2区域12的内表面的接触孔16。

[0072] 接着,如图5的(a)所示那样,通过例如使用铝而实施溅镀法,由此在绝缘层10的表面10b设置第2配线8,且在绝缘层10的开口10a中将第1配线3与第2配线8电连接(第5工序)。此时,接触孔16具有自半导体基板2的第1表面2a向第2表面2b扩大的锥状的追随于第1区域11的内表面,故在该内表面确实地形成金属膜,且进而在绝缘层10的开口10a中将第1配线3与第2配线8确实地连接。

[0073] 接着,例如使用与绝缘层10相同的树脂材料而实施浸渍涂布法,由此如图5的(b)所示那样,以树脂保护层21覆盖第2配线8。最后,在未被树脂保护层21覆盖的第2配线8的焊垫部8a配置取出电极9,获得上述的半导体装置1。

[0074] 根据上述半导体装置1的制造方法,可效率良好地制造将半导体基板2的经由贯通孔7的电连接确实化的半导体装置1。

[0075] 在上述半导体装置1的制造方法中,使用具有10cp以上的粘度的树脂材料而实施浸渍涂布法,由此在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10。由此,可容易且确实地获得具有上述的形状的绝缘层10。

[0076] 另,在浸渍涂布法,一般而言使用粘性较低的树脂材料(例如使用于防水涂层的树脂材料等,例如具有1cp以下的粘度的树脂材料)。然而,即使使用此种树脂材料而实施浸渍涂布法,绝缘层10也沿着贯通孔7的内表面7c而以大致均匀的厚度形成。因此,在上述半导体装置1的制造方法中,通过使用具有10cp以上的粘度的树脂材料而实施浸渍涂布法,可容易且确实地获得具有上述的形状的绝缘层10。

[0077] 在上述半导体装置1的制造方法中,使用正型的树脂材料,而在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10。然后,将在绝缘层10中与接触孔16对应的部

分曝光及显影,由此在绝缘层10形成接触孔16。由此,可容易且确实地获得具有上述的形状的绝缘层10。另,在曝光及显影的时,通过形成在绝缘层10的凹部17,在绝缘层10中与接触孔16对应的部分的厚度变薄(即,与接触孔16对应的部分为绝缘层10中的具有半导体基板2的厚度与设置于第2表面2b的绝缘层10的平均厚度的和D的1/2以下的高度H的部分),故可容易且确实地获得具有期望的形状的接触孔16。

[0078] 在上述半导体装置1的制造方法中,以在半导体基板2安装有光透过基板5的状态,实施浸渍涂布法。因此,可使用薄型化的半导体基板2。在薄型化的半导体基板2中,由在贯通孔7的深度变小,故即使通过使用10cp以上等具有较高的粘度的树脂材料的浸渍涂布法而绝缘层10变厚,也可在绝缘层10容易且确实地形成接触孔16。

[0079] 以上,对本发明的一实施方式进行说明,但本发明并非限定于上述实施方式。例如,绝缘层10也可由树脂以外的绝缘材料形成。另外,在上述实施方式中,贯通孔7的第1开口7a由第1配线3的焊垫部3a覆盖,但只要第1配线3的一部分位于第1开口7a上即可,第1配线3也可不覆盖第1开口7a的整个区域。

[0080] 另外,在上述实施方式中,第1区域11的平均倾斜角度较第2区域12的平均倾斜角度更接近贯通孔7的内表面7c的平均倾斜角度,但也可为第2区域12的平均倾斜角度较第1区域11的平均倾斜角度更接近贯通孔7的内表面7c的平均倾斜角度。

[0081] 另外,如图6所示那样,也可不在半导体基板2的第1表面2a经由粘合层6安装光透过基板5。在该情况下,在第1表面2a,以覆盖第1配线3的方式设置氧化膜18。如此,在半导体基板2未安装有光透过基板5的情况下,在绝缘层10中自第1表面2a具有高度H的部分作为补强层发挥功能,故自充分地确保贯通孔7周边部分的强度的角度而言尤其有效。

[0082] 另外,如图7及图8所示那样,也可以取出电极9自半导体基板2的第2表面2b突出的方式配置在贯通孔7的内侧。在该情况下,如图7所示那样,也可在半导体基板2的第1表面2a经由粘合层6安装光透过基板5,或如图8所示那样,也可不在半导体基板2的第1表面2a经由粘合层6而安装光透过基板5。

[0083] 另外,如图9所示那样,在贯通孔7的内表面7c(在贯通孔7的内表面7c为圆柱面等的曲面的情况下,为其曲面的切平面)也可为与第1表面2a及第2表面2b正交的面。在该情况下,也可将半导体基板2的经由贯通孔7的电连接确实化。此处,贯通孔7的纵横比为0.2~10。作为一例,贯通孔7的深度为40 μm ,第2开口7b的宽度为30 μm 。该情况下,纵横比成为1.3。另,具有圆柱状、四角柱状等的形状的贯通孔7通过例如干式蚀刻而形成。

[0084] 关于图9所示的贯通孔7,第2区域12的平均倾斜角度 β 也较第1区域11的平均倾斜角度 α 小,且较贯通孔7的内表面7c的平均倾斜角度 γ (在该情况下为 90°)小。即,第2区域12为较第1区域11具有更平缓的倾斜,且较贯通孔7的内表面7c具有更平缓的倾斜的区域。另外,第1区域11的平均倾斜角度 α 较第2区域12的平均倾斜角度 β 更接近贯通孔7的内表面7c的平均倾斜角度 γ 。此处,成为贯通孔7的内表面7c的平均倾斜角度 $\gamma >$ 第1区域11的平均倾斜角度 $\alpha >$ 第2区域12的平均倾斜角度 β 。由此,可防止第2配线8的断线,且可获得为了使第1配线3的焊垫部3a露出具有充分的宽度的开口10a。另外,绝缘层10的表面10b成为连续的面(不存在面与面的交线(角、弯曲部位等)等不连续部位,各区域11、12、13、14、15为平滑地连接的面)。另外,在绝缘层10中,将通过绝缘层10的开口10a的边缘及贯通孔7的第2开口7b的边缘的面S设为边界面,若着眼于相对于面S的贯通孔7的内表面7c侧的部分P1、及相对于面

S的与贯通孔7的内表面7c相反的一侧的部分P2,则部分P1的体积大于部分P2的体积。另外,在绝缘层10中,若关于包含贯通孔7的中心线CL的平面,着眼于中心线CL的一侧的区域,则三角形T1的面积大于三角形T2的面积。另外,在半导体基板2的与第1表面2a及第2表面2b平行的方向上,绝缘层10中的与第1区域11对应的部分的平均厚度较绝缘层10中的与第2区域12对应的部分的平均厚度大。

[0085] 另外,第1区域11也可为设置在贯通孔7的内表面7c的绝缘层10中的具有半导体基板2的厚度与设置于半导体基板2的第2表面2b的绝缘层10的平均厚度的和D的2/3以下的高度H的部分的表面10b(参照图9)。在该情况下,在绝缘层10的表面10b中,将第1区域11与第2区域12平缓地连接,可确实地防止于第1区域11与第2区域12的边界的第2配线8的断线。另,在曝光及显影的时,通过形成在绝缘层10的凹部17,在绝缘层10中与接触孔16对应的部分的厚度变薄(即,与接触孔16对应的部分为绝缘层10中的具有半导体基板2的厚度与设置于第2表面2b的绝缘层10的平均厚度的和D的2/3以下的高度H的部分),故可容易且确实地获得具有期望的形状的接触孔16。

[0086] 另外,在上述半导体装置1的制造方法中,通过实施浸渍涂布法,在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10,但本发明并非限于此。例如,也可通过实施使用树脂片的层压法、使用树脂涂料的旋转涂布法等其他的方法,在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10。

[0087] 另外,在上述半导体装置1的制造方法中,使用正型的树脂材料,在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10,且将在绝缘层10中与接触孔16对应的部分进行曝光及显影,由此在绝缘层10形成接触孔16,但本发明并非限于此。例如,也可使用负型的树脂材料,在贯通孔7的内表面7c及半导体基板2的第2表面2b设置绝缘层10。该情况下,也可将绝缘层10中与接触孔16对应的部分以外的部分曝光,且将在绝缘层10中与接触孔16对应的部分显影,由此在绝缘层10形成接触孔16。起因于光的衰减、光的衍射等,虽仅通过显影,可形成自半导体基板2的表面2b向第1表面2a扩大的锥状的接触孔16,通过进而实施热处理等,可获得自半导体基板2的第1表面2a向第2表面2b扩大的锥状的接触孔16。

[0088] 另外,在上述实施方式中,在例如由n型的硅构成的半导体基板2内的第1表面2a侧的特定区域,设置有选择性扩散有p型的杂质的p型区域2c,但各导电型也可为相反。该情况下,取出电极9及取出电极23分别作为阴极电极及阳极电极发挥功能。进而,并非限于在第1导电型(p型及n型的一者)的半导体基板2内形成第2导电型(p型及n型的另一者)的区域,也可在第1导电型(p型及n型的一者)的半导体基板2上形成第2导电型(p型及n型的另一者)的半导体层,也可在基板上形成第1导电型(p型及n型的一者)的半导体层,且在该第1导电型的半导体层上形成第2导电型(p型及n型的另一者)的半导体层。即,只要在半导体基板2的第1导电型的区域形成第2导电型的区域者即可。另外,在上述实施方式中,半导体装置1为例如硅光电二极管等的光装置,但半导体装置1可为其他的光装置,也可为电子装置等。

[0089] [产业上的可利用性]

[0090] 根据本发明,可提供可将半导体基板的经由贯通孔的电连接确实化的半导体装置、及此种半导体装置的制造方法。

[0091] 符号说明

[0092] 1...半导体装置、2...半导体基板、2a...第1表面、2b...第2表面、3...第1配线、7...贯

通孔、7a…第1开口、7b…第2开口、7c…内表面、8…第2配线、10…绝缘层、10a…开口、10b…表面、11…第1区域、12…第2区域、13…第3区域、14…第4区域、15…第5区域、16…接触孔。

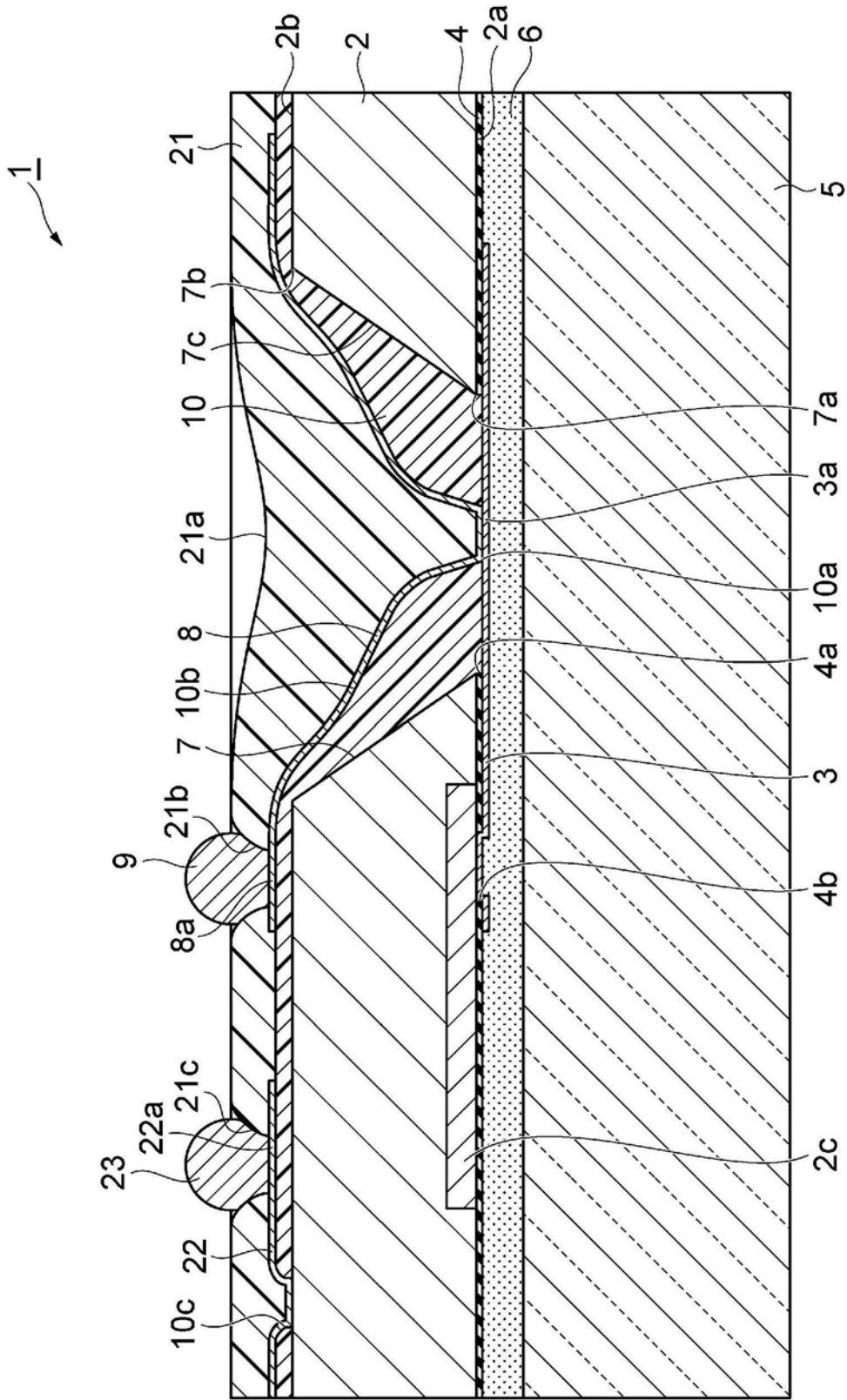


图1

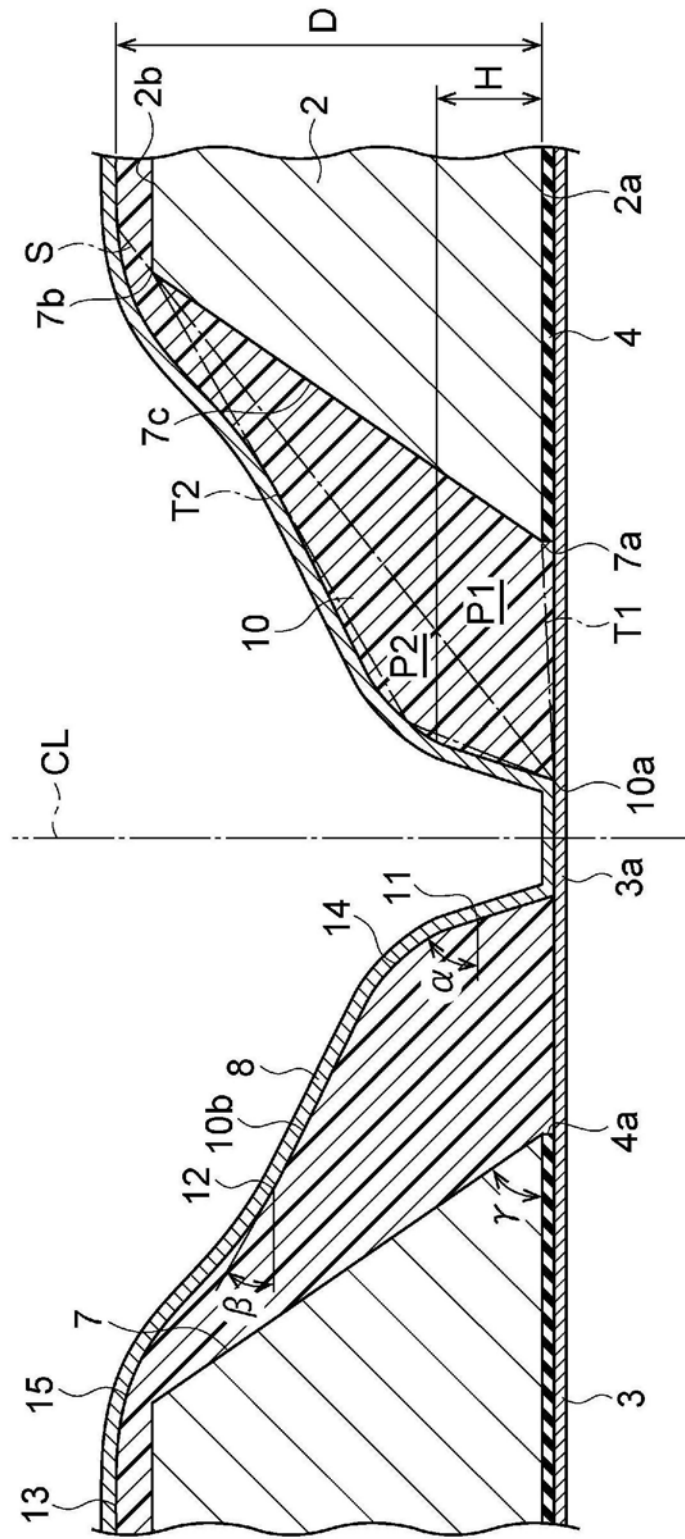


图2

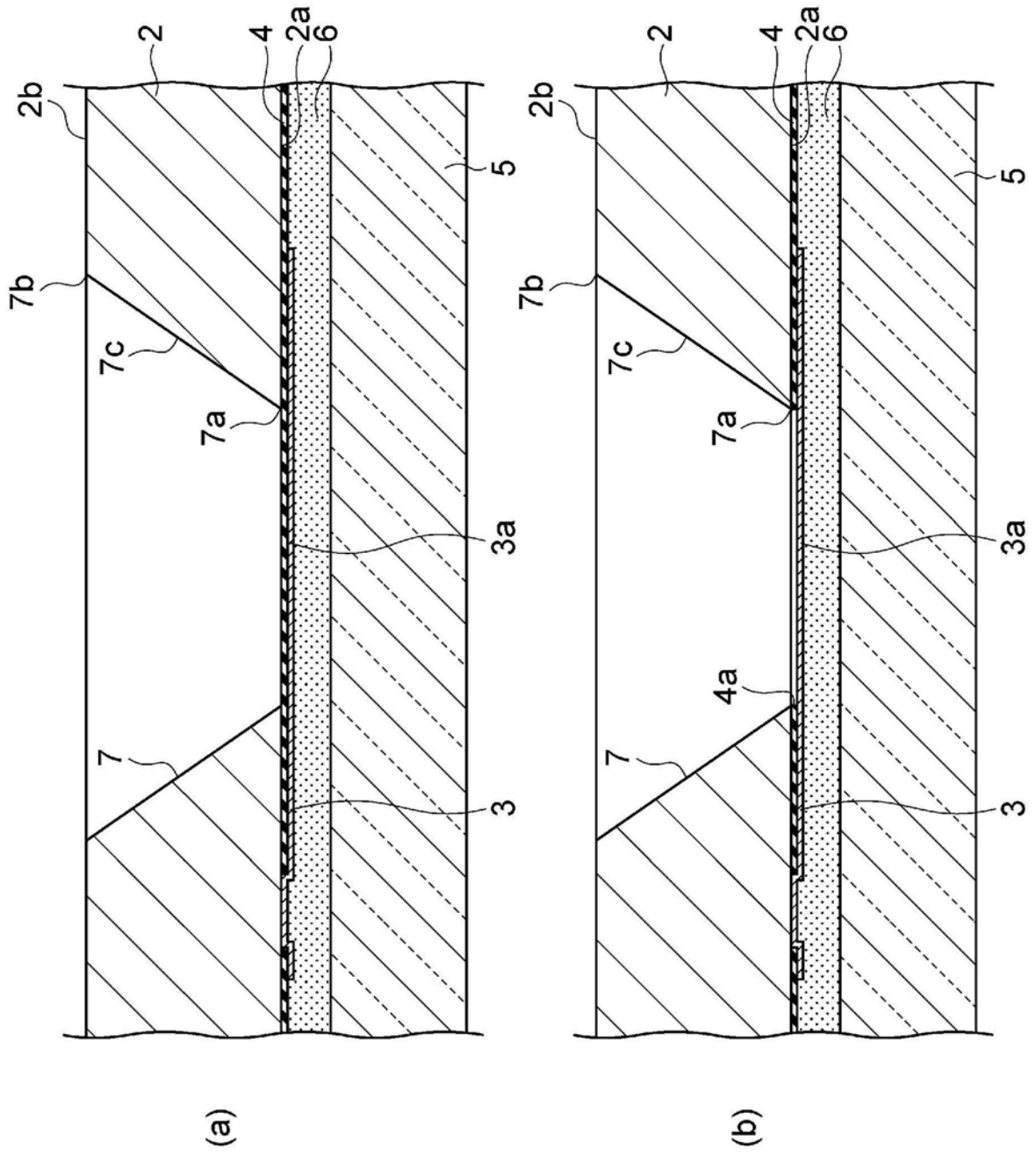


图3

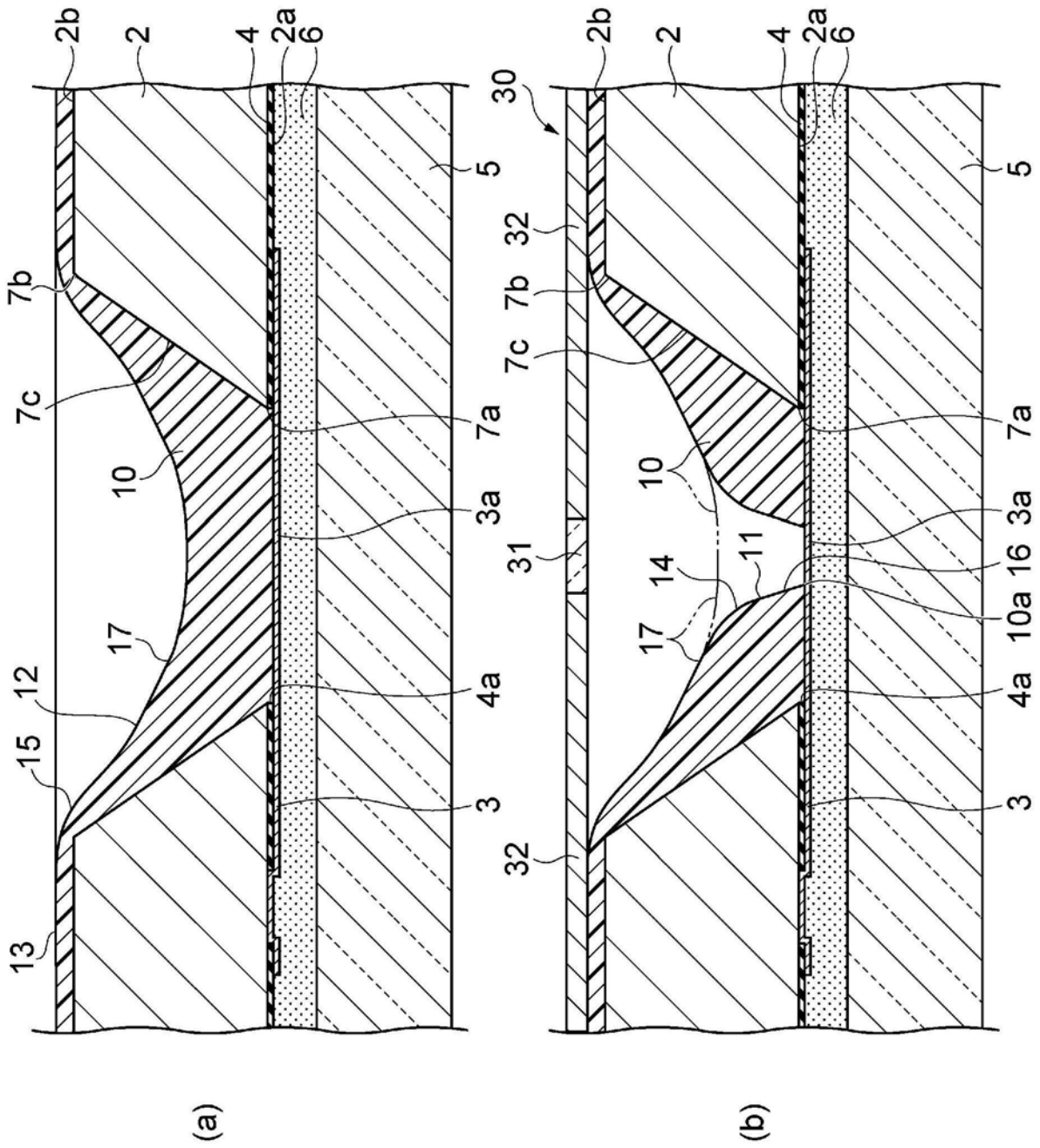


图4

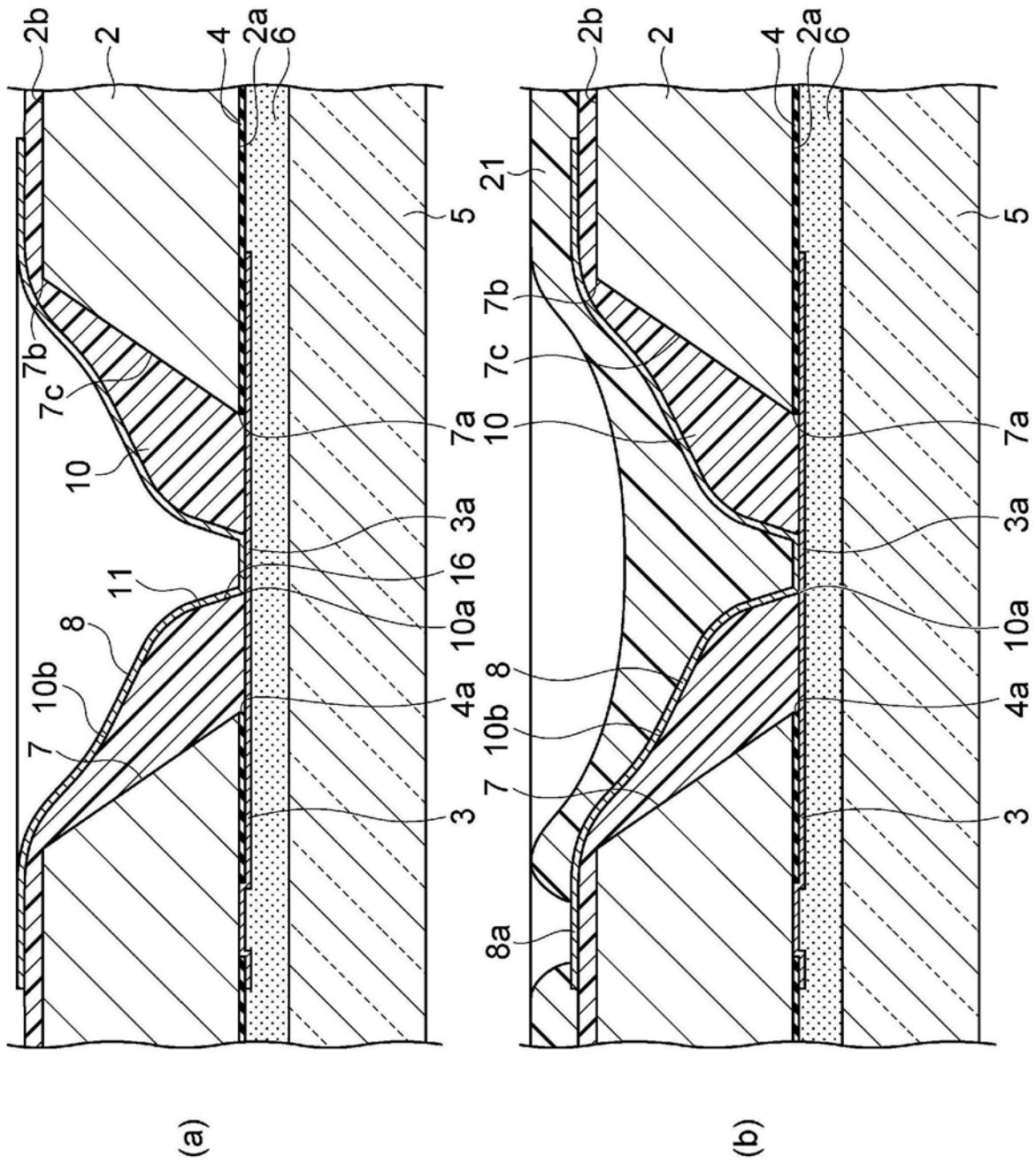


图5

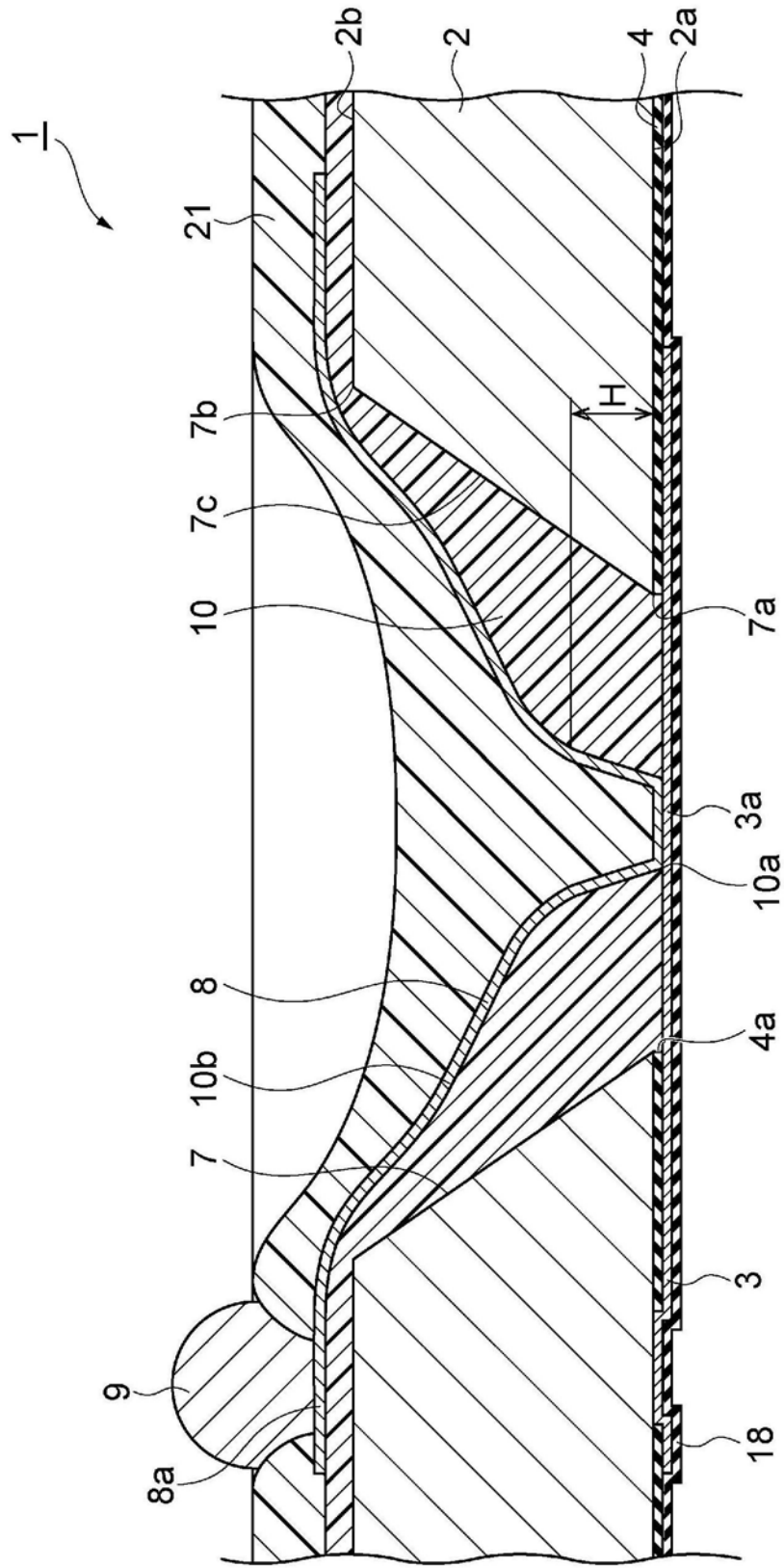


图6

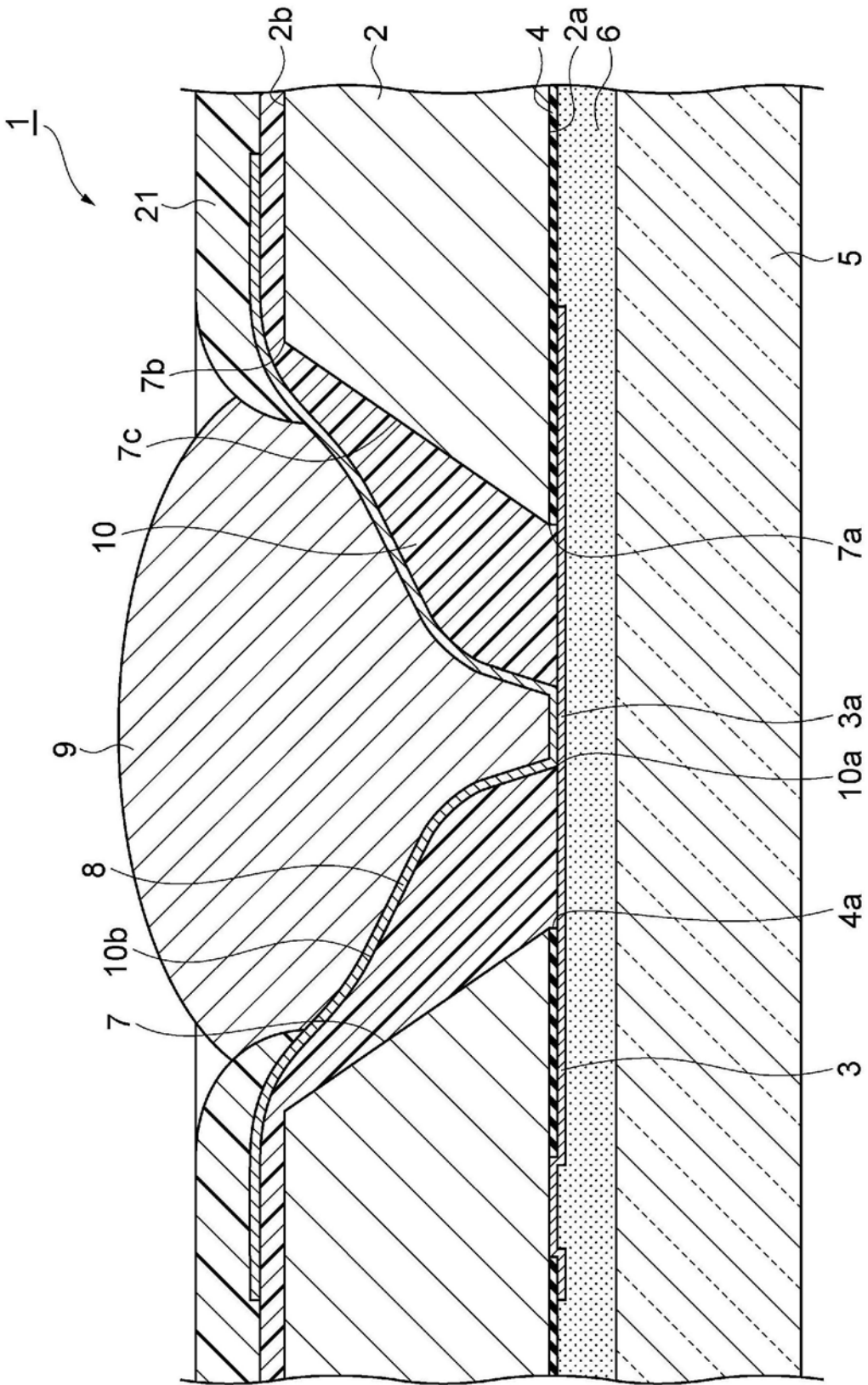


图7

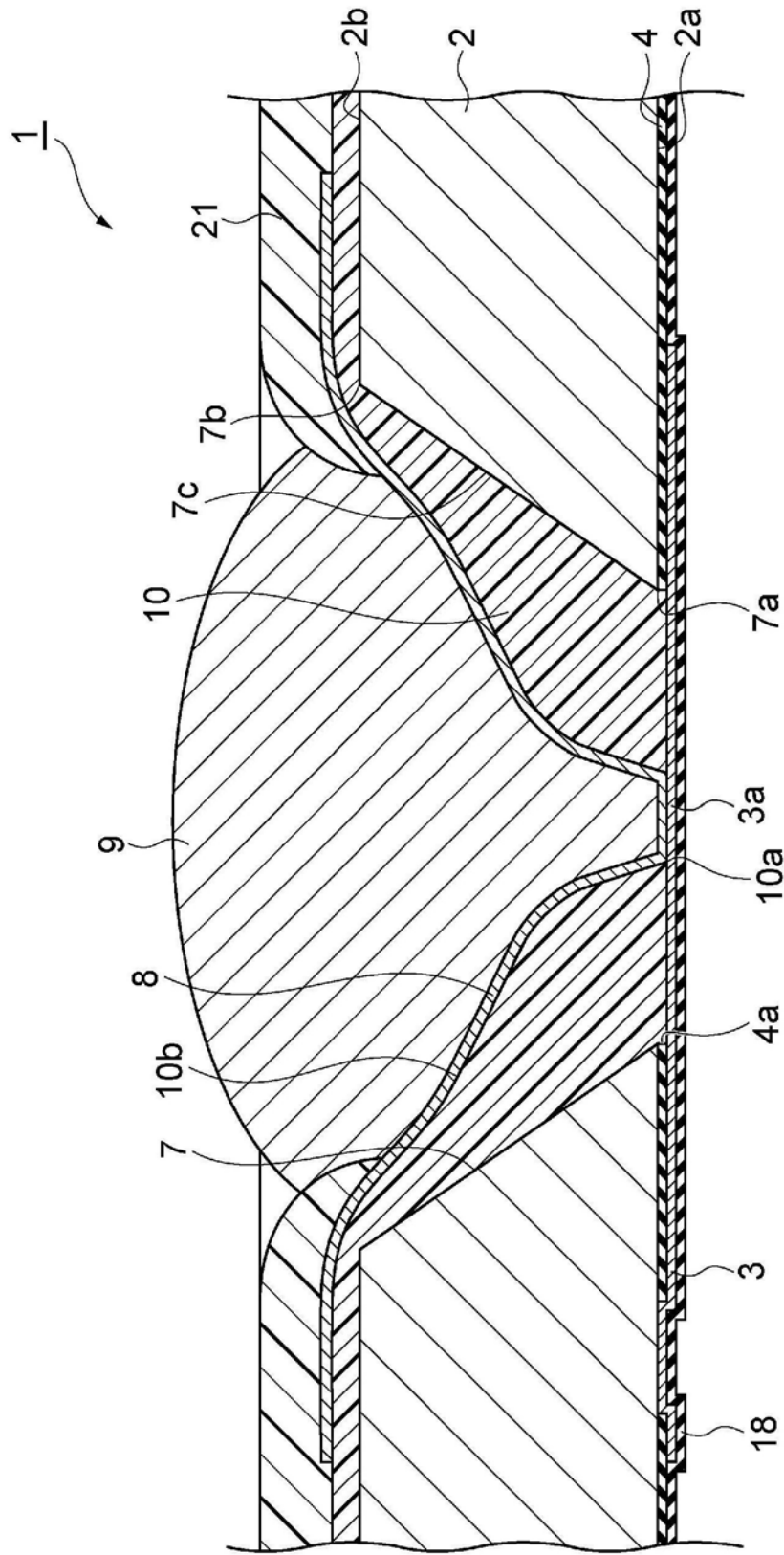


图8

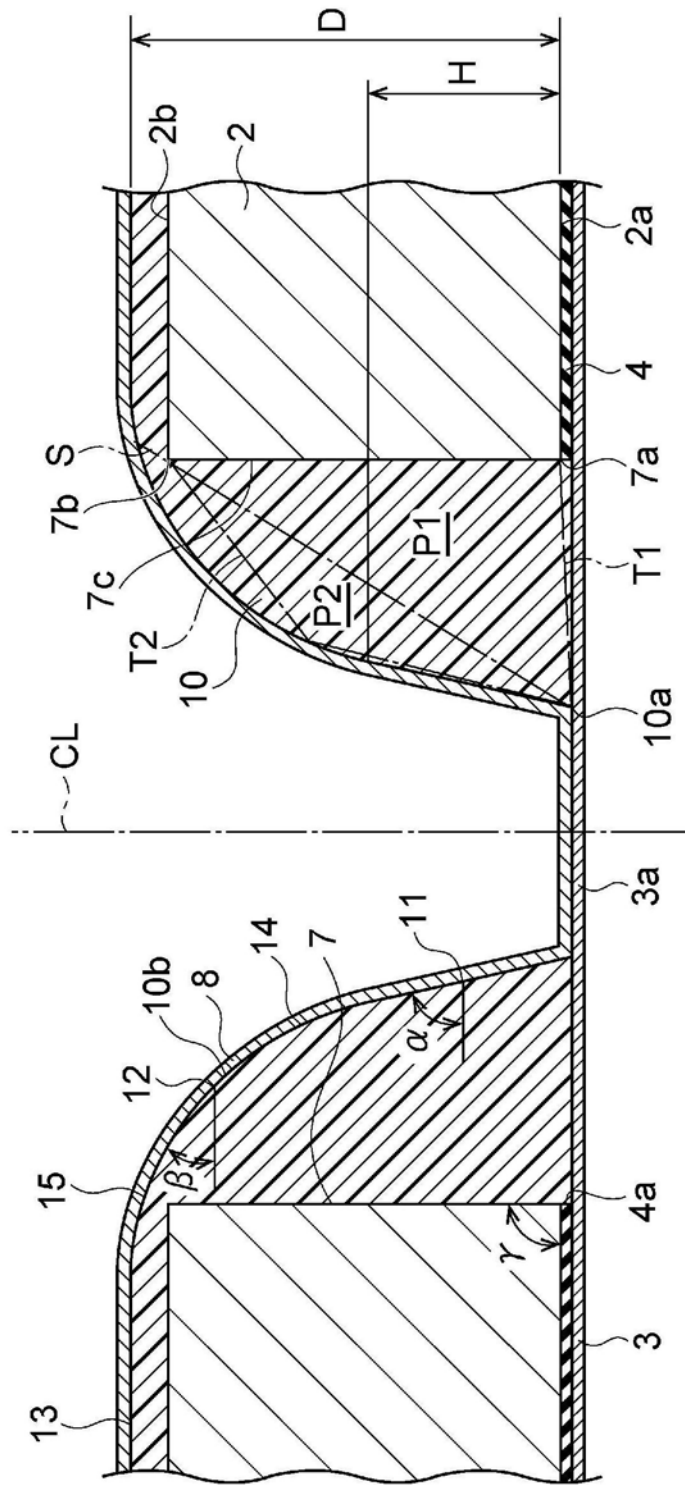


图9