



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК

H03F 3/265 (2024.08); H03F 3/3098 (2024.08)

(21)(22) Заявка: 2024111787, 27.04.2024

(24) Дата начала отсчета срока действия патента:
27.04.2024

Дата регистрации:
24.12.2024

Приоритет(ы):

(22) Дата подачи заявки: 27.04.2024

(45) Опубликовано: 24.12.2024 Бюл. № 36

Адрес для переписки:

197022, Санкт-Петербург, вн. тер. г.
муниципальный округ Аптекарский остров,
ул. Профессора Попова, 5 литера Ф, СПбГЭТУ
ЛЭТИ, ЦИС, Иванова Елена Андреевна

(72) Автор(ы):

Бутусов Денис Николаевич (RU),
Исаков Олег Александрович (RU),
Каримов Артур Искандарович (RU)

(73) Патентообладатель(и):

Федеральное государственное автономное
образовательное учреждение высшего
образования "Санкт-Петербургский
государственный электротехнический
университет "ЛЭТИ" им. В.И. Ульянова
(Ленина)" (RU)

(56) Список документов, цитированных в отчете
о поиске: US 7683718 B2, 2010.03.23. US
5726603 A, 1998.03.10. RU 2189108 C2, 2002.09.10.
US 2022416739 A1, 2022.12.29. SU 1298847 A1,
1987.03.23.

(54) Двухтактный усилитель мощности

(57) Реферат:

Изобретение относится к области радиотехники и может найти применение в широкополосных усилительных устройствах аппаратуры связи и измерительных усилителях, к которым предъявляются жесткие требования по линейности, внеполосным излучениям и интермодуляционным искажениям при высоком к.п.д. Техническим результатом является повышение линейности проходной характеристики, в совокупности с малыми внеполосными излучениями и интермодуляционными искажениями при высоком

к.п.д. Результат достигается тем, что двухтактный усилитель с трансформаторным выходом выполнен на первом и втором транзисторах одного типа проводимости, каждый из которых охвачен цепью отрицательной обратной связи по току через первый и второй дополнительные усилители, неинвертирующие входы которых подключены к выходам дополнительного блока формирования однополярных управляющих напряжений, при этом транзисторы 1 и 2 всегда находятся в линейном режиме работы. 5 ил.



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY(12) **ABSTRACT OF INVENTION**

(52) CPC

H03F 3/265 (2024.08); *H03F 3/3098* (2024.08)(21)(22) Application: **2024111787, 27.04.2024**(24) Effective date for property rights:
27.04.2024Registration date:
24.12.2024

Priority:

(22) Date of filing: **27.04.2024**(45) Date of publication: **24.12.2024** Bull. № 36

Mail address:

**197022, Sankt-Peterburg, vn. ter. g. munitsipalnyj
okrug Aptekarskij ostrov, ul. Professora Popova,
5 litera F, SPbGETU LETI, TSIS, Ivanova Elena
Andreevna**

(72) Inventor(s):

**Butusov Denis Nikolaevich (RU),
Isakov Oleg Aleksandrovich (RU),
Karimov Artur Iskandarovich (RU)**

(73) Proprietor(s):

**Federalnoe gosudarstvennoe avtonomnoe
obrazovatelnoe uchrezhdenie vysshego
obrazovaniia «Sankt-Peterburgskii
gosudarstvennyi elektrotekhnicheskii universitet
«LETI» im. V.I. Ulianova (Lenina)» (RU)**(54) **PUSH-PULL POWER AMPLIFIER**

(57) Abstract:

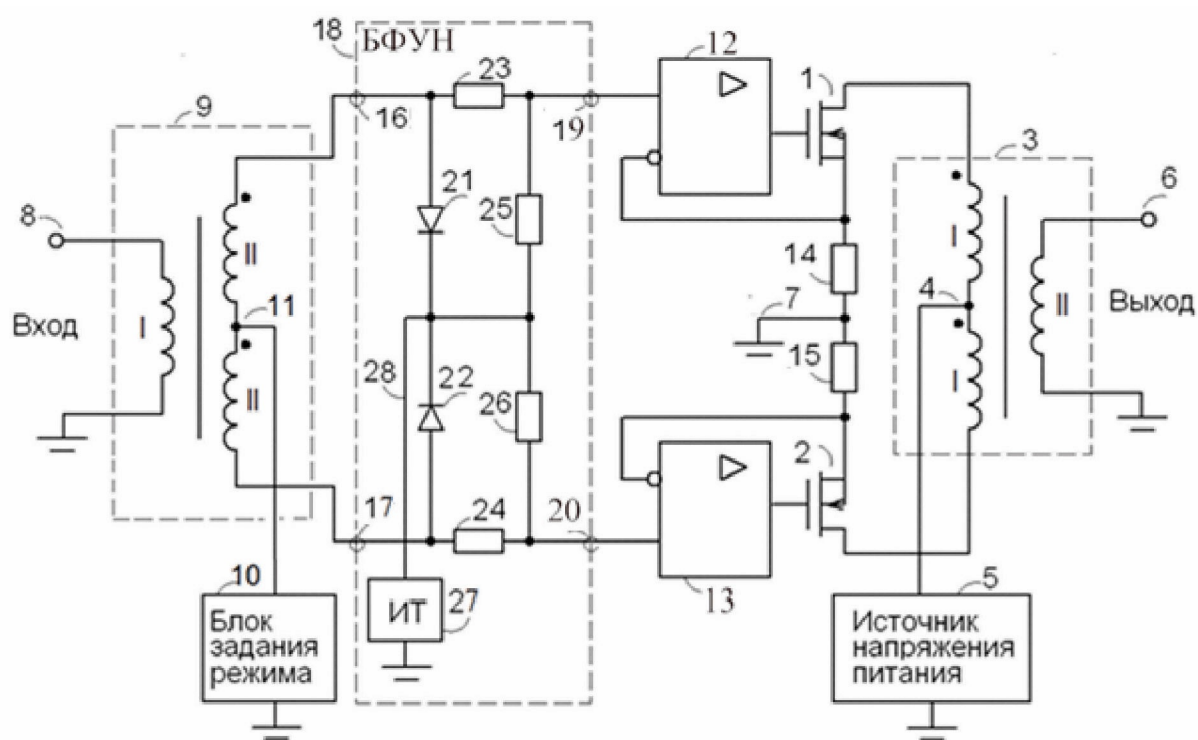
FIELD: radio engineering.

SUBSTANCE: invention relates to radio engineering and can be used in broadband amplification devices of communication equipment and measuring amplifiers, which are subject to stringent requirements for linearity, out-of-band emissions and intermodulation distortions with high efficiency. Push-pull amplifier with a transformer output is made on the first and second transistors of the same conductivity type, each of which is covered by the current negative feedback

circuit through the first and second additional amplifiers, non-inverting inputs of which are connected to outputs of an additional unit for generating unipolar control voltages, wherein transistors 1 and 2 are always in linear mode of operation.

EFFECT: high linearity of the pass characteristic, combined with low out-of-band emissions and intermodulation distortions with high efficiency.

1 cl, 5 dwg



Фиг. 2

Изобретение относится к области радиотехники и может найти применение в широкополосных усилительных устройствах аппаратуры связи и измерительных усилителях, к которым предъявляются жесткие требования по линейности, внеполосным излучениям и интермодуляционным искажениям.

5 Известны схемы двухтактных усилителей мощности, раскрытые в работах Ред Э. Справочное пособие по высокочастотной схемотехнике. Перевод с немецкого. - М.: «Мир», 1990, стр. 99, рис. 2.28, стр. 103, рис. 2.33 и патенте США US5,726,603 «Linear RF Power Amplifier», которые используются в передатчиках и трансиверах ДВ, СВ и КВ диапазонов. Их общий недостаток - достаточно большой уровень внеполосных и
10 интермодуляционных искажений, обусловленный в первую очередь нелинейностью проходной характеристики усилителя. Для уменьшения внеполосных излучений аппаратуры связи с усилителями, работающими в режимах АВ, В или С, как правило используются антенные фильтры, настроенный на частоту передачи, однако при этом не решается задача уменьшения внутриполосных комбинационных искажений
15 (интермодуляционных искажений третьего, пятого и седьмого порядка). Усилители, работающие в классе А крайне неэкономичны.

В работе Joel L. Dawson, Thomas H. Lee. Feedback Linearization of RF Power Amplifiers. - Kluwer Academic Publishers, 2004, стр. 35-41 раскрыты схемотехнические методы, позволяющие повысить линейность и уменьшить интермодуляционные искажения
20 усилителей за счет применения цепей автоматической регулировки усиления, использования схем смещения, изменяющих положение рабочей точки транзисторов выходного каскада при возрастании входного сигнала, применения последовательного или параллельного канала компенсации искажений.

В патенте США US8,076,974 «Radio Frequency (RF) Power Amplifier And RF Power
25 Amplifier Apparatus» раскрыта схема усилителя с автоматической регулировки усиления. Цепь автоматической регулировки усиления позволяет предотвратить переход усилителя в нелинейный режим работы при больших уровнях входного сигнала. Цепи автоматической регулировки усиления достаточно инерционны и не могут быть использованы в аппаратуре связи с квадратурной амплитудной модуляцией, где пик-
30 фактор достигает 20дБ. Автоматическая регулировка усиления нарушает линейность проходной характеристики усилителя. Применение быстродействующих нелинейных ограничителей, например, как в патенте США US9,577,591 «Multistage Differential Power Amplifier Having Interstage Power Limiter», приводит к появлению нелинейных искажений и может использоваться только для защиты транзисторов выходного каскада.

35 В патенте США US10,658,979 «Power Amplifier With Supply Switching» раскрыта схема усилителя, в котором для повышения линейности проходной характеристики при сохранении высокого к.п.д. используется источник питания с переключаемым выходным напряжением. В патенте США Patent Application Publication US 2016/0336901 «Apparatus And Methods For Wideband Envelope Tracking» предложен метод построения усилителя
40 мощности со следящим напряжением питания. Существенным недостатком таких методов повышения линейности и к.п.д. является то, что схема следящего питания должна быть достаточно широкополосной чтобы успевать отслеживать изменения огибающей сигнала и не вносить дополнительные искажения в усиливаемый сигнал.

В патентах США US7,365,604 «Rf Amplifier With A Bias Boosting Scheme» и US7,768,345
45 «Amplifier» раскрыты схемы усилителей, в которых для уменьшения нелинейных искажений, при сохранении высокого к.п.д. используется схема динамического смещения рабочей точки транзисторов выходного каскада в зависимости от уровня передаваемого сигнала. Существенным недостатком такого метода снижения искажений является то,

что, при изменении положения рабочей точки, изменяется и крутизна проходной характеристики транзисторов выходного каскада и, как следствие, изменяется коэффициент усиления по мощности, т.е. проходная характеристика усилителя в зависимости от уровня передаваемого сигнала становится нелинейной.

Усилители мощности с каналом компенсации искажений, например, как описано в патенте США US6,714,072 «Distortion Reduction», отличаются высокой сложностью реализации и имеют достаточно узкий диапазон частот, в котором достигается эффект компенсации нелинейных искажений, а адаптивные системы снижения искажений подразумевают наличие высокоскоростной цифровой обработки сигнала.

Известны схемы двухтактных усилителей мощности, в которых задача повышения линейности решается за счет специального построения схемы формирования управляющих сигналов выходных транзисторов. Так, в патенте РФ RU2189108 «Высоколинейный двухтактный усилитель и устройство разделения сигнала на две полуволны» предложена схема разделения сигнала на две полуволны, которая позволяет обеспечить низкий уровень гармоник, однако предложенное решение может быть использовано только в низкочастотных усилителях мощности, поскольку в упомянутом выше усилителе необходимо использовать узкополосный выходной каскад, который ограничивает уровень гармоник, вносимых схемой формирования управляющих напряжений. В патенте РФ SU1741251 «Двухтактный усилитель мощности» предложен двухтактный усилитель мощности, в котором каждый из выходных транзисторов охвачен цепью глубокой отрицательной обратной связи через дополнительные дифференциальные усилители, а схема разделения сигнала выполнена таким образом, чтобы выходные транзисторы не переходили в режим отсечки. Существенным недостатком известного технического решения является его низкий к.п.д. поскольку ток покоя выходных транзисторов 5 и 6 определяется напряжением источников 13, 14 и сопротивлением резисторов 7 и 8. В то же время, напряжение источников 13, 14 должно быть больше прямого падения напряжения на диодах 9, 10. Так, например, если $R7 = R8 = 1 \text{ Ом}$, ток покоя составляет минимум 0.7А. Если увеличить значения резисторов 7 и 8 для уменьшения тока покоя, то на них начинает рассеиваться достаточно большая мощность из-за протекающего через них тока нагрузки, что существенно снижает к.п.д.

Известен также способ, позволяющий повысить линейность усилителя за счет использования дополнительного параллельного канала усиления, рассмотренный в работе Титце У., Шенк К. «Полупроводниковая схемотехника». При использовании дополнительного линейного маломощного канала усиления возникает проблема разработки линейного широкополосного усилителя с полосой пропускания в 5-10 раз превышающей полосу пропускания основного мощного усилителя, данный способ повышения линейности усилителя находит широкое применение лишь в низкочастотных усилителях мощности.

Таким образом, во всех известных устройствах не решена задача построения двухтактного усилителя мощности с линейной проходной характеристикой в широком динамическом диапазоне входных напряжений, малыми нелинейными искажениями и внеполосными излучениями при высоком к.п.д.

В качестве прототипа выбран двухтактный усилитель мощности с трансформаторным выходом, метод построения которого раскрыт в работе Marian K. Kazimierzczuk «RF Power Amplifiers». Схема прототипа приведена на фиг.1.

Прототип содержит первый 1 и второй 2 МОП-транзисторы одного типа проводимости, сток первого 1 транзистора подключен к началу первичной обмотки выходного трансформатора 3, сток второго 2 транзистора подключен к концу первичной

обмотки выходного трансформатора 3, средняя точка 4 первичной обмотки трансформатора 3 подключена к выходу источника 5 питания, вторичная обмотка выходного трансформатора 3 соединена с выходом 6 устройства, истоки первого 1 и второго 2 транзисторов подключены к общей шине 7 устройства, вход 8 усилителя
 5 подключен к первичной обмотке входного трансформатора 9, затворы первого 1 и второго 2 транзисторов подключены к соответствующим выводам вторичной обмотки входного трансформатора 9, блок 10 задания статического режима подключен к средней точке 11 вторичной обмотки входного трансформатора 9.

Устройство фиг.1 работает следующим образом. Входной сигнал подается на
 10 первичную обмотку трансформатора 8, который обеспечивает получение двух парафазных сигналов для управления транзисторами 1 и 2, блок 10 задания статического режима определяет положение рабочей точки транзисторов 1 и 2. В стоковые цепи транзисторов 1 и 2 включена первичная обмотка выходного трансформатора 3. Напряжение питания на стоки транзисторов 1 и 2 подается через первичную обмотку
 15 выходного трансформатора 3. Выходной сигнал снимается со вторичной обмотки трансформатора 3.

Недостатками прототипа являются: низкая линейность проходной характеристики, большие интермодуляционные искажения и внеполосные излучения при усилении сигнала с большим пик фактором (например, КАМ-сигнала), поскольку проводимость
 20 передачи транзисторов выходного каскада зависит как от параметров транзисторов, так и от положения их рабочей точки.

Задачей является создание двухтактного усилителя мощности с трансформаторным выходом с высокой линейностью проходной характеристики, малыми внеполосными излучениями и интермодуляционными искажениями при высоком к.п.д.

Технический результат, заключается в том, что в двухтактном усилителе мощности транзисторы выходного каскада не выходят из активного режима работы при больших
 25 уровнях входного сигнала, проводимость передачи выходного каскада не зависит от параметров транзисторов и положения их рабочей точки, что позволяет существенно повысить линейность усилительного тракта, минимизировать интермодуляционные
 30 искажения и внеполосные излучения, а также обеспечить высокий к.п.д.

Указанный технический результат, достигается за счет того, что в двухтактном усилителе мощности, выполненном на первом и втором МОП-транзисторах одного типа проводимости, сток первого транзистора подключен к началу первичной обмотки
 35 выходного трансформатора, сток второго транзистора подключен к концу первичной обмотки выходного трансформатора, средняя точка первичной обмотки выходного трансформатора подключена к источнику напряжения питания, вторичная обмотка выходного трансформатора соединена с выходом устройства, вход усилителя подключен к первичной обмотке входного трансформатора, средняя точка вторичной обмотки
 40 которого соединена с блоком задания статического режима выходных транзисторов, при этом каждый из транзисторов охвачен цепью местной отрицательной обратной связи по току через первый и второй дополнительные линейные усилители, первый и второй резисторы включены между истоками соответствующих транзисторов и общей шиной устройства, затворы первого и второго транзисторов соединены соответственно с выходами первого и второго дополнительных усилителей, вторичная обмотка входного
 45 трансформатора подключена ко входам дополнительного блока формирования парафазных однополярных управляющих напряжений, первый и второй выходы которого соединены соответственно с неинвертирующими входами первого и второго дополнительных усилителей; блок формирования парафазных однополярных

управляющих напряжений содержит первый и второй диоды, третий, четвертый, пятый и шестой резисторы и источник тока, анод первого диода и первый вывод третьего резистора соединены с первым входом блока формирования управляющих напряжений, а анод второго диода и первый вывод четвертого резистора соединены со вторым входом блока формирования управляющих напряжений, второй вывод третьего резистора и первый вывод пятого резистора соединены с первым выходом блока формирования управляющих напряжений, а второй вывод четвертого резистора и первый вывод шестого резистора соединены со вторым выходом блока формирования управляющих напряжений, вторые выводы пятого и шестого резисторов соединены с катодами первого и второго диодов и подключены к выходу источника тока.

Первый и второй транзисторы могут быть как МОП-транзисторами, так и биполярными транзисторами одного типа проводимости.

В предлагаемом усилителе мощности транзисторы выходного каскада усилителя мощности не выходят из активного режима работы при больших уровнях входного сигнала, проводимость передачи выходного каскада не зависит от параметров транзисторов и положения их рабочей точки, что позволяет существенно повысить линейность усилительного тракта, минимизировать интермодуляционные искажения и внеполосные излучения, а также обеспечить высокий к.п.д. Расширение полосы пропускания достигается за счет того, что выходные транзисторы охвачены цепью глубокой отрицательной обратной связи по току.

Сущность заявляемого технического решения поясняется чертежами, на которых изображено:

Фиг. 1 - Схема устройства, выбранного в качестве прототипа;

Фиг. 2 - Схема заявляемого двухтактного усилителя мощности с трансформаторным выходом;

Фиг. 3 - Графики напряжений и токов, иллюстрирующие работу усилителя мощности;

Фиг. 4 - Принципиальная схема заявляемого устройства;

Фиг. 5 - Результаты измерения интермодуляционных искажений при подаче на вход двухчастотного сигнала.

Предлагаемый двухтактный усилитель мощности (фиг. 2) содержит первый 1 и второй 2 МОП-транзисторы одного типа проводимости, сток первого 1 транзистора подключен к началу первичной обмотки выходного трансформатора 3, сток второго 2 транзистора подключен к концу первичной обмотки выходного трансформатора 3, средняя точка 4 первичной обмотки трансформатора 3 подключена к источнику напряжения питания 5, вторичная обмотка трансформатора 3 соединена с выходом 6 усилителя мощности. Каждый из транзисторов 1 и 2 охвачен местной отрицательной обратной связью по току через первый 12 и второй 13 дополнительные линейные усилители, сигнал отрицательной обратной связи по току снимается с первого 14 и второго 15 резисторов, которые включены между истоками соответствующих транзисторов и общей шиной 7 устройства, затворы первого 1 и второго 2 транзисторов соединены соответственно с выходами первого 12 и второго 13 дополнительных усилителей. Вход 8 устройства подключен к первичной обмотке входного трансформатора 9, вторичная обмотка которого подключена к входам 16 и 17 дополнительного блока 18 формирования парафазных однополярных управляющих напряжений (БФУН), первый 19 и второй 20 выходы блока 18 соединены соответственно с неинвертирующими входами первого 12 и второго 13 дополнительных усилителей, средняя точка 11 вторичной обмотки трансформатора 9 подключена к блоку 10 задания статического режима выходных транзисторов 1 и 2. Блок 18 формирования парафазных однополярных управляющих

напряжений содержит первый 21 и второй 22 диоды, третий 23, четвертый 24, пятый 25 и шестой 26 резисторы и источник 27 тока, задающий начальное смещение диодов 21 и 22. Анод первого 21 диода и первый вывод третьего 23 резистора соединены с первым входом 16 блока 18 формирования управляющих напряжений, а анод второго 22 диода и первый вывод четвертого 24 резистора соединены со вторым входом 17 блока 18, второй вывод третьего 23 резистора и первый вывод пятого 25 резистора соединены с первым выходом 19 блока 18, а второй вывод четвертого 24 резистора и первый вывод шестого 26 резистора соединены со вторым выходом 20 блока 18, вторые выводы пятого 25 и шестого 26 резисторов соединены с катодами первого 21 и второго 22 диодов и подключены к выходу 28 источника 27 тока.

Рисунок фиг. 3 иллюстрирует работу предлагаемого широкополосного двухтактного усилителя мощности. На вход 8 устройства подается сигнал (фиг. 3,а) от предварительного каскада усиления. Входной трансформатор 9, преобразует входной сигнал в два сигнала, сдвинутых по фазе на 180 градусов, которые поступают на блок 18 формирования однополярных управляющих напряжений. Диоды 21 и 22 образуют двухполупериодный выпрямитель. Источник тока 27 задает начальное смещение диодов 21 и 22. Сигнал в точке 28 соединения катодов диодов 21 и 22 показан на фиг. 3,б. Блок 18 формирует на своих выходах 19 и 20 два однополярных парафазных напряжения (фиг. 3,в и фиг. 3,г), которые поступают на неинвертирующие входы первого 12 и второго 13 усилителей. Поскольку первый 1 и второй 2 транзисторы охвачены цепями глубокой отрицательной обратной связи, токи, протекающие через них (фиг. 3,д), полностью повторяют форму сигнала на неинвертирующих входах первого 12 и второго 13 усилителей. Каждый из выходных транзисторов 1 и 2 усиливает только одну полуволну входного сигнала. Токи, протекающие через транзисторы 1 и 2, суммируются на выходном трансформаторе 3, на среднюю точку 4 которого подано напряжение питания выходного каскада. Усиленный выходной сигнал снимается со вторичной обмотки трансформатора 3 и поступает на выход 6 устройства (фиг. 3,е). В статическом режиме через транзисторы 1 и 2 протекает небольшой начальный ток, как в усилителях мощности, работающих в классе АВ, но транзисторы 1 и 2 не переходят в режим отсечки при большом уровне входного сигнала. Выходные транзисторы 1 и 2 охвачены цепью отрицательной обратной связи по току, следовательно, в выходном сигнале усилителя мощности существенно уменьшаются искажения, связанные с нелинейностью проходной характеристики транзисторов выходного каскада, усилитель мощности становится инвариантным к технологическому разбросу и температурному дрейфу параметров транзисторов 1 и 2, более того, в предлагаемом усилителе мощности можно использовать как МОП, так и биполярные транзисторы 1 и 2, без потери заявленного положительного технического эффекта.

В статическом режиме через транзисторы 1 и 2 протекает начальный ток, который определяется напряжениями на выходах 19 и 20 блока 18. Учитывая, что для обеспечения симметрии плеч выходного каскада, должны выполняться условия $R_{23}=R_{24}=R_{25}=R_{26}$ и $R_{14}=R_{15}$ начальный ток I_0 определяется следующим соотношением: $I_0=(U_{11}-U_{D21}/2)/R_{14}$, где U_{11} - напряжение в точке 11 (на выходе блока 10), U_{D21} - падение напряжения на диоде 21, R_i - сопротивление соответствующего резистора. Если задать $U_{11}=U_{D21}/2$, выходной каскад будет работать при нулевом начальном токе.

Принципиальная схема устройства приведена на фиг. 4. Номиналы элементов указаны на схеме. Усилитель мощности рассчитан на работу в диапазоне частот 20 кГц - 10 МГц при выходной мощности 50 Вт на нагрузке 50 Ом. Первый и второй МОП транзисторы

VT1 и VT2 типа IRF640 (Infineon Technologies AG), первый и второй дополнительные усилители DA1, DA2 типа AD811 (Analog Devices). Входной трансформатор Tr1 выполнен на сердечнике RM8-3B3 (Ferroxcube), причем первичная обмотка содержит 26 витков, а вторичная обмотка - 2х26 витков провода ЛЭЛО 12х0,07, выходной трансформатор Tr2 выполнен на сердечнике P36/22-3F46 (Ferroxcube), причем первичная обмотка содержит 2х12 витков, а вторичная обмотка - 28 витков провода ЛЭПШД 100х0,05. Предварительный каскад усиления выполнен на ОУ DA3 типа AD811 (Analog Devices). Напряжения питания усилителя: $V1 = +12В$, $V2 = -12В$, $V3 = +48В$.

На вход усилителя мощности (фиг. 4) подается сигнал от предварительного усилителя, выполненного на широкополосном усилителе DA3. Входной трансформатор Tr2, преобразует входной сигнал в два сигнала, сдвинутых по фазе на 180 градусов, которые поступают на блок 18 формирования однополярных управляющих напряжений. Источник тока (блок 27) задает начальное смещение диодов D1 и D2. Блок 18 формирует на своих выходах 19 и 20 два однополярных парафазных напряжения, которые поступают на неинвертирующие входы первого DA1 и второго DA2 усилителей. Поскольку первый VT1 и второй VT2 транзисторы охвачены цепями глубокой отрицательной обратной связи, токи, протекающие через них, полностью повторяют форму сигнала на неинвертирующих входах первого DA1 и второго DA2 усилителей. Каждый из выходных транзисторов VT1 и VT2 усиливает только одну полуволну входного сигнала. Токи, протекающие через транзисторы VT1 и VT2, суммируются на выходном трансформаторе Tr1, на среднюю точку которого подано напряжение V3 питания выходного каскада. Усиленный выходной сигнал снимается со вторичной обмотки трансформатора 3 и поступает на выход 6 устройства. В статическом режиме через транзисторы 1 и 2 протекает небольшой начальный ток, как в усилителях мощности, работающих в классе АВ, но транзисторы 1 и 2 не переходят в режим отсечки при большом уровне входного сигнала.

Интермодуляционные искажения (фиг. 5) двухчастотного сигнала при пиковой выходной мощности 50 Вт составляют: 3-го порядка – 60 дБ, 5-го порядка – 70 дБ и 7-го порядка – 80 дБ.

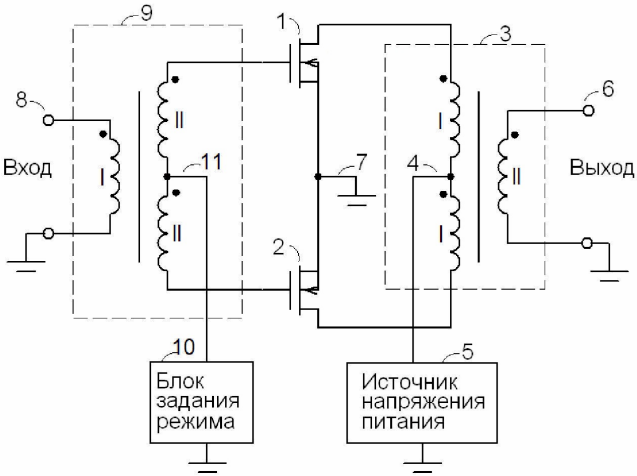
Таким образом, в заявляемом изобретении решена задача построения линейного широкополосного двухтактного усилителя мощности с малыми нелинейными и интермодуляционными искажениями при высоком к.п.д.

(57) Формула изобретения

Двухтактный усилитель мощности, содержащий первый и второй МОП-транзисторы одного типа проводимости, сток первого транзистора подключен к началу первичной обмотки выходного трансформатора, сток второго транзистора подключен к концу первичной обмотки выходного трансформатора, средняя точка первичной обмотки выходного трансформатора подключена к источнику напряжения питания, вторичная обмотка выходного трансформатора соединена с выходом устройства, вход усилителя подключен к первичной обмотке входного трансформатора, средняя точка вторичной обмотки которого соединена с блоком задания статического режима выходных транзисторов, отличающийся тем, что каждый из транзисторов охвачен цепью местной отрицательной обратной связи по току через первый и второй дополнительные линейные усилители, а дополнительно введенные первый и второй резисторы включены между истоками соответствующих транзисторов и общей шиной устройства, затворы первого и второго транзисторов соединены соответственно с выходами первого и второго дополнительных усилителей, вторичная обмотка входного трансформатора подключена

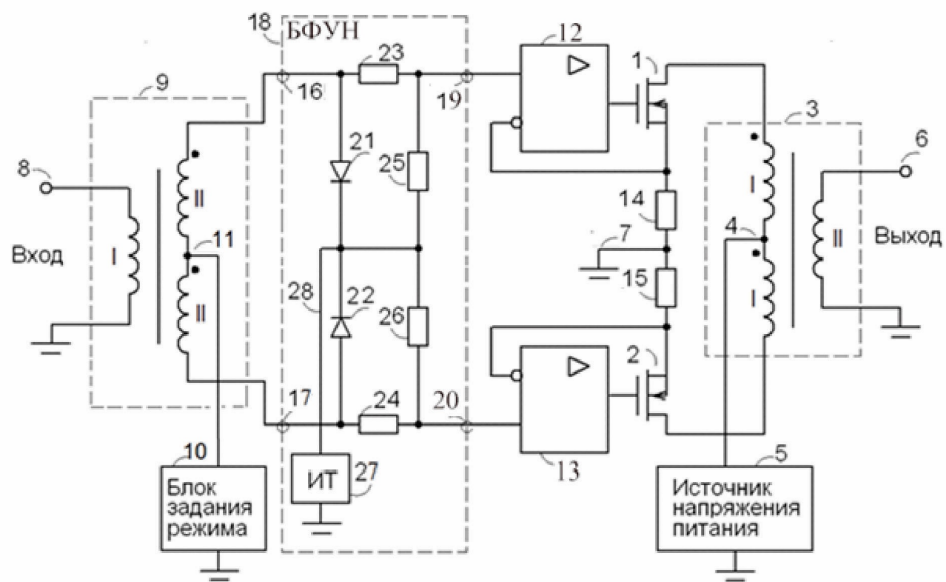
к входам дополнительного блока формирования парафазных однополярных управляющих напряжений, первый и второй выходы которого соединены соответственно с неинвертирующими входами первого и второго дополнительных усилителей; блок формирования парафазных однополярных управляющих напряжений содержит первый и второй диоды, третий, четвертый, пятый и шестой резисторы и источник тока, анод первого диода и первый вывод третьего резистора соединены с первым входом блока формирования управляющих напряжений, а анод второго диода и первый вывод четвертого резистора соединены со вторым входом блока формирования управляющих напряжений, второй вывод третьего резистора и первый вывод пятого резистора соединены с первым выходом блока формирования управляющих напряжений, а второй вывод четвертого резистора и первый вывод шестого резистора соединены со вторым выходом блока формирования управляющих напряжений, вторые выводы пятого и шестого резисторов соединены с катодами первого и второго диодов и подключены к выходу источника тока.

1

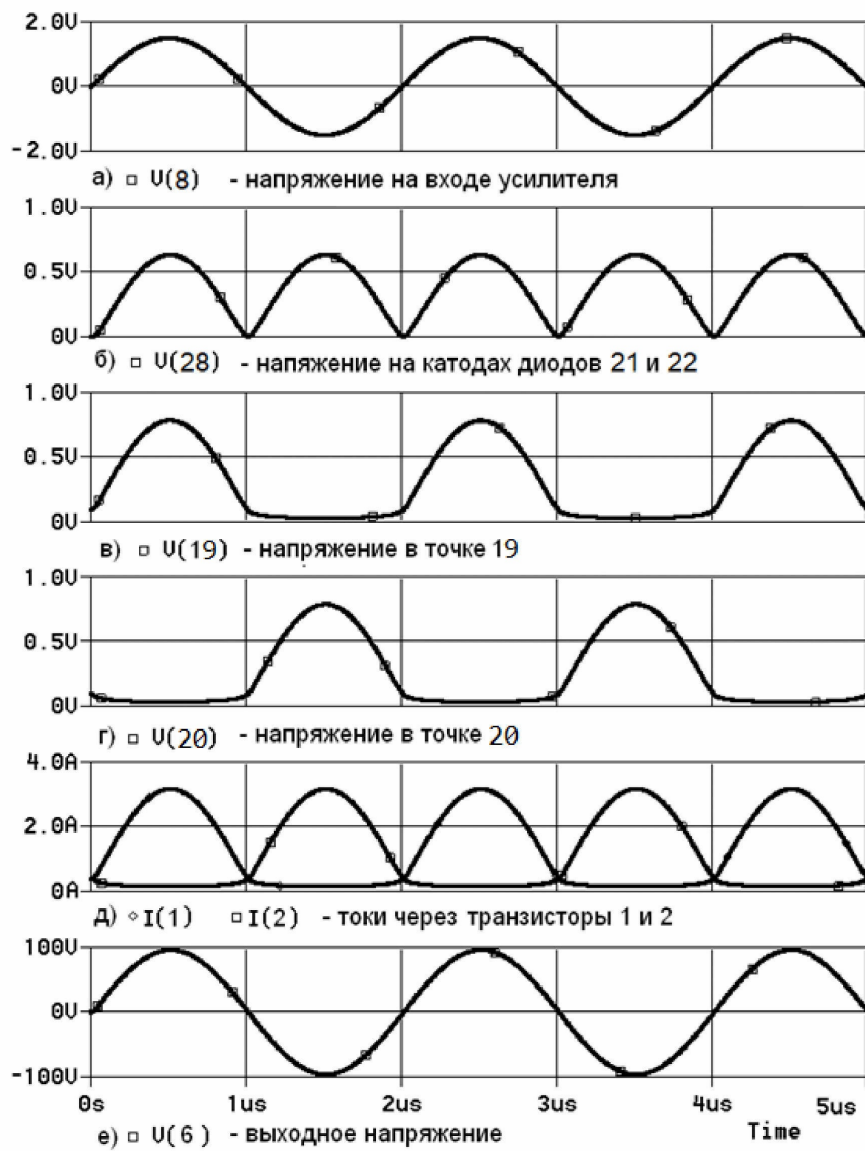


Фиг. 1

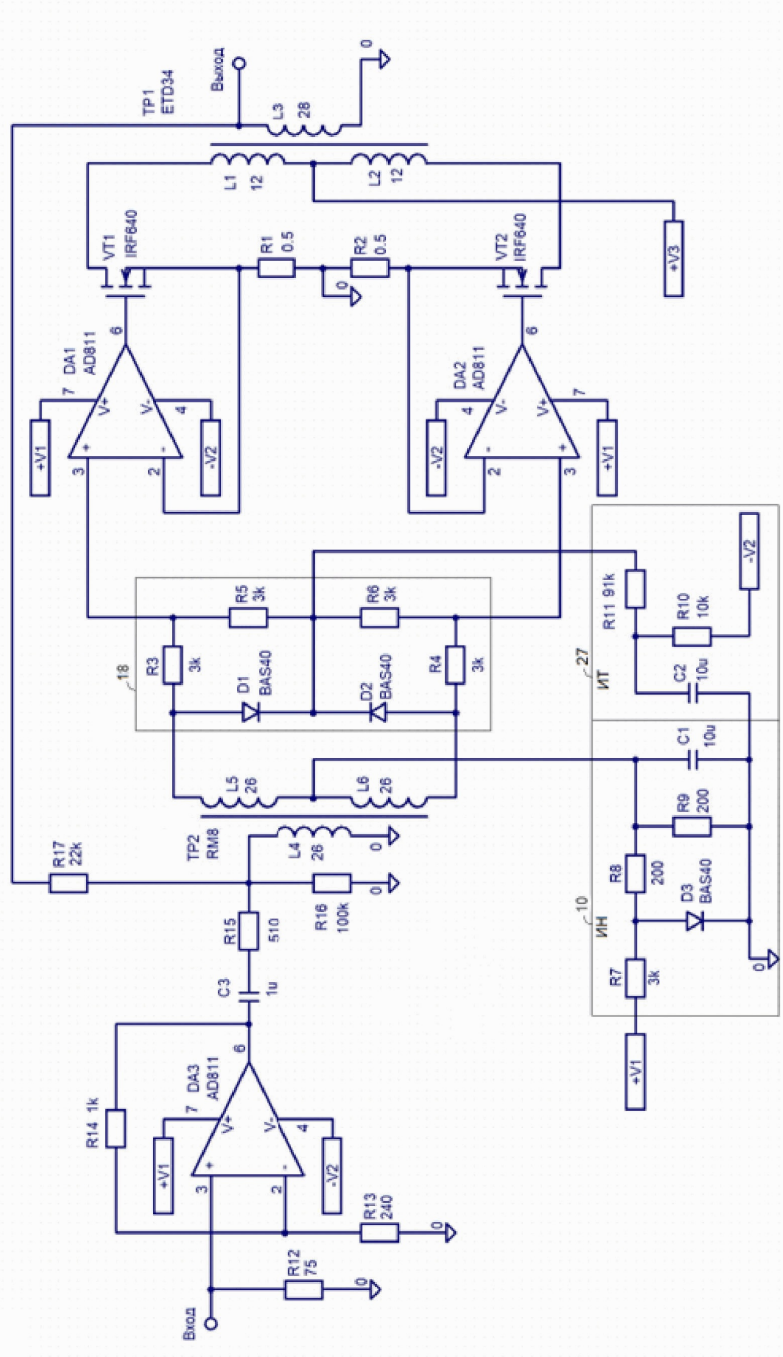
2



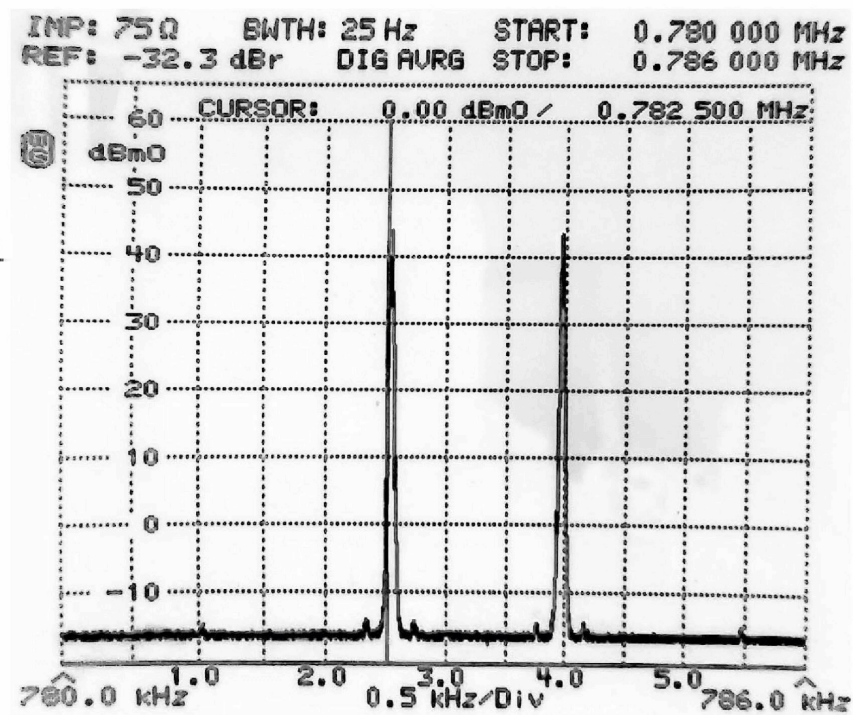
Фиг.2



Фиг. 3



Фиг. 4



Фиг. 5