

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6066208号
(P6066208)

(45) 発行日 平成29年1月25日(2017.1.25)

(24) 登録日 平成29年1月6日(2017.1.6)

(51) Int.Cl.

F 1

H02M 3/155 (2006.01)
H01L 21/338 (2006.01)
H01L 29/778 (2006.01)
H01L 29/812 (2006.01)

H 02 M 3/155
H 01 L 29/80

T
H

請求項の数 7 (全 11 頁)

(21) 出願番号 特願2013-519788 (P2013-519788)
 (86) (22) 出願日 平成23年7月13日 (2011.7.13)
 (65) 公表番号 特表2013-532934 (P2013-532934A)
 (43) 公表日 平成25年8月19日 (2013.8.19)
 (86) 國際出願番号 PCT/US2011/043813
 (87) 國際公開番号 WO2012/009410
 (87) 國際公開日 平成24年1月19日 (2012.1.19)
 審査請求日 平成25年3月11日 (2013.3.11)
 審判番号 不服2015-11782 (P2015-11782/J1)
 審判請求日 平成27年6月23日 (2015.6.23)
 (31) 優先権主張番号 12/837,092
 (32) 優先日 平成22年7月15日 (2010.7.15)
 (33) 優先権主張国 米国(US)

(73) 特許権者 592054856
 クリー インコーポレイテッド
 C R E E I N C.
 アメリカ合衆国 ノースカロライナ州 2
 7 7 0 3 ダラム シリコン ドライブ
 4 6 0 0
 (74) 代理人 100092093
 弁理士 辻居 幸一
 (74) 代理人 100082005
 弁理士 熊倉 賢男
 (74) 代理人 100067013
 弁理士 大塚 文昭
 (74) 代理人 100086771
 弁理士 西島 幸喜

最終頁に続く

(54) 【発明の名称】スイッチング及び整流のための高電子移動度トランジスタを含む電力変換回路

(57) 【特許請求の範囲】

【請求項 1】

蓄積コンポーネントと、

第1の電界効果トランジスタを含み、第1及び第2のバイアス状態を有し、前記第1の電界効果トランジスタのソース・ノードに接続されたカソードと、前記第1の電界効果トランジスタのゲート・ノードに接続されたアノードとを有する半導体ダイオードをさらに含み、前記蓄積コンポーネントと接続された整流コンポーネントと、

第2の電界効果トランジスタを含み、第1及び第2の動作状態を有し、前記蓄積コンポーネント及び前記整流コンポーネントと接続されたスイッチと、を含み、

前記第1及び第2の電界効果トランジスタは、それぞれ、第1及び第2の高電子移動度トランジスタ(H E M T)を含み、

共振スイッチング動作モードで動作するときに約10MHz乃至100MHzの範囲内のスイッチング周波数を有し、かつ少なくとも約95%の効率を有し、

ハードスイッチング動作モードで動作するときに約1MHz乃至10MHzの範囲内のスイッチング周波数を有し、かつ少なくとも約95%の効率を有し、

約600Vまでの電圧で動作することを特徴とする電力変換回路。

【請求項 2】

前記スイッチが前記第1の動作状態に構成され、前記整流コンポーネントが前記第1のバイアス状態にあるとき、電源からのエネルギーが前記蓄積コンポーネント内に蓄積され、前記スイッチが前記第2の動作状態に構成され、前記整流コンポーネントが前記第2の

10

20

バイアス状態にあるとき、前記蓄積コンポーネント内に蓄積されたエネルギーが負荷に放出されることを特徴とする、請求項1に記載の電力変換回路。

【請求項3】

前記蓄積コンポーネントは磁界蓄積コンポーネントを含むことを特徴とする、請求項1に記載の電力変換回路。

【請求項4】

前記蓄積コンポーネントは電界蓄積コンポーネントを含むことを特徴とする、請求項1に記載の電力変換回路。

【請求項5】

前記第1及び第2のHEMTは、第1及び第2のGaN HEMTを含むことを特徴とする、請求項1に記載の電力変換回路。 10

【請求項6】

前記半導体ダイオードは、ホットキャリア・ダイオードであることを特徴とする、請求項1に記載の電力変換回路。

【請求項7】

前記半導体ダイオードは、SiC半導体ダイオードであることを特徴とする、請求項1に記載の電力変換回路。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は電力変換に関し、より具体的には、比較的高周波数及び比較的高電圧で動作する電力変換回路に関する。

本発明は、海軍研究事務所契約番号第05-C-0226号のもとの政府支援によって行われた。政府は本発明において一定の権利を有している。

【背景技術】

【0002】

30

電力変換回路は、バッテリ、電源装置、電力供給網などの電源からの電力を、電気で作動するいずれかのデバイス、装置、又はコンポーネントなどの負荷に、好ましくは可能な限り小さい損失で伝えるために使用することができる。一般に、電力変換回路は、入力電圧とは異なるレベルを有する出力電圧を供給する。1つのタイプの電力変換回路は、直流-直流(DC-DC)回路である。DC-DC電力変換器は、典型的には、電源からの入力エネルギーを一時的に蓄え、次いで、そのエネルギーを異なる電圧レベルで出力負荷に放出することによって動作する。スイッチング・モードDC-DC変換回路は、一般に、不要な電力を熱として損失する線形電圧レギュレータよりも電力効率が高い。例えば、低周波数変圧器を無くすことによってこうした回路のコンポーネントのサイズ及び重量を低減させることができるので、一般に、スイッチング・モード電力変換回路は、より高い周波数で動作させることができることが望ましい。

【先行技術文献】

【特許文献】

【0003】

40

【特許文献1】米国特許第5,192,987号

【特許文献2】米国特許第5,296,395号

【特許文献3】米国特許第6,316,793号

【特許文献4】米国特許出願公開第2005/0170574号

【発明の概要】

【0004】

50

本発明の主題の幾つかの実施形態において、電力変換回路が、蓄積コンポーネントと、第1の電界効果トランジスタを含み、かつ、第1及び第2のバイアス状態を有する整流コンポーネントと、第2の電界効果トランジスタを含み、かつ、第1及び第2の動作状態を有するスイッチとを含む。第1及び第2の電界効果トランジスタは、高電子移動度トラン

ジスタ(HEMT)である。

【0005】

他の実施形態において、スイッチが第1の動作状態に構成され、整流コンポーネントが第1のバイアス状態にあるとき、電源からのエネルギーは蓄積コンポーネント内に蓄えられ、スイッチが第2の動作状態に構成され、整流コンポーネントが第2のバイアス状態にあるとき、蓄積コンポーネント内に蓄えられたエネルギーは負荷に放出される。

【0006】

さらに他の実施形態において、整流コンポーネントは、第1の電界効果トランジスタのソース・ノードに接続されたカソードと、第1の電界効果トランジスタのゲート・ノードに接続されたアノードとを有する半導体ダイオードをさらに含む。
10

さらに他の実施形態において、半導体ダイオードはホットキャリア・ダイオードである。
。

さらに他の実施形態において、半導体ダイオードはショットキー・ダイオードを含む。

さらに他の実施形態において、半導体ダイオードはシリコン・ショットキー・ダイオードを含む。

【0007】

さらに他の実施形態において、第1のHEMTは少なくとも1つのヘテロ接合を導電性チャネルとして含む。

さらに他の実施形態において、第2のHEMTは少なくとも1つのヘテロ接合を導電性チャネルとして含む。
20

【0008】

さらに他の実施形態において、電力変換回路は直流-直流(DC-DC)電力変換回路であり、スイッチはハードスイッチング・モードで動作可能である。

さらに他の実施形態において、電力変換回路は直流-直流(DC-DC)電力変換回路であり、スイッチは共振スイッチング・モードで動作可能である。

【0009】

さらに他の実施形態において、電力変換回路は直流-直流(DC-DC)電力変換回路であり、蓄積コンポーネント、整流器、及びスイッチは、バック(Buck)構成、ブースト構成、バック-ブースト構成、Cuk構成、シングルエンド一次インダクタ変換器(Single Ended Primary Inductor Converter、SEPIC)構成、又はゼータ(Zeta)構成で構成される。
30

【0010】

さらに他の実施形態において、蓄積コンポーネントは磁界蓄積コンポーネントを含む。

さらに他の実施形態において、磁界蓄積コンポーネントはインダクタ及び/又は変圧器を含む。

さらに他の実施形態において、蓄積コンポーネントは電界蓄積コンポーネントを含む。

さらに他の実施形態において、電界蓄積コンポーネントはコンデンサを含む。

【0011】

さらに他の実施形態において、第1及び第2のHEMTは第1及び第2のGaN HEMTを備える。
40

【0012】

本発明主題のさらに別の実施形態において、電力変換回路は、共振スイッチング動作モードで動作するとき、凡そ10MHz乃至100MHzの範囲内のスイッチング周波数を有し、少なくとも約95%の効率を有する。

さらに別の実施形態において、電力変換回路は約600Vまでの電圧で動作する。

【0013】

本発明主題の他の実施形態において、電力変換回路は、ハードスイッチング動作モードで動作するとき、約1MHz乃至10MHzの範囲内のスイッチング周波数を有し、少なくとも約95%の効率を有する。

さらに他の実施形態において、電力変換回路は約600Vまでの電圧で動作する。
50

【 0 0 1 4 】

本発明主題の実施形態による他の電力変換回路が、添付の図面及び以下の詳細な説明を検討することにより当業者には明白となるであろう。全てのそれら付加的な電力変換回路は、本説明に含まれ、本発明主題の範囲内にあり、添付の特許請求の範囲によって保護されることが意図されている。

【 0 0 1 5 】

添付の図面は、本発明のさらに進んだ理解をもたらすために含められ、本出願に組み込まれてその一部分を構成するものであり、本発明主題のある特定の実施形態を示す。

【 図面の簡単な説明 】**【 0 0 1 6 】**

10

【図1】本発明主題の幾つかの実施形態による、スイッチング及び整流のためのGaN高電子移動度トランジスタ（HEMT）を含む電力変換回路のブロック図である。

【図2】本発明主題の幾つかの実施形態による、電力変換回路内で使用するための整流コンポーネントの回路図である。

【図3】本発明主題の幾つかの実施形態による、ブースト直流 - 直流（DC - DC）電力変換回路の回路図である。

【図4】図3のブースト電力変換回路のシミュレーション結果の表である。

【 発明を実施するための形態 】**【 0 0 1 7 】**

20

ここで、本発明の実施形態が示されている添付図面を参照して、本発明の実施形態が以下により完全に説明される。しかしながら、本発明は、多くの異なる形態で具体化することができ、本明細書で述べられる実施形態に限定されると解釈すべきではない。むしろ、これらの実施形態は、本開示が十分かつ完全なものとなるように、そして当業者に本発明の範囲を十分に伝えられるように提供される。全体を通して、同様の番号は同様の要素を指す。

【 0 0 1 8 】

第1、第2などの用語は、本明細書では、種々の要素を説明するために用いることができるが、これらの要素は、これらの用語によって限定されるべきではないことが理解されるであろう。これらの用語は、1つの要素を別の要素と区別するためだけに用いられている。例えば、本発明の範囲から逸脱することなく、第1の要素を第2の要素と称することもでき、同様に、第2の要素を第1の要素と称することもできる。本明細書で用いられる「及び／又は」という用語は、関連した列挙された項目の1つ又はそれ以上のいずれか及び全ての組み合わせを含む。

30

【 0 0 1 9 】

本明細書で用いられる用語は、特定の実施形態を説明するためだけのものであり、本発明を限定することを意図したものではない。本明細書で用いられる単数形「1つの（a）」、「1つの（an）」及び「その（the）」は、文脈が明らかにそうでないことを示していない限り、複数形も含むことが意図される。さらに、本明細書で用いられるとき、「含む（comprise）」、「含んでいる（comprising）」、「含む（include）」及び／又は「含んでいる（including）」という用語は、言及された特徴、整数、ステップ、動作、要素、及び／又はコンポーネントの存在を指定するが、1つ又はそれ以上の他の特徴、整数、ステップ、動作、要素、コンポーネント、及び／又はそれらの群の存在又は付加を排除するものではないことがさらに理解されるであろう。

40

【 0 0 2 0 】

特に断りのない限り、本明細書で用いられる全ての用語（技術用語及び科学用語を含む）は、本発明が属する技術分野の当業者によって一般的に理解される意味と同じ意味を有するものである。さらに、本明細書で用いられる用語は、本明細書及び関連のある技術分野の文脈内でのその意味と矛盾しない意味を有するものと解釈されるべきであり、本明細書で明白にそのように定義されない限り、理想化された又は過度に形式的な意味合いで解

50

釈されるべきではないことが、さらに理解されるであろう。

【0021】

ある要素が別の要素「に接続される」又は「に結合される」と言及されている場合、これは、直接、他の要素に接続され、若しくは結合されていることもあります。又は、介在する要素が存在することもあることもまた理解されるであろう。対照的に、ある要素が別の要素「に直接接続される」又は「に直接結合される」ものとして言及される場合、介在する要素は存在しない。

【0022】

本発明の幾つかの実施形態が、その層及び／又は領域の多数キャリアの濃度を示すn型又はp型などの導電型を有することを特徴とする半導体層及び／又は領域に関して説明される。従って、N型材料は、負に帯電した電子の多数平衡濃度を有し、P型材料は、正に帯電した正孔の多数平衡濃度を有する。

10

【0023】

本発明主題の幾つかの実施形態は、比較的高電圧の電力変換回路の動作周波数は、スイッチング機能及び／又は整流機能を与えるように、変調ドープ電界効果トランジスタ(MODEFT)としても知られる高電子移動度トランジスタ(HEMT)を用いて増大させることができるとの認識から生じ得る。幾つかの実施形態において、HEMTはGaNデバイスとして具体化することができる。

【0024】

HEMTデバイスにおいては、異なるバンドギャップ・エネルギーを有する2つの半導体材料のヘテロ接合において2次元電子ガス(2DEG)を形成することができる。より小さいバンドギャップの材料が、より広いバンドギャップ材料よりも大きい電子親和力を有することができる。2DEGは、非ドープの（意図せずドープされた）より小さいバンドギャップの材料中の蓄積層であり、例えば、 10^{13} キャリア/ cm^2 を超える比較的高いシート電子濃度を含むことができる。さらに、広バンドギャップ半導体中に発生する電子が2DEGまで移って、イオン化不純物散乱が減少されることによる比較的高い電子移動度が可能になる。比較的高いキャリア濃度と比較的高いキャリア移動度を組み合わせて、比較的大きい相互コンダクタンスをHEMTに与えることができ、また、高周波の用途では、金属半導体電界効果トランジスタ(MESFET)と比べて、性能の利点をもたらすことができる。

20

【0025】

窒化ガリウム／窒化アルミニウムガリム(GaN／AlGaN)材料系で製造される高電子移動度トランジスタは、例えば、比較的高い破壊電界、比較的広いバンドギャップ、比較的大きい伝導帯オフセット、及び／又は比較的高い飽和電子ドリフト速度などの材料特性の組み合わせにより、大量の無線周波数(RF)電力を発生させることが可能である。2DEG内の電子の大部分は、AlGaNにおける分極に起因するものである。

30

【0026】

GaN／AlGaN系のHEMTは、既に実証されている。例えば、特許文献1及び特許文献2は、AlGaN/GaN HEMT構造体及び製造方法を説明している。さらに、同一出願人による、引用により本明細書に組み入れられるSheppard他による特許文献3は、半絶縁性炭化シリコン基板と、基板上の窒化アルミニウムバッファ層と、バッファ層上の絶縁性窒化ガリウム層と、窒化ガリウム層上の窒化アルミニウムガリウムバリア層と、窒化アルミニウムガリウム活性構造体上の不動態化層とを有するHEMTデバイスを記載する。さらに、同一出願人による、引用により本明細書に組み入れられるSheppard他による特許文献4は、保護層、及び／又は、デバイスのオーミック・コンタクトのアニュール中に起こり得るトランジスタのゲート領域における半導体への損傷を減らすことができる低損傷のリセス生成技術、を含むHEMTデバイスを説明している。

40

【0027】

ここで図1を参照すると、本発明主題の幾つかの実施形態による電力変換回路100が、示されるように接続されている、電源110、変換回路120、及び負荷130を含む

50

。電源 110 は、交流 (A C) 又は直流 (D C) 電源とすることができる。図 1 に示すように、変換回路 120 は、スイッチ 140、整流コンポーネント 150、及び蓄積コンポーネント 160 を含む。負荷 130 は、電源 110 から受け取った入力電圧 / 電流に応じて、変換回路 120 が生成する出力電圧 / 電流を受け取るいずれかの装置又はデバイスとすることができる。本発明の主題の幾つかの実施形態によると、スイッチ 140 は少なくとも 1 つの H E M T を含み、整流コンポーネント 150 は少なくとも 1 つの H E M T を含む。幾つかの実施形態において、スイッチ 140 及び整流コンポーネント 150 に用いる H E M T は、G a N デバイスとすることができます。H E M T の各々は、少なくとも 1 つのヘテロ接合を導電性チャネルとして含むことができる。本発明の主題の種々の実施形態によると、蓄積コンポーネント 160 は、磁界蓄積コンポーネント及び / 又は電界蓄積コンポーネントを含むことができる。幾つかの実施形態において、磁界蓄積コンポーネントはインダクタ及び / 又は変圧器を含むことができる。さらに別の実施形態において、電界蓄積コンポーネントは、コンデンサを含むことができる。

【 0 0 2 8 】

ここで本発明の主題の幾つかの実施形態による電力変換回路 100 の動作を説明する。スイッチ 140 は、例えば、開状態又は閉状態、オン状態又はオフ状態といった、少なくとも 2 つの動作状態に設定することができる。整流コンポーネント 150 は、例えば、順方向バイアス状態又は逆方向バイアス状態といった、少なくとも 2 つの動作状態にバイアスをかけることができる。スイッチ 140 が第 1 の動作状態にあるとき、整流コンポーネント 150 は第 1 のバイアス状態にあり、電源 110 からのエネルギーは蓄積コンポーネント 160 内に蓄えられる。スイッチ 140 が第 2 の動作状態に移行すると、整流コンポーネント 150 は第 2 のバイアス状態になり、蓄積コンポーネント 160 内に蓄えられたエネルギーが負荷 130 に放出される。負荷 130 に伝達される電圧 / 電流は、スイッチ 140 がその動作状態の 1 つにあるわずかな時間である、スイッチ 140 のデューティ・サイクルに基づいて調整することができる。

【 0 0 2 9 】

幾つかの実施形態において、変換回路 120 は、D C - D C 電力変換回路を含むことができ、例えば、ハードスイッチング・モード又は共振スイッチング・モードで動作するように構成することができる。ハードスイッチング・モードにおいて、スイッチ 140 は、比較的高電圧及び / 又は電流において動作状態の間で切り換えることができる。これとは対照的に、スイッチ 140 は、スイッチに印加される電圧 / 電流を形成するインダクタンス・キャパシタンス (L C) 回路を使用して、電圧及び / 又は電流がほぼゼロであるときにスイッチが動作状態の間で移行する共振スイッチング・モードで動作するように構成することができる。D C - D C 電力変換回路は、例えば、これらに限定されるものではないが、バック構成、ブースト構成、バック - ブースト構成、C u k 構成、シングルエンド一次インダクタ変換器 (S i n g l e E n d e d P r i m a r y I n d u c t o r C o n v e r t e r, S E P I C) 構成、又はゼータ構成で構成することができる。

【 0 0 3 0 】

図 2 は、本発明主題の幾つかの実施形態による整流コンポーネント 150 を示す回路図である。整流回路 200 は、整流器アノード 200 及び整流器カソード 210 を含み、それらの間に、電流が比較的低い順方向電圧降下特性を有した状態で第 1 の方向に流れることができ、実質的に第 2 の方向に流れることが防止される。整流回路 200 は、カソード 210 に接続された、整流回路の整流信号出力ノードと言うことができる出力部を有するデプレッション・モード半導体 202 を含む。

【 0 0 3 1 】

幾つかの実施形態において、デプレッション・モード半導体 202 は、H E M T デバイスを含むことができる。デプレッション・モード半導体 202 は、例えば、特に、いずれかの半導体デバイスを用いた J F E T、G a N H E M T、M E S F E T、S i C M E S F E T、及び / 又は、いずれかの半導体デバイス内の M O S F E T などの、いずれかの双方向導及び順方向遮断デプレッション・モード・デバイスを含むことができる。H E M

10

20

30

40

50

T 2 0 2 は、少なくとも 1 つのヘテロ接合を導電性チャネルとして含むことができる。幾つかの実施形態において、デプレッション・モード半導体 2 0 2 は、他の材料の中でも、GaN、AlGaAs、及び / 又は GaAs を含むことができる。デプレッション・モード半導体 2 0 2 は、ソース・ノード 2 1 2、ゲート・ノード 2 1 4、及び / 又はドレイン・ノード 2 1 3 を含むことができる。

【 0 0 3 2 】

整流回路 2 0 0 は、カソード 2 0 8 及びアノード 2 0 6 を含むホットキャリア半導体ダイオード 2 0 4 を含むことができる。幾つかの実施形態において、ホットキャリア・ダイオードは、低い順方向電圧降下及び非常に速いスイッチング動作によって特徴付けることができ、多数キャリア半導体と呼ぶことができる。カソード 2 0 8 は、デプレッション・モード半導体 2 0 2 のソース・ノード 2 1 2 に接続することができ、アノード 2 0 6 はデプレッション・モード半導体 2 0 2 のゲート・ノード 2 1 4 に接続することができる。幾つかの実施形態において、デプレッション・モード半導体 2 0 2 のゲート・ノード 2 1 4 とホットキャリア半導体ダイオード 2 0 4 のアノード 2 0 6 との間の接続によって定められるノードは、整流器アノード 2 2 0 に接続することができる。

【 0 0 3 3 】

幾つかの実施形態において、ホットキャリア半導体ダイオード 2 0 4 はショットキー・ダイオードを含むことができる。ホットキャリア半導体ダイオード 2 0 4 は、低い順方向電圧降下を有するいずれかの低電圧の多数キャリア高速ダイオードを含むことができる。例えば、ホットキャリア半導体ダイオード 1 0 4 は、例えば Si、SiC、GaN、GaAs などのいずれかの半導体内に、ショットキー・ダイオード、接合障壁ショットキー (JBS) ダイオード等を含むことができる。幾つかの実施形態において、ホットキャリア半導体ダイオード 2 0 4 は、シリコン・ショットキー・ダイオードを含む。従って、整流回路 2 0 0 は、本発明の主題の幾つかの実施形態に従って互いに組み合わせて用いられる、HEMT 及びシリコン・ショットキー・ダイオードを含むことができる。整流回路内に用いられる HEMT は、GaN デバイスとして具体化することができる。このように、低い順方向電圧降下を有する高電圧高速整流器を、高電圧高速ノーマリオン (normal 1y-on) 型電界効果トランジスタと低電圧高速ダイオードを含む組み合わせによって実現することができる。本明細書で説明される整流回路 2 0 0 は、カスコード整流器と呼ぶことができる。

【 0 0 3 4 】

幾つかの実施形態において、上述のようなホットキャリア半導体ダイオード 2 0 4 及びデプレッション・モード・トランジスタ 2 0 2 を単一のデバイスに統合して、オンチップ・デバイスを形成することができる。

【 0 0 3 5 】

次に、本発明の主題の幾つかの実施形態による整流回路 2 0 0 の動作を説明する。初めに、電流がアノードからカソードに流れる順方向バイアスの場合について説明する。幾つかの実施形態において、これは整流器アノード 2 2 0 に適用された AC 入力信号のサイクルの前半に対応することができる。電圧がアノード 2 0 6 上でカソード 2 0 8 より高くなると、ホットキャリア半導体ダイオード 2 0 4 は順方向にバイアスをかけられ、従って、小さい電圧降下を伴って導電性となる。ホットキャリア半導体ダイオード 2 0 4 の伝導電圧（小さい電圧降下を引いた）が、デプレッション・モード半導体 2 0 2 のソース・ノード 2 1 2 に印加される。AC 入力信号もまたデプレッション・モード・トランジスタ 2 0 2 のゲート・ノード 2 1 4 に適用されるので、デプレッション・モード半導体 2 0 2 のゲート - ソース接合の僅かな順方向バイアスが達成される。

【 0 0 3 6 】

デプレッション・モード半導体のゲート - ソース接合の順方向バイアスの結果として、デプレッション・モード半導体 2 0 2 は、ソース・ノード 2 1 2 からドレイン・ノード 2 1 3 へ向かって導電性となる。結果として生じる整流器アノード 2 2 0 から整流器カソード 2 1 0 までの電圧降下は、ホットキャリア半導体ダイオード 2 0 4 の電圧降下に、デブ

10

20

30

40

50

レッショング・モード半導体 202 のソース・ノード 212 からドレイン・ノード 213 までの抵抗による電圧降下を加えたものとなる。

【0037】

ここで電流が整流器カソード 210 から整流器アノード 220 へ流れる逆バイアスの場合について説明する。幾つかの実施形態において、これは整流器アノード 220 に適用された A C 入力信号のサイクルの後半に対応することができる。この静止状態下では、ホットキャリア半導体ダイオード 204 は、遮断状態又は非導電状態になり得る。この点で、デプレッション・モード半導体 202 のソース・ノード 212 の電圧は、フローティング状態とすることができます。ゲートからソースまでの電圧降下が閾値電圧を下回ると、デプレッション・モード半導体のゲート - ソース接合に逆バイアスをかけられた結果として、デプレッション・モード半導体 202 は、遮断モード及び / 又は非導電性モードになり得る。10

【0038】

デプレッション・モード半導体 202 が非導電性モードにあるとき、整流回路 200 は導電しない。幾つかの実施形態において、ホットキャリア半導体ダイオード 204 の両端にかかる逆電圧を、デプレッション・モード半導体 202 の閾値電圧に制限することができる。従って、結果として得られる整流回路 200 は、低電圧高速ホットキャリア半導体ダイオード 204 のスイッチング特性と共に、高電圧デプレッション・モード半導体 202 の高電圧及び低容量特性を有することができる。幾つかの実施形態において、ホットキャリア半導体ダイオード 204 は、デプレッション・モード半導体の閾値電圧を維持することだけを必要とする。このように、デプレッション・モード半導体 202 の高速特性を利用して、同期整流を用いる必要なしに、低い順方向電圧降下を有するダイオードを形成することができる。20

【0039】

デプレッション・モード半導体 202 は、電界効果トランジスタ (FET) を含むことができる。例えば、本発明の主題の幾つかの実施形態によると、整流回路の整流信号出力ノードに接続された高速高電圧ノーマリオン型 FET 202 と、FET 202 のソース・ノード 212 に接続されたカソード 208 及び FET 202 のゲート・ノード 214 に接続されたアノード 206 を有する高速低電圧ダイオード 204 とを含む、高電圧低容量整流回路を設けることができる。幾つかの実施形態において、ダイオード 204 は、ショットキー・ダイオードとすることができます。他の実施形態において、ダイオード 204 は、シリコン・ショットキー・ダイオードとすることができます。幾つかの実施形態において、FET 202 は、少なくとも 1 つのヘテロ接合を導電性チャネルとして組み込む HEMT 回路を含む。FET 202 は、本発明の主題の幾つかの実施形態による HEMT を含むことができる。FET 202 内に用いられる HEMT は、GaN デバイスとして具体化することができる。30

【0040】

同一出願人による、引用により本明細書に組み入れられる、Callanan 他による米国特許出願第 12/506,610 号は、図 2 の整流回路 200 の例示的な実施形態を詳細に説明する。40

【0041】

図 3 は、本発明の主題の幾つかの実施形態による、ブースト D C - D C 電力変換回路 300 の回路図である。ブースト電力変換回路 300 は電源電圧 V_i を含み、これは電圧変換回路によりコンデンサ C₁ 及び抵抗器 R₁ で表される負荷に結合される。電圧変換回路は、インダクタ L₁ で表される蓄積コンポーネントと、ダイオード D₂ 及び FET トランジスタ J₂ で表される整流コンポーネントと、FET トランジスタ J₁ で表されるスイッチとを含む。制御信号 V_{c tr 1} は、トランジスタ J₁ のデューティ・サイクルを調節するのに用いられる。ダイオード D₂ 及びトランジスタ J₂ は、図 2 の整流回路 200 に関して上述したように具体化することができる。両方のトランジスタ J₁ 及び J₂ は、HEMT とすることができます。幾つかの実施形態において、トランジスタ J₁ 及び J₂ は、G₅₀

a N H E M T とすることができる。

【0042】

次に、ブースト D C - D C 電力変換回路 300 の例示的な動作を説明する。スイッチング・トランジスタ J1 がオンになると、インダクタ L1 を通る電流が増大する。スイッチング・トランジスタ J1 がオフになると、インダクタ L1 を通る電流はもはやトランジスタ J1 を通って流れず、代わりにダイオード D1 及びトランジスタ J2 を通って流れてコンデンサ C1 を充電する。従って、トランジスタ J2 がオフ状態に移行すると、トランジスタ J1 がオン状態にある間にインダクタ L1 内に蓄積されたエネルギーが、負荷に移動する。

【0043】

両方のトランジスタ J1 及び J2 が共に G a N H E M T である図 3 のブースト D C - D C 電力変換回路 300 を、P S P I C E を用いてシミュレートした。シミュレーションの際に用いられたパラメータが、図 4 に示される。その結果は、ブースト D C - D C 電力変換回路 300 内にスイッチング機能及び整流機能を与えるための G a N H E M T の使用が、比較的高い効率の、非常に高い周波数（例えば、20 MHz を上回る）及び高い電力（例えば、100 W を上回る）における動作を可能にすることを示す。例えば、スイッチング及び整流コンポーネントの低容量による高電圧及び高周波数能力の特有の組み合わせが、そのような電力変換回路内の受動部品容積の大きさを 2 衍低減させることを可能にする。従って、本発明の主題の幾つかの実施形態によると、比較的低容量のスイッチング及び整流コンポーネントを用いて、約 600 V までの比較的高電圧で動作することができる電力変換回路を提供することができる。さらに、低容量のスイッチング及び整流コンポーネントにより、電力変換回路が、少なくとも 95 % の効率を維持しながら、共振スイッチ動作モードにおいて約 10 MHz から 100 MHz までの範囲の周波数、及びハードスイッチング動作モードにおいて約 1 MHz から 10 MHz までの範囲の周波数で動作することが可能になる。

【0044】

図面及び本明細書において、本発明の典型的な好ましい実施形態が開示され、特定の用語が用いられたが、これらは、一般的及び記述的な意味で用いられただけであり、限定目的では用いられていはず、本発明の範囲は、以下の特許請求の範囲において説明される。

【符号の説明】

【0045】

100：電力変換回路

110：電源

120：変換回路

130：負荷

140：スイッチ

150：整流コンポーネント

160：蓄積コンポーネント

200：整流回路

202：デブレッショ n モード半導体 (FET)

204：ホットキャリア半導体ダイオード

206：アノード

208：カソード

210：整流器カソード

212：ソース・ノード

213：ドレイン・ノード

214：ゲート・ノード

220：整流器アノード

300：ブースト D C - D C 電力変換回路

10

20

30

40

【図1】

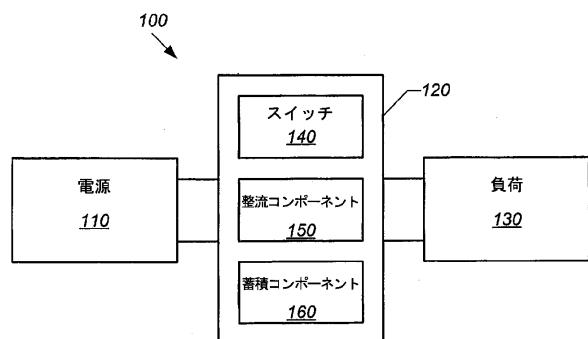


FIG. 1

【図2】

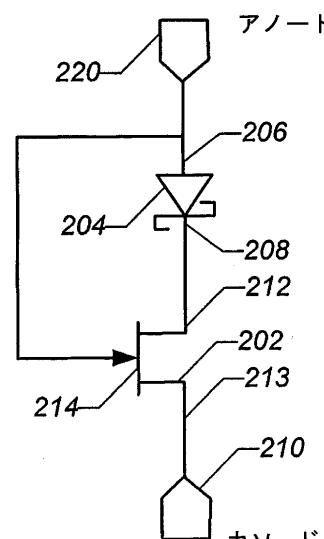


FIG. 2

【図3】

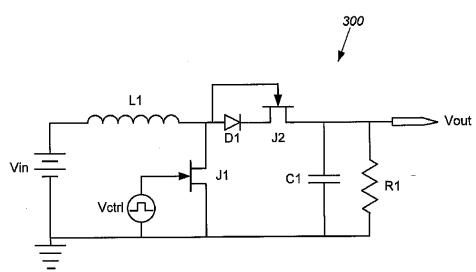


FIG. 3

【図4】

パラメータ	値
周波数	20 MHz
デューティサイクル (V_{ctrl})	~50%
入力電圧 (V_{in})	175 VDC
入力電力	184.5 W
出力電圧 (V_{out})	350 VDC
出力電力	175 W
効率	94.9%
J 2 電力損失	1.3 W
J 1 電力損失	8.1 W

FIG. 4

フロントページの続き

(74)代理人 100109070
弁理士 須田 洋之

(74)代理人 100109335
弁理士 上杉 浩

(74)代理人 100120525
弁理士 近藤 直樹

(72)発明者 キャラナン ロバート ジョセフ
アメリカ合衆国 ノースカロライナ州 27612 ローリー ベネットウッド コート 562
9

合議体

審判長 新川 圭二
審判官 山澤 宏
審判官 千葉 輝久

(56)参考文献 米国特許出願公開第2009/0278513(US, A1)
米国特許出願公開第2010/0073067(US, A1)
米国特許出願公開第2010/0117095(US, A1)
特開2006-353049(JP, A)
特開2009-159184(JP, A)
特開2008-131031(JP, A)
高田 賢治, 津田 邦男、ALGaN/GaN HEMT パワーデバイス、東芝レビュー、日本、2004.07.発行、59巻7号、35-38頁

(58)調査した分野(Int.Cl., DB名)

H02M 3/00