



(12) 发明专利

(10) 授权公告号 CN 103713552 B

(45) 授权公告日 2016. 06. 01

(21) 申请号 201310713382. 8

(22) 申请日 2013. 12. 23

(73) 专利权人 国电南瑞科技股份有限公司

地址 210061 江苏省南京市南瑞路 8 号

专利权人 国电南瑞南京控制系统有限公司

(72) 发明人 姜雷 周华良 谢黎 胡国 宋斌

(74) 专利代理机构 南京纵横知识产权代理有限公司 32224

代理人 董建林

(51) Int. Cl.

G05B 19/042(2006. 01)

G01R 19/00(2006. 01)

审查员 田欣

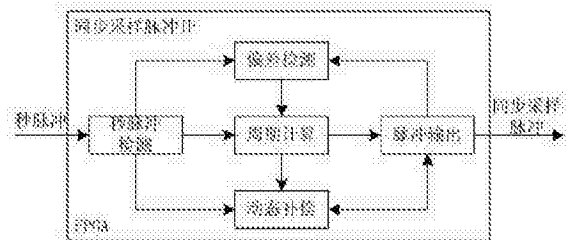
权利要求书2页 说明书4页 附图1页

(54) 发明名称

基于秒脉冲的自适应动态同步采样控制装置及其方法

(57) 摘要

本发明公开了一种基于秒脉冲的自适应动态同步采样控制装置,包括:秒脉冲检测电路;定时测量一次秒脉冲的周期 T_{pps} ,并根据秒脉冲的绝对周期值及连续两次周期的相对变化值来判断秒脉冲的有效性;偏差检测电路:在秒脉冲上升沿时刻测量同步采样脉冲的同步误差 ΔE ;周期计算电路:使用秒脉冲的有效周期值 T_{pps} 与同步误差 ΔE 的代数和,对采样频率 f 作除法运算,得到同步采样脉冲的基准周期 T 和余数 R ;脉冲输出电路,使用本地计数器 C 计数,当 $C \geq T$ 或 $C \geq T+1$ 时,产生一次新的同步采样脉冲。本发明具有以下优点:本发明的电路结构简单,成本低;同步采样脉冲跟踪秒脉冲的速度快,同步误差小;同步采样脉冲在秒脉冲之间分布均匀,动态误差小。



1. 一种基于秒脉冲的自适应动态同步采样控制装置,其特征在于,其包括:

秒脉冲检测电路:负责定时测量一次秒脉冲的周期 T_{pps} ,并根据秒脉冲的绝对周期值及连续两次周期的相对变化值来判断秒脉冲的有效性;

偏差检测电路:负责在秒脉冲上升沿时刻测量同步采样脉冲的同步误差 ΔE ;

周期计算电路:负责在秒脉冲有效的前提下使用秒脉冲的有效周期值 T_{pps} 与同步误差

ΔE 的代数和除以采样频率 f 来计算同步采样脉冲的基准周期,公式如下: $T = \frac{T_{pps} \pm \Delta E}{f}$ 式

中 T 为同步采样脉冲的基准周期,余数为 R ;

脉冲输出电路:负责使用本地计数器 C 计数,当 $C \geq T$ 或 $C \geq T+1$ 时,产生一次新的同步采样脉冲。

2. 根据权利要求1所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,自适应动态同步采样控制装置还包括动态补偿电路,所述余数 R 作为动态补偿电路的输入值。

3. 根据权利要求2所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,所述动态补偿电路对同步采样脉冲进行计数,计数值记为 N ,该计数值在秒脉冲上升沿时刻复位为1,并累加至 f ;当补偿不等式成立时,所述动态补偿电路对同步采样脉冲周期进行补偿,所述补偿不等式为: $R \times N \geq Q_i, i=0,1,2,\dots,R$,其中: $Q_0=f, Q_{i+1}=Q_i+f$ 。

4. 根据权利要求3所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,计算同步采样脉冲的基准周期 T 的公式中, \pm 符号的取舍由 ΔE 决定,当 $\Delta E < T/2$,取+,否则取-。

5. 根据权利要求4所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,所述偏差检测电路采用在秒脉冲上升沿时刻记录本地计数器 C 作为同步误差 ΔE 。

6. 根据权利要求5所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,所述秒脉冲检测电路每秒测量一次秒脉冲的周期;当同时满足以下两个条件时,该秒脉冲有效:

- 1) 该秒脉冲的绝对周期值在 $1s \pm 30\mu s$ 范围内;
- 2) 连续两次秒脉冲的绝对周期值的差小于 $1\mu s$ 。

7. 根据权利要求2-6其中之一所述的基于秒脉冲的自适应动态同步采样控制装置,其特征在于,所述秒脉冲检测电路、偏差检测电路、周期计算电路、脉冲输出电路和动态补偿电路均在FPGA内部使用硬件描述语言Verilog HDL及数学运算IP核进行设计实现。

8. 一种基于秒脉冲的自适应动态同步采样控制方法,其特征在于:其包括以下步骤:

1) 通过秒脉冲检测电路定时测量一次秒脉冲的周期 T_{pps} ,并根据秒脉冲的绝对周期值及连续两次周期的相对变化值来判断秒脉冲的有效性;

2) 通过偏差检测电路在秒脉冲上升沿时刻测量同步采样脉冲的同步误差 ΔE ;

3) 通过周期计算电路在秒脉冲有效的前提下使用秒脉冲的有效周期值 T_{pps} 与同步误差

ΔE 的代数和除以采样频率 f 来计算同步采样脉冲的基准周期,公式如下: $T = \frac{T_{pps} \pm \Delta E}{f}$ 式

中 T 为同步采样脉冲的基准周期,余数为 R ;

4) 通过脉冲输出电路使用本地计数器 C 计数,当 $C \geq T$ 或 $C \geq T+1$ 时,产生一次新的同步采

样脉冲。

9. 根据权利要求8所述的基于秒脉冲的自适应动态同步采样控制方法,其特征在于,还包括以下步骤:

5)通过动态补偿电路对同步采样脉冲进行计数,计数值记为N,该计数值在秒脉冲上升沿时刻复位为1,并累加至f;当补偿不等式成立时,所述动态补偿电路对同步采样脉冲周期进行补偿,所述补偿不等式为: $R \times N \geq Q_i, i=0,1,2,\dots,R$,其中: $Q_0=f, Q_{i+1}=Q_i+f$ 。

10. 根据权利要求9所述的基于秒脉冲的自适应动态同步采样控制方法,其特征在于,计算同步采样脉冲的基准周期T的公式中,±符号的取舍由 ΔE 决定,当 $\Delta E < T/2$,取+,否则取-;所述秒脉冲检测电路每秒测量一次秒脉冲的周期;当同时满足以下两个条件时,该秒脉冲有效:

- 1)该秒脉冲的绝对周期值在 $1s \pm 30\mu s$ 范围内;
- 2)连续两次秒脉冲的绝对周期值的差小于 $1\mu s$;

所述秒脉冲检测电路、偏差检测电路、周期计算电路、脉冲输出电路和动态补偿电路均在FPGA内部使用硬件描述语言Verilog HDL及数学运算IP核进行设计实现。

基于秒脉冲的自适应动态同步采样控制装置及其方法

技术领域

[0001] 本发明涉及电力系统分布式测控设备对一次设备交流模拟或数字信号的采集与同步,技术领域属工业测控领域。

背景技术

[0002] 电力系统中有一些需要对来自一次设备的电流、电压数据进行时间相关组合的物理单元,如合并单元(MU)、同步相量测量装置(PMU)等。此类设备接收来自不同电气间隔的电子式电压、电流互感器转换的一次设备模拟量,在内部实现采样同步后供自身实现相应测控功能,或将采样值合并发送给继电保护、测控、计量、录波等设备使用。采样值的同步性影响上述设备的性能甚至可靠性,对电力系统安全运行的意义重大。

[0003] 通常采样同步通过2种方式实现,分别是给各电子互感器的采集器提供同步采样脉冲;或者对来自不同电气间隔的原始异步采样值使用插值算法进行重采样处理。而不同设备之间的同步则依赖外部同步对时实现:将全球定位系统(GPS)/北斗授时源输出的同源的秒脉冲信号以点对点方式连接到各测控设备,各个测控设备的同步采样脉冲均在秒脉冲上升沿时刻锁定,并按照采样频率在两次秒脉冲之间实现均匀的等时间间隔的采样。基于外部同步对时方式实现的采样值同步很大程度上依赖于授时源信号的质量,若授时源因锁定卫星信号或主、备授时源相互切换,则会导致输出秒脉冲发生抖动,从而使采样值无效,此时同步采样脉冲应快速平稳地跟踪秒脉冲信号并保持同步,同步误差达到要求,缩短采样值无效的时间。同时同步采样脉冲在两次秒脉冲之间达到均匀分布以保证采样的等间隔性或重采样计算的精确度。

发明内容

[0004] 本发明的目的是使用现场可编程门阵列(FPGA)电路设计一款适用于分布式测控设备的标准的同步采样脉冲发生芯片。此芯片基于硬件实时地自学习秒脉冲的特征值,并参考同步采样脉冲的同步误差,通过硬件逻辑算法自适应地实现同步采样脉冲与秒脉冲的快速平稳同步,以及同步采样脉冲在秒脉冲之间均匀分布的功能。

[0005] 本发明的技术方案是提供一种基于秒脉冲的自适应动态同步采样控制装置,其特征在于,其包括:

[0006] 秒脉冲检测电路:负责定时测量一次秒脉冲的周期 T_{pps} ,并根据秒脉冲的绝对周期值及连续两次周期的相对变化值来判断秒脉冲的有效性;

[0007] 偏差检测电路:负责在秒脉冲上升沿时刻测量同步采样脉冲的同步误差 ΔE ;

[0008] 周期计算电路:负责在秒脉冲有效的前提下使用秒脉冲的有效周期值 T_{pps} 与同步

误差 ΔE 的代数和和对采样频率 f 作除法运算,公式如下: $T = \frac{T_{pps} \pm \Delta E}{f}$,式中 T 为同步采样脉冲

的基准周期,余数为 R ;

[0009] 脉冲输出电路,负责使用本地计数器 C 计数,当 $C \geq T$ 或 $C \geq T+1$ 时,产生一次新的同

步采样脉冲。

[0010] 优选的,自适应动态同步采样控制装置还包括动态补偿电路,所述余数R作为动态补偿电路的输入值。

[0011] 优选的,所述动态补偿电路对同步采样脉冲进行计数,计数值记为N,该计数值在秒脉冲上升沿时刻复位为1,并累加至f;当补偿不等式成立时,所述动态补偿电路对同步采样脉冲周期进行补偿,所述补偿不等式为: $R \times N \geq Q_i (i=0,1,2,\dots,R)$,其中: $Q_0=f, Q_{i+1}=Q_i+f$ 。

[0012] 优选的,计算同步采样脉冲的基准周期T的公式中,±符号的取舍由 ΔE 决定,当 $\Delta E < T/2$,取+,否则取-。

[0013] 优选的,所述偏差检测电路采用在秒脉冲上升沿时刻记录本地计数器C作为同步误差 ΔE 。

[0014] 优选的,所述秒脉冲检测电路每秒测量一次秒脉冲的周期;当同时满足以下两个条件时,该秒脉冲有效:

[0015] 1)该秒脉冲的绝对周期值在 $1s \pm 30\mu s$ 范围内;

[0016] 2)连续两次秒脉冲的绝对周期值的差小于 $1\mu s$ 。

[0017] 优选的,所述秒脉冲检测电路、偏差检测电路、周期计算电路、脉冲输出电路和动态补偿电路均在FPGA内部使用硬件描述语言Verilog HDL及数学运算IP核进行设计实现。

[0018] 本发明还提供一种基于秒脉冲的自适应动态同步采样控制方法,其特征在于:其包括以下步骤:

[0019] 1)通过秒脉冲检测电路定时测量一次秒脉冲的周期 T_{pps} ,并根据秒脉冲的绝对周期值及连续两次周期的相对变化值来判断秒脉冲的有效性;

[0020] 2)通过偏差检测电路在秒脉冲上升沿时刻测量同步采样脉冲的同步误差 ΔE ;

[0021] 3)通过周期计算电路在秒脉冲有效的前提下使用秒脉冲的有效周期值 T_{pps} 与同步

误差 ΔE 的代数和作除法运算,公式如下: $T = \frac{T_{pps} \pm \Delta E}{f}$,式中T为同步采样脉冲

的基准周期,余数为R;

[0022] 4)通过脉冲输出电路使用本地计数器C计数,当 $C \geq T$ 或 $C \geq T+1$ 时,产生一次新的同步采样脉冲。

[0023] 优选的,还包括以下步骤:

[0024] 5)通过动态补偿电路对同步采样脉冲进行计数,计数值记为N,该计数值在秒脉冲上升沿时刻复位为1,并累加至f;当补偿不等式成立时,所述动态补偿电路对同步采样脉冲周期进行补偿,所述补偿不等式为: $R \times N \geq Q_i (i=0,1,2,\dots,R)$,其中: $Q_0=f, Q_{i+1}=Q_i+f$ 。

[0025] 优选的,计算同步采样脉冲的基准周期T的公式中,±符号的取舍由 ΔE 决定,当 $\Delta E < T/2$,取+,否则取-;所述秒脉冲检测电路每秒测量一次秒脉冲的周期;当同时满足以下两个条件时,该秒脉冲有效:

[0026] 1)该秒脉冲的绝对周期值在 $1s \pm 30\mu s$ 范围内;

[0027] 2)连续两次秒脉冲的绝对周期值的差小于 $1\mu s$;

[0028] 所述秒脉冲检测电路、偏差检测电路、周期计算电路、脉冲输出电路和动态补偿电

路均在FPGA内部使用硬件描述语言Verilog HDL及数学运算IP核进行设计实现。

[0029] 本技术方案充分利用FPGA电路工作的实时性和并行性,利用内部超大规模的可编程逻辑模块(CLB)将复杂的计算与逻辑处理分解成多个功能电路模块,各功能模块之间并行工作且相互配合,用于测量秒脉冲的特征值、同步采样脉冲的同步误差,计算同步采样脉冲的基准周期,并通过动态补偿算法实现同步采样脉冲在秒脉冲之间的均匀分布。

[0030] 这种基于FPGA使同步采样脉冲快速平稳地跟踪外部秒脉冲并保持同步,同步条件下通过动态补偿算法实现同步采样脉冲在秒脉冲之间均匀分布的技术即为基于秒脉冲的自适应动态同步采样控制方法。

[0031] 本发明具有以下优点:

[0032] (1)本发明的电路结构简单,成本低;

[0033] (2)同步采样脉冲跟踪秒脉冲的速度快,同步误差小;

[0034] (3)同步采样脉冲在秒脉冲之间分布均匀,动态误差小。

附图说明

[0035] 图1是本发明一种基于秒脉冲的自适应动态同步采样控制装置的原理框图;

[0036] 图2是本发明的典型应用。

具体实施方式

[0037] 下面对本发明的具体实施方式作进一步详细的描述。

[0038] 如图1所示,本发明的一种基于秒脉冲的自适应动态同步采样控制装置根据功能划分成秒脉冲检测电路、偏差检测电路、周期计算电路、动态补偿电路及脉冲输出电路。各种模块电路在FPGA内部使用硬件描述语言Verilog HDL及数学运算IP核(IP即知识产权Intellectual Property,是已经验证的、可重用的、具有某种确定功能的集成电路模块)进行设计实现,电路具有很强的可移植性和重用性,即本设计可以在稍作修改的情况下移植到不同FPGA厂商的产品上。

[0039] 其工作原理为:秒脉冲检测电路在秒脉冲上升沿时刻测量秒脉冲的周期,根据连续两次的测量结果判断秒脉冲的有效性,决定周期测量值是否可用;同时在秒脉冲上升沿时刻测量同步采样脉冲的同步误差,为动态调整算法提供依据。上述的测量均使用高频晶振时钟实现,可以达到很高的测量精确度。在此基础上,周期计算电路使用秒脉冲周期、同步误差的代数和除以采样频率来计算同步采样脉冲的基准周期。由于晶振的频率准确度特性,由晶振测量的秒脉冲周期与标称值对应值有偏差,所以运用除法运算得到同步采样脉冲基准周期的同时还会得到余数。动态补偿电路将此余数在1秒内补偿到同步采样脉冲的周期中,补偿算法使用余数和同步采样脉冲的计数值实时地判断累积误差是否达到补偿条件,动态地调整同步采样脉冲的周期,实现同步采样脉冲在秒脉冲之间的均匀分布,此过程中同步采样秒脉冲的周期不发生抖动。最后脉冲输出电路通过本地计数器同脉冲基准周期以及周期补偿值相比较,输出同步采样脉冲信号。

[0040] 如图2所示,虚线框中的内容是本发明的一种基于秒脉冲的自适应动态同步采样控制装置。图中的同步采样脉冲IP模块接收外部秒脉冲信号,经过硬件逻辑算法处理后输出与秒脉冲同步的同步采样脉冲信号,此信号触发电子式互感器的二次转换器进行模拟量

采样,同时保证DSP(即数字信号处理器Digital Signal Processor,是一种适合于进行数字信号处理运算的微处理器,其主要应用是实时快速地实现各种数字信号处理算法)进行插值重采样的计算节拍,并且控制同步采样值报文的等间隔均匀发送。

[0041] 以上实施例仅为本发明其中的一种实施方式,其描述较为具体和详细,但并不能因此而理解为对本发明专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干变形和改进,这些都属于本发明的保护范围。因此,本发明专利的保护范围应以所附权利要求为准。

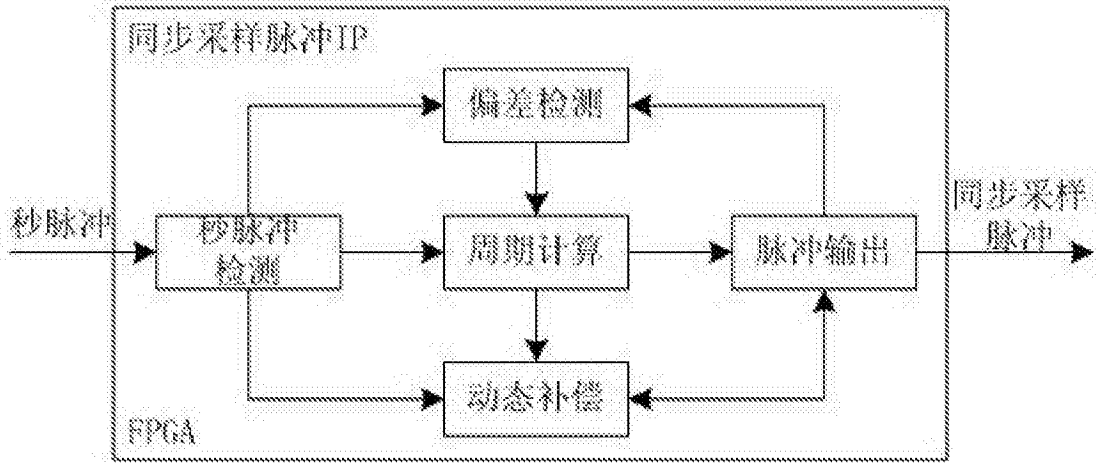


图1

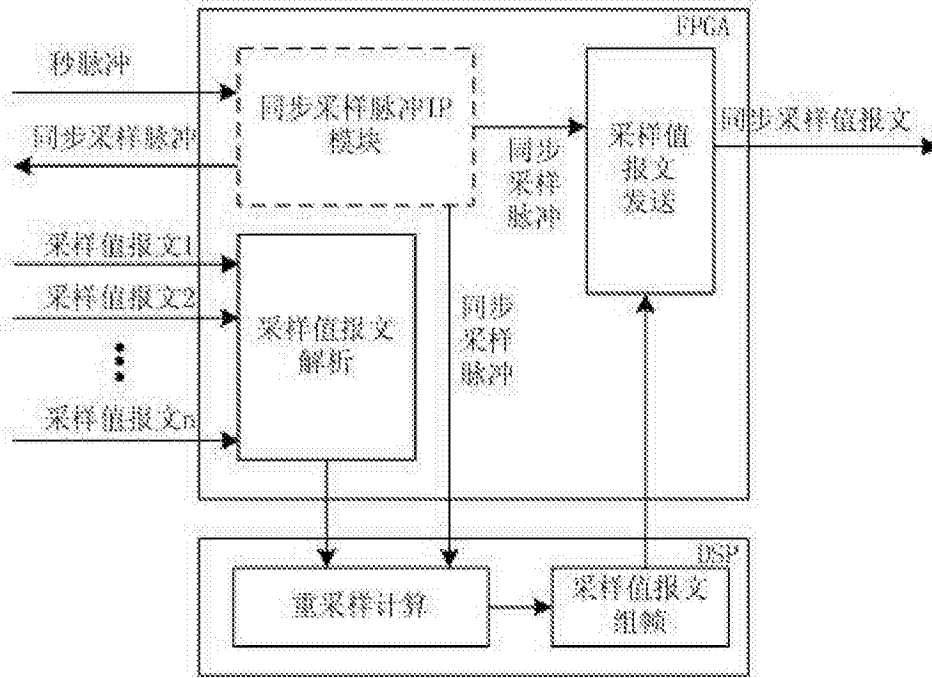


图2