

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6560360号
(P6560360)

(45) 発行日 令和1年8月14日 (2019.8.14)

(24) 登録日 令和1年7月26日 (2019.7.26)

(51) Int. Cl. F I
H O 2 M 3/07 (2006.01) H O 2 M 3/07

請求項の数 23 (全 30 頁)

(21) 出願番号	特願2017-553123 (P2017-553123)	(73) 特許権者	515280193
(86) (22) 出願日	平成28年4月6日 (2016.4.6)		ライオン セミコンダクター インク.
(65) 公表番号	特表2018-512038 (P2018-512038A)		アメリカ合衆国 カリフォルニア州 94
(43) 公表日	平成30年4月26日 (2018.4.26)		107, サンフランシスコ, 332 タウ
(86) 国際出願番号	PCT/US2016/026159		ンSEND ストリート
(87) 国際公開番号	W02016/168019	(74) 代理人	110000659
(87) 国際公開日	平成28年10月20日 (2016.10.20)		特許業務法人広江アソシエイツ特許事務所
審査請求日	平成31年4月3日 (2019.4.3)	(72) 発明者	クロスリー, ジョン
(31) 優先権主張番号	62/148,901		アメリカ合衆国 カリフォルニア州 94
(32) 優先日	平成27年4月17日 (2015.4.17)		610, オークランド, #7, 369 パ
(33) 優先権主張国・地域又は機関	米国 (US)	(72) 発明者	レ, ハンフリー
早期審査対象出願			アメリカ合衆国 コロラド州 80027
			, スーペリア, 1474 イー. ウェル
			ドナ ウェイ
			最終頁に続く

(54) 【発明の名称】 非対称型スイッチングコンデンサレギュレータ

(57) 【特許請求の範囲】

【請求項 1】

入力ノードで入力電圧を受け取り、出力ノードで出力電圧を提供するように構成された電圧レギュレータであって、

インダクタと、

第1の電圧に適応するように構成された第1のコンデンサと、

第2の電圧に適応するように構成された第2のコンデンサと、

第1の構成と第2の構成とを交互に繰り返すように構成されたスイッチマトリックスであって、前記第1の構成では、前記スイッチマトリックスは、前記第1のコンデンサと前記第2のコンデンサとを、前記インダクタを介して並列関係で結合するように構成され、前記第2の構成では、前記スイッチマトリックスは、前記第1のコンデンサと前記第2のコンデンサとを、前記入力ノードと接地ノードとの間に直列関係で結合するように構成される、前記スイッチマトリックスと、

前記第1の構成で前記第1の電圧と前記第2の電圧との間に電圧差を提供するために前記インダクタを通る電流を誘導するように構成された複数の電源スイッチと、

を含み、

前記複数の電源スイッチは第1のスイッチおよび第2のスイッチを含み、前記第1の構成では、前記第1のスイッチおよび前記第2のスイッチは、前記第1のコンデンサと前記第2のコンデンサとの間に前記電圧差を提供するために、所定のデューティサイクルで第1の状態と第2の状態とを交互に繰り返すように構成される、電圧レギュレータ。

10

20

【請求項 2】

前記第 1 の構成では、前記インダクタと前記第 1 のコンデンサとは直列関係にあり、前記インダクタおよび前記第 1 のコンデンサは前記第 2 のコンデンサと集合的に並列関係にある、請求項 1 に記載の電圧レギュレータ。

【請求項 3】

前記第 1 のコンデンサはスイッチングコンデンサであり、前記第 2 のコンデンサはデカップリングコンデンサである、請求項 1 に記載の電圧レギュレータ。

【請求項 4】

前記第 1 のコンデンサおよび前記第 2 のコンデンサは、前記第 1 の構成では、前記入力ノードと前記接地ノードとを結合するコンデンサスタックの同じ層にあるスイッチングコンデンサである、請求項 1 に記載の電圧レギュレータ。

10

【請求項 5】

前記第 2 の構成では、前記第 2 のコンデンサは前記出力ノードに結合され、デカップリングコンデンサと並列である、請求項 4 に記載の電圧レギュレータ。

【請求項 6】

前記第 1 の状態では、前記第 1 のコンデンサと前記第 2 のコンデンサとを前記インダクタを介して並列に結合するために、前記第 1 のスイッチはオンにされ、前記第 2 のスイッチはオフにされ、前記第 2 の状態では、前記第 1 のコンデンサと前記第 2 のコンデンサとを減結合するために、前記第 1 のスイッチはオフにされ、前記第 2 のスイッチはオンにされる、請求項 1 に記載の電圧レギュレータ。

20

【請求項 7】

前記第 1 のスイッチは前記出力ノードと前記インダクタとの間に配置されている、請求項 1 に記載の電圧レギュレータ。

【請求項 8】

前記第 1 のスイッチは前記インダクタと前記第 1 のコンデンサとの間に配置されている、請求項 1 に記載の電圧レギュレータ。

【請求項 9】

前記電圧レギュレータの前記出力電圧は、前記所定のデューティサイクルに基づいて決定される、請求項 1 のいずれか一項に記載の電圧レギュレータ。

【請求項 10】

30

第 3 のコンデンサをさらに含み、前記第 2 の構成では、前記スイッチマトリックスは前記第 3 のコンデンサを前記第 1 のコンデンサと直列関係にするよう構成される、請求項 1 に記載の電圧レギュレータ。

【請求項 11】

前記第 1 の構成では、前記スイッチマトリックスは、前記第 3 のコンデンサを前記第 2 のコンデンサと並列に前記出力ノードに結合するように構成される、請求項 10 に記載の電圧レギュレータ。

【請求項 12】

前記第 1 の構成では、前記スイッチマトリックスは、前記第 3 のコンデンサを前記第 1 のコンデンサに並列に結合させるように構成される、請求項 10 に記載の電圧レギュレータ。

40

【請求項 13】

前記インダクタは $1 \sim 100 \text{ nH}$ の範囲のインダクタンスを有する、請求項 1 に記載の電圧レギュレータ。

【請求項 14】

前記インダクタはオンチップまたはオンパッケージである、請求項 13 に記載の電圧レギュレータ。

【請求項 15】

前記インダクタは $100 \text{ nH} \sim 10 \text{ } \mu\text{H}$ の範囲のインダクタンスを有する、請求項 1 に記載の電圧レギュレータ。

50

【請求項 16】

請求項 1 に記載の電圧レギュレータであって、前記電圧レギュレータは、前記電圧レギュレータ内の前記出力ノードが入力電圧源に接続され、前記電圧レギュレータの前記入力ノードが目標負荷に結合される逆方向に動作するように構成される、前記電圧レギュレータ

を含む電子システム。

【請求項 17】

前記電圧レギュレータを前記逆方向に動作させる前記電子システムは、前記電圧レギュレータを昇圧レギュレータとして動作させるように構成される、請求項 16 に記載の電子システム。

10

【請求項 18】

請求項 1 のいずれか一項に記載の電圧レギュレータと、

前記電圧レギュレータに結合された目標負荷システムであって、前記電圧レギュレータの前記出力ノードは前記目標負荷システムに結合されている、前記目標負荷システムとを含む電子システム。

【請求項 19】

前記電子システムはモバイル通信デバイスを含む、請求項 18 に記載の電子システム。

【請求項 20】

入力ノードで入力電圧を受け取り、出力ノードで出力電圧を提供するように構成された電圧レギュレータであって、

20

インダクタと、

第 1 の側と第 2 の側を有しており、第 1 の電圧に適應するように構成された第 1 のコンデンサと、

第 1 の側と第 2 の側を有しており、第 2 の電圧に適應するように構成された第 2 のコンデンサと、

第 1 の構成と第 2 の構成とを交互に繰り返すように構成されたスイッチマトリックスであって、前記第 1 の構成では、前記スイッチマトリックスは、前記第 1 のコンデンサの前記第 1 の側と前記第 2 のコンデンサの前記第 1 の側とを、前記インダクタを用いて前記出力ノードが前記第 1 のコンデンサの第 1 の側に接続されるように並列関係で結合するように構成され、前記第 2 の構成では、前記スイッチマトリックスは、前記第 1 のコンデンサの第 1 の側と前記第 2 のコンデンサの第 2 の側とを、前記入力ノードと接地ノードとの間に第 2 のコンデンサと第 1 のコンデンサとが直列関係で結合するように構成される、前記スイッチマトリックスと、

30

前記第 1 の構成で前記第 1 の電圧と前記第 2 の電圧との間に電圧差を提供するために前記インダクタを通る電流を誘導するように構成された複数の電源スイッチと、

を含む、電圧レギュレータ。

【請求項 21】

前記第 1 の構成では、前記インダクタと前記第 2 のコンデンサとは直列関係にあり、前記インダクタおよび前記第 2 のコンデンサは前記第 1 のコンデンサと、前記出力ノードと前記接地ノードとの間で集合的に並列関係にある、請求項 20 に記載の電圧レギュレータ

40

【請求項 22】

前記第 2 のコンデンサはスイッチングコンデンサであり、前記第 1 のコンデンサはデカップリングコンデンサである、請求項 20 に記載の電圧レギュレータ。

【請求項 23】

前記第 1 のコンデンサおよび前記第 2 のコンデンサは、前記第 1 の構成では、前記入力ノードと前記接地ノードとを結合するコンデンサスタックの同じ層にあるスイッチングコンデンサである、請求項 20 に記載の電圧レギュレータ。

【発明の詳細な説明】

【技術分野】

50

【0001】

関連出願の相互参照

本出願は、米国特許法第119条(e)の下で、参照によりその全体が本明細書に組み入れられる、2015年4月17日に出願された「ASYMMETRIC SWITCHING CAPACITOR REGULATOR」という名称の米国仮特許出願第62/148,901号の先の出願日の利益を主張するものである。

【0002】

連邦政府による資金提供を受けた研究開発の記載

本発明は、全米科学財団(NSF)によって授与された1353640および1447003の下での連邦政府の支援を得てなされた。連邦政府は本発明に一定の権利を有する。

10

【0003】

本開示は、非対称型スイッチングコンデンサレギュレータ(asymmetric switching capacitor regulator、非対称型スイッチングキャパシタ安定回路)に関する。

【背景技術】

【0004】

電子システムのサイズ縮小が強く求められている。サイズ縮小は、スペースが重視されるモバイルエレクトロニクスにおいて特に望ましいが、大規模データセンタに配置されるサーバにおいても望ましい。というのは、固定された不動産に可能な限り多くのサーバを詰め込むことが重要だからである。

20

【0005】

電子システムにおける最大の構成部品の1つは電圧レギュレータ(パワーレギュレータ、電圧調整器とも呼ぶ)を含む。パワーレギュレータは、多くの場合、集積チップに電圧を供給するために多数のかさばるオフチップ構成部品を含み、これには、プロセッサ、メモリデバイス(例えば、ダイナミックリードアクセスメモリ(DRAM))、無線周波数(RF)チップ、Wi-Fiコンボチップ、電力増幅器が含まれる。したがって、電子システムにおける電圧レギュレータのサイズを縮小することが望ましい。

【0006】

パワーレギュレータは、電源(例えば、バッテリー)から出力負荷に電力を供給するDC-DCレギュレータチップなどの半導体チップを含む。出力負荷には、電子デバイス内の様々な集積チップ(例えば、アプリケーションプロセッサ、DRAM、NANDフラッシュメモリ)を含むことができる。電力を効率的に供給するために、電圧レギュレータは「バック(buck)」トポロジを使用することができる。そうしたレギュレータをバックレギュレータと呼ぶ。バックレギュレータは、インダクタを使用して電源から出力負荷に電荷を転送する。バックレギュレータは、電源スイッチを使用してインダクタを複数の電圧のうちの1つに接続/切断することにより、複数の電圧の加重平均である出力電圧を提供することができる。バックレギュレータは、インダクタが複数の電圧のうちの1つに結合されている時間量を制御することによって出力電圧を調整することができる。

30

【発明の概要】

40

【発明が解決しようとする課題】

【0007】

残念ながら、バックレギュレータは高集積電子システムには適していない。バックレギュレータの変換効率は、特に電力変換比が高い場合や、出力負荷によって消費される電流量が大きい場合には、インダクタのサイズに依存する。インダクタは大面積を占める可能性があり、オンダイまたはオンパッケージで統合するにはかさばるため、既存のバックレギュレータでは、多数のオフチップインダクタ構成部品を使用することが多い。この戦略は、往々にして、プリント回路基板上に大面積を必要とし、それによって電子デバイスのサイズが増大する。モバイルシステムオンチップ(system-on-chip、SoC)がより複雑になり、ますます多くの電圧領域の電圧レギュレータによる供給が必要に

50

なるにつれて、課題はさらに深刻化する。

【 0 0 0 8 】

別の種類のパワーレギュレータがスイッチトキャパシタレギュレータであり、インダクタの代わりにコンデンサが使用される。残念ながら、スイッチトキャパシタは特定の出力電圧比でのみ効率的であり、比が所定の値から逸脱すると電力効率が悪くなる。

【課題を解決するための手段】

【 0 0 0 9 】

開示の主題のいくつかの実施形態は、電圧レギュレータを含む。電圧レギュレータは、入力ノード (input node、入力接続点) で入力電圧を受け取り、出力ノード (output node) で出力電圧を提供するように構成されている。電圧レギュレータは、インダクタと、第 1 の電圧に適応するように構成された第 1 のコンデンサと、第 2 の電圧に適応するように構成された第 2 のコンデンサとを含む。また電圧レギュレータは、第 1 の構成と第 2 の構成とを交互に繰り返すように構成されたスイッチマトリックス (switch matrix、スイッチの縦横配列) も含み、第 1 の構成では、スイッチマトリックスは、第 1 のコンデンサと第 2 のコンデンサとを、インダクタを介して並列関係で結合するように構成され、第 2 の構成では、スイッチマトリックスは、第 1 のコンデンサと第 2 のコンデンサとを、入力ノードと接地ノードとの間に直列関係で結合するように構成される。また電圧レギュレータは、第 1 の構成で第 1 の電圧と第 2 の電圧との間に電圧差を提供するためにインダクタを通る電流を誘導するように構成された複数の電源スイッチも含むことができる。

【 0 0 1 0 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 の構成では、インダクタと第 1 のコンデンサとは直列関係にあり、インダクタおよび第 1 のコンデンサは第 2 のコンデンサと集合的に並列関係にある。

【 0 0 1 1 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 のコンデンサはスイッチングコンデンサであり、第 2 のコンデンサはデカップリングコンデンサである。

【 0 0 1 2 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 のコンデンサおよび第 2 のコンデンサは、第 1 の構成では、入力ノードと接地ノードとを結合するコンデンサスタックの同じ層にあるスイッチングコンデンサである。

【 0 0 1 3 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 2 の構成では、第 2 のコンデンサは出力ノードに結合され、デカップリングコンデンサと並列である。

【 0 0 1 4 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、複数の電源スイッチは、第 1 のスイッチおよび第 2 のスイッチを含み、第 1 の構成では、第 1 のスイッチおよび第 2 のスイッチは、第 1 のコンデンサと第 2 のコンデンサとの間に電圧差を提供するために、所定のデューティサイクル (duty cycle、動作周期) で第 1 の状態と第 2 の状態とを交互に繰り返すように構成される。

【 0 0 1 5 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 の状態では、第 1 のコンデンサと第 2 のコンデンサとをインダクタを介して並列に結合するために、第 1 のスイッチはオンにされ、第 2 のスイッチはオフにされ、第 2 の状態では、第 1 のコンデンサと第 2 のコンデンサとを減結合 (de-couple) するために、第 1 のスイッチはオフにされ、第 2 のスイッチはオンにされる。

【 0 0 1 6 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 のスイッチは出力ノードとインダクタとの間に配置される。

【 0 0 1 7 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 のスイッチはインダクタと第 1 のコンデンサとの間に配置される。

【 0 0 1 8 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、電圧レギュレータの出力電圧は、所定のデューティサイクルに基づいて決定される。

【 0 0 1 9 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、電圧レギュレータは第 3 のコンデンサをさらに含み、第 2 の構成では、スイッチマトリックスは第 3 のコンデンサを第 1 のコンデンサと直列関係にするよう構成される。

10

【 0 0 2 0 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 の構成では、スイッチマトリックスは、第 3 のコンデンサを第 2 のコンデンサと並列に出力ノードに結合するように構成される。

【 0 0 2 1 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、第 1 の構成では、スイッチマトリックスは、第 3 のコンデンサを第 1 のコンデンサに並列に結合させるように構成される。

【 0 0 2 2 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、インダクタは 1 ~ 1 0 0 n H の範囲のインダクタンスを有する。

20

【 0 0 2 3 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、インダクタはオンチップまたはオンパッケージである。

【 0 0 2 4 】

本明細書で開示する電圧レギュレータのいくつかの実施形態において、インダクタは 1 0 0 n H ~ 1 0 μ H の範囲のインダクタンスを有する。

【 0 0 2 5 】

開示の主題のいくつかの実施形態は、電子システムを含む。電子システムは、いくつかの実施形態による電圧レギュレータを含み、電圧レギュレータは、電圧レギュレータ内の出力ノードが入力電圧源に接続され、電圧レギュレータの入力ノードが目標負荷 (t a r g e t l o a d) に結合される逆方向に動作するように構成される。

30

【 0 0 2 6 】

本明細書で開示する電子システムのいくつかの実施形態において、電圧レギュレータを逆方向に動作させる電子システムは、電圧レギュレータを昇圧レギュレータとして動作させるように構成される。

【 0 0 2 7 】

開示の主題のいくつかの実施形態は、いくつかの実施形態による電圧レギュレータと、電圧レギュレータに結合された目標負荷システムとを含む電子システムを含み、電圧レギュレータの出力ノードは目標負荷システムに結合される。

40

【 0 0 2 8 】

本明細書で開示する電子システムのいくつかの実施形態において、電子システムはモバイル通信デバイスを含む。

【 0 0 2 9 】

以上では、以下の開示の主題の詳細な説明がよりよく理解され、本開示の当技術分野への貢献がよりよく理解されるように、開示の主題の特徴を大まかに概説した。当然ながら、開示の主題には、以下に記載され、添付の特許請求の範囲の主題を形成するその他の特徴がある。

【 0 0 3 0 】

この点に関して、開示の主題の少なくとも 1 つの実施形態を詳細に説明する前に、開示

50

の主題は、その適用において、以下の説明に記載され、または図面に例示されている構造の詳細にも、構成部品の配置にも限定されないことを理解されたい。開示の主題は他の実施形態も可能であり、様々なやり方で実施し、達成することができる。また、本明細書で使用する表現および用語は、説明のためのものであり、限定とみなすべきではないことも理解されたい。

【0031】

よって、当業者であれば、本開示が基礎とする概念は、開示の主題のいくつかの目的を達成するための他の構造、システム、方法および媒体の設計の基礎として容易に利用されうることを理解するであろう。したがって、特許請求の範囲は、開示の主題の趣旨および範囲を逸脱しない限り、そうした均等な構造を含むものとみなすべきことが重要である。

10

【0032】

これらならびに開示の主題のその他の目的については、開示の主題を特徴付ける様々な新規な特徴と共に、本開示に添付され、本開示の一部を形成する特許請求の範囲に詳細に記載されている。開示の主題、その動作上の利点、およびその使用によって達成される具体的な目的をよりよく理解するために、開示の主題の好ましい実施形態が例示されている添付の図面および説明事項を参照されたい。

【0033】

開示の主題の様々な目的、特徴、および利点は、以下の開示の主題の詳細な説明を、添付の図面との関連で考察すればより十分に理解することができる。図面において類似した参照符号は類似した要素を指し示す。

20

【図面の簡単な説明】

【0034】

【図1A】対称型スイッチングコンデンサレギュレータおよびその動作を示す図である。

【図1B】対称型スイッチングコンデンサレギュレータおよびその動作を示す図である。

【0035】

【図2A】3:1ラダースwitchingコンデンサレギュレータおよびその動作を示す図である。

【図2B】3:1ラダースwitchingコンデンサレギュレータおよびその動作を示す図である。

【0036】

30

【図3A】バックレギュレータおよびその動作およびその動作を示す図である。

【図3B】バックレギュレータおよびその動作およびその動作を示す図である。

【0037】

【図4A】いくつかの実施形態による、所望の出力電圧範囲の下半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【図4B】いくつかの実施形態による、所望の出力電圧範囲の下半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【図4C】いくつかの実施形態による、所望の出力電圧範囲の下半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【0038】

40

【図5A】いくつかの実施形態による、所望の出力電圧範囲の上半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【図5B】いくつかの実施形態による、所望の出力電圧範囲の上半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【0039】

【図6A】いくつかの実施形態による、所望の出力電圧範囲全体の出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【図6B】いくつかの実施形態による、所望の出力電圧範囲全体の出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す図である。

【図6C】いくつかの実施形態による、所望の出力電圧範囲全体の出力電圧を提供するこ

50

とができる非対称型スイッチングコンデンサレギュレータを示す図である。

【0040】

【図7A】いくつかの実施形態による、3:1スイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す図である。

【図7B】いくつかの実施形態による、3:1スイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す図である。

【0041】

【図8A】いくつかの実施形態による、ラダースイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す図である。

【図8B】いくつかの実施形態による、ラダースイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す図である。

【0042】

【図9A】いくつかの実施形態による昇圧非対称型スイッチングコンデンサレギュレータを示す図である。

【図9B】いくつかの実施形態による昇圧非対称型スイッチングコンデンサレギュレータを示す図である。

【0043】

【図10】いくつかの実施形態による非対称型スイッチングコンデンサレギュレータを含むコンピューティングデバイスのブロック図である。

【0044】

【図11A】いくつかの実施形態による、2つのコンデンサ間に電圧差を導入する方法および電圧差を用いて出力電圧を生成する方法を示す図である。

【図11B】いくつかの実施形態による、2つのコンデンサ間に電圧差を導入する方法および電圧差を用いて出力電圧を生成する方法を示す図である。

【発明を実施するための形態】

【0045】

以下の説明では、開示の主題の十分な理解を提供するために、開示の主題のシステムおよび方法、ならびにそうしたシステムおよび方法が動作しうる環境などに関する多くの具体的な詳細が記載される。しかし、開示の主題はそうした具体的な詳細なしで実施されてもよく、当業者に周知のいくつかの特徴は、開示の主題を複雑化しないように詳細に説明されていないことが、当業者には明らかであろう。加えて、以下で提供する例は例示であり、開示の主題の範囲内にある他のシステムおよび方法も企図されていることも理解されよう。

【0046】

現代の電子システムは、複数の処理コアおよび異種構成部品（例えば、メモリコントローラ、ハードウェアアクセラレータ）を単一チップ内に組み込んだシステムオンチップ（SoC）として緊密に統合されてきた。SoCの人気は、より厳しい電力バジェットと相まって、ブロック別の粒度で電圧および周波数を制御しようとする動機となっている。ブロック別の電圧制御は、電子システムが、より高い性能を求める計算ブロック（例えば、プロセッサコア）の電圧のみを上昇させることを可能にできる。そうしたブロック別の電圧制御は、電力および/または性能を向上させることができる。

【0047】

しかし、従来の動的電圧・周波数スケーリング（DVFS）の手法は、オフチップ電圧レギュレータのコスト制限およびサイズ制限により粗粒度で行われてきた。さらに、従来のDVFS方式は、オフチップ電圧レギュレータが低速であるために、マイクロ秒時間スケールでの低速電圧/周波数スケーリングだけに制限されていた。ナノ秒時間スケールでのより高速なDVFSは、急速に変化する計算需要に合わせてSoC電圧を厳密に追うことによって、SoCが消費する電力を大幅に節約することができる。

【0048】

オフチップ電圧レギュレータの欠点を考慮すると、基板サイズを縮小し、ナノ秒時間ス

10

20

30

40

50

ケールのコアごとのD V F Sを可能にするために、統合電圧レギュレータ(I V R)、すなわち、単一チップ内または単一パッケージ内で他の構成部品(例えば、プロセッサコア)と統合された電圧レギュレータの構築への関心が急激に高まっている。

【0049】

I V Rには、スイッチングレギュレータ()や低ドロップアウトリニアレギュレータを含む、様々な電圧レギュレータを含むことができる。基板サイズを縮小することができ、ナノ秒時間スケールのコアごとのD V F Sを可能にすることができるI V Rは、Wonyoung Kimらが、2008年2月に、IEEE International Symposium on High-Performance Computer Architecture (HPCA)で発表した「System Level Analysis of Fast, Per-Core DVFS using On-Chip Switching Regulators」、Hanh-Phuc Leらが、2011年9月に、IEEE Journal of Solid-State Circuits (JSSC)で発表した「Design Techniques for Fully Integrated Switched-Capacitor DC-DC Regulators」という表題の論文、Wonyoung Kimらが、2012年1月に、IEEE Journal of Solid-State Circuits (JSSC)で発表した「A Fully-Integrated 3-Level DC/DC Regulator for Nanosecond-Scale DVFS」という表題の論文に開示されており、各々、参照によりその全体が本明細書に組み入れられる。

【0050】

スイッチングレギュレータは、スイッチングコンデンサ(S C)レギュレータを含むことができる。スイッチングコンデンサレギュレータは、インダクタの代わりに1つまたは複数のコンデンサを使用して、電源から出力負荷に電荷を転送することができる。スイッチングコンデンサレギュレータは、コンデンサが相互に接続される構成および順序を変更することによって出力電圧を制御することができる。

【0051】

残念ながら、スイッチングコンデンサレギュレータの効率は、入力電圧の所定の分数ではない出力電圧では低下する可能性がある。例えば、スイッチングコンデンサレギュレータは、入力電圧の $1/2$ 、 $1/3$ 、 $2/3$ 、 $2/5$ 、 $3/5$ で高効率を達成することができる。しかし、同じスイッチングコンデンサレギュレータが、出力電圧がそれらの値から逸脱する場合には、高効率を提供することができない。これが、連続した電圧範囲内、または $5 \sim 10 \text{ mV}$ ステップの電圧範囲内で動作する多くのS o Cの問題である。

【0052】

図1 Aから図1 Bに、出力電圧 $V_{OUT} 104$ が入力電圧 $V_{IN} 102$ のある分数に近い場合に高効率を達成することができる対称型スイッチングコンデンサレギュレータを示す。この特定の例では、その分数は $1/3$ である。スイッチングコンデンサレギュレータは、複数のコンデンサ $C_{SW1} 106$ 、 $C_{SW2} 108$ 、および $C_{OUT} 119$ と、スイッチマトリックス(簡略化のために図示されていない)とを含む。スイッチマトリックスは、複数のスイッチを含むことができる。

【0053】

スイッチングコンデンサレギュレータでは、スイッチマトリックスがどのようにして接続、切断されるかに応じて、スイッチングコンデンサ $C_{SW1} 106$ と $C_{SW2} 108$ とを異なるやり方で接続することができ、デカップリングコンデンサ $C_{OUT} 119$ は出力側の雑音を低減するために常に出力 $V_{OUT} 104$ に結合されている。デカップリングコンデンサ $C_{OUT} 119$ は、通常、出力電圧 $V_{OUT} 104$ のノイズまたはリップルを低減させる大きなコンデンサである。

【0054】

スイッチマトリックスの構成に応じて、スイッチングコンデンサレギュレータを状態0

10

20

30

40

50

または状態 1 とすることができる。スイッチは、スイッチングコンデンサ C_{SW1} 106、 C_{SW2} 108 もまた、状態 0 と状態 1 とを周期的に交互に繰り返すように、周期的に（例えば、特定の周波数で）オン / オフすることができる。図 1 B に示すように、レギュレータは、状態 0 で時間 $0 \sim T_0$ を費やし、状態 1 で $T_0 \sim (T_0 + T_1)$ を費やすことができる。

【0055】

状態 1 では、スイッチングコンデンサ C_{SW1} 106 の両端の第 1 の電圧 V_{SW1} と C_{SW2} 108 の両端の第 2 の電圧 V_{SW2} は、出力電圧 V_{OUT} 104 と等しい。スイッチングコンデンサ C_{SW1} 106、 C_{SW2} 108 が十分に大きいと仮定すると、第 1 の電圧および第 2 の電圧（ V_{SW1} および V_{SW2} ）は、状態 0 と状態 1 の両方でおおよそ同じままとすることができる。したがって、コンデンサ構成が状態 0 に変化する場合、 V_{IN} 102 と V_{OUT} 104 との関係は、以下のように計算することができる。

【数 1】

$$V_{IN} = V_{OUT} + V_{SW1} + V_{SW2} = 3 \times V_{OUT}$$

したがって、この具体例では、出力電圧 V_{OUT} 104 を V_{IN} 102 の $1/3$ に設定することができる。このスイッチングコンデンサレギュレータは、3 : 1 降圧スイッチングコンデンサレギュレータとも呼ばれる。より詳細には、この特定の種類のスイッチングコンデンサレギュレータは、2 つのスイッチングコンデンサ C_{SW1} 106、 C_{SW2} 108 が状態 0 で直列に接続され、状態 1 で並列に接続されるため、3 : 1 直列並列スイッチングコンデンサレギュレータとも呼ばれる。電流 118 を消費する出力負荷は、プロセッサ、メモリ（例えば、DRAM、NAND フラッシュ）、RF チップ、Wi-Fi コンボチップ、および電力増幅器を含む任意の種類の電子デバイスとすることができる。

【0056】

多くの場合、スイッチングコンデンサレギュレータが高効率を達成する入力電圧 V_{IN} 102 の分数値は、状態 0 の間の入力ノードと接地との間の積層コンデンサの数によって決定される。例えば、図 1 A では、入力ノード（例えば、入力電圧 V_{IN} 102 が提供されるノード）と接地ノードとの間の積層コンデンサの数は 3 である。したがって、スイッチングコンデンサレギュレータは、その出力電圧が入力電圧 V_{IN} 102 の $1/3$ であるときに高効率を達成する。入力ノードと接地ノードとの間の積層コンデンサの数を N 個に増加させた場合、スイッチングコンデンサレギュレータは、その出力電圧が入力電圧 V_{IN} 102 の $1/N$ であるときに高効率を達成することができる。

【0057】

積層コンデンサ構成のコンデンサは、スタック内の「層」と関連付けることができる。例えば、図 1 A の状態 0 のように、入力ノードと接地ノードとの間の積層コンデンサ構成が 3 つのコンデンサを有する場合、接地ノードに接続されたコンデンサ（例えば、 C_{OUT} 110）は第 1 層にあるといい、入力ノードに接続されたコンデンサ（例えば、 C_{SW1} 106）は第 3 層にあるといい、第 1 層と第 3 層との間に挟まれたコンデンサ（例えば、 C_{SW2} 108）は第 2 層にあるという。場合によっては、コンデンサスタック内の特定のコンデンサの層を、直列関係にある特定のコンデンサと接地との間のコンデンサの最小数を数えることによって決定することができる。第 1 のコンデンサと第 2 のコンデンサとは、（1）直列関係にある第 1 のコンデンサと接地ノードとの間のコンデンサの最小数と、（2）直列関係にある第 2 のコンデンサと接地ノードとの間のコンデンサの最小数と同じである場合に、コンデンサスタック内の同じ層にあるという。

【0058】

図 2 A から図 2 B に、スイッチングコンデンサがどのように接続されているかが図 1 とわずかに異なる、3 : 1 ラダースイッチングコンデンサレギュレータ（ladder s

10

20

30

40

50

switching capacitor regulator)を示す。図1と同様に、コンデンサは、スイッチングコンデンサを接続、切断するスイッチマトリックス（簡略化のために本図には描かれていない）を使用して状態0と状態1とを交互に繰り返す。図2Bに示すように、レギュレータは、状態0で時間 $0 \sim T_0$ を費やし、状態1で時間 $T_0 \sim (T_0 + T_1)$ を費やすことができる。

【0059】

状態0では、 $C_{SW4} 216$ の両端の電圧 V_{SW4} は出力 $V_{OUT} 104$ と等しく、 $C_{SW2} 208$ の両端の電圧 V_{SW2} は $C_{SW3} 214$ の両端の電圧 V_{SW3} と等しい。状態1では、 $C_{SW3} 214$ の両端の電圧 V_{SW3} は出力電圧 $V_{OUT} 104$ と等しく、 $C_{SW4} 216$ の両端の電圧 V_{SW4} は $C_{SW1} 206$ の両端の電圧 V_{SW1} と等しい。要約すると以下のとおりである。

状態0では： $V_{SW4} = V_{OUT}$ ， $V_{SW2} = V_{SW3}$ ， $V_{IN} = V_{SW1} + V_{SW2} + V_{OUT}$

状態1では： $V_{SW3} = V_{OUT}$ ， $V_{SW4} = V_{SW1}$ ， $V_{IN} = V_{SW1} + V_{SW2} + V_{OUT}$

すべてのコンデンサ値が、コンデンサ両端の電圧を状態0と状態1の両方でおおよそ同じままとするのに十分な大きさであると仮定すると、 V_{SW1} 、 V_{SW2} 、 V_{SW3} 、 V_{SW4} はすべて、 V_{OUT} とおおよそ等しくなる。その結果、 $V_{IN} 102$ と $V_{OUT} 104$ との間の関係は、以下のように計算することができる。

【数2】

$$V_{IN} = V_{SW1} + V_{SW2} + V_{OUT} = 3 \times V_{OUT}$$

この特定の種類のスイッチングコンデンサレギュレータを3：1ラダースイッチングコンデンサレギュレータと呼ぶ。というのは、2つのスイッチングコンデンサ $C_{SW4} 216$ 、 $C_{SW2} 208$ が直列に接続され、2つのスイッチングコンデンサ $C_{SW3} 214$ 、 $C_{SW1} 206$ が直列に接続される様子が2つのはしごが並んでいるように見えるからである。

【0060】

より一般的には、図1Aのスイッチングコンデンサレギュレータと同様に、入力ノードと接地ノードとの間の積層コンデンサの数（例えば、直列関係にあるコンデンサの数）がNである場合、ラダースイッチングコンデンサレギュレータは、その出力電圧が入力電圧 $V_{IN} 102$ の $1/N$ であるときに高効率を達成することができる。図2Aの特定の事例では、直列関係にあるコンデンサの数は3である（例えば、 $C_{SW1} 206 - C_{SW3} 214 - C_{OUT} 110$ ）。したがって、この特定のラダースイッチングコンデンサレギュレータは、その出力電圧が入力電圧 $V_{IN} 102$ の $1/3$ であるときに高効率を達成することができる。

【0061】

図1から図2に示す2つの例では、スイッチングコンデンサレギュレータは、 $V_{OUT} 104$ を比較的高い電力効率で（例えば、大きな電力損失なしで） $V_{IN} 102$ の $1/3$ になるように設定することができる。しかし、実世界の二次効果を考慮すると、コンデンサ電圧は、上記の式で仮定されているように状態0および状態1で安定したままにとどまらず、コンデンサが時間の経過と共に充電され、放電されるにつれて変化する。このため、スイッチングコンデンサレギュレータに、 $V_{IN} 102$ の $1/3$ から逸脱した出力電圧 $V_{OUT} 104$ を提供させる。

【0062】

しかし、出力電圧 $V_{OUT} 104$ が $V_{IN} 102$ の $1/3$ からさらに逸脱するにつれて、スイッチングコンデンサレギュレータは出力電圧 V_{OUT} を調整するためにより多くの

10

20

30

40

50

電力を消費することになる。その結果、出力電圧 $V_{OUT} 104$ が $V_{IN} 102$ の $1/3$ からさらに逸脱するにつれて、スイッチングコンデンサレギュレータの電力効率は低下することになる。これが、レギュレータに小さいステップ（約 5 mV ）で広い電圧範囲をカバーする電圧を提供させる必要のある SOC の問題である。

【0063】

本開示は、高効率で広い電圧範囲をカバーする出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを提供する。開示のスイッチングコンデンサレギュレータは、1つまたは複数のスイッチングコンデンサの両端の電圧とスイッチングコンデンサレギュレータ内の残りのスイッチングコンデンサの両端の電圧とに差異を生じさせることによって、広範囲の出力電圧を生成するように構成されている。

10

【0064】

従来のスイッチングコンデンサレギュレータは、例えば、図1Aの状態1の間はすべてのスイッチングコンデンサの両端の電圧が等しいため、出力電圧を入力電圧の所定の分数に部分的に設定するのに適しているにすぎない。より多くのスイッチングコンデンサを使用してもこれに関しては役に立たない。状態0でより多くのスイッチングコンデンサを積層することにより、レギュレータは出力を入力電圧の $1/2$ 、 $1/3$ 、 $1/4$ 、 $1/5$ （以下同様）になるように設定することができるが、レギュレータは、高効率で入力電圧の分数から逸脱した出力電圧を提供することができない。

【0065】

しかし、1つまたは複数のスイッチングコンデンサが異なる電圧と関連付けられている場合、スイッチングコンデンサの出力電圧は、高効率で入力電圧の分数から逸脱することができる。例えば、すべて V_{OUT} と等しい電圧を有する3つのスイッチングコンデンサを積層する代わりに、3つのスイッチングコンデンサは、それぞれ、 V_{OUT} 、 V_{OUT} 、 $1.2 \times V_{OUT}$ と等しい電圧を有するものとする。この場合、 V_{IN} は $V_{IN} = V_{OUT} + V_{OUT} + 1.2 \times V_{OUT} = 3.2 \times V_{OUT}$ として計算されることになる。したがって、出力電圧 V_{OUT} を V_{IN} の $1/(3.2)$ に設定することができ、これはスタック内のコンデンサの数に基づいて決定される入力電圧の分数値ではない。

20

【0066】

これが示すのは、スイッチングコンデンサレギュレータがスイッチングコンデンサ電圧を任意の値に設定することができる場合、スイッチングコンデンサレギュレータは、入力電圧 V_{IN} の分数に固定されない任意の出力電圧を提供できることである。本開示は、スイッチングコンデンサの両端の電圧を任意の値に設定することができるスイッチングコンデンサレギュレータを提供する。このようにして、レギュレータは、コンデンサスタック内のコンデンサの数に基づいて決定される入力電圧の分数値ではない出力電圧を提供することができる。本明細書で開示する非対称型スイッチングコンデンサレギュレータのいくつかの実施形態は、スイッチングコンデンサの両端の電圧を任意の値に設定するために1つまたは複数のインダクタを使用する。本明細書で開示する電圧レギュレータを、集合的に、非対称型スイッチングコンデンサレギュレータと呼ぶ。

30

【0067】

非対称型スイッチングコンデンサレギュレータには、少なくとも2つの主要な利点がある。第1に、このレギュレータは V_{OUT} を、任意の値とし、 V_{IN} の所定の比率に固定されないように設定することができる。第2に、このレギュレータは、対称型スイッチングコンデンサレギュレータよりも少ないコンデンサを使用して、広範囲の V_{OUT} にわたって調節することができる。例えば、出力電圧 V_{OUT} の所望の範囲は $0.6 \sim 1.4\text{ V}$ であり、 V_{IN} は 3.6 V であるとする。対称型スイッチングコンデンサレギュレータは、コンデンサ電圧を V_{OUT} にする必要があり、そのため、 0.6 V の最小 V_{OUT} ($3.6/0.6 = 6$) をサポートするのに少なくとも6個の積層コンデンサが必要である。しかし、非対称型スイッチングコンデンサレギュレータは、スイッチングコンデンサ電圧を V_{OUT} とは異なる値に設定することができる。したがって、非対称型スイッチングコンデンサレギュレータ内のコンデンサの数は、対称型スイッチングコンデンサレギュレー

40

50

タ内のコンデンサの数より少なくすることができる。

【0068】

非対称型スイッチングコンデンサレギュレータの動作は、バックレギュレータの動作に関連している。図3Aから図3Bにバックレギュレータおよびその動作を示す。バックレギュレータ300は、インダクタ308と、2つのスイッチ314、316とを含むことができる。バックレギュレータ300は、インダクタ308を、1組の電源スイッチ314、316を介して第1の電圧源 V_{IN102} と第2の電圧源112とに接続することができる。場合によっては、第2の電圧源112は、接地電圧源を含むこともできる。電源スイッチ314、316は、外部入力を使用してオン/オフにすることができる。場合によっては、電源スイッチ314、316を、2つのスイッチが同時にオンにならないように制御することもできる。電源スイッチ314、316はトランジスタを含むことができる。

10

【0069】

図3Bに示すように、電源スイッチ314、316が周期Tでオン/オフする際に、インダクタの入力 V_X302 は周期Tで0と V_{IN102} との間で変動しうる。インダクタ308およびコンデンサ110は、時間の経過と共に V_X302 を平均化する低域通過フィルタとして動作し、それによって、小さい電圧リップルを有するレギュレータ出力 V_{OUT310} における信号が生成される。出力電圧 V_{OUT104} は、インダクタ308が第1の電圧源 V_{IN102} に結合されている時間量と、インダクタ308が第2の電圧源318に結合されている時間量とに依存しうる。例えば、バックレギュレータ300は、出力電圧 V_{OUT310} を $V_{IND} + (0V)(1 - D)$ に調整することができ、式中、Dは0と1との間の数であり、 V_X が V_{IN} に結合されている時間部分である。Dをデューティサイクルともいう。

20

【0070】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、インダクタ308を介して入力ノード（例えば、入力電圧 V_{IN} に結合されたノード）を出力ノード（例えば、出力電圧 V_{OUT} に結合されたノード）に一時的に結合することによって、出力電圧 V_{OUT310} と入力電圧 V_{IN} との間に電圧差を提供できるというバックレギュレータ300の特性を使用することができる。この特性は、非対称型スイッチングコンデンサレギュレータにおいて、インダクタを介して第1のコンデンサを第2のコンデンサと一時的に結合することによって、非対称型スイッチングコンデンサレギュレータ内のコンデンサ間に電圧差を誘導するのに使用される。

30

【0071】

図11Aから図11Bに、いくつかの実施形態による、2つのコンデンサ間に電圧差を導入する方法および電圧差を用いて出力電圧を生成する方法を示す。図11Aには、第1のコンデンサ1102と、第2のコンデンサ1104と、インダクタ1106とを含むレギュレータが示されている。レギュレータは状態0でその動作を開始することができ、これが図11Aに示されている。この状態では、第1のコンデンサ1102と第2のコンデンサ1104とは、インダクタ1106を介して並列関係で結合されており、第2のコンデンサ1104は、従来のスイッチングコンデンサレギュレータと異なり、インダクタ1106を介して出力ノードに接続されている。2つのコンデンサがコンデンサ間に配置されたインダクタを別にすればそれ以外は並列関係にある場合、2つのコンデンサはインダクタを介して並列関係にあるという。

40

【0072】

この状態では、非対称型スイッチングコンデンサレギュレータは、インダクタ1106を通る電流を誘導することによって第1のコンデンサ1102と第2のコンデンサ1104との間に電圧差を誘導することができる。いくつかの実施形態において、インダクタ1106は、バックレギュレータの場合と同様に、インダクタ1106を通る電流を誘導するために異なる電圧に接続する（例えば、切り換える）ことができ、このインダクタ1106を通る電流は、第1のコンデンサ1102と第2のコンデンサ1104との間に電圧

50

差を生じさせることができる。

【0073】

第1のコンデンサ1102と第2のコンデンサ1104との間に電圧差が発生した後で、レギュレータは、図11Bに示すように、状態1に切り換えることができる。この状態では、第1のコンデンサ1102と第2のコンデンサ1104とは、インダクタ1106とは独立して、入力ノードと接地ノードとの間に直列関係で結合されている。したがって、入力電圧 V_{IN} は、 V_{OUT} と等しい第1のコンデンサ1102の両端の電圧 V_1 と第2のコンデンサ1104の両端の電圧 V_2 との和である。言い換えれば、 $V_{OUT} = V_1 + V_2$ である。第2のコンデンサ1104の両端の電圧 V_2 は、（例えば、状態0の間にインダクタ1106が切り換わるデューティサイクルを変化させることによって）絶えず変化させることができるため、出力電圧 V_{OUT} も絶えず変化させることができる。

10

【0074】

いくつかの実施形態では、第1のコンデンサ1102は、出力ノードと接地ノードとに常に結合されているデカップリングコンデンサとすることができ、第2のコンデンサ1104はスイッチングコンデンサとすることができる。他の実施形態では、第1のコンデンサ1102と第2のコンデンサ1104の両方をスイッチングコンデンサとすることができる。

【0075】

いくつかの実施形態では、第1のコンデンサ1102と第2のコンデンサ1104の両方がスイッチングコンデンサである場合には、第1のコンデンサ1102と第2のコンデンサ1104とを、状態0の間、スイッチングコンデンサレギュレータのコンデンサスタック内の同じ層と関連付けることができる。

20

【0076】

図4Aに、いくつかの実施形態による非対称型スイッチングコンデンサレギュレータを示す。図1～図2で開示した対称型スイッチングコンデンサと同様に、スイッチマトリックス（簡略化のために図4Aには描かれていない）を使用して位置を切り換えることができる1つの出力デカップリングコンデンサ C_{OUT110} および1つのスイッチングコンデンサ C_{SW1406} がある。

【0077】

非対称型スイッチングコンデンサレギュレータは、 C_{SW1406} がどのように接続されるかに基づいて、状態0と状態1とを交互に繰り返すように構成されている。図4Bに、いくつかの実施形態による、図4Aの非対称型スイッチングコンデンサレギュレータに結合されたスイッチマトリックスを示す。スイッチマトリックスは、スイッチングコンデンサ C_{SW1406} の上板および下板を状態0と状態1とで異なるノードに接続、切断するのに使用される4つのスイッチ $SW3430$ 、 $SW4432$ 、 $SW5434$ および $SW6436$ を含む。例えば、状態0では、スイッチ $SW3430$ 、スイッチ $SW4432$ がオンになり、スイッチ $SW5434$ 、スイッチ $SW6436$ がオフになる。状態1では、スイッチ $SW3430$ 、スイッチ $SW4432$ がオフになり、スイッチ $SW5434$ 、スイッチ $SW6436$ がオンになる。簡略化のために、1つまたは複数のスイッチングコンデンサと関連付けられたスイッチマトリックスは、後の図では省略する。

30

40

【0078】

図4Aの非対称型対称型スイッチングコンデンサと図1～図2の対称型スイッチングコンデンサレギュレータとの違いは、状態1で、 C_{OUT110} と C_{SW1406} との間にインダクタ428が存在することである。このインダクタ428は、出力電圧 V_{OUT104} と等しい C_{OUT110} の両端の電圧と、 C_{SW1406} （ $V_{CSW1426}$ ）の両端の電圧とに差異を生じさせることを可能にする。さらに、 $V_{CSW1426}$ は、電源スイッチ420、422を状態1の間にオン/オフにするデューティサイクルによって決定される。

【0079】

50

図4Cに、いくつかの実施形態による、図4Aに示す非対称型スイッチングコンデンサレギュレータの動作を示す。状態0では、両方のスイッチ420、422をオフにすることができ、 V_{X424} を V_{OUT104} と等しくすることができる。この状態では、入力電圧 V_{IN102} は、 V_{X424} とは無関係であり、 $V_{IN102} = V_{CSW1426} + V_{OUT104}$ として計算することができる。

【0080】

状態1では、スイッチ420、422は、図3Aに示すバックレギュレータの電源スイッチと同様に動作することができる。例えば、状態1では、構成は、バックレギュレータの入力が $V_{CSW1426}$ であり、バックレギュレータの出力が V_{OUT104} であるバックレギュレータと同様である。したがって、インダクタの入力電圧 V_{X424} は、 T_1 以下の周期で、0と $V_{CSW1426}$ との間を変動しうる。ある意味では、非対称型スイッチングコンデンサレギュレータは、状態1内の2つのサブ状態で動作している。例えば、状態1のサブ状態0では、 DT_1 の期間にわたって $SW1$ はオンであり、 $SW2$ はオフであり、状態1のサブ状態1では、 $(1-D)T_1$ の期間にわたって $SW1$ はオフであり、 $SW2$ はオンである。場合によっては、2つのスイッチ $SW1$ および $SW2$ は、状態1内で複数回、2つのサブ状態を交互に繰り返してもよい。

【0081】

2つのスイッチ420、422は、 V_{OUT104} のレベルを $V_{CSW1}D + (0V)(1-D)$ に調整することができ、デューティサイクル D は、0と1との間の値を有し、 V_X が $V_{CSW1426}$ に結合される T_1 の分数を示す。入力電圧 V_{IN102} と出力電圧 V_{OUT104} とは状態0および状態1において一定のままであると想定されるため、 V_{IN102} と V_{OUT104} との間の関係は、以下のように求めることができる。

$$\begin{aligned} V_{OUT104} &= V_{CSW1}D + (0V)(1-D) = V_{CSW1}D \\ V_{IN102} &= V_{CSW1426} + V_{OUT104} \\ &= V_{CSW1426} + V_{CSW1}D \\ &= V_{CSW1}(1+D) \\ &= V_{OUT}(1+D)/D \end{aligned}$$

したがって、非対称型スイッチングコンデンサレギュレータの出力電圧は、以下のように求められる。

【数3】

$$V_{OUT} = \frac{DV_{IN}}{D+1}$$

D はデューティサイクルを示すので、 D の値は0と1との間である。したがって、出力電圧 V_{OUT104} の範囲は0Vから $V_{IN}/2$ である。典型的な2:1スイッチングコンデンサレギュレータは、インダクタ428を有さず、 V_{OUT104} が V_{IN102} の約1/2である場合にのみ効率的である。しかし、インダクタ428の導入により、図4Aに開示した非対称型スイッチングコンデンサレギュレータは、 D の値を調整することにより、より広い電圧範囲(0Vから $V_{IN}/2$)にわたって効率的でありうる。図4Aの非対称型スイッチングコンデンサレギュレータは、範囲0~ V_{IN} の範囲の下半分にある出力電圧を提供するので、図4Aの非対称型スイッチングコンデンサレギュレータを下側非対称型スイッチングコンデンサレギュレータと呼ぶことができる。

【0082】

図5Aに、いくつかの実施形態による範囲0~ V_{IN} の上半分にある出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す。そうした非対称型スイッチングコンデンサを、上側非対称型スイッチングコンデンサとも呼ぶ。図4Aの非対称型スイッチングコンデンサレギュレータと図5Aの非対称型スイッチングコンデンサレギュレータとの違いは、インダクタ428に対するスイッチ $SW3$ 430とスイッチ

SW4 432との位置である。スイッチSW3 430およびスイッチSW4 432は、やはり、バックレギュレータ内の電源スイッチと同様に動作する。しかし、図5Aでは、バックレギュレータへの入力電圧は V_{OUT104} であり、バックレギュレータへの出力電圧は $V_{CSW1426}$ であり、これは図4Aの構成の逆である。図4Aのレギュレータと同様に、 V_{IN102} と V_{OUT104} との間の関係は、以下のように計算することができる。

$$\begin{aligned} V_{CSW1426} &= V_{OUT104} D + (0V)(1-D) = V_{OUT104} D \\ V_{IN102} &= V_{CSW1426} + V_{OUT104} \\ &= V_{OUT104} D + V_{OUT104} \\ &= V_{OUT104} (1+D) \end{aligned}$$

10

したがって、図5Aの非対称型スイッチングコンデンサレギュレータの出力電圧は、以下のように求められる。

【数4】

$$V_{OUT} = \frac{V_{IN}}{(D+1)}$$

Dはデューティサイクルを示すので、Dの値は0と1との間である。したがって、図5Aの非対称型スイッチングコンデンサレギュレータの出力電圧 V_{OUT104} の範囲は、 $V_{IN}/2$ から V_{IN102} である。

20

【0083】

いくつかの実施形態では、図4Aの下側非対称型スイッチングコンデンサレギュレータと図5Aの上側非対称型スイッチングコンデンサレギュレータを組み合わせることで単一の非対称型スイッチングコンデンサレギュレータにすることにより、 $0V \sim V_{IN}$ の全範囲で出力電圧を提供することができる。

【0084】

図6Aに、いくつかの実施形態による、 $0V \sim V_{IN}$ の全範囲で出力電圧を提供することができる非対称型スイッチングコンデンサレギュレータを示す。非対称型スイッチングコンデンサレギュレータは、4つのスイッチSW1 426、SW2 428、SW3 430、およびSW4 432を含む。スイッチSW1 426、スイッチSW2 428、スイッチSW3 430およびスイッチSW4 432を特定のパターンでオン/オフにすることにより、このレギュレータは、下側非対称型スイッチングコンデンサレギュレータまたは上側非対称型スイッチングコンデンサレギュレータのどちらかとして動作することができる。例えば、図6Bに示すように、図6Aの非対称型スイッチングコンデンサレギュレータは、状態0および状態1の全体にわたって、SW3 430をオフにし、SW4 432をオンにすることによって、下側非対称型スイッチングコンデンサレギュレータとして使用することができる。別の例として、図6Cに示すように、図6Aの非対称型スイッチングコンデンサレギュレータは、状態0および状態1の全体にわたって、SW2 422をオフにし、SW1 420をオンにすることによって上側非対称型スイッチングコンデンサレギュレータとして使用することができる。このようにして、 V_{OUT104} を0と V_{IN102} の間の値に効率的に調節することができる。

30

40

【0085】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、複数のスイッチングコンデンサを含むことができる。図7Aから図7Bに、いくつかの実施形態による、図4から図6のような2:1スイッチングコンデンサレギュレータではなく、3:1直列並列スイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す。

【0086】

図7Aに、状態1で、 C_{SW1406} および C_{SW2702} が V_{OUT104} の反対側

50

に切り換えられるレギュレータを示す。図 7 B に、状態 1 で、 $C_{SW2} 702$ が $V_{OUT} 104$ の同じ側に切り換えられるレギュレータを示す。 $C_{SW2} 702$ のスイッチング位置は、目標入力 / 出力 (V_{IN} / V_{OUT}) 比に基づいて決定することができる。

【0087】

例えば、図 7 A では、 $C_{SW1} 406$ と $C_{SW2} 702$ との両端の電圧 V_{SW1} と電圧 V_{SW2} とは、それぞれ、スイッチ $SW1 426$ 、スイッチ $SW2 428$ 、スイッチ $SW3 430$ およびスイッチ $SW4 432$ のデューティサイクルによって設定される。状態 0 および状態 1 の全体にわたって $SW1 420$ はオンであり、 $SW2 422$ はオフであり、 $SW4 432$ および $SW3 430$ はデューティサイクル D でオン / オフになると仮定する。 $V_{IN} 102$ と $V_{OUT} 104$ との関係は、以下のように計算することができる。

10

$$\begin{aligned} V_{CSW1} &= V_{CSW2} = V_{OUT} D + (0V)(1 - D) = V_{OUT} D \\ V_{IN} 102 &= V_{CSW1} + V_{CSW2} + V_{OUT} 104 \\ &= 2V_{OUT} D + V_{OUT} \\ &= V_{OUT} (1 + 2D) \end{aligned}$$

その結果、 V_{IN} / V_{OUT} を 1 と 3 との間とすることができる。

【0088】

別の例として、図 7 B では、 V_{SW2} は $V_{OUT} 104$ と等しく、 V_{SW1} のみがスイッチのデューティサイクルによって設定される。状態 0 および状態 1 の全体にわたって $SW1 420$ はオンであり、 $SW2 422$ はオフであり、 $SW4 432$ および $SW3 430$ はデューティサイクル D でオン / オフになる同じ条件を仮定する。 $V_{IN} 102$ と $V_{OUT} 104$ との関係は、以下のように計算することができる。

20

$$\begin{aligned} V_{CSW1} &= V_{OUT} D + (0V)(1 - D) = V_{OUT} D \\ V_{CSW2} &= V_{OUT} \\ V_{IN} 102 &= V_{CSW1} + V_{CSW2} + V_{OUT} 104 \\ &= V_{OUT} D + V_{OUT} + V_{OUT} \\ &= V_{OUT} (2 + D) \end{aligned}$$

その結果、 V_{IN} / V_{OUT} を 2 と 3 との間とすることができる。

【0089】

30

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、3を上回る数のスイッチングコンデンサのスタック（例えば、4つのスタック、5つのスタック、6つのスタックなど）を有することができる。このようにして、非対称型スイッチングコンデンサレギュレータを、例えば、4 : 1、5 : 1、6 : 1 の直列並列スイッチングコンデンサレギュレータに基づいて形成することができる。

【0090】

いくつかの実施形態では、図 7 A に示すように、非対称型スイッチングコンデンサレギュレータが複数のスイッチングコンデンサを含む場合、各スイッチングコンデンサを、図 4 B に示すように、スイッチマトリックスと関連付けることができる。場合によっては、各スイッチマトリックスは 4 つのスイッチを含むことができる。

40

【0091】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、直列・並列スイッチングコンデンサレギュレータに基づいて設計するだけでなく、図 2 にその一例が示されているラダースイッチングコンデンサレギュレータに基づいて設計することもできる。

【0092】

図 8 A から図 8 B に、いくつかの実施形態による、ラダースイッチングコンデンサレギュレータに基づく非対称型スイッチングコンデンサレギュレータを示す。図 8 A ~ 図 8 B で使用されているラダースイッチングコンデンサレギュレータは、3 : 1 ラダースイッチングコンデンサレギュレータである。図 2 に示す従来の 3 : 1 ラダースイッチングコンデ

50

ンサレギュレータとは異なり、 C_{SW2} 208と C_{SW3} 214との間には、これらの2つのコンデンサの両端の電圧 V_{CSW2} 、 V_{CSW3} にそれぞれ差異を生じさせることができるように、インダクタ802が存在する。図4から図7の前の例と同様に、 V_{CSW2} と V_{CSW3} との間の関係は、特定のデューティサイクルでインダクタ802を接続、切断するスイッチマトリックスSW1 820、SW2 822、SW3 830、SW4 832によって設定することができる。

【0093】

いくつかの実施形態では、図6Aと同様に、特定のパターンでスイッチSW1 820、スイッチSW2 822、スイッチSW3 830、スイッチSW4 832をオン/オフにすることによって、図8Aのレギュレータは、下側非対称型スイッチングコンデンサレギュレータまたは上側非対称型スイッチングコンデンサレギュレータのどちらかとして動作することができる。

【0094】

例えば、状態0では、SW1 820をオンにすることができ、SW2 822をオフにすることができ、SW4 832およびSW3 830をデューティサイクル D_0 でオン/オフにすることができる。また、状態1では、SW4 832をオンにすることができ、SW3 830をオフにすることができ、SW1 820およびSW2 822をデューティサイクル D_1 でオン/オフにすることができる。この例では、 V_{IN} 102と V_{OUT} 104との間の関係は、以下のように計算することができる。

$$V_{CSW4} = V_{OUT}$$

$$V_{CSW3} = V_{OUT}$$

$$V_{CSW1} + V_{CSW3} = V_{CSW2} + V_{CSW4} \quad V_{CSW1} = V_{CSW2}$$

$$V_{CSW3} = D_0 V_{CSW2} \quad V_{OUT} = D_0 V_{CSW1}$$

$$V_{CSW4} = D_1 V_{CSW1} \quad V_{CSW1} = V_{OUT} / D_1$$

$$D_0 = D_1$$

$$\begin{aligned} V_{IN} 102 &= V_{CSW1} + V_{CSW3} + V_{OUT} \\ &= V_{OUT} / D_1 + V_{OUT} + V_{OUT} \\ &= (2 + 1 / D_1) V_{OUT} \end{aligned}$$

その結果、 V_{IN} / V_{OUT} を3以上とすることができる。図2Aのラダースイッチングコンデンサレギュレータとは対照的に、 V_{CSW1} 、 V_{CSW2} は V_{OUT} と等しくない（例えば、 $V_{CSW1} = V_{OUT} / D_1$ ）。したがって、出力電圧 V_{OUT} は、スタック数によって決定される入力電圧 V_{IN} の分数ではない。

【0095】

別の例として、状態0では、SW4 832をオンにすることができ、SW3 830をオフにすることができ、SW1 820およびSW2 822をデューティサイクル D_0 でオン/オフにすることができる。また、状態1では、SW1 820をオンにすることができ、SW2 822をオフにすることができ、SW3 830およびSW4 832をデューティサイクル D_1 でオン/オフにすることができる。この例では、 V_{IN} 102と V_{OUT} 104との間の関係は、 $D_0 = D_1$ と仮定すると、以下のように計算することができる。

$$V_{CSW4} = V_{OUT}$$

$$V_{CSW3} = V_{OUT}$$

$$V_{CSW1} + V_{CSW3} = V_{CSW2} + V_{CSW4} \quad V_{CSW1} = V_{CSW2}$$

$$V_{CSW2} = D_0 V_{CSW3} \quad V_{CSW1} = D_0 V_{OUT}$$

$$V_{CSW1} = D_1 V_{CSW4} \quad V_{CSW1} = D_1 V_{OUT}$$

したがって、 $D_0 = D_1$ である。この関係に基づいて、入力電圧 V_{IN} 102を以下のように表すことができる。

$$\begin{aligned} V_{IN} &= V_{CSW1} + V_{CSW3} + V_{OUT} \\ &= D_0 V_{OUT} + V_{OUT} + V_{OUT} \\ &= (2 + D_0) V_{OUT} \end{aligned}$$

その結果、 V_{IN} / V_{OUT} を2と3との間とすることができる。前の例で開示した動作モードと組み合わせると、図8Aのレギュレータは V_{IN} / V_{OUT} を2以上になるように調整することができる。

【0096】

いくつかの実施形態では、インダクタ802を、レギュレータ内の他のスイッチングコンデンサと直列に設けることができる。例えば、図8Bでは、インダクタ802は異なる位置にある。図2に示す従来の3:1ラダースイッチングコンデンサレギュレータとは異なり、 $C_{SW4} 216$ と $C_{OUT} 110$ の間には、これら2つのコンデンサの両端の電圧 V_{CSW4} と V_{OUT} にそれぞれ差異を生じさせることができるように、インダクタ802が存在する。

10

【0097】

いくつかの実施形態では、状態0では、 $SW1 820$ をオンにすることができ、 $SW2 822$ をオフにすることができ、 $SW4 832$ および $SW3 830$ をデューティサイクル D_0 でオン/オフにすることができる。また、状態1では、 $SW4 832$ をオンにすることができ、 $SW3 830$ をオフにすることができ、 $SW1 820$ および $SW2 822$ をデューティサイクル D_1 でオン/オフにすることができる。 $V_{IN} 102$ と $V_{OUT} 104$ との間の関係は、以下のように計算することができる。

$$\begin{aligned} V_{CSW3} &= V_{OUT} \\ V_{CSW1} + V_{CSW3} &= V_{CSW1} + V_{CSW2} \quad V_{CSW3} = V_{CSW2} = V_{OUT} \\ V_{CSW2} + V_{CSW4} &= V_{CSW3} + V_{OUT} \quad V_{CSW4} = V_{OUT} \\ D_0 V_{CSW4} &= V_{OUT} \quad D_0 = 1 \\ D_1 V_{CSW3} &= V_{CSW1} + V_{CSW3} - V_{CSW4} \quad D_1 V_{OUT} = V_{CSW1} \\ V_{IN} 102 &= V_{CSW1} + V_{CSW3} + V_{OUT} \\ &= D_1 V_{OUT} + V_{OUT} + V_{OUT} \\ &= (2 + D_1) V_{OUT} \end{aligned}$$

20

その結果、 V_{IN} / V_{OUT} を2と3との間とすることができる。

【0098】

いくつかの実施形態では、状態0では、 $SW4 832$ をオンにすることができ、 $SW3 830$ をオフにすることができ、 $SW1 820$ および $SW2 822$ をデューティサイクル D_0 でオン/オフにすることができる。また、状態1では、 $SW1 820$ をオンにすることができ、 $SW2 822$ をオフにすることができ、 $SW3 830$ および $SW4 832$ をデューティサイクル D_1 でオン/オフにすることができる。 $V_{IN} 102$ と $V_{OUT} 104$ との間の関係は、以下のように計算することができる。

30

$$\begin{aligned} V_{CSW3} &= V_{OUT} \\ V_{CSW1} + V_{CSW3} &= V_{CSW1} + V_{CSW2} \quad V_{CSW3} = V_{CSW2} = V_{OUT} \\ V_{CSW2} + V_{CSW4} &= V_{CSW3} + V_{OUT} \quad V_{CSW4} = V_{OUT} \\ D_0 V_{OUT} &= V_{CSW4} \quad D_0 = 1 \\ D_1 (V_{CSW1} + V_{CSW3} - V_{CSW4}) &= V_{CSW3} \quad D_1 V_{CSW1} = V_{OUT} \\ V_{IN} 102 &= V_{CSW1} + V_{CSW3} + V_{OUT} \\ &= V_{OUT} / D_1 + V_{OUT} + V_{OUT} \\ &= (2 + 1 / D_1) V_{OUT} \end{aligned}$$

40

その結果、 V_{IN} / V_{OUT} を3以上とすることができる。上記の構成と組み合わせると、このレギュレータは V_{IN} / V_{OUT} を2以上になるように調整することができる。

【0099】

いくつかの実施形態では、図8A～図8Bに示すように、スイッチングコンデンサのうちのどの1つまたは複数が非対称電圧を有するかに応じて、インダクタ802を異なる位置に配置することができる。図8A～図8Bの構成では、インダクタが介在している任意のスイッチングコンデンサは非対称電圧を有することができるという特性を使用する。

【0100】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、他の

50

種類のスイッチングコンデンサレギュレータに基づくものとすることができる。例えば、非対称型スイッチングコンデンサレギュレータは、ディクソン型スイッチングコンデンサレギュレータ(Dickson-type switching capacitor regulator)に基づくものとすることができる。どんな種類のスイッチングコンデンサレギュレータでも、2つ以上のスイッチングコンデンサ間に1つまたは複数のインダクタを挿入することにより、非対称型スイッチングコンデンサレギュレータにすることができる。

【0101】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、電圧レギュレータシステムの一部として動作することができる。電圧レギュレータシステムは、複数のインターリーブ位相(interleaved phase)で(例えば、1つの期間にわたって時間インターリーブ方式で)で動作することができ、非対称型スイッチングコンデンサレギュレータをインターリーブ位相のうちの1つで出力電圧を提供するのに使用することができる。例えば、電圧レギュレータシステムは、各々がそれぞれ0度、120度、240度の位相差で動作する3組の非対称スイッチングコンデンサを含むことができる。別の例として、電圧レギュレータシステムは、各々がそれぞれ0度、120度、240度の位相差で動作する2組のスイッチングインダクタレギュレータと非対称型スイッチングコンデンサレギュレータとを含むことができる。

【0102】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、非対称型スイッチングコンデンサレギュレータの入力ノードと出力電圧ノードとを入れ替えることによって、昇圧レギュレータとして使用することができる。

【0103】

図9A~図9Bに、いくつかの実施形態による昇圧非対称型スイッチングコンデンサレギュレータを示す。図9A~図9Bの昇圧非対称型スイッチングコンデンサレギュレータは図8A~図8Bの降圧レギュレータとそれぞれ類似しているが、 V_{IN102} と V_{OUT104} の位置が入れ替わっており、 V_{IN102} は V_{OUT104} より低い。 I_{OUT118} および C_{OUT110} はやはり出力 V_{OUT104} に接続されている。同様に、図4から図7の非対称型スイッチングコンデンサレギュレータも、図4から図7の非対称型スイッチングコンデンサレギュレータの入力ノードと出力電圧ノードとを入れ替えることによって昇圧レギュレータに変更することができる。

【0104】

いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、電源管理集積回路(PMIC)、バッテリー充電器、LEDドライバ、エンベロープトラッキング電力増幅器を含む様々な用途に使用することができる。

【0105】

いくつかの実施形態において、スイッチングコンデンサの静電容量は、非対称型スイッチングコンデンサレギュレータの出力電流に比例するように設定することができる。スイッチングコンデンサの静電容量は、目標電力効率に応じて、 0.1 nF/mA から 10 nF/mA の範囲で設定することができる。非対称型スイッチングコンデンサレギュレータは、より多くのコンデンサを使用することによってその効率を向上させることができる。

【0106】

非対称型スイッチングコンデンサレギュレータは、 $100\text{ nH} \sim 100\text{ }\mu\text{H}$ の範囲のかさばるディスクリットインダクタを必要とするバックレギュレータと比較すると、場合によってはオンダイまたはオンパッケージで統合するのに十分なほど小さい著しく小型のインダクタを使用することができる。いくつかの実施形態において、非対称型スイッチングコンデンサレギュレータは、 $1 \sim 100\text{ nH}$ の範囲のインダクタンスを有するインダクタを使用することができる。そうしたインダクタはオンチップまたはオンパッケージで統合することができる。いくつかの実施形態では、非対称型スイッチングコンデンサレギュレータは、 $100\text{ nH} \sim 10\text{ }\mu\text{H}$ の範囲のインダクタンスを有するインダクタを使用するこ

とができる。そうしたインダクタは、プリント回路基板（PCB）上に設けられたディスクリットインダクタとすることができる。PCB上のインダクタは、インダクタンスがより大きいため、非対称型スイッチングコンデンサレギュレータの電力効率を向上させることができる。ただし、インダクタンス値の低いオンチップまたはオンパッケージのインダクタよりも大きな実装面積を占める。

【0107】

いくつかの実施形態では、非対称型スイッチングコンデンサレギュレータを逆方向に動作させて、昇圧レギュレータとして動作させることができる。例えば、非対称型スイッチングコンデンサレギュレータの入力ノードを目標負荷、例えばチップに結合することができ、非対称型スイッチングコンデンサレギュレータの出力ノードを入力電圧源、例えばバッテリに結合することができる。

10

【0108】

いくつかの実施形態では、非対称型スイッチングコンデンサレギュレータを逆方向に動作させて、バッテリ充電器として動作させることができる。例えば、非対称型スイッチングコンデンサレギュレータの入力ノードを電源、例えばユニバーサルシリアルバス（USB）の電力線に結合することができ、非対称型スイッチングコンデンサレギュレータの出力ノードをバッテリに結合することができる。

【0109】

いくつかの実施形態では、非対称型スイッチングコンデンサレギュレータを逆の構成として動作させることができる（例えば、非対称型スイッチングコンデンサレギュレータの入力ノードと出力ノードとが交換される）。非対称型スイッチングコンデンサレギュレータの動作方向は、非対称型スイッチングコンデンサレギュレータの入力ノードと出力ノードとに結合された様々な種類の入力電圧源と出力負荷とに適応するように柔軟に変更することができる。

20

【0110】

開示の非対称型スイッチングコンデンサレギュレータの様々な実施形態は、バッテリ駆動デバイス内のバッテリ充電器として使用することができる。例えば、非対称型スイッチングコンデンサレギュレータの出力ノードを、非対称型スイッチングコンデンサレギュレータの出力電圧および出力電流を使用してバッテリが充電されるように、バッテリに結合することができる。

30

【0111】

非対称型スイッチングコンデンサレギュレータは、ハンドヘルドデバイスのバッテリに充電する際に特に有用である。スマートフォンなどのハンドヘルドデバイスは、バッテリが充電されているか否かに応じて、約2.8～4.3Vの範囲内の電圧出力（例えば、フル充電時は4.3V、完全放電時は2.8V）を提供するように構成されたりリチウムイオン（Li-Ion）バッテリを使用することができる。ハンドヘルドデバイス内のリチウムイオンバッテリは、ユニバーサルシリアルバス（USB）を使用して充電することができる。現バージョンのUSB電力線は5Vを使用しており（USBの将来のバージョンではさらに高い電圧が使用される可能性がある）、これはリチウムイオンバッテリの電圧出力よりも高い。したがって、リチウムイオンバッテリの充電に使用する前に、USB電力線からの電圧を下げる必要がある。このために、非対称型スイッチングコンデンサレギュレータは、USBから電力線の電圧および電流を受け取り、USBからの電圧および電流に基づいてリチウムイオンバッテリを充電することができるように、リチウムイオンバッテリに電力線の電圧および電流の降圧バージョンを提供するように構成することができる。

40

【0112】

いくつかの実施形態では、バッテリがUSB電力線を使用して充電される上述の構成を、USB On-The-Go（OTG）として逆に使用することができ、第1のデバイス内のバッテリが第2のデバイスを充電するためにUSB上で第2のデバイスに電力を供給する。このシナリオでは、第1のデバイス内のバッテリは、USBを介して第2のデバ

50

イス内のバッテリーに電流を供給するように構成される。第1のデバイス内のバッテリーの出力電圧がUSB電力線電圧より低い場合もありうるが、非対称型スイッチングコンデンサレギュレータは、バッテリーの出力電圧をUSB電力線の出力電圧に昇圧する昇圧構成で動作することができる。このようにして、第1のデバイス内のバッテリーは、USB電力線上で第2のデバイス内のバッテリーを充電することができる。

【0113】

図10は、いくつかの実施形態による非対称型スイッチングコンデンサレギュレータを含むコンピューティングデバイスのブロック図である。コンピューティングデバイス1000は、プロセッサ1002と、メモリ1004と、1つまたは複数のインターフェース1006と、アクセラレータ1008と、電圧レギュレータシステム1010とを含む。コンピューティングデバイス1000は、追加のモジュール、より少ないモジュール、または任意の適切な動作もしくは動作の組み合わせを実行する任意の他の適切なモジュールの組み合わせを含んでよい。

10

【0114】

いくつかの実施形態において、アクセラレータ1008は、特定用途向け集積回路(ASIC)を使用したハードウェアとして実装することができる。アクセラレータ1008は、システムオンチップ(SOC)の一部とすることができる。他の実施形態では、アクセラレータ1008は、論理回路、プログラマブル論理アレイ(PLA)、デジタル信号プロセッサ(DSP)、フィールドプログラマブルゲートアレイ(FPGA)、または任意の他の集積回路を使用したハードウェアとして実装することができる。場合によっては、アクセラレータ1008は、他の集積回路と同じパッケージ内にパッケージングすることもできる。

20

【0115】

いくつかの実施形態において、電圧レギュレータシステム1010は、プロセッサ1002、メモリ1004、および/またはアクセラレータ1008のうちの1つまたは複数に電源電圧を提供するように構成することができる。電圧レギュレータシステム1010は、1つまたは複数の電圧レギュレータ(VR)モジュール1012-1~1012-Nを含むことができる。VRモジュール1012-1~1012-Nのうちの1つまたは複数は、例えば、図4~図10で開示したような非対称型スイッチングコンデンサレギュレータとすることができる。1つまたは複数のVRモジュール1012-1~1012-Nは、複数のインターリーブ位相で動作することができる。

30

【0116】

コンピューティングデバイス1000は、インターフェース1006を介して他のコンピューティングデバイス(図示せず)と通信することができる。インターフェース1006は、その一部が非一時的であってもよい、光、銅線、無線などの様々な媒体において、いくつかの異なるプロトコルで信号を送受信するためにハードウェアとして実装することができる。

【0117】

いくつかの実施形態において、コンピューティングデバイス1000は、ユーザ機器を含むことができる。ユーザ機器は、1つまたは複数の無線アクセスネットワークおよび有線通信ネットワークと通信することができる。ユーザ機器は、電話通信能力を有するセルラ電話機とすることができる。ユーザ機器は、ワードプロセッシング、ウェブブラウジング、ゲーム、電子書籍機能、オペレーティングシステム、フルキーボードなどのサービスを提供するスマートフォンとすることもできる。ユーザ機器は、ネットワークアクセスおよびスマートフォンによって提供されるサービスの大部分を提供するタブレットコンピュータとすることもできる。ユーザ機器は、Symbian OS、iPhone OS、RIMのBlackberry、Windows Mobile、Linux、HP WebOS、Tizen、Androidなどのオペレーティングシステムを使用して動作する。画面は、モバイルデバイスにデータを入力するのに使用されるタッチスクリーンであってもよく、その場合には、フルキーボードの代わりに画面を使用することができる。ま

40

50

たユーザ機器は、全地球測位座標、プロファイル情報、または他の位置情報を保持することもできる。ユーザ機器は、ウェアラブル電子デバイスとすることもできる。

【0118】

コンピューティングデバイス1000は、計算および通信が可能な任意のプラットフォームを含むこともできる。非限定的な例には、テレビ(TV)、ビデオプロジェクタ、セットトップボックスまたはセットトップユニット、デジタルビデオレコーダ(DVR)、コンピュータ、ネットブック、ラップトップ、および計算機能を有する任意の他のオーディオ/ビジュアル機器が含まれる。コンピューティングデバイス1000は、命令を処理し、メモリに格納されたソフトウェアを実行する1つまたは複数のプロセッサで構成することができる。プロセッサは、メモリと通信し、他のデバイスと通信するためのインターフェースも行う。プロセッサは、CPU、アプリケーションプロセッサ、およびフラッシュメモリを組み合わせたシステムオンチップなどの任意の適用可能なプロセッサとすることができる。コンピューティングデバイス1000は、キーボード、タッチスクリーン、トラックボール、タッチパッド、および/またはマウスなどの様々なユーザインターフェースを提供することもできる。コンピューティングデバイス1000は、いくつかの実施形態では、スピーカおよび表示装置を含むこともできる。コンピューティングデバイス1000は、生物医学電子デバイスを含むこともできる。

10

【0119】

開示の主題は、その適用において、以下の説明に記載され、または図面に例示されている構造の詳細にも、構成部品の配置にも限定されないことを理解されたい。開示の主題は他の実施形態も可能であり、様々なやり方で実施し、達成することができる。また、本明細書で使用する表現および用語は、説明のためのものであり、限定とみなすべきではないことも理解されたい。

20

【0120】

よって、当業者であれば、本開示が基礎とする概念は、開示の主題のいくつかの目的を達成するための他の構造、システム、および方法の設計の基礎として容易に利用されうることを理解するであろう。したがって、特許請求の範囲は、開示の主題の趣旨および範囲を逸脱しない限り、そうした均等な構造を含むものとみなすべきことが重要である。

【0121】

開示の主題を、前述の例示的な実施形態として説明し、例示したが、本開示は例示としてなされているにすぎず、開示の主題の趣旨および範囲から逸脱することなく開示の主題の実施の詳細に多くの変更を加えることができ、開示の主題は添付の特許請求の範囲によってのみ限定されるものであることを理解されたい。

30

【図 1 A】

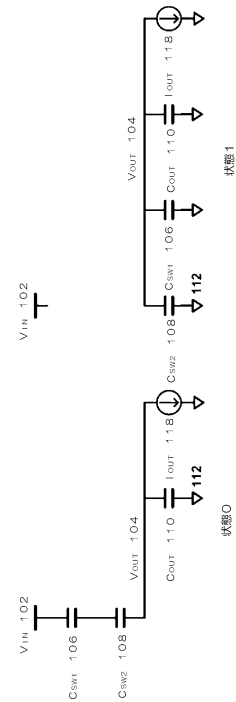


FIG. 1A

【図 1 B】

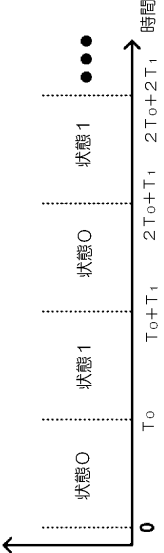


FIG. 1B

【図 2 A】

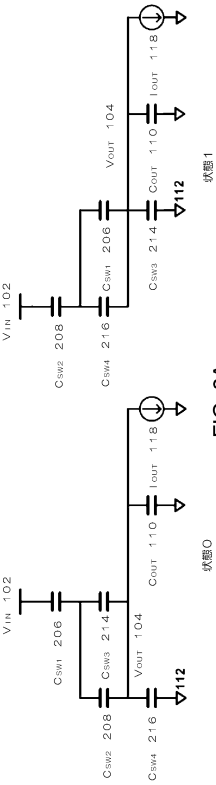


FIG. 2A

【図 2 B】

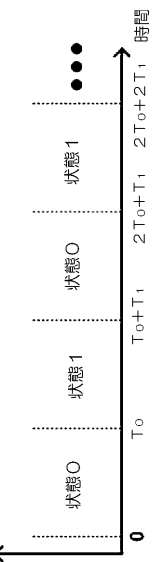


FIG. 2B

【図 3 A】

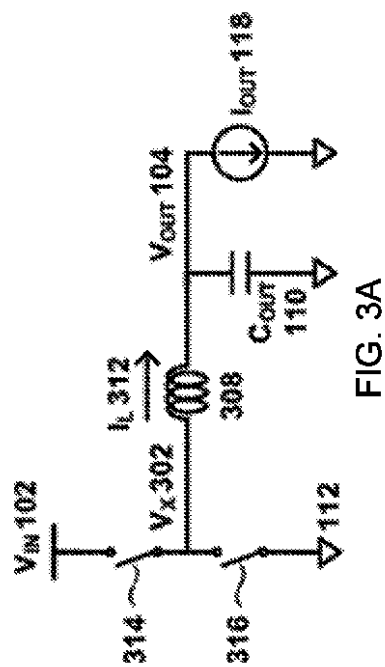


FIG. 3A

【図 3 B】

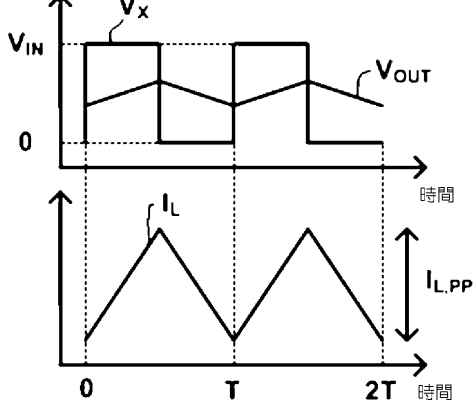


FIG. 3B

【図 4 A】

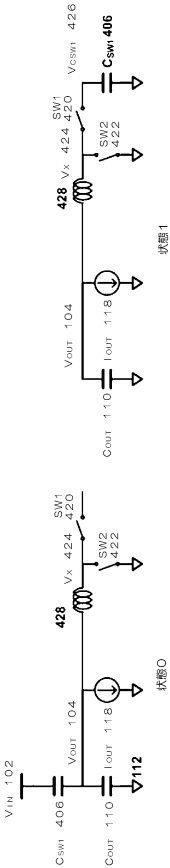


FIG. 4A

【図 4 B】

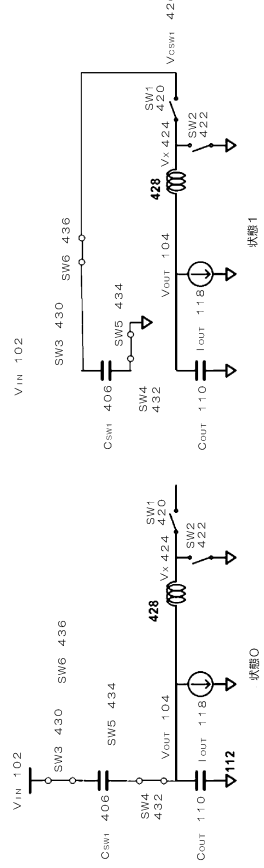


FIG. 4B

【図 4 C】

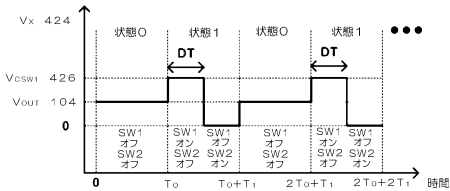


FIG. 4C

【図 5 A】

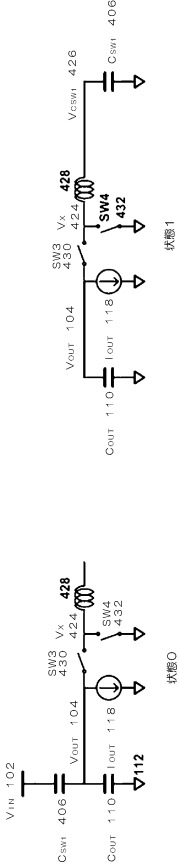


FIG. 5A

【図 5 B】

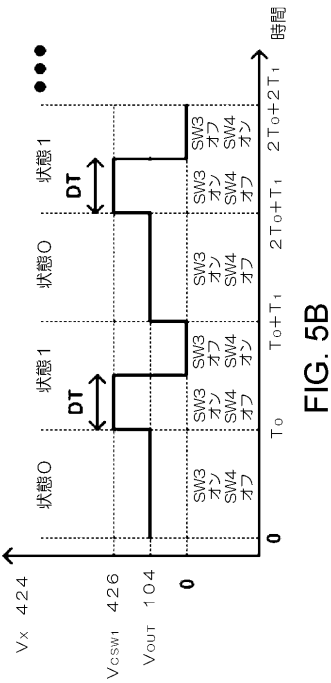


FIG. 5B

【図 6 A】

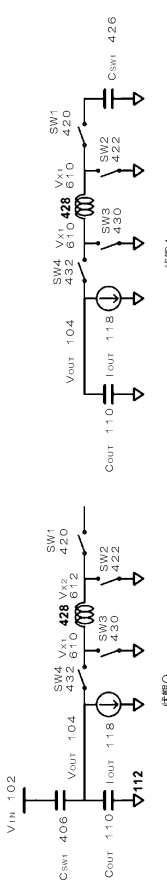


FIG. 6A

【図 6 B】

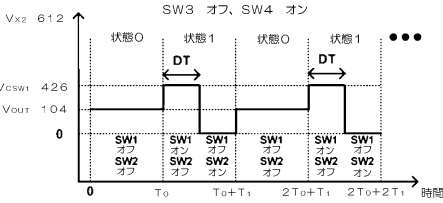


FIG. 6B

【図 6 C】

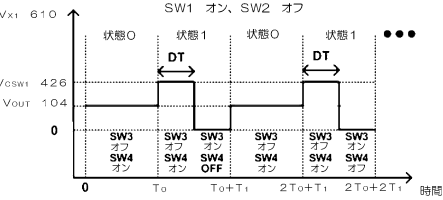


FIG. 6C

【図 7 B】

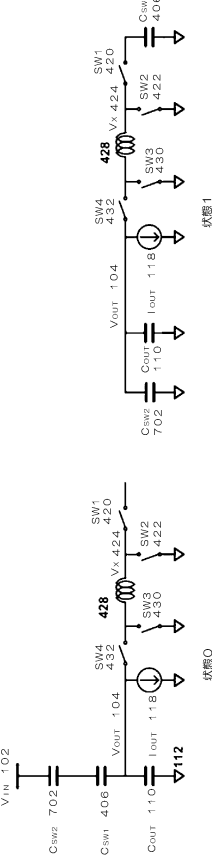


FIG. 7B

【図 7 A】

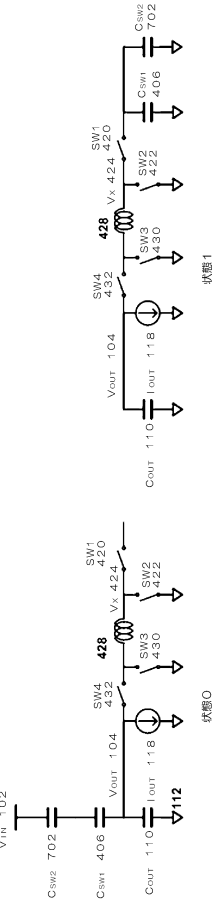


FIG. 7A

【図 8 A】

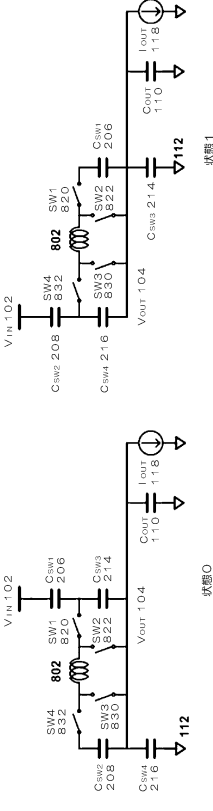


FIG. 8A

【図 8 B】

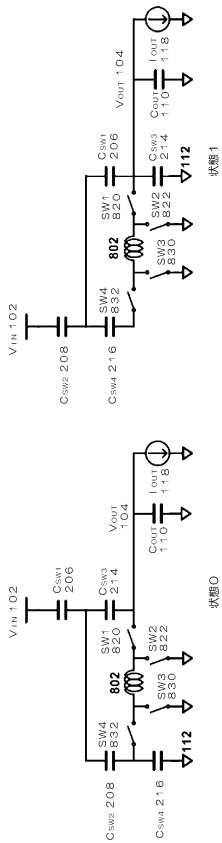


FIG. 8B

【図 9 B】

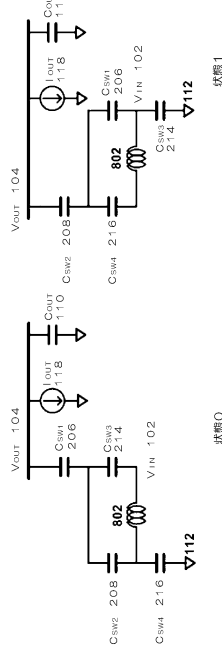


FIG. 9B

【図 9 A】

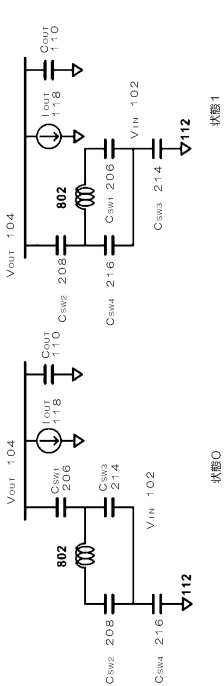


FIG. 9A

【図 10】

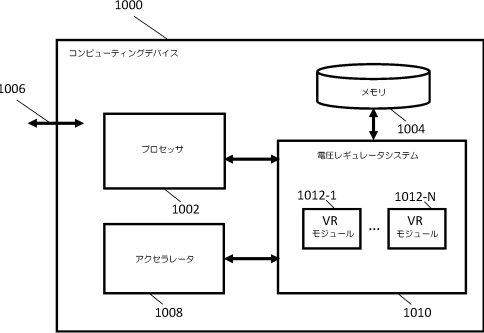


FIG. 10

【図 1 1 A】

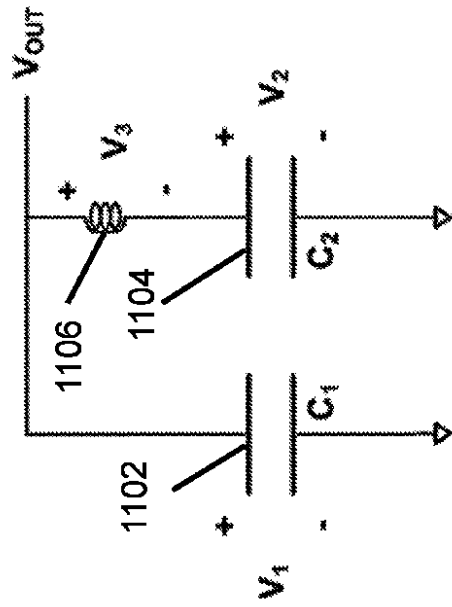


FIG. 11A

【図 1 1 B】

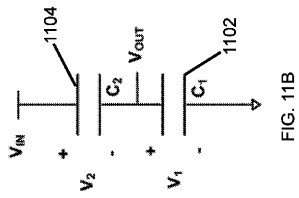


FIG. 11B

フロントページの続き

(72)発明者 プゲリー, アルバート アレッサンドロ アンジェロ
アメリカ合衆国 カリフォルニア州 94612, オークランド, アpartment 118, 50
0 ウィリアム ストリート

審査官 麻生 哲朗

(56)参考文献 特開2015-047017(JP, A)
特開2002-233139(JP, A)
特開2010-004691(JP, A)
米国特許出願公開第2013/0038305(US, A1)

(58)調査した分野(Int.Cl., DB名)
H02M 3/07