



(12) 发明专利

(10) 授权公告号 CN 101510964 B

(45) 授权公告日 2011. 01. 05

(21) 申请号 200910007447. 0

(22) 申请日 2009. 02. 13

(30) 优先权数据

2008-033624 2008. 02. 14 JP

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 领木达也 小泉彻

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 康建忠

(51) Int. Cl.

H04N 5/335(2006. 01)

H04N 3/15(2006. 01)

(56) 对比文件

CN 5973736 A, 1999. 10. 26, 全文.

CN 1239308 A, 1999. 12. 22, 全文.

CN 1297257 A, 2001. 05. 30, 全文.

US 20020105590 A1, 2002. 08. 08, 全文.

CN 1838741 A, 2006. 09. 27, 全文.

CN 20070165120 A1, 2007. 07. 19, 全文.

CN 1681290 A, 2005. 10. 12, 全文.

CN 1691758 A, 2005. 11. 02, 全文.

CN 1711753 A, 2005. 12. 21, 全文.

审查员 张玥瑒

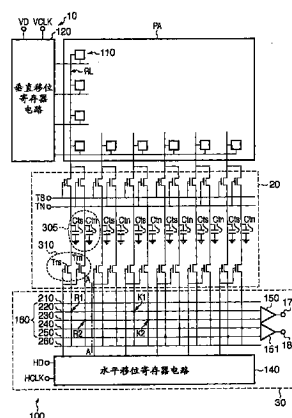
权利要求书 2 页 说明书 11 页 附图 9 页

(54) 发明名称

图像感测设备、图像感测设备控制方法和成像系统

(57) 摘要

本发明提供图像感测设备, 图像感测设备控制方法和成像系统。一种图像感测设备包括: 包括输出线路群、多个差分电路、第一虚线路和第二虚线路的输出单元, 其中输出线路群被插入第一虚线路和第二虚线路之间; 读出单元, 包括多个存储电路, 所述多个存储电路中的每一个包括第一保持电容和第二保持电容, 由第一保持电容的电容值和第一输出线路的电容值的比值确定的增益被应用于输出给第一输出线路的第一信号, 由第二保持电容的电容值和第二输出线路的电容值的比值确定的增益被应用于输出给第二输出线路的第二信号。



1. 一种图像感测设备,包括:

其中二维排列多个像素的像素阵列;

在像素阵列中选择将从中读出信号的读出行的选择单元;

从选择单元选择的读出行读出信号并输出读出行上的每列的多个信号的读出单元;和
输出单元,

其中输出单元包括:

输出线路群,所述输出线路群包括多对第一输出线路和第二输出线路,其中,第一输出线路传输从读出单元输出的第一信号,并且第二输出线路传输从读出单元输出的第二信号;

对应于所述多对第一输出线路和第二输出线路布置的多个差分电路,所述多个差分电路中的每一个产生对应的所述对的第一输出线路和第二输出线路中的第一信号和第二信号之间的差分信号;

第一虚线路,在所述第一虚线路中,至少在读出单元输出第一信号和第二信号期间,电位被设置成浮动状态;和

第二虚线路,在所述第二虚线路中,至少在读出单元输出第一信号和第二信号期间,电位被设置成浮动状态,

并且,其中输出线路群被插入第一虚线路和第二虚线路之间,

读出单元包括保持读出行上的多列的信号的多组存储电路,

所述多组存储电路中的相邻存储电路与不同对的第一输出线路和第二输出线路连接,

所述多组存储电路中的每一个包括:

保持来自像素的第一信号的第一保持电容;和

保持来自像素的第二信号的第二保持电容,

由第一保持电容的电容值和第一输出线路的电容值的比值确定的增益被应用于输出给第一输出线路的第一信号,并且

由第二保持电容的电容值和第二输出线路的电容值的比值确定的增益被应用于输出给第二输出线路的第二信号。

2. 按照权利要求1所述的设备,其中

输出单元还包括控制单元,在读出单元输出第一信号和第二信号期间,所述控制单元把第一虚线路和第二虚线路的每一个电位控制成浮动状态。

3. 按照权利要求2所述的设备,其中

在所述多个差分电路输出图像信号之后,所述控制单元把第一虚线路和第二虚线路的电位重置成复位电位。

4. 按照权利要求1所述的设备,其中

第一虚线路和第二虚线路中的每一个与虚保持电容连接。

5. 按照权利要求1所述的设备,其中

第一虚线路和第二虚线路中的每一个延伸到差分电路。

6. 按照权利要求1所述的设备,其中

第一信号包括通过把噪声信号叠加在图像信号上而获得的光学信号,并且

第二信号包括噪声信号。

7. 按照权利要求 1 所述的设备,其中

读出单元包括多个放大单元,每个放大单元放大在不同的定时从像素阵列的每一列上的像素读出的两个信号之间的差分信号,

第一信号包括通过把放大单元的偏移叠加在放大后的差分信号上而获得的信号,并且
第二信号包括放大单元的偏移的信号。

8. 一种控制图像感测设备的方法,所述图像感测设备包括:其中排列多个像素的像素阵列;从像素阵列读出信号并输出多个信号的读出单元;和输出单元,

所述输出单元包括:输出线路群,所述输出线路群包括多对第一输出线路和第二输出线路,其中,第一输出线路传输从读出单元输出的第一信号,第二输出线路传输从读出单元输出的第二信号;多个差分电路,所述多个差分电路中的每一个产生与一对第一输出线路和第二输出线路对应的第一信号和第二信号之间的差分信号;第一虚线路;和第二虚线路,所述输出线路群被插入第一虚线路和第二虚线路之间,所述方法包括:

在读出单元输出第一信号和第二信号期间,把第一虚线路和第二虚线路的每一个电位都控制成浮动状态的第一步骤;和

在所述多个差分电路输出差分信号之后,把第一虚线路和第二虚线路的每一个电位都重置成复位电位的第二步骤。

9. 按照权利要求 8 所述的方法,其中:

在第一步骤中,与读出单元输出第一信号和第二信号的定时同步地把第一虚线路和第二虚线路的每一个电位都控制成浮动状态,和

在第二步骤中,与多个差分电路完全输出差分信号的定时同步地把第一虚线路和第二虚线路的每一个电位都重置成复位电位。

10. 一种成像系统,包括:

按照权利要求 1 所述的图像感测设备;

在图像感测设备的图像感测平面上形成图像的光学系统;和

处理从图像感测设备输出的信号以产生图像数据的信号处理单元。

图像感测设备、图像感测设备控制方法和成像系统

技术领域

[0001] 本发明涉及图像感测设备、图像感测设备控制方法和成像系统。

背景技术

[0002] 诸如 MOS 传感器之类的图像感测设备包括：其中排列多个像素的像素阵列；从像素阵列中的选定行（读出行）读出信号并输出多个信号的读出单元；和按照从读出单元输出的多个信号输出图像信号的输出单元。输出单元执行相关双采样（下面简称为 CDS）处理。

[0003] 读出单元在不同的定时从像素阵列中的读出行上的每一列的像素读出光学信号和噪声信号，并临时把这两个信号保持在线路存储器中。读出单元把保持在线路存储器中的光学信号和噪声信号输出给输出单元中的光学信号输出线路（下面称为 S 输出线路）和噪声信号输出线路（下面称为 N 输出线路）。读出单元对各列顺序执行该操作。

[0004] 在输出单元中，排列在 S 输出线和 N 输出线的后级上的差分电路计算传输给 S 输出线路的光学信号和传输给 N 输出线路的噪声信号之间的差分（执行 CDS 处理）。差分电路顺序输出各列上的像素的图像信号。

[0005] 假定光学信号和噪声信号分别从第一列上的像素被输出给第一 S 输出线路和第一 N 输出线路，并且光学信号和噪声信号分别从第二列上的像素被输出给第二 S 输出线路和第二 N 输出线路。这种情况下，第一差分电路计算输出给第一 S 输出线路的光学信号和输出给第一 N 输出线路的噪声信号之间的差分（执行 CDS 处理），输出第一列上的像素的图像信号。第二差分电路计算输出给第二 S 输出线路的光学信号和输出给第二 N 输出线路的噪声信号之间的差分（执行 CDS 处理），输出第二列上的像素的图像信号。这种布置能够增大输出单元的操作速度，因为能够对于第一列和第二列并行执行对于光学信号和噪声信号的操作。

[0006] 在这种布置中，第一 S 输出线路和第一 N 输出线路对应于第一列上的像素，第二 S 输出线路和第二 N 输出线路对应于第二列上的像素。从而，第一 S 输出线路、第一 N 输出线路、第二 S 输出线路和第二 N 输出线路通常是按照所述的顺序排列的。

[0007] 第一 S 输出线路、第一 N 输出线路、第二 S 输出线路和第二 N 输出线通常被相互并置。不过，已知相邻的输出线路是电容耦合的，导致串扰，降低信噪比。相反，在日本专利特开 No. 2005-217366 中公开的图像感测设备中，在其中第一 S 输出线路、第一 N 输出线路、第二 S 输出线路和第二 N 输出线路按照命名的顺序排列的布置中，在输出线路之间插入屏蔽线路和被屏蔽引脚。按照日本专利特开 No. 2005-217366，输出线路之间的电容耦合能够被抑制。

[0008] 在日本专利特开 No. 60-183784 中公开的技术中，传输信号的线路被并置，在线路组的两侧排列虚（dummy）线路。按照这种技术，任意线路被排列在线路之间，或者被排列在一条线路和一条虚线路之间。这种布置能够消除线路分布电容的变化，提高光电转换装置的读出精度。

[0009] 干扰 (disturbance) 噪声有时影响固态图像感测设备。例如,如果干扰噪声作用于输出线路,那么从固态图像感测设备输出的信号的精度会降低。不过,在日本专利特开 No. 2005-217366 和 60-183784 中都没有研究阻止干扰噪声的措施。

发明内容

[0010] 本发明的目的是提供一种即使干扰噪声作用于输出线路,也能够获得高精度信号的图像感测设备、图像感测设备控制方法和成像系统。

[0011] 按照本发明的第一方面,提供一种图像感测设备,包括:其中二维排列多个像素的像素阵列;在像素阵列中选择将从中读出信号的读出行的选择单元;从选择单元选择的读出行读出信号并输出读出行上的每列的多个信号的读出单元;和输出单元,其中输出单元包括:输出线路群,所述输出线路群包括多对,每对包括传输从读出单元输出的第一信号的第一输出线路和传输从读出单元输出的第二信号的第二输出线路;对应于所述多对布置的多个差分电路,所述多个差分电路中的每一个产生对应的所述对中的第一信号和第二信号之间的差分信号;第一虚线路,在所述第一虚线路中,至少在读出单元输出第一信号和第二信号期间,电位被设置成浮动状态;和第二虚线路,在所述第二虚线路中,至少在读出单元输出第一信号和第二信号期间,电位被设置成浮动状态,并且,其中输出线路群被插入第一虚线路和第二虚线路之间,读出单元包括保持读出行上的多列的信号信号的多个存储电路,所述多个存储电路中的相邻存储电路与不同的对连接,所述多个存储电路中的每一个包括:保持来自像素的第一信号的第一保持电容;和保持来自像素的第二信号的第二保持电容,由第一保持电容的电容值和第一输出线路的电容值的比值确定的增益被应用于输出给第一输出线路的第一信号,并且由第二保持电容的电容值和第二输出线路的电容值的比值确定的增益被应用于输出给第二输出线路的第二信号。

[0012] 按照本发明的第二方面,提供一种控制图像感测设备的方法,所述图像感测设备包括:其中排列多个像素的像素阵列;从像素阵列读出信号并输出多个信号的读出单元;和输出单元,所述输出单元包括:输出线路群,所述输出线路群包括多对,每对包括传输从读出单元输出的第一信号的第一输出线路和传输从读出单元输出的第二信号的第二输出线路;多个差分电路,所述多个差分电路中的每一个产生与一对第一输出线路和第二输出线路对应的第一信号和第二信号之间的差分信号;第一虚线路;和第二虚线路,所述输出线路群被插入第一虚线路和第二虚线路之间,所述方法包括:在读出单元输出第一信号和第二信号期间,把第一虚线路和第二虚线路的每一个电位都控制成浮动状态的第一步骤;和在所述多个差分电路输出差分信号之后,把第一虚线路和第二虚线路的每一个电位都重置成复位电位的第二步骤。

[0013] 按照本发明的第三方面,提供一种成像系统,所述成像系统包含上述图像感测设备,在图像感测设备的图像感测平面上形成图像的光学系统,和处理从图像感测设备输出的信号以产生图像数据的信号处理单元。

[0014] 按照本发明,即使干扰噪声作用于用于并行传输来自多个像素的多个信号的多个输出线路,也能够获得具有良好精度的信号。

[0015] 根据参考附图对下面的示例性实施例的描述,本发明的其它特征将变得明显。

附图说明

- [0016] 图 1 是按照本发明的第一实施例的图像感测设备 100 的布置的电路图；
- [0017] 图 2 是像素的布置的电路图；
- [0018] 图 3 是沿 A-A 线截取的与图 1 的布置对应的结构的截面视图；
- [0019] 图 4 是按照本发明的第一实施例的控制单元 190、输出线路群 160、第一虚线路 210 和第二虚线路 260 的布置的图；
- [0020] 图 5 是应用了按照第一实施例的图像感测设备的成像系统的方框图；
- [0021] 图 6 是在按照本发明的第二实施例的图像感测设备 400 中沿 A-A 线截取的与图 1 的布置对应的结构的截面视图；
- [0022] 图 7 是表示按照本发明的第三实施例的图像感测设备 500 中的读出单元 520 的电路图；
- [0023] 图 8 是表示读出电路 520 的操作的定时图；
- [0024] 图 9 是表示按照本发明的第四实施例的图像感测设备 800 中的读出单元 820 的电路图；
- [0025] 图 10 是表示读出电路 820 的操作的定时图。

具体实施方式

[0026] 将参考图 1 和 2 说明按照本发明的第一实施例的图像感测设备 100。图 1 是按照本发明的第一实施例的图像感测设备 100 的布置的电路图。图 2 是是像素的布置的电路图。

[0027] 如图 1 中所示, 图像感测设备 100 包括像素阵列 PA、选择单元 10、读出单元 20 和输出单元 30。

[0028] 在像素阵列 PA 中, 二维排列多个像素 110。如图 2 中所示, 每个像素 110 包括复位晶体管 25、光电转换单元 27、传输门 9、浮动扩散节点 (floating diffusion, 下面称为 FD) 7、和放大晶体管 29。复位晶体管 25 复位 FD 7。光电转换单元 27 通过光电转换, 产生与入射光对应的电荷, 并累积所述电荷。光电转换单元 27 例如是光电二极管。传输门 9 把累积在光电转换单元 27 中的电荷传输给 FD 7。FD 7 把电荷转换成电压信号。放大晶体管 29 放大从 FD 7 输入的信号, 并把放大的信号输出给列信号线路 RL。这样, 从像素 110 读出信号。

[0029] 在下面的说明中, 像素阵列 PA 的列在图中是从左到右计数的, 像素阵列 PA 的行在图中是从上到下计数的。在像素阵列 PA 中, 也可一维排列多个像素 110。这种情况下, 图像感测设备 100 可以是例如线传感器。

[0030] 选择单元 10 在像素阵列 PA 中选择将从中读出信号的像素的区域 (读出行)。选择单元 10 包括垂直移位寄存器电路 120。垂直移位寄存器电路 120 借助与例如定时信号 VD 和 VCLK 对应的移位操作, 顺序从像素阵列 PA 中选择像素 110 的行。

[0031] 读出单元 20 从选择单元 10 自像素阵列 PA 中选择的区域 (读出行) 中的像素读出信号。读出单元 20 输出来自于读出行上的各列的多个信号。读出单元 20 包括存储电路 305 和传输电路 310。

[0032] 每个存储电路 305 保持来自像素阵列 PA 中的读出行上的各列的信号。存储电路 305 包括光学信号保持电容 (第一保持电容) Cts 和噪声信号保持电容 (第二保持电容)

Ctn。光学信号保持电容 Cts 保持从选定的读出行上的每一列上的像素 110 读出的光学信号（第一信号）。噪声信号保持电容 Ctn 保持从选定的读出行上的每一列上的像素 110 读出的噪声信号（第二信号）。通过把噪声信号叠加在图像信号上，获得光学信号。图像信号是在光电转换单元 27 中累积的信号。噪声信号是与比如像素 110 中的晶体管的偏移之类的固定模式噪声对应的信号。光学信号保持电容 Cts 和噪声信号保持电容 Ctn 都具有电容值 Ct。

[0033] 每个传输电路 310 依次把保持在存储电路 305 中的信号传输给输出线路群 160。每个传输电路 310 包括与光学信号保持电容 Cts 和噪声信号保持电容 Ctn 对应的用于像素阵列 PA 的每一列的信号传输晶体管 Trs 和噪声传输晶体管 Trn。

[0034] 输出单元 30 包括水平移位寄存器电路 140、输出线路群 160、第一虚线路 210、第二虚线路 260、多个差分电路 150 和 151 以及控制电路 190（参见图 4）。

[0035] 水平移位寄存器电路 140 按照定时信号 HD 和 HCLK 控制每两个传输电路 310，以顺序地把保持在每两个存储电路 305 中的每两列的信号传输给输出线路群 160。例如，水平移位寄存器电路 140 把保持在存储电路 305 中的第一列和第二列上的像素的光学信号和噪声信号传输给输出线路群 160。随后，水平移位寄存器电路 140 把第三列和第四列上的像素的光学信号和噪声信号传输给输出线路群 160。

[0036] 输出线路群 160 接收保持在存储电路 305 中的信号。即，输出线路群 305 从由选择单元 10 选定的读出行上的像素顺序接收对于两列的光学信号和噪声信号。

[0037] 输出线路群 160 包括多对，每对包括第一输出线路和第二输出线路。更具体地说，输出线路群 160 包括 K 对（K 是大于或等于 2 的自然数）第一输出线路和第二输出线路。在下面的说明中，举例说明 K = 2 的情况。如图 1 中所示，输出线路群 160 包括第一 S 输出线路（第一输出线路）220、第一 N 输出线路（第二输出线路）230、第二 S 输出线路（第一输出线路）250 和第二 N 输出线路（第二输出线路）240。第一 S 输出线路 220 和第一 N 输出线路 230 配对，而第二 S 输出线路 250 和第二 N 输出线路 240 配对。

[0038] 第一 S 输出线路 220 接收来自于像素阵列 PA 中的第一像素（例如，选择单元 10 选定的读出行上的第一列上的像素）的光学信号。第一 S 输出线路 220 传输从读出单元 20 输出的第一像素的光学信号。

[0039] 第一 N 输出线路 230 与第一 S 输出线路 220 并置。第一 N 输出线路 230 接收来自于像素阵列 PA 中的第一像素的噪声信号。第一 N 输出线路 230 传输从读出单元 20 输出的第一像素的噪声信号。

[0040] 第二 N 输出线路 240 与第一 N 输出线路 230 并置。第二 N 输出线路 240 接收来自于像素阵列 PA 中的第二像素（例如，选择单元 10 选定的读出行上的第二列上的像素）的噪声信号。第二 N 输出线路 240 传输从读出单元 20 输出的第二像素的噪声信号。

[0041] 第二 S 输出线路 250 与第二 N 输出线路 240 并置。第二 S 输出线路 250 接收来自于像素阵列 PA 中的第二像素的光学信号。第二 S 输出线路 250 传输从读出单元 20 输出的第二像素的光学信号。

[0042] 读出单元 20 包括保持来自读出行上的多列的信号的多组存储电路。多个存储电路中的相邻存储电路与输出线路群 160 中的不同对连接。每个存储电路包括保持来自于像素的光学信号（第一信号）的光学信号保持电容（第一保持电容）Cts，和保持来自于像素

的噪声信号（第二信号）的噪声信号保持电容（第二保持电容） C_{tn} 。从用于每一列的存储电路到输出线路的读出操作是通过把保持在存储电路的保持电容 C_t (C_{ts} 或 C_{tn}) 中的电荷分配给输出线路的电容 C_h 来完成的。从而，增益为 $C_t/(C_t+C_h)$ 。

[0043] 即，信号传输晶体管（第一晶体管） Trs 连接 / 断开光学信号保持电容（第一保持电容） C_{ts} 和第一 S 输出线路 220（或者第二 S 输出线路 250）。当信号传输晶体管（第一晶体管） Trs 被接通时，对从读出单元 20 输出给第一 S 输出线路 220 的光学信号应用由与保持电容的电容值和输出线路的电容值的比值相应的电容分割比确定的增益。

[0044] 噪声传输晶体管（第二晶体管） Trn 连接 / 断开噪声信号保持电容（第二保持电容） C_{tn} 和第一 N 输出线路 230（或者第二 N 输出线路 240）。当噪声传输晶体管（第二晶体管） Trn 被接通时，对从读出单元 20 输出给第一 N 输出线路 230 的噪声信号应用由电容分割比确定的增益。

[0045] 光学信号输出线路被表示成 S 输出线路，噪声信号输出线路被表示成 N 输出线路。

[0046] 第一虚线路 210 邻近第一 S 输出线路 220 被布置在与第一 N 输出线路 230 相对的一侧。第一虚线路 210 延伸到第一差分电路 150。至少在读出单元 20 输出第一和第二信号期间，第一虚线路 210 被设置成浮动状态。最好，与读出单元 20 分别向第一 S 输出线路 220 和第一 N 输出线路 230 输出第一信号和第二信号的定时同步地，将第一虚线路 210 设置成浮动状态。

[0047] 第二虚线路 260 邻近第二 S 输出线路 250 被布置在与第二 N 输出线路 240 相对的一侧。第二虚线路 260 延伸到第二差分电路 151。至少在读出单元 20 输出第一和第二信号期间，第二虚线路 260 被设置成浮动状态。最好，与读出单元 20 分别向第二 S 输出线路 250 和第二 N 输出线路 240 输出第一信号和第二信号的定时同步地，将第二虚线路 260 设置成浮动状态。

[0048] 输出线路群 160 被插入第一虚线路 210 和第二虚线路 260 之间。

[0049] 如图 4 中所示，在读出单元 20 输出光学信号和噪声信号期间，控制单元 190 把第一虚线路 210 和第二虚线路 260 控制为浮动状态。在多个差分电路输出图像信号之后，控制单元 190 把第一虚线路 210 和第二虚线路 260 的电位重置为复位电位。复位电位通常被设置在差分电路的输入范围之内。最好，与多个差分电路完全输出图像信号的定时同步地，控制单元 190 把第一虚线路 210 和第二虚线路 260 的电位重置为复位电位。

[0050] 控制单元 190 还可在多个差分电路输出图像信号之后，把输出线路群 160 的所有输出线路 220、230、240 和 250 的电位重置为复位电位。

[0051] 多个差分电路包括与输出线路群 160 中的输出线路对的数目 K 对应的 K （这种情况下， K 为 2）个差分电路。与输出线路群 160 中的各对输出线路对应地布置多个差分电路。每个差分电路产生相应对中的第一信号和第二信号之间的差分信号。多个差分电路包括第一差分电路 150 和第二差分电路 151。

[0052] 第一差分电路 150 计算输出给第一 S 输出线路 220 的信号和输出给第一 N 输出线路 230 的信号之间的差分。第一差分电路 150 放大来自第一 S 输出线路 220 的光学信号和来自第一 N 输出线路 230 的噪声信号之间的差分信号，并从输出端 170 向后级输出第一图像信号。

[0053] 第二差分电路 151 计算输出给第二 N 输出线路 240 的信号和输出给第二 S 输出线

路 250 的信号之间的差分。第二差分电路 151 放大来自第二 N 输出线路 240 的噪声信号和来自第二 S 输出线路 250 的光学信号之间的差分信号,并从输出端 180 向后级输出第二图像信号。

[0054] 将参考图 3 说明输出线路群中的输出线路之间的电容耦合。图 3 是沿 A-A 线截取的与图 1 的布置对应的结构的截面视图。

[0055] 如图 3 中所示,输出线路群 160 被插入第一虚线路 210 和第二虚线路 260 之间。第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240、第二 S 输出线路 250 和第二虚线路 260 是按几乎相等的间隔排列的。第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240、第二 S 输出线路 250 和第二虚线路 260 的厚度、长度和材料几乎相同。在第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240、第二 S 输出线路 250 和第二虚线路 260 的布置中,输出线路之间的耦合电容以及输出线路和虚线路之间的耦合电容变成 C_p 。从而,输出线路群 160 中的所有输出线路,即,第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240 和第二 S 输出线路 250 的耦合电容变成 $2C_p$ 。

[0056] 假定第一虚线路 210 和第二虚线路 260 的电位被控制为固定电位(电源电位)。这种情况下,即使相同的干扰噪声作用于第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230 和第二 N 输出线路 240,第一虚线路 210 的电位也几乎不变化,不过第一 S 输出线路 220、第一 N 输出线路 230 和第二 N 输出线路 240 的电位根据干扰噪声相同地变化。从而,干扰噪声对传输给第一 N 输出线路 230(在其中电位根据干扰噪声相同地变化的两条线路(第一 S 输出线路 220 和第二 N 输出线路 240)之间)的信号的影响,不同于干扰噪声对传输给第一 S 输出线路 220(在其中对于第一 S 输出线路 220 和第二 N 输出线路 240 电位相同地变化的线路(第一 N 输出线路 230)和其中电位几乎不变化的虚线路(第一虚线路 210)之间)的信号的影响。

[0057] 相反,按照第一实施例,至少在读出单元 20 输出第一信号和第二信号期间,第一虚线路 210 和第二虚线路 260 被设置成浮动状态。这种情况下,当相同的干扰噪声作用于第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230 和第二 N 输出线路 240 时,第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230 和第二 N 输出线路 240 的电位几乎根据干扰噪声相同地变化。因此,干扰噪声对输出给第一 S 输出线路 220 的信号的影响和干扰噪声对输出给第一 N 输出线路 230 的信号的影响变得几乎彼此相同。

[0058] 如上所述,输出线路群 160 被插入第一虚线路 210 和第二虚线路 260 之间,第一虚线路 210 和第二虚线路 260 被设置成浮动状态。这能够减少由干扰噪声的影响造成的错误。

[0059] 为了阐明本发明的效果,将说明经历 CDS 处理的信号。

[0060] 将说明固定模式噪声遗留在已经历 CDS 处理的信号中的可能性。

[0061] 如图 1 中所示,通过把保持为线路存储器的保持电容的电容值 C_t 的信号分配给输出线路的电容值 C_h ,从用于每一列的线路存储器向输出线路输出信号。从而,增益为 $C_t/(C_t+C_h)$,其中 C_h 包括相邻的虚线路和输出线路之间的耦合电容,或者相邻的输出线路之间的耦合电容。即,按照由电容分割比确定的增益,从读出单元向 S 输出线路输出光学信号。按照由电容分割比类似地确定的增益,从读出单元向 N 输出线路输出噪声信号。

[0062] 当 S 输出线路和 N 输出线路具有相同的电容值 C_h 时,在 S 输出线路和 N 输出线路

之间,从读出单元输出信号时的电容分割比也变得相等。输出给 S 输出线路的光学信号的增益和输出给 N 输出线路的噪声信号的增益相等地变成 A。这种情况下,与 S 输出线路和 N 输出线路连接的差分电路输出

$$[0063] \quad (\text{光学信号}) \times A - (\text{噪声信号}) \times A$$

$$[0064] \quad = \{(\text{图像信号}) + (\text{噪声信号})\} \times A - (\text{噪声信号}) \times A$$

$$[0065] \quad = (\text{图像信号}) \times A \quad (8)$$

[0066] 如等式 (8) 所示,在经历 CDS 处理的信号中未残留固定模式噪声。

[0067] 将说明称为阴影噪声的噪声残留在已经历 CDS 处理的信号中的可能性。阴影噪声的影响随输出线路的位置而变化。

[0068] 在图 1 中,将检查 S 输出线路上的与像素阵列的第一列和第三列连接的输出点 R1 和 K1,以及 N 输出线路上的与像素阵列的第一列和第三列连接的输出点 R2 和 K2。如果从像素阵列的第一列和第三列输出的光学信号具有相同的幅度,那么在输出点 R1 和 K1,输出的光学信号的幅度理想地应彼此相等。如果从像素阵列的第一列和第三列输出的噪声信号具有相同的幅度,那么在输出点 R2 和 K2,输出的噪声信号的幅度理想地应彼此相等。

[0069] 不过实际上,在 S 输出线路上彼此间隔开的输出点 R1 和 K1 之间,干扰噪声或类似物的影响是不同的,不同的阴影噪声分量被叠加在输出的光学信号上。另外,在 N 输出线路上彼此间隔开的输出点 R2 和 K2 之间,干扰噪声或类似物的影响是不同的,不同的阴影噪声分量被叠加在输出的噪声信号上。

[0070] 例如,令 V_s 为供应给输出点 R1 的光学信号, V_n 为供应给输出点 R2 的噪声信号。另外,令 V_s+V_o 为供应给输出点 K1 的光学信号, V_n+V_o 为供应给输出点 K2 的噪声信号。换句话说,假定在输出点 R1 和 R2 之间,干扰噪声或类似物的影响相差 V_o ,在输出点 K1 和 K2 之间,干扰噪声或类似物的影响相差 V_o 。令 C_h 为 N 输出线路的电容值,并且 C_t 为 S 输出线路的电容值。此时,根据由电容分割比确定的增益,如下计算输出给 S 输出线路和 N 输出线路的信号。

[0071] 在输出点 R1 输出给 S 输出线路的光学信号为

$$[0072] \quad (C_t \cdot V_s) / (C_t + C_h) \quad \dots (9)$$

[0073] 在输出点 R2 输出给 N 输出线路的噪声信号为

$$[0074] \quad (C_t \cdot V_n) / (C_t + C_h) \quad \dots (10)$$

[0075] 在输出点 K1 输出给 S 输出线路的光学信号为

$$[0076] \quad C_t \cdot (V_s + V_o) / (C_t + C_h) \quad \dots (11)$$

[0077] 在输出点 K2 输出给 N 输出线路的噪声信号为

$$[0078] \quad C_t \cdot (V_n + V_o) / (C_t + C_h) \quad \dots (12)$$

[0079] 根据等式 (9) 和 (10),通过对在输出点 R1 和 R2 输出的信号进行 CDS 处理而产生的第一列上的像素的信号由下式给出

$$[0080] \quad C_t \cdot V_s / (C_t + C_h) - (C_t \cdot V_n) / (C_t + C_h)$$

$$[0081] \quad = C_t \cdot (V_s - V_n) / (C_t + C_h) \quad \dots (13)$$

[0082] 根据等式 (11) 和 (12),通过对在输出点 K1 和 K2 输出的信号进行 CDS 处理而产生的第三列上的像素的信号由下式给出

$$[0083] \quad C_t \cdot (V_s + V_o) / (C_t + C_h) - C_t \cdot (V_n + V_o) / (C_t + C_h)$$

[0084] $= C_t \cdot (V_s - V_n) / (C_t + C_h) \quad \dots (14)$

[0085] 如等式 (13) 和 (14) 所示,在第一列上的像素的信号中和在第三列上的像素的信号中都不残留任何阴影噪声。

[0086] 如上所述,输出线路群 160 被插入第一虚线路 210 和第二虚线路 260 之间。至少在读出单元输出第一信号和第二信号期间,第一虚线路 210 和第二虚线路 260 被设置成浮动状态。这能够使输出线路群 160 中的所有输出线路的耦合电容彼此相同。即,这能够减小并行传输来自多个像素的多个信号的多个输出线路 220、230、240 和 250 之间的电容值的差异。

[0087] 由于多个输出线路 220、230、240 和 250 之间的电容值的差异被降低,因此在后级能够降低残留在已经历 CDS 处理的信号中的固定模式噪声和阴影噪声。由于如上所述,第一虚线路 210 和第二虚线路 260 被设置成浮动状态,因此能够减少干扰噪声的影响所产生的错误。

[0088] 应注意在像素阵列 PA 的每一列上的像素和该列的存储电路 305 之间还可进一步插入箝位电路(未示出)和列放大器(放大单元:未示出)。这种情况下,箝位电路输出每列上的像素的差分信号,它是在不同的定时从像素阵列的每列上的像素读出的光学信号和噪声信号之间的差分。列放大器被插入存储电路 305 和箝位电路之间。列放大器放大由箝位电路获得的每列上的像素的差分信号。光学信号保持电容 C_{ts} 保持从选定的读出行上的每一列上的像素 110 读出的第一信号。噪声信号保持电容 C_{tn} 保持从选定行上的每一列上的像素 110 读出的第二信号。通过把列放大器的偏移叠加在差分信号上,获得第一信号。第二信号是列放大器的偏移信号。第二信号被与从像素读出噪声信号同步地输出,从而基本上能够被视为从像素输出。

[0089] 图 5 表示应用了按照本发明的图像感测设备的成像系统的例子。

[0090] 如图 5 中所示,成像系统 90 主要包括光学系统、成像感测设备 100 和信号处理单元。光学系统主要包括快门 91、透镜 92 和光阑 93。信号处理单元主要包括感测信号处理电路 95、A/D 转换器 96、图像信号处理器 97、存储器 87、外部 I/F 89、定时发生器 98、总控制/算术单元 99、记录介质 88 和记录介质控制 I/F 94。信号处理单元可以不包括记录介质 88。

[0091] 快门 91 被在光路上布置在透镜 92 之前,以控制曝光。

[0092] 透镜 92 折射入射光,以在图像感测设备 100 的像素阵列(图像感测平面)上形成物像。

[0093] 光阑 93 被在光路上插入透镜 92 和图像感测设备 100 之间。光阑 93 调节在穿过透镜 92 之后导引到图像感测设备 100 的光的量。

[0094] 图像感测设备 100 把在像素阵列上形成的物像转换成图像信号。图像感测设备 100 从像素阵列读出图像信号,并输出该图像信号。

[0095] 感测信号处理电路 95 与图像感测设备 100 连接,处理从图像感测设备 100 输出的图像信号。

[0096] A/D 转换器 96 与感测信号处理电路 95 连接。A/D 转换器 96 把从感测信号处理电路 95 输出的处理后的图像信号(模拟信号)转换成图像信号(数字信号)。

[0097] 图像信号处理器 97 与 A/D 转换器 96 连接。图像信号处理器 97 对从 A/D 转换器

96 输出的图像信号（数字信号）进行诸如校正之类的各种算术处理，生成图像数据。图像信号处理器 97 把图像数据供应给存储器 87、外部 I/F 89、总控制 / 算术单元 99、记录介质控制 I/F 94 等等。

[0098] 存储器 87 与图像信号处理器 97 连接，保存从图像信号处理器 97 输出的图像数据。

[0099] 外部 I/F 89 与图像信号处理器 97 连接。从图像信号处理器 97 输出的图像数据经由外部 I/F 89 被传输给外部装置（例如，个人计算机）。

[0100] 定时发生器 98 与图像感测设备 100、感测信号处理电路 95、A/D 转换器 96 和图像信号处理器 97 连接。定时发生器 98 向图像感测设备 100、感测信号处理电路 95、A/D 转换器 96 和图像信号处理器 97 供应定时信号。图像感测设备 100、感测信号处理电路 95，A/D 转换器 96 和图像信号处理器 97 与定时信号同步地操作。

[0101] 总控制 / 算术单元 99 与定时发生器 98、图像信号处理器 97 和记录介质控制 I/F 94 连接，并控制定时发生器 98、图像信号处理器 97 和记录介质控制 I/F 94 全部。

[0102] 记录介质 88 可拆卸地与记录介质控制 I/F 94 连接。从图像信号处理器 97 输出的图像数据经由记录介质控制 I/F 94 被记录在记录介质 88 上。

[0103] 借助这种布置，图像感测设备 100 能够提供高质量图像（图像数据），只要它能够获得高质量的图像信号。

[0104] 将说明按照本发明的第二实施例的图像感测设备 400。将主要说明与第一实施例的不同之处。图 6 是在按照本发明的第二实施例的图像感测设备 400 中，沿 A-A 线截取的与图 1 的布置对应的结构的截面视图。

[0105] 图像感测设备 400 包括输出单元 430。输出单元 430 包括多个屏蔽线路 311、320、330、340 和 350。

[0106] 多个屏蔽线路 311、320、330、340 和 350 使第一虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240、第二 S 输出线路 250 和第二虚线路 260 相互电屏蔽。这种情况下，通过旁路屏蔽线路，使虚线路 210、第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240、第二 S 输出线路 250 和第二虚线路 260 相互电容耦合。即，第一 S 输出线路 220、第一 N 输出线路 230、第二 N 输出线路 240 和第二 S 输出线路 250 的耦合电容值变得小于当未布置屏蔽线路时的耦合电容值。从而，能够进一步减小输出线路群 160 中的多个输出线路之间的电容值的差异。

[0107] 将说明按照本发明的第三实施例的图像感测设备 500。将主要说明与第一实施例的不同之处。图 7 是表示按照本发明的第三实施例的图像感测设备 500 中的读出单元 520 的电路图。

[0108] 读出电路 520 包括虚传输电路 515、516 和 604，和虚线路存储电路 517。

[0109] 虚传输电路 515 和 516 具有和传输电路 310 类似的布置，并且总是保持为 OFF。虚传输电路 604 具有和传输电路 310 类似的布置，并在预定定时被接通。当被接通时，虚传输电路 604 将虚线路存储电路 517 电连接到第一虚线路 210 或第二虚线路 260。

[0110] 虚线路存储电路 517 具有和存储电路 305 类似的布置。更具体地说，虚线路存储电路 517 包括均具有电容值 C_t 的第一和第二虚保持电容 C_{t1} 和 C_{t2} 。当虚传输电路 604 的左侧晶体管被接通时，第一虚保持电容 C_{t1} 与第一虚线路 210 连接。当虚传输电路 604 的

右侧晶体管被接通时,第二虚保持电容 C_{t2} 与第二虚线路 260 连接。

[0111] 在读出单元 520 中,依次从单元 610、620 和 630 (像素阵列 PA 的每两列的单元) 中的每一个向输出线路传输信号。将主要对于均包括两个传输电路 310 的传输电路群 601、602 和 603,参考图 8 说明读出单元 520 的操作。图 8 是表示读出单元 520 的操作的定时图。

[0112] 如图 8 中所示,传输电路群 601、602 和 603 被顺序接通。当每个传输电路群 601、602 和 603 被接通时,虚传输电路 604 被接通。从而,使两个 OFF 状态虚传输电路 515 和 516 及一个 ON 状态虚传输电路 604 与第一虚线路 210 和第二虚线路 260 连接,而不管传输电路群 601、602 和 603 中的哪一个被接通。第一和第二虚保持电容 C_{t1} 和 C_{t2} 分别经由 ON 状态虚传输电路 604 与第一虚线路 210 和第二虚线路 260 连接。

[0113] 当从读出单元 520 向输出线路群 160 输出信号时,两个 OFF 状态传输电路 310 和一个 ON 状态传输电路 310 与输出线路群 160 的相应输出线路连接。此外,光学信号保持电容 C_{ts} 或噪声信号保持电容 C_{tn} 经由 ON 状态传输电路 310 与输出线路群 160 的每个输出线路连接。上述布置和操作能够使虚传输电路和虚线路存储电路对虚线路的影响等于传输电路和线路存储电路对输出线路的影响。

[0114] 例如,将研究其中传输电路和虚传输电路中的每一个使用两个 NMOS 晶体管的情况。在虚传输电路 515 和 516 中,每个 NMOS 晶体管的漏极和栅极与 GND 电平连接,即,NMOS 晶体管不起开关的作用。NMOS 晶体管的栅极和源极之间的结电容寄生在虚线路上。也可使漏极与电源电平连接,使栅极与 GND 电平连接,而不是使 NMOS 晶体管的漏极和栅极与 GND 电平连接。只要传输电路和虚传输电路的结电容寄生在虚线路上,那么也可从除 NMOS 晶体管外的元件形成传输电路和虚传输电路。

[0115] 例如,在图 8 中的定时 T1,传输电路群 601 的每个传输电路 310 和虚传输电路 604 被接通。这种情况下,除了保持电容 C_t 之外,OFF 状态传输电路群 602 和 603 的传输电路 310 的结电容还寄生在输出线路群 160 的相应输出线路上。除了电容值 C_t 之外,OFF 状态虚传输电路 515 和 516 的结电容还寄生在虚线路上。从而,寄生在虚线路上的结电容和寄生在输出线路上的结电容变成彼此相等。

[0116] 如上所述,可使虚传输电路和虚线路存储电路对虚线路的影响与传输电路和线路存储电路对输出线路的影响相等。能够容易地使输出线路之间的耦合电容和输出线路与虚线路之间的耦合电容彼此相等。从而,能够进一步降低输出线路群 160 的输出线路之间的电容值的差异。

[0117] 将说明按照本发明的第四实施例的图像感测设备 800。将主要说明与第三实施例的不同之处。图 9 是表示按照本发明的第四实施例的图像感测设备 800 中的读出单元 820 的电路图。

[0118] 读出单元 820 还包括块选择开关 701-1 到 701-M、虚块选择开关 703 和 740-1 到 740-(M-1)、虚传输电路 604、虚传输电路群 780 和虚线路存储电路 517。这种情况下,M 是 2 或更大的自然数。在图 9 中,未图解说明虚块选择开关 740-(M-1)。

[0119] 块选择开关 701-1 到 701-M 对应于均包括多个存储电路 305 和多个传输电路 310 的 M 个块 730-1 到 730-M。块 730-1 到 730-M 中每一个包括与第三实施例中的传输电路群 601 等同的 4k 个传输电路群 601-1 到 601-4k。

[0120] 虚块选择开关 703 对应于虚块 760。虚块 760 基本上具有和块 730-1 到 730-M 类

似的布置。更具体地说,虚块 760 包括虚传输电路群 780、虚传输电路 604 和虚线路存储电路 517。虚传输电路群 780 包括 $(4k-1)$ 个虚传输电路 815。每个虚传输电路 815 总是保持 OFF 状态。

[0121] 虚块选择开关 740-1 到 740-(M-1) 与第三实施例中的虚传输电路 515 和 516 相同。

[0122] 在读出单元 820 中,信号被传输给块 730-1 到 730-M 中每一个的输出线路。将主要关于块选择开关 701-1 到 701-M,参考图 10 说明读出单元 820 的操作。图 10 是表示读出电路 820 的操作的定时图。

[0123] 块选择开关 701-1 到 701-M 被顺序接通,以选择对应的块 730-1 到 730-M。在选择块 730-1 到 730-M 中每一个中,传输电路群 601-1 到 601-4k 被顺序接通,以便把信号从对应单元(像素阵列 PA 的每两列的单元)传输给输出线路。这能够降低传输电路在输出线路上产生的寄生电容。

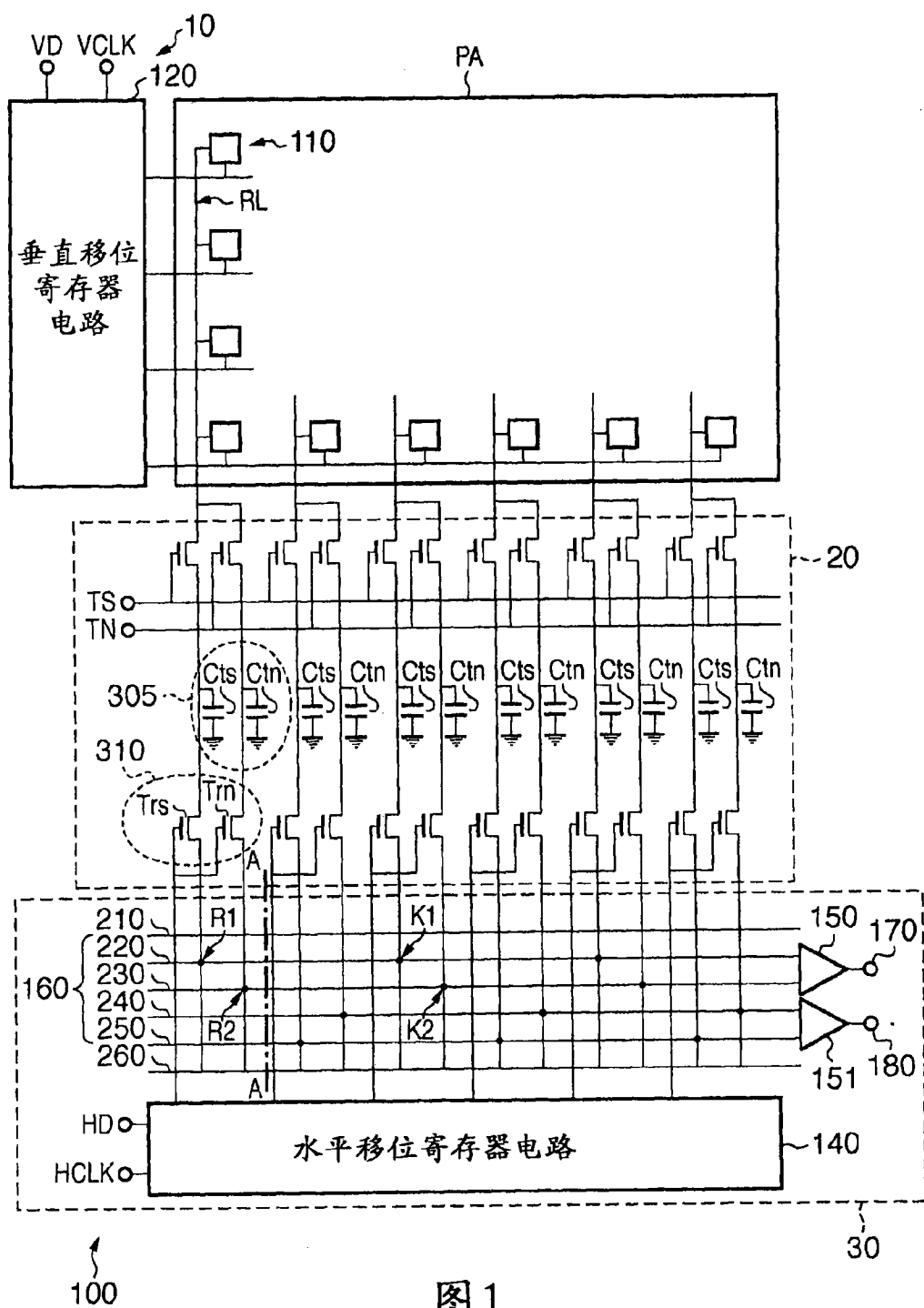
[0124] 不管块选择开关 701-1 到 701-M 中的哪一个被接通,虚块选择开关 703 都被接通。每次接通块选择开关 701-1 到 701-M 之一时,使 $(M-1)$ 个 OFF 状态虚块选择开关和一个 ON 状态虚块选择开关 703 与第一虚线路 210 和第二虚线路 260 连接。随后,第一保持电容 Ct1 和第二保持电容 Ct2 分别经由 ON 状态虚块选择开关 703 和虚传输电路 604 与第一虚线路 210 和第二虚线路 260 连接。另外, $(4k-1)$ 个 OFF 状态虚传输电路 815 经由 ON 状态虚块选择开关 703 与第一虚线路 210 和第二虚线路 260 连接。

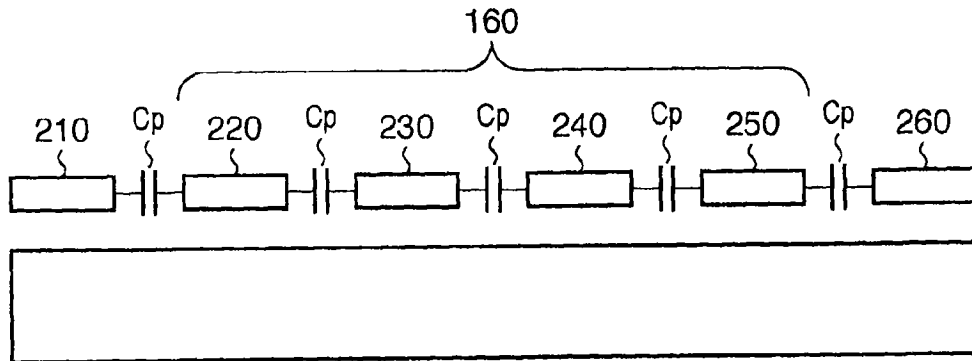
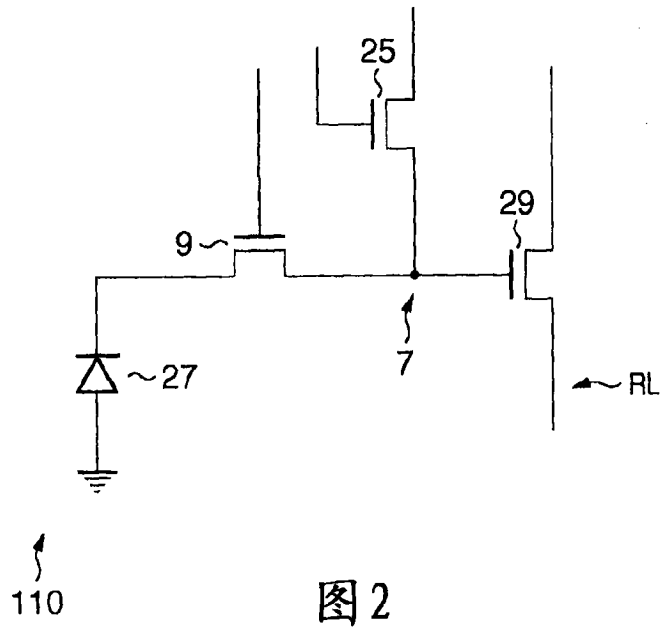
[0125] 当从读出单元 820 向输出线路群 160 输出信号时, $(M-1)$ 个 OFF 状态块选择开关和一个 ON 状态块选择开关与输出线路群 160 的相应输出线路连接。此外,光学信号保持电容 Cts 或噪声信号保持电容 Ctn 经由 ON 状态块选择开关和 ON 状态传输电路群与输出线路群 160 的相应输出线路连接。 $(4k-1)$ 个 OFF 状态传输电路群经由 ON 状态块选择开关与输出线路群 160 的相应输出线路连接。上述布置和操作能够使虚块对虚线路的影响等于选定块对输出线路的影响。

[0126] 例如,将研究其中传输电路和虚传输电路中每一个使用两个 NMOS 晶体管的情况。在信号传输周期 TP1 中,光学信号保持电容 Cts 或噪声信号保持电容 Ctn 经由 ON 状态块选择开关 701-1 和 ON 状态传输电路群 601-1 到 601-4k 与输出线路群 160 的相应输出线路连接。OFF 状态传输电路群 601-1 到 601-4k 的结电容经由 ON 状态块选择开关 701-1 寄生在输出线路群 160 的相应输出线路上。相反,第一虚保持电容 Ct1 或第二虚保持电容 Ct2 经由 ON 状态虚块选择开关 703 和 ON 状态传输电路 604 与每个虚线路连接。 $(4k-1)$ 个 OFF 状态虚传输电路 815 的寄生电容经由 ON 状态虚块选择开关 703 寄生在每个虚线路上。这使寄生在虚线路上的结电容几乎和寄生在输出线路上的结电容相等。

[0127] 如上所述,可使虚块对虚线路的影响等于选定块对输出线路的影响。能够容易地使输出线路之间的耦合电容与输出线路和虚线路之间的耦合电容彼此相等。从而,能够进一步降低输出线路群 160 的输出线路之间的电容值的差异。

[0128] 虽然已参考示例性实施例说明了本发明,不过应当理解本发明并不局限于公开的示例性实施例。下述权利要求的范围应被给予最宽广的解释,以包含所有这种修改以及等同的结构和功能。





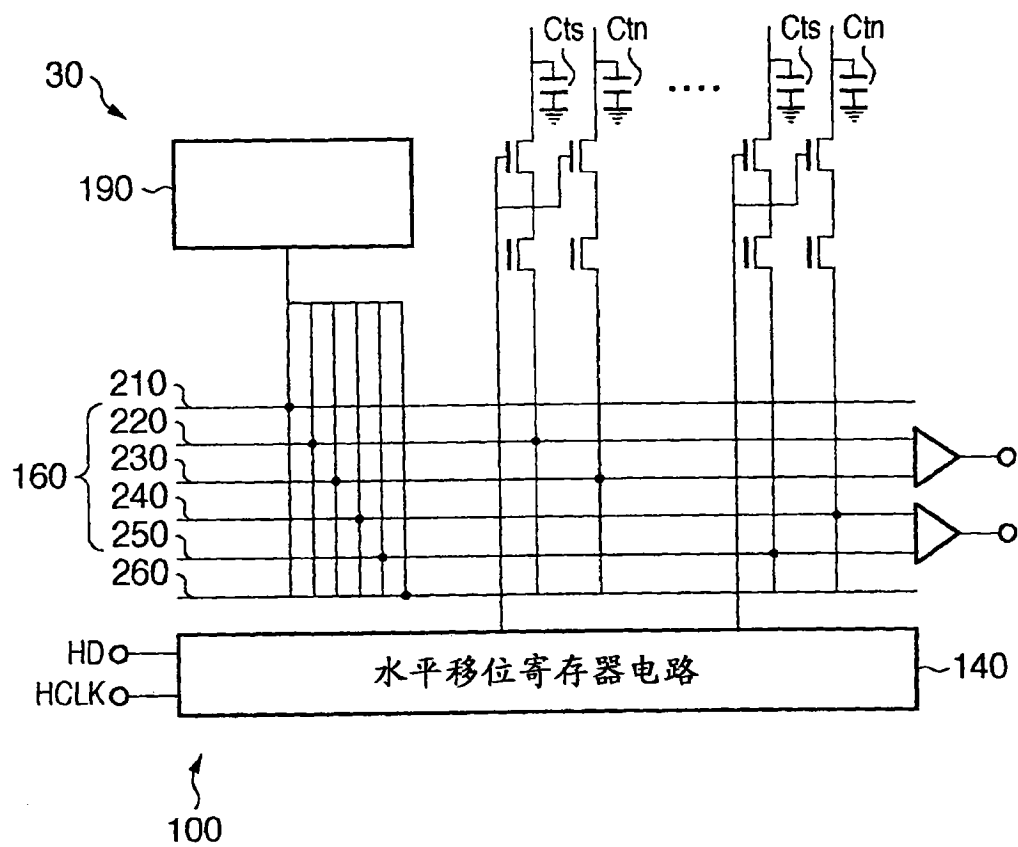


图 4

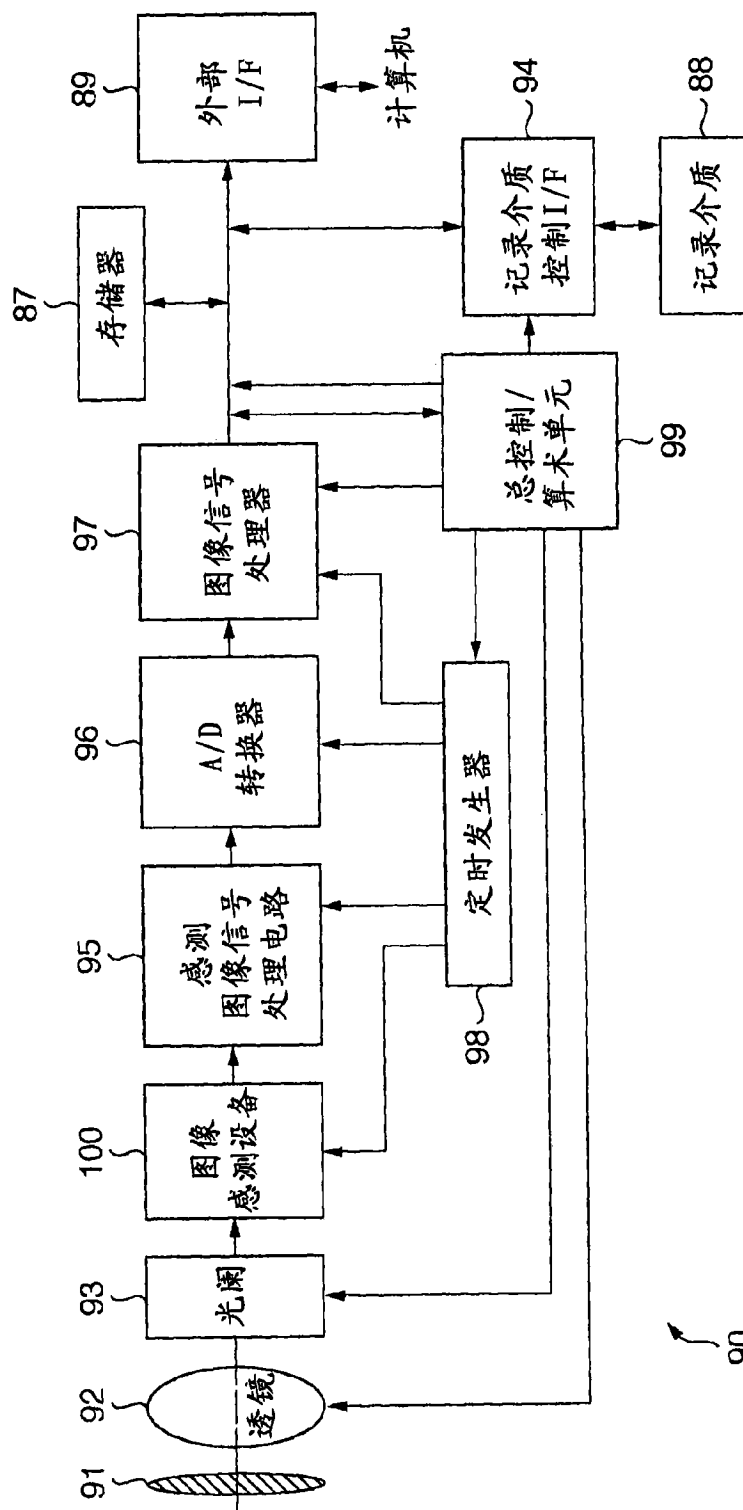


图5

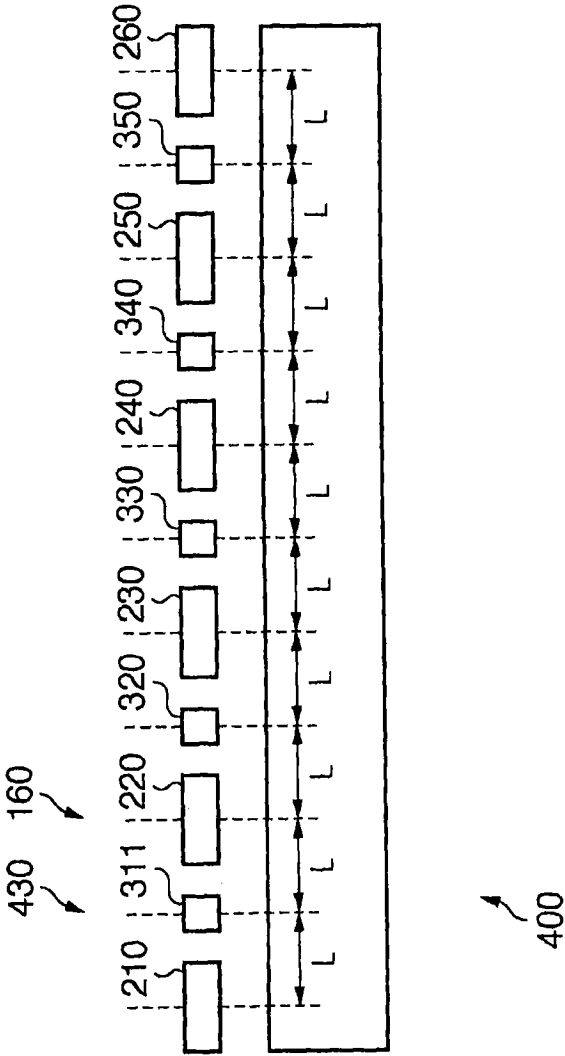


图6

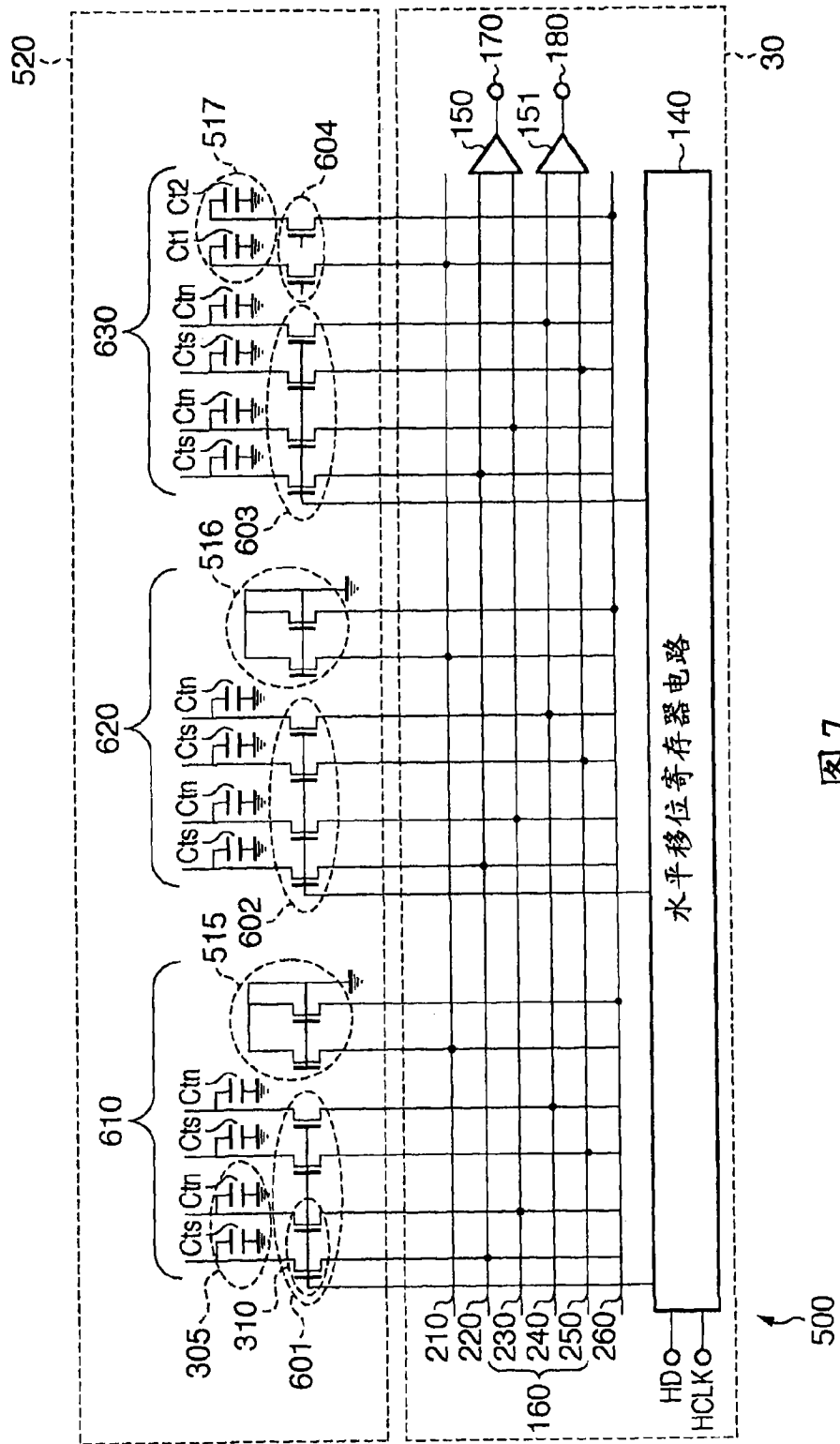


图7

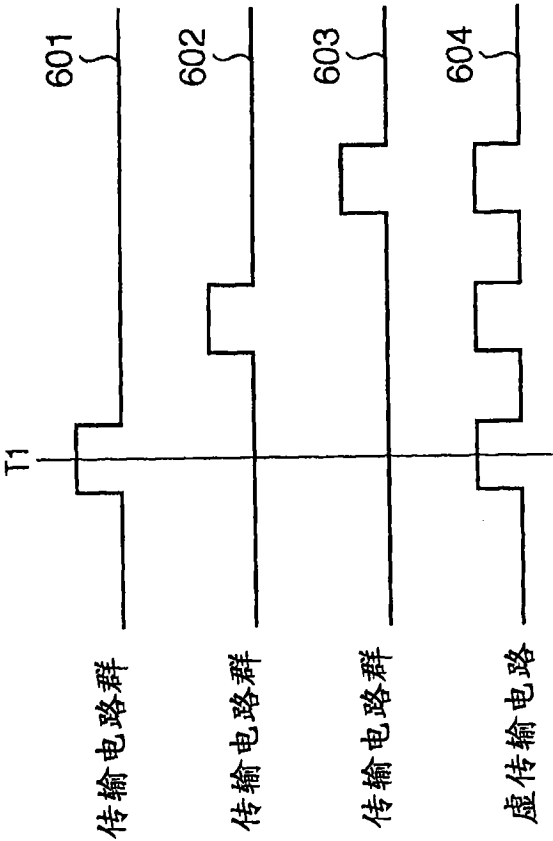


图8

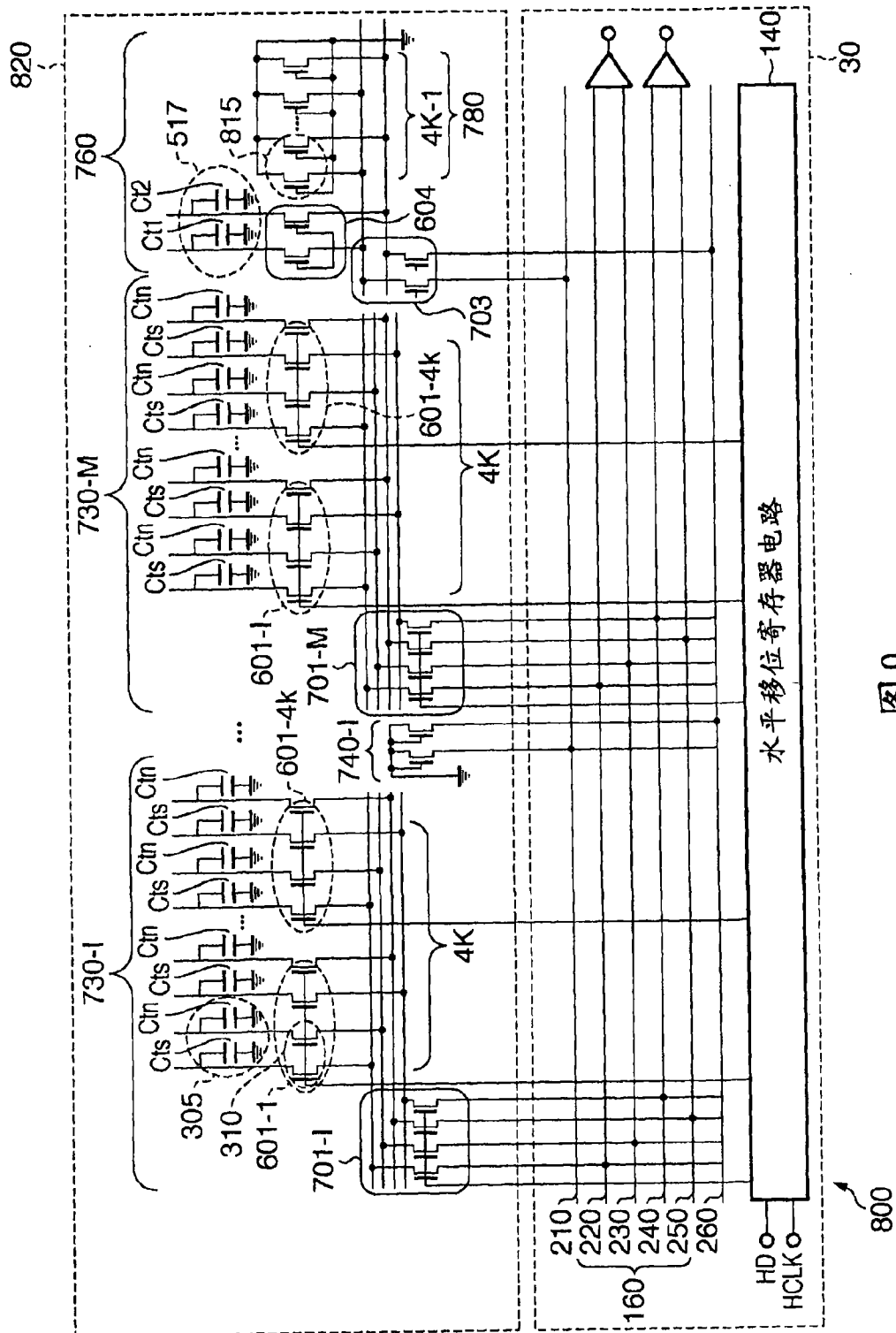


图9

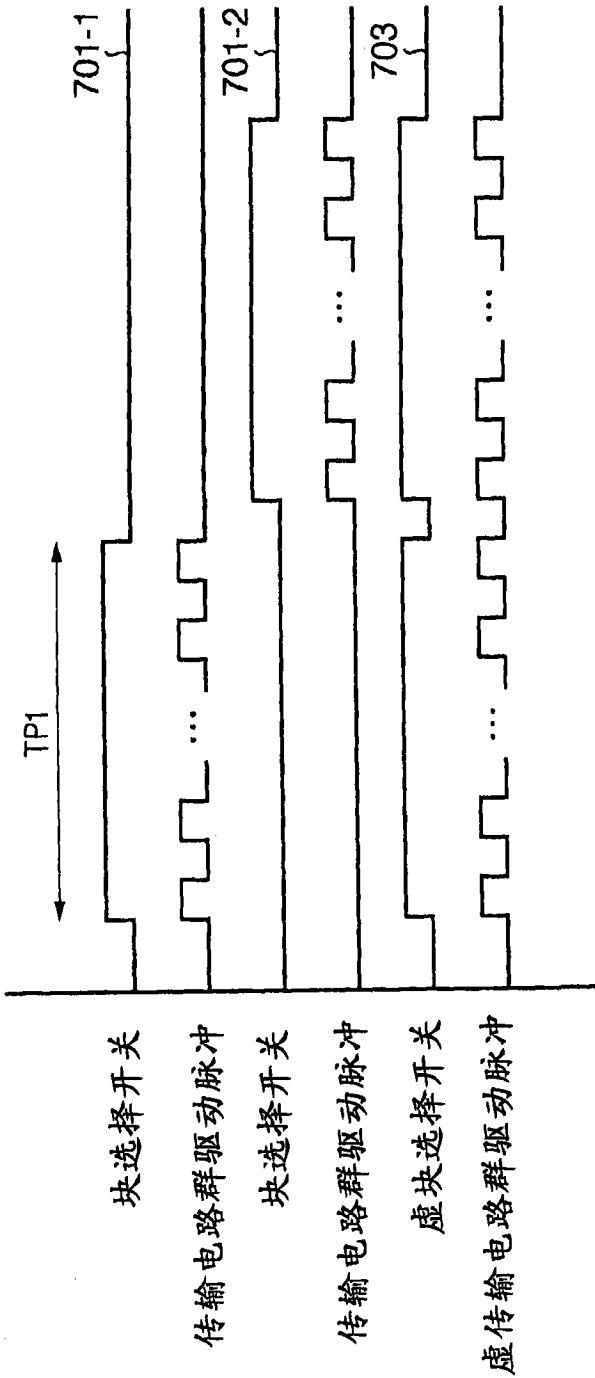


图10