(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년10월12일
(11) 등록번호 10-1665575
(24) 등록일자 2016년10월06일

(51) 국제특허분류(Int. Cl.)
H04W 74/08 (2009.01) *H04W 36/16* (2009.01)
(52) CPC특허분류
H04W 74/0816 (2013.01)
H04W 36/16 (2013.01)
(21) 출원번호 10-2015-7027570
(22) 출원일자(국제) 2014년02월25일
심사청구일자 2016년04월05일
(85) 번역문제출일자 2015년10월05일
(65) 공개번호 10-2015-0128821
(43) 공개일자 2015년11월18일
(86) 국제출원번호 PCT/US2014/018384
(87) 국제공개번호 WO 2014/137670
국제공개일자 2014년09월12일
(30) 우선권주장
61/774,886 2013년03월08일 미국(US)
13/925,794 2013년06월24일 미국(US)
(56) 선행기술조사문헌
US20120127937 A1
EP02051559 A2

(73) 특허권자
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
헤이스, 케빈 닐
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
비스와나함, 프리레파
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
(뒷면에 계속)
(74) 대리인
특허법인 남앤드남

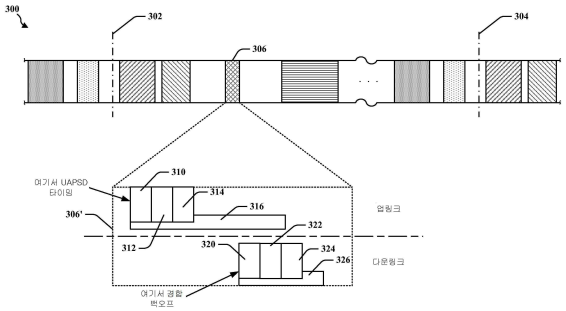
전체 청구항 수 : 총 36 항 심사관 : 백형열

(54) 발명의 명칭 **낮은 레이턴시 802.11 매체 액세스**

(57) 요 약

무선 통신을 위한 방법, 장치 및 컴퓨터 프로그램 물건이 제공된다. 장치는 수퍼-프레임의 제 1 트랜잭션 슬롯에서 업링크 프레임들을 송신하고 다운링크 프레임들을 수신하도록 구성되는 트랜시버를 포함할 수 있다. 업링크 프레임들 및 다운링크 프레임들 중 하나 또는 둘 이상은 각각, 하나 또는 둘 이상의 다운링크 프레임들의 확인응답들을 송신하거나 하나 또는 둘 이상의 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 초과하는 송신 시간을 예비하는 과하게-할당된 네트워크 할당 벡터들과 연관된다. 장치는, 트랜시버로 하여금, 제 1 과하게-할당된 NAV를 갖는 제 1 업링크 프레임을 액세스 포인트에 송신하게 하고, 수퍼-프레임에 대한 시작-시간을 설정하게 하고, 액세스 포인트로부터 수신된 버스트에서 둘 또는 셋 이상의 다운링크 프레임들로부터 데이터를 추출하게 하도록 구성되는 프로세싱 시스템을 포함할 수 있다.

대 표 도 - 도3



(52) CPC특허분류
Y02B 60/50 (2013.01)
(72) 발명자
아이어, 마헤쉬 댄다파니
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
수크라, 아미트
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)

명 세 서

청구범위

청구항 1

액세스 단말로서,

수퍼-프레임의 제 1 트랜잭션 슬롯에서 업링크 프레임들을 액세스 포인트에 송신하고, 그리고

상기 수퍼-프레임의 제 1 트랜잭션 슬롯에서 다운링크 프레임들을 상기 액세스 포인트로부터 수신하도록 구성되는 트랜시버 - 상기 업링크 프레임들 중 하나 또는 둘 이상 및 상기 다운링크 프레임들 중 하나 또는 둘 이상은 각각, 상기 다운링크 프레임들의 확인응답들을 송신하거나 상기 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 초과하는 송신 시간을 예비하는 과하게-할당된 NAV(network allocation vector)들과 연관됨 - ; 및

상기 트랜시버로 하여금, 과하게-할당된 업링크 NAV를 갖는 제 1 업링크 프레임을 상기 액세스 포인트에 송신하게 하고,

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하는 경우, 상기 제 1 업링크 프레임의 시작과 일치하는 상기 수퍼-프레임에 대한 시작-시간을 설정하고, 그리고

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답한 이후, 상기 액세스 포인트로부터 수신된 버스트에서 둘 또는 셋 이상의 다운링크 프레임들로부터 데이터를 추출하도록 구성되는 프로세싱 시스템 - 상기 둘 또는 셋 이상의 다운링크 프레임들은 과하게-할당된 다운링크 NAV와 연관됨 - 을 포함하고,

상기 트랜시버는 상기 과하게-할당된 다운링크 NAV를 무시하도록 구성되는,

액세스 단말.

청구항 2

제 1 항에 있어서,

상기 액세스 포인트는 상기 과하게-할당된 업링크 NAV를 무시하도록 구성되는,

액세스 단말.

청구항 3

제 1 항에 있어서,

상기 프로세싱 시스템은 상기 수퍼-프레임의 종료(termination)까지 상기 제 1 트랜잭션 슬롯 이후 상기 트랜시버를 파워 다운하도록 구성되는,

액세스 단말.

청구항 4

제 3 항에 있어서,

상기 트랜시버는 다음의 수퍼-프레임의 제 1 트랜잭션 슬롯 동안 적어도 하나의 업링크 프레임을 송신하는,

액세스 단말.

청구항 5

제 1 항에 있어서,

상기 프로세싱 시스템은, 상기 액세스 포인트가 상기 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 미리 정의된 최소 지연 이후 수행되도록, 반복적으로 상기 트랜시버로 하여금, 상기 과하게-할당된 업링크 NAV를

갖는 상기 제 1 업링크 프레임을 상기 액세스 포인트에 재송신하게 하도록 구성되는,

액세스 단말.

청구항 6

제 1 항에 있어서,

상기 액세스 포인트가 상기 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 상기 프로세싱 시스템은 경합을 통해 상기 수퍼-프레임에 대한 시작-시간을 설정하도록 구성되는,

액세스 단말.

청구항 7

제 1 항에 있어서,

상기 트랜시버는 상기 액세스 포인트로부터의 상기 다운링크 프레임들을 수신한 이후 상기 제 1 트랜잭션 슬롯에서 업링크 프레임들의 버스트를 상기 액세스 포인트에 송신하도록 구성되는,

액세스 단말.

청구항 8

제 7 항에 있어서,

상기 업링크 프레임들의 버스트는 과하게-할당되지 않은 NAV와 함께 상기 액세스 포인트에 송신되는,

액세스 단말.

청구항 9

제 1 항에 있어서,

적어도 하나의 과하게-할당된 NAV는 상기 다운링크 프레임들의 확인응답들을 송신하거나 상기 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과하는,

액세스 단말.

청구항 10

제 1 항에 있어서,

상기 액세스 포인트는 복수의 액세스 단말들을 서빙하고,

상기 복수의 액세스 단말들 각각은 상기 수퍼-프레임에 대한 상이한 시작-시간을 인식하는,

액세스 단말.

청구항 11

무선 통신을 위한 방법으로서,

수퍼-프레임의 제 1 트랜잭션 슬롯에서 제 1 업링크 프레임을 액세스 포인트에 송신하는 단계 - 상기 제 1 업링크 프레임은 과하게-할당된 업링크 NAV(network allocation vector)를 포함함 - ;

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하는 경우, 상기 제 1 업링크 프레임의 시작과 일치하는 상기 수퍼-프레임에 대한 시작-시간을 설정하는 단계;

상기 수퍼-프레임의 제 1 트랜잭션 슬롯에서 다운링크 프레임들의 버스트를 상기 액세스 포인트로부터 수신하는 단계 - 상기 다운링크 프레임들의 버스트는 상기 다운링크 프레임들의 버스트 및 상기 다운링크 프레임들의 버스트의 확인응답들을 송신하도록 요구되는 시간을 초과하는 시간을 예비하는 과하게-할당된 다운링크 NAV와 연관됨 - ; 및

업링크 프레임들의 버스트를 상기 액세스 포인트에 송신하는 단계 - 상기 업링크 프레임들의 버스트의 송신은

상기 다운링크 프레임들의 버스트의 수신에 후속하여 그리고 상기 과하게-할당된 다운링크 NAV에 의해 예비되는 시간 내에 시작됨 - 를 포함하는,

무선 통신을 위한 방법.

청구항 12

제 11 항에 있어서,

상기 액세스 포인트는 상기 과하게-할당된 업링크 NAV를 무시하도록 구성되는,

무선 통신을 위한 방법.

청구항 13

제 11 항에 있어서,

상기 제 1 트랜잭션 슬롯의 종료 이후 파워 다운 모드에 진입하는 단계; 및

상기 수퍼-프레임의 종료까지 상기 파워 다운 모드를 이탈하는 단계를 더 포함하는,

무선 통신을 위한 방법.

청구항 14

제 13 항에 있어서,

다음의 수퍼-프레임의 제 1 트랜잭션 슬롯 동안 적어도 하나의 업링크 프레임을 송신하는 단계를 더 포함하는,

무선 통신을 위한 방법.

청구항 15

제 11 항에 있어서,

상기 제 1 업링크 프레임의 확인응답은 수신되지 않고,

상기 방법은,

미리 결정된 백오프 기간 동안 대기하는 단계;

상기 과하게-할당된 업링크 NAV를 갖는 상기 제 1 업링크 프레임을 상기 액세스 포인트에 재송신하는 단계;

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하였는지 여부를 결정하는 단계; 및

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하지 않은 것으로 결정되는 경우, 상기 대기하는 단계, 상기 재송신하는 단계 및 상기 결정하는 단계를 반복하는 단계를 더 포함하는,

무선 통신을 위한 방법.

청구항 16

제 11 항에 있어서,

상기 업링크 프레임들의 버스트는 과하게-할당되지 않은 NAV와 함께 상기 액세스 포인트에 송신되는,

무선 통신을 위한 방법.

청구항 17

제 11 항에 있어서,

상기 과하게-할당된 업링크 NAV는 상기 업링크 프레임들의 버스트의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과하는,

무선 통신을 위한 방법.

청구항 18

제 11 항에 있어서,

상기 과하게-할당된 다운링크 NAV에 의해 예비되는 시간은 적어도 하나의 다른 프레임 및 상기 다운링크 프레임들의 버스트의 확인응답을 송신하도록 요구되는 시간을 초과하는,

무선 통신을 위한 방법.

청구항 19

무선 통신을 위한 장치로서,

수퍼-프레임의 제 1 트랜잭션 슬롯에서 제 1 업링크 프레임을 액세스 포인트에 송신하기 위한 수단 - 상기 제 1 업링크 프레임은 과하게-할당된 업링크 NAV(network allocation vector)를 포함함 - ;

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하는 경우, 상기 제 1 업링크 프레임의 시작과 일치하는 상기 수퍼-프레임에 대한 시작-시간을 설정하기 위한 수단;

상기 수퍼-프레임의 제 1 트랜잭션 슬롯에서 다운링크 프레임들의 버스트를 상기 액세스 포인트로부터 수신하기 위한 수단 - 상기 다운링크 프레임들의 버스트는 상기 다운링크 프레임들의 버스트 및 상기 다운링크 프레임들의 버스트의 확인응답들을 송신하도록 요구되는 시간을 초과하는 시간을 예비하는 과하게-할당된 다운링크 NAV와 연관됨 - ; 및

상기 다운링크 프레임들의 버스트의 수신에 후속하여 상기 과하게-할당된 다운링크 NAV에 의해 예비되는 시간 내에 업링크 프레임들의 버스트를 상기 액세스 포인트에 송신하기 위한 수단을 포함하는,

무선 통신을 위한 장치.

청구항 20

제 19 항에 있어서,

상기 액세스 포인트는 상기 과하게-할당된 업링크 NAV를 무시하도록 구성되는,

무선 통신을 위한 장치.

청구항 21

제 19 항에 있어서,

상기 제 1 업링크 프레임을 송신하기 위한 수단은 상기 수퍼-프레임의 종료까지 상기 제 1 트랜잭션 슬롯 이후 파워 다운하도록 구성되는,

무선 통신을 위한 장치.

청구항 22

제 21 항에 있어서,

상기 제 1 업링크 프레임을 송신하기 위한 수단은 다음의 수퍼-프레임의 제 1 트랜잭션 슬롯 동안 적어도 하나의 업링크 프레임을 송신하는,

무선 통신을 위한 장치.

청구항 23

제 19 항에 있어서,

상기 제 1 업링크 프레임을 송신하기 위한 수단은, 상기 액세스 포인트가 상기 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 미리 정의된 최소 지연 이후 수행되도록, 상기 과하게-할당된 업링크 NAV를 갖는 상기 제 1 업링크 프레임을 상기 액세스 포인트에 반복적으로 재송신하도록 구성되는,

무선 통신을 위한 장치.

청구항 24

제 19 항에 있어서,

상기 수퍼-프레임에 대한 시작-시간은, 상기 액세스 포인트가 상기 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 경합을 통해 설정되는,

무선 통신을 위한 장치.

청구항 25

제 19 항에 있어서,

상기 업링크 프레임들의 버스트를 송신하기 위한 수단은, 상기 액세스 포인트로부터 상기 다운링크 프레임들을 수신한 이후 상기 제 1 트랜잭션 슬롯에서 업링크 프레임들의 버스트를 상기 액세스 포인트에 송신하도록 구성되는,

무선 통신을 위한 장치.

청구항 26

제 25 항에 있어서,

상기 업링크 프레임들의 버스트는 과하게-할당되지 않은 NAV와 함께 상기 액세스 포인트에 송신되는,

무선 통신을 위한 장치.

청구항 27

제 19 항에 있어서,

적어도 하나의 과하게-할당된 NAV는 상기 다운링크 프레임들의 확인응답들을 송신하거나 상기 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과하는,

무선 통신을 위한 장치.

청구항 28

제 19 항에 있어서,

상기 액세스 포인트는 복수의 액세스 단말들을 서빙하고,

상기 복수의 액세스 단말들 각각은 상기 수퍼-프레임에 대한 상이한 시작-시간을 인식하는,

무선 통신을 위한 장치.

청구항 29

컴퓨터-판독가능한 매체로서,

수퍼-프레임의 제 1 트랜잭션 슬롯에서 제 1 업링크 프레임을 액세스 포인트에 송신하기 위한 코드 - 상기 제 1 업링크 프레임은 과하게-할당된 업링크 NAV(network allocation vector)를 포함함 - ;

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하는 경우, 상기 제 1 업링크 프레임의 시작과 일치하는 상기 수퍼-프레임에 대한 시작-시간을 설정하기 위한 코드;

상기 수퍼-프레임의 제 1 트랜잭션 슬롯에서 다운링크 프레임들의 버스트를 상기 액세스 포인트로부터 수신하기 위한 코드 - 상기 다운링크 프레임들의 버스트는 상기 다운링크 프레임들의 버스트 및 상기 다운링크 프레임들의 버스트의 확인응답들을 송신하도록 요구되는 시간을 초과하는 시간을 예비하는 과하게-할당된 다운링크 NAV와 연관됨 - ; 및

상기 다운링크 프레임들의 버스트의 수신에 후속하여 상기 과하게-할당된 다운링크 NAV에 의해 예비되는 시간 내에 업링크 프레임들의 버스트를 상기 액세스 포인트에 송신하기 위한 코드를 포함하는,

컴퓨터-판독가능한 매체.

청구항 30

제 29 항에 있어서,

상기 액세스 포인트는 상기 과하게-할당된 업링크 NAV를 무시하도록 구성되는,

컴퓨터-판독가능한 매체.

청구항 31

제 29 항에 있어서,

상기 제 1 트랜잭션 슬롯의 종료 이후 파워 다운 모드에 진입하기 위한 코드; 및

상기 수퍼-프레임의 종료까지 상기 파워 다운 모드를 이탈하기 위한 코드를 더 포함하는,

컴퓨터-판독가능한 매체.

청구항 32

제 31 항에 있어서,

다음의 수퍼-프레임의 제 1 트랜잭션 슬롯 동안 적어도 하나의 업링크 프레임을 송신하기 위한 코드를 더 포함하는,

컴퓨터-판독가능한 매체.

청구항 33

제 29 항에 있어서,

상기 제 1 업링크 프레임의 확인응답은 수신되지 않고,

상기 컴퓨터-판독가능한 매체는,

미리 결정된 백오프 기간 동안 대기하기 위한 코드;

상기 과하게-할당된 업링크 NAV를 갖는 상기 제 1 업링크 프레임을 상기 액세스 포인트에 재송신하기 위한 코드;

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하였는지 여부를 결정하기 위한 코드; 및

상기 액세스 포인트가 상기 제 1 업링크 프레임에 확인응답하지 않은 것으로 결정되는 경우, 상기 대기하는 것, 상기 재송신하는 것 및 상기 결정하는 것을 반복하기 위한 코드를 더 포함하는,

컴퓨터-판독가능한 매체.

청구항 34

제 29 항에 있어서,

상기 업링크 프레임들의 버스트는 과하게-할당되지 않은 NAV와 함께 상기 액세스 포인트에 송신되는,

컴퓨터-판독가능한 매체.

청구항 35

제 29 항에 있어서,

상기 과하게-할당된 업링크 NAV는 상기 업링크 프레임들의 버스트의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과하는,

컴퓨터-판독가능한 매체.

청구항 36

제 29 항에 있어서,

상기 과하게-할당된 다운링크 NAV에 의해 예비되는 시간은 적어도 하나의 다른 프레임 및 상기 다운링크 프레임들의 버스트의 확인응답을 송신하도록 요구되는 시간을 초과하는,

컴퓨터-판독가능한 매체.

발명의 설명

기 술 분 야

[0001] [0001] 본 출원은 2013년 3월 8일자로 출원된 "Low Latency 802.11 Media Access"라는 명칭의 미국 가특허 출원 일련번호 제61/774,886호 및 2013년 6월 24일자로 출원된 "Low Latency 802.11 Media Access"라는 명칭의 미국 정규 특허 출원 번호 제13/925,794호에 대한 우선권을 주장하고, 상기 출원들은 그 전체 내용이 본원에 인용에 의해 포함된다.

[0002] [0002] 본 개시는 일반적으로 통신 시스템들에 관한 것으로, 더 상세하게는, 무선 네트워크들 내의 액세스 포인트들 사이의 핸드오프들에 관한 것이다.

배 경 기 술

[0003] [0003] 무선 통신 시스템들은 텔레포니, 비디오, 데이터, 메시징 및 브로드캐스트들과 같은 다양한 전기 통신 서비스들을 제공하기 위해 널리 전개된다. 통상적인 무선 통신 시스템들은 이용가능한 시스템 자원들(예를 들어, 대역폭, 송신 전력)을 공유함으로써 다수의 사용자들과의 통신을 지원할 수 있는 다중-액세스 기술들을 이용할 수 있다. 이러한 다중-액세스 기술들의 예들은 IEEE 802.11(Wi-Fi), IEEE 802.16(WiMAX), IEEE 802.20, CDMA(code division multiple access) 시스템들, TDMA(time division multiple access) 시스템들, FDMA(frequency division multiple access) 시스템들, OFDMA(orthogonal frequency division multiple access) 시스템들, 이를테면, 플래시-OFDMA, SC-FDMA(single-carrier frequency division multiple access) 시스템들, 및 TD-SCDMA(time division synchronous code division multiple access) 시스템들을 포함한다.

[0004] [0004] 이 다중 액세스 기술들은, 상이한 무선 디바이스들이 도시, 국가, 지방 그리고 심지어 국제적 수준으로 통신할 수 있게 하는 공통 프로토콜을 제공하기 위해 다양한 전기 통신 표준들에서 채택되었다. 그러나, 모바일 광대역 액세스에 대한 수요가 계속 증가함에 따라, 근본(underlying) 기술에서 추가적인 개선들에 대한 필요성이 존재한다. 바람직하게는, 이러한 개선들은 다양한 다중-액세스 기술들 및 이러한 기술들을 이용하는 전기 통신 표준들에 적용가능하여야 한다.

[0005] [0005] 예를 들어, 셀룰러 네트워크들에 의해 전달되는 특정 서비스들을 Wi-Fi 네트워크들로 오프로딩하기 위한 시스템들 및 방법들에 상당히 관심이 있다. 그러나, AP(access point)들 사이의 핸드오프들에 의한 인터럽션 원인들과 관련된 이슈들을 비롯한 특정 이슈들이 관측가능하다. IEEE(Institute of Electrical and Electronic Engineers)는 관리되는 AP들에 걸친 "신속한 핸드오프"를 위한 메커니즘들을 도입하는 특정 표준들, 이를테면, IEEE 802.11r을 공포하였다. 그러나, 이러한 그리고 다른 표준들은 핸드오프들에 포함되는 AP들에 걸친 신뢰 관계가 존재한다고 가정하고, 셀룰러 오프로드에 대해 이용되는 AP들은 동일한 신뢰되는 네트워크에 있지 않을 수 있다. 따라서, 표준-기반 접근법들이 이용될 수 없다.

발명의 내용

[0006] [0006] 본 개시의 양상에서, 방법, 컴퓨터 프로그램 물건 및 장치가 제공된다. 장치는 수퍼-프레임의 제 1 트랜잭션 슬롯에서 업링크 프레임들을 AP에 송신하고 수퍼-프레임의 제 1 트랜잭션 슬롯에서 다운링크 프레임들을 액세스 포인트로부터 수신하도록 구성되는 트랜시버를 포함할 수 있다. 업링크 프레임들 중 하나 또는 둘 이상 및 다운링크 프레임들 중 하나 또는 둘 이상은 각각, 하나 또는 둘 이상의 다운링크 프레임들의 확인응답들을 송신하거나 하나 또는 둘 이상의 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 초과하는 송신 시간을 예비하는 과하게-할당된 NAV(network allocation vector)들과 연관된다.

[0007] [0007] 본 개시의 양상에서, 장치는, 트랜시버로 하여금, 과하게-할당된 업링크 NAV를 갖는 제 1 업링크 프레임을 액세스 포인트에 송신하게 하도록 구성되는 프로세싱 시스템을 포함할 수 있다. 프로세싱 시스템은 액세스

포인트가 제 1 업링크 프레임에 확인응답하는 경우, 제 1 업링크 프레임의 시작과 일치하는 수퍼-프레임에 대한 시작-시간을 설정하도록 구성될 수 있다. 프로세싱 시스템은 액세스 포인트가 제 1 프레임에 확인응답한 이후, 액세스 포인트로부터 수신된 버스트에서 둘 또는 셋 이상의 다운링크 프레임들로부터 데이터를 추출하도록 구성될 수 있고, 여기서, 둘 또는 셋 이상의 다운링크 프레임들은 과하게-할당된 다운링크 NAV와 연관된다. 트랜시버는 과하게-할당된 다운링크 NAV를 무시하도록 구성된다.

[0008] [0008] 본 개시의 양상에서, 액세스 포인트는 과하게-할당된 업링크 NAV를 무시하도록 구성된다.

[0009] [0009] 본 개시의 양상에서, 프로세싱 시스템은 수퍼-프레임의 종료(end)까지 제 1 트랜잭션 슬롯 이후 트랜시버를 파워 다운하도록 구성될 수 있다. 트랜시버는 다음의 수퍼-프레임의 제 1 트랜잭션 슬롯 동안 적어도 하나의 업링크 프레임을 송신할 수 있다. 프로세싱 시스템은 액세스 포인트가 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 반복적으로 상기 트랜시버로 하여금, 미리 정의된 최소 지연 이후 과하게-할당된 업링크 NAV를 갖는 제 1 업링크 프레임을 액세스 포인트에 재송신하게 하도록 구성될 수 있다.

[0010] [0010] 본 개시의 양상에서, 프로세싱 시스템은 액세스 포인트가 제 1 업링크 프레임의 수신에 확인응답하지 않는 경우, 경합을 통해 수퍼-프레임에 대한 시작-시간을 설정하도록 구성될 수 있다. 트랜시버는 액세스 포인트로부터의 다운링크 프레임들을 수신한 이후 제 1 트랜잭션 슬롯에서 업링크 프레임들의 버스트를 액세스 포인트에 송신하도록 구성될 수 있다. 과하게-할당되지 않은 NAV를 갖는 업링크 프레임들의 버스트는 액세스 포인트에 송신될 수 있다. 본 개시의 양상에서, 과하게-할당된 NAV들은 하나 또는 둘 이상의 다운링크 프레임들의 확인응답들을 송신하거나 하나 또는 둘 이상의 업링크 프레임들의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과할 수 있다.

[0011] [0011] 본 개시의 양상에서, 액세스 포인트는 복수의 AT들을 서빙하고, 여기서, 복수의 AT들 각각은 수퍼-프레임에 대한 상이한 시작-시간을 인식할 수 있다.

도면의 간단한 설명

[0012] [0012] 본 개시의 이러한 그리고 다른 양상들이 다음의 상세한 설명에서, 첨부된 청구항들에서 그리고 첨부한 도면들에서 설명될 것이다.

[0013] [0013] 도 1은 무선 액세스 네트워크를 예시하는 도면이다.

[0014] [0014] 도 2는 수퍼-프레임을 예시하는 타이밍 도면이다.

[0015] [0015] 도 3은 수퍼-프레임을 예시하는 타이밍 도면이다.

[0016] [0016] 도 4는 무선 액세스 네트워크 내의 액세스 포인트 및 액세스 단말의 예를 예시하는 도면이다.

[0017] [0017] 도 5는 통신 방법의 흐름도이다.

[0018] [0018] 도 6은 예시적 장치 내의 상이한 모듈들/수단/컴포넌트들 사이의 데이터 흐름을 예시하는 개념적 데이터 흐름 도면이다.

[0019] [0019] 도 7은 프로세싱 시스템을 이용하는 장치에 대한 하드웨어 구현의 예를 예시하는 도면이다.

[0020] [0020] 일반적 실시예에 따라, 도면들에서 예시되는 다양한 특징들은 명료함을 위해 간략화될 수 있다. 따라서, 도면들은 주어진 장치(예를 들어, 디바이스) 또는 방법의 컴포넌트들 모두를 도시하지 않을 수 있다. 또한, 동일한 참조 번호들은 본 명세서 및 도면들 전반에 걸쳐 동일한 특징들을 나타내기 위해 이용될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0013] [0021] 본 개시의 다양한 양상들이 아래에서 설명된다. 본원에서의 교시들은 매우 다양한 형태들로 구현될 수 있고, 본원에 개시되는 임의의 특정 구조, 기능 또는 이 둘 모두는 단지 대표적이라는 것이 명백하여야 한다. 본원에서의 교시들에 기초하여, 당업자는 본원에 개시된 양상이 임의의 다른 양상들과는 독립적으로 구현될 수 있고, 이 양상들 중 둘 또는 셋 이상의 양상들이 다양한 방식들로 결합될 수 있다는 것을 인식하여야 한다. 예를 들어, 본원에 기술된 많은 양상들을 이용하여 장치가 구현될 수 있거나 또는 방법이 실시될 수 있다. 또한, 본원에 기술된 양상들 중 하나 또는 둘 이상의 양상들과 더불어 또는 그 이외에, 다른 구조, 기능, 또는 구조 및 기능을 이용하여 이러한 장치가 구현될 수 있거나 또는 이러한 방법이 실시될 수 있다. 게다가, 양상은 청구항의 적어도 하나의 엘리먼트를 포함할 수 있다.

[0014] [0022] 특정 양상들이 본원에 설명되지만, 이 양상들의 많은 변형들 및 치환들이 본 개시의 범위 내에 속한다. 선호되는 양상들의 일부 이익들 및 이점들이 언급되지만, 본 개시의 범위는 특정 이익들, 용도들 또는 목적들에 제한되는 것으로 의도되지 않는다. 오히려, 본 개시의 양상들은 상이한 무선 기술들, 시스템 구성들, 네트워크들 및 송신 프로토콜들에 광범위하게 적용가능한 것으로 의도되며, 이들 중 일부는 도면들에서 그리고 선호되는 양상들의 다음의 설명에서 예로서 예시된다. 상세한 설명 및 도면들은, 제한하기보다는 단지 본 개시를 예시하며, 본 개시의 범위는 첨부된 청구항들 및 이들의 등가물들에 의해 정의된다.

[0015] [0023] 본원에 설명되는 기법들은 직교 멀티플렉싱 방식에 기초하는 통신 시스템들을 포함하는 다양한 광대역 무선 통신 시스템들에 대해 이용될 수 있다. 이러한 통신 시스템들의 예들은, SDMA(Spatial Division Multiple Access), TDMA, OFDMA 시스템들, SC-FDMA(Single-Carrier Frequency Division Multiple Access) 시스템들 등을 포함한다. SDMA 시스템은 다수의 사용자 단말들에 속하는 데이터를 동시에 송신하기 위해 충분히 상이한 방향들을 이용할 수 있다. TDMA 시스템은, 송신 신호를 상이한 시간 슬롯들로 분할함으로써 다수의 사용자 단말들이 동일한 주파수 채널을 공유하게 할 수 있고, 각각의 시간 슬롯은 상이한 사용자 단말에 할당된다. OFDMA 시스템은 전체 시스템 대역폭을 다수의 직교 서브-캐리어들로 파티셔닝하는 변조 기법인, OFDM(orthogonal frequency division multiplexing)을 이용한다. 이 서브-캐리어들은 또한 톤들, 빈들 등이라 칭해질 수 있다. OFDM에 있어서, 각각의 서브-캐리어는 데이터로 독립적으로 변조될 수 있다. SC-FDMA 시스템은 시스템 대역폭에 걸쳐 분배되는 서브-캐리어들 상에서 송신하기 위해 IFDMA(interleaved FDMA)를, 인접한 서브-캐리어들의 블록 상에서 송신하기 위해 LFDMA(localized FDMA)를, 또는 인접한 서브-캐리어들의 다수의 블록들 상에서 송신하기 위해 EFDMA(enhanced FDMA)를 이용할 수 있다. 일반적으로, 변조 심볼들은 OFDM에 있어서는 주파수 도메인에서, 그리고 SC-FDMA에 있어서는 시간 도메인에서 전송된다.

[0016] [0024] 본원에서의 교시들은 다양한 유선 또는 무선 장치들(예를 들어, 노드들)로 통합될 수 있다(예를 들어, 다양한 유선 또는 무선 장치들 내에서 구현되거나 또는 이들에 의해 수행될 수 있음). 일부 양상들에서, 본원에서의 교시들에 따라 구현되는 무선 노드는 액세스 포인트 또는 액세스 단말을 포함할 수 있다.

[0017] [0025] AP(access point)는, Node B, RNC(Radio Network Controller), eNB(evolved Node B), BSC(Base Station Controller), BTS(Base Transceiver Station), BS(Base Station), TF(Transceiver Function), 라디오 라우터, 라디오 트랜시버, BSS(Basic Service Set), ESS(Extended Service Set), RBS(Radio Base Station) 또는 일부 다른 용어를 포함하거나, 이들로 구현되거나, 또는 이들로 알려져 있을 수 있다.

[0018] [0026] AP(access point)는, 가입자국, 가입자 유닛, 모바일/무선 디바이스, MS(mobile station), 원격국, 원격 단말, 원격 디바이스 또는 유닛, UT(user terminal), 사용자 에이전트, 사용자 디바이스, UE(user equipment), 사용자국, 무선 디바이스, 무선 통신 디바이스, 모바일 가입자국, 핸드셋, 사용자 에이전트, 모바일 클라이언트, 클라이언트 또는 일부 다른 용어를 포함하거나, 이들로 구현되거나, 또는 이들로 알려져 있을 수 있다. 일부 구현들에서, AT는, 셀룰러 전화, 코드리스 전화, SIP(Session Initiation Protocol) 전화, WLL(wireless local loop) 스테이션, PDA(personal digital assistant), 무선 연결 능력을 갖는 핸드헬드 디바이스, STA(Station), 또는 무선 모뎀에 연결된 일부 다른 적합한 프로세싱 디바이스를 포함할 수 있다. 따라서, 본원에 교시되는 하나 또는 둘 이상의 양상들은, 전화(예를 들어, 셀룰러 전화 또는 스마트 전화), 컴퓨터(예를 들어, 랩탑), 태블릿, 휴대용 통신 디바이스, 휴대용 컴퓨팅 디바이스(예를 들어, 개인용 데이터 보조기), 엔터테인먼트 디바이스(예를 들어, 멀티미디어 디바이스, 비디오 디바이스, 디지털 오디오 플레이어(예를 들어, MP3 플레이어), 카메라, 게임 콘솔, 태블릿 또는 임의의 다른 유사한 기능 디바이스), GPS(global positioning system) 디바이스, 또는 무선 또는 유선 매체를 통해 통신하도록 구성되는 임의의 다른 적합한 디바이스로 통합될 수 있다. 일부 양상들에서, 노드는 무선 노드이다. 이러한 무선 노드는, 예를 들어, 유선 또는 무선 통신 링크를 통해 네트워크(예를 들어, 인터넷과 같은 광역 네트워크 또는 셀룰러 네트워크)에 대한 또는 이 네트워크로의 연결을 제공할 수 있다.

[0019] [0027] 도 1은 무선 네트워크(100)의 아키텍처를 예시하는 도면이다. 무선 네트워크(100)는 하나 또는 둘 이상의 AT들(예를 들어, 모바일 디바이스들)(102, 106), 커버리지 영역(114)에서 무선 통신들을 제공하고 게이트웨이(108)를 통해 인터넷(126)에 연결하는 하나 또는 둘 이상의 AP들(104)을 포함할 수 있다. AP(104)는 하나 또는 둘 이상의 라디오 액세스 기술들을 이용하여 WLAN(wireless local area network) 서비스들을 지원할 수 있고, 여기서, 서비스들은, 광역 네트워크, 이를테면, 인터넷(126)으로의 액세스를 포함할 수 있다. 게이트웨이(108)에는 어드레스들의 블록, 이를테면, IP(Internet Protocol) 어드레스들을 포함하는 서브넷이 할당되는데, 이들은 무선 네트워크(예를 들어, WLAN)에서의 하나 또는 둘 이상의 AT들(102 및/또는 106),

AP(104 및/또는 다른 장비)에 의한 이용을 위해 할당될 수 있다.

[0020] [0028] AP(104)는 동일하거나 상이한 라디오 액세스 기술들을 이용하여 AT들(102 및 106)과 통신할 수 있다. AP(104)는 단일 운영자에 의해 제공되는 무선 네트워크(100)의 일부일 수 있고, 운영자의 IP 서비스들(126)로의 액세스는 게이트웨이(108)를 통해 제공될 수 있다.

[0021] [0029] 예들에 의해 예시되고, 본원에 설명된 바와 같이, 무선 네트워크(100)는 패킷-교환 서비스들을 제공할 수 있지만, 당업자들이 쉽게 인식할 바와 같이, 본 개시 전체에 걸쳐 제시되는 다양한 개념들은 회선-교환 서비스들을 제공하는 네트워크들로 확장될 수 있다. 네트워크 엔티티들(104, 106 및/또는 108) 중 하나 또는 둘 이상은 백홀 연결들로 지칭될 수 있는 무선 또는 유선 연결들을 통해 연결될 수 있다.

[0022] [0030] 무선 네트워크(100)에 의해 이용되는 변조 및 다중 액세스 방식은 전개되고 있는 특정 전기 통신 표준에 따라 변경될 수 있고, 상이한 변조 방식들은 UL(uplink) 및 DL(downlink) 통신에 이용될 수 있다. 특정 양상들에 따라, OFDM은 DL 상에서 이용되고, SC-FDMA는 FDD(frequency division duplexing) 및 TDD(time division duplexing) 둘 모두를 지원하기 위해 UL 상에서 이용된다. 당업자들이 다음의 상세한 설명으로부터 용이하게 인식할 바와 같이, 본원에 제시되는 다양한 개념들은 상이한 변조 및 다중 액세스 기법들을 이용하는 다양한 전기 통신 표준들로 용이하게 확장될 수 있다. 예로서, 이러한 개념들은 EV-DO(Evolution-Data Optimized) 또는 UMB(Ultra Mobile Broadband)로 확장될 수 있다. EV-DO 및 UMB는 CDMA2000 표준군의 일부로서 3GPP2(3rd Generation Partnership Project 2)에 의해 공포된 에어 인터페이스 표준들이며, CDMA를 이용하여 광대역 인터넷 액세스를 이동국들로 제공한다. 이러한 개념들은 또한, W-CDMA(Wideband-CDMA) 및 CDMA의 다른 변형들, 이를테면, TD-SCDMA를 이용하는 UTRA(Universal Terrestrial Radio Access); TDMA를 이용하는 GSM(Global System for Mobile Communications); 및 E-UTRA(Evolved UTRA), IEEE 802.11(Wi-Fi), IEEE 802.16(WiMAX), IEEE 802.20 및 OFDMA를 이용하는 플래시-OFDM으로 확장될 수 있다. UTRA, E-UTRA, UMTS, LTE 및 GSM은 3GPP 기구로부터의 문서들에 설명된다. CDMA2000 및 UMB는 3GPP2 기구로부터의 문서들에 설명된다. 실제 무선 통신 표준 및 이용되는 다중 액세스 기술은 특정 애플리케이션 및 시스템 상에 부과되는 전체 설계 제약들에 의존할 것이다.

[0023] [0031] AP(104)는, AP(104)가 공간 멀티플렉싱, 빔형성 및 송신 다이버시티를 지원하도록 공간 도메인을 이용하는 것을 가능하게 하는 다수의 안테나들을 가질 수 있다. 공간 멀티플렉싱은 동일한 주파수 상에서 데이터의 상이한 스트림들을 동시에 송신하기 위해 이용될 수 있다. 데이터 스트림들은 데이터 레이트를 증가시키기 위해 단일 AT(102)로 송신되거나 또는 전체 시스템 용량을 증가시키기 위해 다수의 AT들(102 및 106)로 송신될 수 있다. 이것은, 각각의 데이터 스트림을 공간적으로 프리코딩하고(즉, 진폭 및 위상의 스케일링을 적용시킴), 그 다음 DL 상에서 다수의 송신 안테나들을 통해 각각의 공간적으로 프리코딩된 스트림을 송신함으로써 달성될 수 있다. 공간적으로 프리코딩된 데이터 스트림들은 상이한 공간 시그너처들을 가지고 AT(102)에 도달하고, 상기 공간 시그너처들은 각각의 AT(102 또는 106)가 그 AT(102 또는 106)를 목적지로 하는 하나 또는 둘 이상의 데이터 스트림들을 복원하는 것을 가능하게 한다. UL 상에서, 각각의 AT(102)는 AP(104)가 각각의 공간적으로 프리코딩된 데이터 스트림의 소스를 식별하는 것을 가능하게 하는 공간적으로 프리코딩된 데이터 스트림을 송신할 수 있다.

[0024] [0032] 본 발명의 특정 양상들에 따라, 각각의 링크 페어는 애플리케이션 목표들을 달성하기 위해 업링크 및 다운링크 방향들 둘 모두에서 다수의 트래픽 클래스들을 이용할 수 있다. AP(104)가 다수의 AT들(102 및 106)을 지원할 수 있기 때문에, AP(104)는 전형적으로 과트래픽 부하(heavy traffic burden)를 경험한다. 따라서, 특정 실시예들은 클라이언트 AT들(102 및 106)에 매체 액세스 경합의 부하를 할당하는 프로토콜을 이용한다. 프로토콜의 특정 양상들에 따라, 클라이언트 AT들(102 및 106) 각각은 AP(104)를 통한 트래픽이 클라이언트 AT(102 및 106) 액세스들에 대해 경합하지 않도록 AP(104)의 업링크 폴링에 의존한다. 경합은 허용되고 그리고/또는 AT(102 및/또는 106)에 의해 타이밍된 바와 같이, 다수의 제어기들이 수퍼-프레임 구조의 시간 슬롯에 대해 경쟁하게 하기 위해 AT(102 및/또는 106)와 AP(104) 사이에서 전달되는 제 1 프레임에 제한될 수 있다. 그 다음, 경합은 시간 슬롯 소유자에 대한 "승자 독점제(winner take all)" 효과를 생성하기 위해 수퍼-프레임 내의 다른 프레임들에 대해 디스에이블될 수 있다.

[0025] [0033] 특정 이점들은 개시된 프로토콜들의 이용으로부터 발생될 수 있다. 예를 들어, 전력 절약 기회들은, 경합을 감소시키고 각각의 클라이언트 AT(102 및/또는 106)와 서빙 AP(104) 사이의 특정 시그널링을 제거함으로써, 강화될 수 있다. 또 다른 예에서, 각각의 클라이언트 AT(102 및/또는 106)는 자기 자신의 슬립 스케줄을 제어할 수 있다. 수퍼-프레임은 클라이언트 AT들(102 및 106)이 적어도 하나의 트랜잭션을 수행하기

위해 경합하는 일정 기간의 시간을 정의할 수 있다. AT(102 또는 106)는 다른 제어기들과의 경합의 가능성이 크게 감소되는 슬롯으로 이동될 수 있고, 이러한 이용가능한 슬롯을 발견한 경우, 자신의 관점에서 수퍼-프레임의 시작으로서 슬롯을 설정할 수 있다. 본원에서 이용되는 바와 같이, 트랜잭션 및 시간 슬롯(또는 슬롯)이라는 용어들은 클라이언트 AT(102) 및 AP(104) 둘 모두가 프레임들의 세트를 교환하는 일정 기간의 시간에 관련될 수 있다. 프레임들의 세트는 제한된 수의 프레임들을 포함할 수 있고, 이는 트래픽 클래스당 하나의 프레임을 포함할 수 있다.

[0026] [0034] 특정 실시예들에서, 다운링크 및/또는 업링크 데이터는 AT(102)가 이미 어웨이크 상태일 때 식별되는 타임슬롯들 동안 단일 프레임들에서보다는 프레임들의 버스트들에서 전달될 수 있다. 특정 실시예들은 U-APSD(unscheduled automatic power save delivery) 방식을 이용하고, 여기서, 하나의 엔드포인트는 다른 엔드포인트에 의해 큐잉되는 트래픽을 신속하게 획득하기 위해 폴링을 수행할 수 있다. NAV(network allocation vector)는 링크에서 2개의 엔드포인트들 중 하나에 의해 예측된 송신 듀레이션을 제 3-자 노드들에 통지하기 위해 이용될 수 있다.

[0027] [0035] 도 2는 프레임 경계들(206 및 208) 사이의 일정 기간의 시간 내에서의 송신들을 정의하는 수퍼-프레임(202)을 예시하는 타이밍 도면(200)이다. 수퍼-프레임(202)은 AT(102)가 업링크 데이터를 AP(104)에 송신할 수 있고, AT(102)가 AP(104)로부터 다운링크 데이터를 수신할 수 있는 슬롯들을 포함할 수 있다. 수퍼-프레임(202)의 각각의 슬롯은 단지 하나의 AT(102 또는 106)에 의해 사용가능하다. 도 2에 도시된 바와 같이, 수퍼-프레임(202)의 모든 슬롯들이 이용되지 않을 수 있고, 정보를 전달하는 슬롯들은 클러스터들(210, 212, 214, 216 및 218)에서 발생할 수 있다. 수퍼-프레임(202)은 미리 정의된 길이 및 수의 슬롯들을 갖고, 각각의 슬롯은 수퍼-프레임(202)의 기간과 동일한 인터벌에서 반복된다.

[0028] [0036] 수퍼-프레임(202)은 AP(104)와 그것의 클라이언트 AT들(102 및 106) 각각 사이의 트랜잭션들을 캡슐화할 수 있다. 이러한 설명을 목적으로, 각각의 트랜잭션은 단일 슬롯(명료함을 위해, 트랜잭션 슬롯으로 지칭됨)을 점유하며, 단일 슬롯과 일치하지만, 일부 실시예들에서 트랜잭션은 복수의 슬롯들을 점유할 수 있다. 전형적으로, 각각의 AT(102, 106)는 각각의 수퍼-프레임에 대한 하나의 트랜잭션에 관여할 수 있고, 트랜잭션은 업링크 및 다운링크 데이터 송신들 둘 모두를 포함할 수 있다.

[0029] [0037] 수퍼-프레임의 시작은 AT(102) 또는 AT(106)에 의해 각각 이용되는 슬롯의 시작으로서 각각의 AT(102 또는 106)에 의해 독립적으로 결정된다. 도 2의 예에서, AT(102)는 수퍼-프레임(202)의 시작(206)이 AT(102)에 의해 이용되는 트랜잭션 슬롯의 시작과 동시 발생하도록 자기 자신의 프레임 경계들(206 및 208)을 결정한다. AT(102)는 활성적이되고, AT(102)에 의해 정의되는 수퍼-프레임 경계(206)의 발생에서 또는 그 발생 직후 제 1 트랜잭션 슬롯에서의 송신을 시작할 수 있다. 트랜잭션 슬롯(210)에서의 트랜잭션의 완료 이후, AT(102)는 AT(102)가 어웨이크하고 AP(104)와의 제 2 트랜잭션을 개시하기 위해 트랜잭션 슬롯(210')에서 포착할 때 다음의 프레임 경계(208)까지 하이버네이트(hibernate)하거나, 그렇지 않으면 파워 다운할 수 있다.

[0030] [0038] AT(102)는 전형적으로, 경합-기반 프로세스를 통해 자신의 수퍼-프레임 타이밍을 포착한다. AT(102)가 먼저 네트워크에서 활성적이 될 때, AT(102)는 제 1 이용가능한 트랜잭션 슬롯 및/또는 프레임 동안 송신하려고 시도할 수 있다. 충돌이 검출되는 경우, AT(102)는 미리 결정된 지연 동안 백오프하고, 지연 이후 다음의 이용가능한 슬롯을 포착하려고 시도할 수 있다. 충돌들은 트랜잭션에서의 초기 프레임의 송신의 확인응답(ACK)이 미리 결정된 타임아웃 기간 이후 AT(102)에 의해 수신되지 않을 때 검출될 수 있다. ACK 타임아웃 기간은 송신기 및 다른 노드들이 AP(104)에 의한 ACK 송신이 AT(102) 또는 또 다른 AT(106)가 초기 프레임을 송신한 이후 시작할 것임을 가정하는 시간에 기초하여 결정될 수 있다. 일부 실시예들에서, ACK 타임아웃 기간은 SIFS(smallest interframe space) 및 하나의 슬롯 시간의 합으로서 계산될 수 있다. 일 예에서, 16 마이크로초 SIFS 및 9 마이크로초 슬롯 시간은 25 마이크로초 ACK 타임아웃을 산출한다.

[0031] [0039] AP(104)는 AP들(102, 106)의 트랜잭션들의 초기 송신들에 응답하여 클라이언트 또는 슬래이브로서 동작한다. AP(104) 및 AT들(102, 106) 각각은 수퍼-프레임 타이밍 및 트랜잭션 슬롯 구성의 정보(knowledge)를 갖는 수퍼-프레임 프로토콜을 이용하여 통신할 수 있다. 본원에 설명된 바와 같이, AT(102)는 포착된 슬롯의 시작 시간에 기초하여 자신의 수퍼-프레임(202)의 자신의 시작(206)을 결정할 수 있고, AT(102)는 그 다음, 시스템-정의된 수퍼-프레임 기간 및 수퍼-프레임(202)의 AT(102)의 결정된 시작(206)에 기초하여 각각의 후속하는 수퍼-프레임(202')의 시작(208)에서 트랜잭션들을 개시하기 위한 책임을 가정할 수 있다. 이러한 접근법 하에서, AT(102)는 AT(102)의 관점에 기초하여 각각의 수퍼-프레임(202, 202')의 제 1 트랜잭션 슬롯(210, 210')에서의 트랜잭션들에 관여한다. AT(106)는 트랜잭션 슬롯(204)의 시작에서 발생하는 바와 같이 자신의 수퍼-프레

임의 시작(240)을 정의할 수 있다.

[0032] [0040] 각각의 트랜잭션 슬롯들 내에서, AP(104) 및 AT들(102, 106)은 일련의 프레임들에서의 버스트들로서 데이터를 송신할 수 있다. 수신 노드는 각각의 프레임 이후 ACK를 송신하고, 프레임-간 간격(204)은 ACK 송신 시간 및 2개의 SIFS 시간들의 합으로서 계산될 수 있다. ACK가 24 Mbps에서 송신되는 예에서, 각각의 프레임은 정확하게 60마이크로초만큼 분리된다. 1 SIFS 시간 이후 시작하는 적분 슬롯 시간들에서 측정되는 AIFS(arbitrated inter-frame space)가 정의될 수 있다.

[0033] [0041] 일부 실시예들에서, 프레이밍(framing)은 트래픽을 1500개의 옥텟 프레임들로 피팅(fit)하도록 적응된다. 일 예에서, 다운링크 비디오는 특정 표준들에서 특정되는 매 50 밀리초마다 6144 바이트들보다는 매 8 밀리초마다 983 바이트들로서 프레이밍된다. 데이터는 각각의 트랜잭션 슬롯에서 미리 결정된 최대 수의 업링크 및 다운링크 프레임들에서 교환될 수 있다. 일 예에서, 트랜잭션 슬롯당 최대 3개의 업링크 및 3개의 다운링크 프레임들이 도 2에 도시된 바와 같이 제공된다.

[0034] [0042] 도 2는 AT(106)에 대한 업링크 송신(204u)과 다운링크 송신들(204d) 사이의 관계를 나타내는, 하나의 트랜잭션 슬롯(204)의 확장된 뷰(250)를 포함한다. 도 2는 ACK 송신을 명백하게 도시하지 않는다. AT(106)는 과하게-할당된 NAV(226)를 갖는 초기 패킷(220)을 송신한다. 과하게-할당된 NAV(226)는 AT(106)가 예상된 송신 기간의 프레임(220)보다 긴 일정 기간의 시간 동안 송신할 것을 의도함을 다른 잠재적 송신기들에 표시하고, 그에 의해, AP(104)가 충돌에 대한 잠재력없이 적어도 제 1 프레임(230)의 송신을 시작하게 하기에 충분한 시간을 제공한다. AP(104)는 NAV(226)를 무시하도록 구성되는 반면, 다른 잠재적 송신기들은 송신하는 것을 억제하고, 그에 의해, 충돌을 회피한다. AP(104)는 NAV(238)를 갖는 복수의 프레임들(230, 232 및 234)을 송신할 수 있고, NAV(238)는 제 3-자 송신기들과 AT(106)에 의한 프레임(222)의 송신 사이의 충돌을 방지하기 위해 충분히 길다. AT(106)는 NAV(238)를 무시하고, 프레임들(222 및 224)에서 업링크 데이터를 송신할 수 있다.

[0035] [0043] 과하게-할당된 NAV들(226 및 238)의 이용은 적어도 프레임들(222, 224, 230, 232 및 234)의 충돌 방지 통신을 인에이블하며, 결과로서 AT(106)에 의한 전력 이용을 크게 감소시킬 수 있다. 송신된 각각의 프레임은 수신기에 의해 확인응답될 수 있다. 표준들-기반 U-APSD는 SIFS, ACK 및 PIFS(Point Coordination Function Interframe Space)의 합에 의해 제한되는 종래의 시스템보다 짧은 리플라이 시간을 인에이블할 수 있는 낮은-레이턴시 업링크-다운링크 및 다운링크-업링크 UL 트랜지션들을 가능하게 하도록 적응 및 이용될 수 있다. NAV들(226 및 238)은 AP(104) 및 AT(106)에 의해 수행되는 가장 최근의 성공적 트랜잭션 동안 이용되는 송신 레이트 동안 이용되는 적어도 1 최소-크기 프레임 듀레이션만큼 과하게-할당될 수 있다. 일부 실시예들에서, 엔드포인트(104 또는 106)는 종래의 네트워크들과의 더 양호한 공존을 위해 NAV를 중단하도록 CF(contention free)-엔드 메시지를 선택적으로 전송할 수 있다.

[0036] [0044] 본원에 설명된 바와 같이, 일 예시적 실시예에서, 클라이언트 AT들(102, 106)은 이들의 웨이크업 스케줄을 제어할 수 있다. 초기 웨이크업 스케줄은 서비스(Serv) 발견 응답 프레임을 통해 AP(104)에 의해 지시 또는 제안될 수 있다. 더욱이, 각각의 트랜잭션의 마지막 성공적 프레임을 송신한 이후, 클라이언트 AT(102, 106)는 다음과 같이 다음 웨이크업 인스턴스를 계산할 수 있다:

[0037] 다음 웨이크 시간 = $T_{Superframe} - T_{TransWidth} - T_{Overwake} - T_{wakelatency}$

[0038] 여기서:

[0039] $T_{Superframe}$ = 수퍼 프레임(202)의 폭

[0040] $T_{TransWidth}$ = 트랜잭션(204)의 전체 시간

[0041] $T_{overwake}$ = 비-송신 액티비티들에 대해 어웨이크 상태로 유지되기 위해 클라이언트 AT(102, 104)에 의해 필요한 시간

[0042] $T_{wakelatency}$ = 대개는 XTL을 스타트업하기 위해, 다음 트랜잭션이 시작하기 전에 어웨이크 상태이기 위해 클라이언트에 의해 필요한 시간.

[0043] [0045] 일부 실시예들에서, 연결, 등록(enroll) 및/또는 서비스 발견 프레임들은 임의의 수퍼 프레임과는 독립적으로 그리고/또는 임의의 시간에 AT(102, 106)에 의해 전송될 수 있지만, AP(104)는 자기 자신의 스케줄에 따

라 응답할 수 있다. 클라이언트 AT(102, 106)는 전형적으로 연결 설정에 대한 임의의 결과적 레이턴시를 허용하도록 구성된다.

[0044] [0046] 일부 실시예들에서, 플래그는 데이터 버스팅을 인에이블하고 그리고/또는 버스트 종료를 나타내도록 세팅될 수 있다. 일 예에서, "MoreData" 비트가 이용될 수 있다.

[0045] [0047] 도 2에서, 업링크 트래픽(204u)은 트리거 프레임(220) 및 버스트 프레임들(222, 224)을 포함하는 복수의 타입들로 분할될 수 있다. 종래의 시스템들에서, 둘 모두의 타입들의 프레임들은 재시도들을 발생시킬 수 있지만, 현재 개시된 프로토콜의 특정 양상들의 구현은 연기(deferral)를 방지할 수 있다. 트리거들(220)은 낮은 레이턴시 및 다른 트리거들로 선택적으로 분할될 수 있다. 일 예에서, 3개의 액세스 파라미터 세팅들이 요구될 수 있다. 일부 실시예들에서, 거의 완전한 네트워크 예비의 빈번한 주기들이 발생할 수 있다.

[0046] [0048] 일부 실시예들에서, 예를 들어, 프레임들(222 및 224) 중 하나 또는 둘 이상이 트리거 프레임(220)의 송신 이후 송신되지 않는 경우, AT(102 또는 106)는 널(Null) 프레임들을 송신할 필요가 없다. AT(102 또는 106)는 마지막 패킷이 수신 및 확인응답되자마자 슬립할 수 있다.

[0047] [0049] 낮은 레이턴시 데이터 클래스 액세스는 다른 데이터 클래스들보다 우선순위화될 수 있다. 일 예에서, AT(102 및/또는 106)는 데이터의 상이한 클래스들을 송신 및/또는 수신하는 게임 제어기를 포함하고, 이에 대해, 상이한 재시도 전략들이 적용될 수 있다. 예를 들어, 오디오/비디오 및/또는 제어기 프레임들의 송신들은 4 또는 그 초과 회 재시도될 수 있는 반면, 커맨드 프레임들은 적어도 10회 재시도될 수 있다. 재시도들은 스키드(skid)를 방지하기 위해, 후속하는 트랜잭션들이 실행될 것일 때까지 연기될 수 있다.

[0048] [0050] 특정 실시예들은 A-MPDU(Aggregated Mac Protocol Data Unit)가 A-MSDU(Aggregated Mac Service Data Unit)로서 송신될 수 있는 높은-스루풋 어그리게이션을 제공하고, 그에 의해, 프레임당 증분적 절약들을 제공한다. 예를 들어, 프리앰블(36 마이크로초), SIFS (16 마이크로초), ACK 시간(28 마이크로초), SIFS (16 마이크로초) 및/또는 백오프(94.5 마이크로초)가 이용될 필요가 없고, 그에 의해, 8 밀리초의 수퍼-프레임(202)의 2.3%인 190.5 마이크로초를 절약한다. 본 개시의 양상들은 단일 프레임 송신으로 달성될 수 있는 것보다 단위 시간당 더 높은 페이로드 비트들을 갖는 방송시간(airtime)의 더 효율적 이용을 인에이블한다. 게다가, 재시도들이 또한 어그리게이트되어서, 추가 효율성 이점들을 제공한다.

[0049] [0051] 도 3은, 크게 감소된 방송시간을 제공하고 재시도들에 대한 더 많은 이용가능한 시간을 제공할 수 있는 A-MPDU 교환을 도시하는 도면(300)이다. AT(102) 및/또는 AT(106)에서의 하드웨어 자원들은 최적의 구현을 획득하도록 이용될 수 있다. U-APSD의 이용 및 트리거링은, AP(104)에 의해 전송된 버스트의 최종 프레임이 U-APSD 트리거 TID를 이용하지만 다른 것들은 U-APSD 트리거 TID를 이용하지 않을 때 전송될 하나 초과의 TID에 속하는 패킷들의 버스트를 인에이블할 수 있다. 시퀀스 넘버링은 TID에 특정되는 것으로 유지된다.

[0050] [0052] 다운링크 및 업링크 둘 모두에 대해 신속히 처리된(expedited) 턴어라운드 시간(turnaround time)은 하드웨어 패킷 검사가 수신 경로에서 트리거가능한 TID들을 검출할 때 달성될 수 있다. 패킷-당 재시도 구성 및 패킷-당 송신 전력 제어가 이용될 수 있다. -10 dBm 내지 5 dBm의 선형 전력 제어가 이용될 수 있다.

[0051] [0053] 일부 실시예들에서, 송신 패킷 결과 표시는 소프트웨어 또는 펌웨어가 슬립 기간들에 걸쳐 프레임들을 재시도하게 한다. 그와 달리, 하드웨어는 현재 슬롯에서 프레임들을 재시도하기 위해 이용될 것이고, 과한 재시도는, 모든 이러한 재시도들이 실패하는 경우, 패킷이 소프트웨어 큐에 리큐잉(re-queue)된다는 것으로 표시될 것이다.

[0052] [0054] 특정 실시예들은 라디오 및 타겟 CPU 인프라구조 둘 모두의 낮은 슬립/웨이크 레이턴시를 인에이블한다. 타이머들은 TSF에 대한 것일 수 있다. AP(104)는 12 또는 그 초과의 클라이언트 AT들(102, 106)에 의한 UAPSD 턴어라운드를 핸들링할 수 있는 딥 버퍼(deep buffer)를 이용할 수 있다.

[0053] [0055] 도 4는 액세스 네트워크에서의 AT(450)와 통신하는 AP(410)를 예시하는 블록도이다. DL에서, 코어 네트워크로부터의 패킷들은 제어기/프로세서(475)에 제공된다. 제어기/프로세서(475)는, 예를 들어, 헤더 압축, 암호화, 패킷 세그멘테이션 및 재순서화, 논리 채널과 전송 채널 사이의 멀티플렉싱 및 다양한 우선순위 메트릭들에 기초한 AT(450)로의 라디오 자원 할당들을 포함하는 다양한 기능들을 구현한다. 또한, 제어기/프로세서(475)는 손실된 패킷들의 재송신 및 AT(450)로의 시그널링을 담당할 수 있다.

[0054] [0056] 송신(TX) 프로세서(416)는 물리 계층에 대한 다양한 신호 프로세싱 기능들을 구현할 수 있다. 신호 프로세싱 기능들은 AT(450)에서의 FEC(forward error correction)를 가능하게 하기 위한 코딩 및 인터리빙 및 다

양한 변조 방식들(예를 들어, BPSK(binary phase-shift keying), QPSK(quadrature phase-shift keying), M-PSK(M-phase-shift keying), M-QAM(M-quadrature amplitude modulation))에 기초하는 신호 성상도들에의 맵핑을 포함할 수 있다. 일 예에서, 코딩된 그리고 변조된 심볼들은 병렬 스트림들로 분할되고, 각각의 스트림은 OFDM 서브캐리어에 맵핑되고, 시간 및/또는 주파수 도메인에서 기준 신호(예를 들어, 파일럿)와 멀티플렉싱되며, 그 다음, IFFT(Inverse Fast Fourier Transform)를 이용하여 함께 결합되어 시간 도메인 OFDM 심볼 스트림을 전달하는 물리 채널을 생성할 수 있다. OFDM 스트림은 다수의 공간 스트림들을 생성하기 위해 공간적으로 프리코딩될 수 있다. 채널 추정기(474)로부터의 채널 추정치들은 공간 프로세싱을 위해 이용될 뿐만 아니라, 코딩 및 변조 방식을 결정하기 위해 이용될 수 있다. 채널 추정치는 AT(450)에 의해 송신된 채널 상태 피드백 및/또는 기준 신호로부터 유도될 수 있다. 그 다음, 각각의 공간 스트림은 개별 송신기(418TX)를 통해 상이한 안테나(420)로 제공될 수 있다. 각각의 송신기(418TX)는 송신을 위한 각각의 공간 스트림으로 RF 캐리어를 변조한다.

[0055] [0057] AT(450)에서, 하나 또는 둘 이상의 수신기들(454RX)은 그 각각의 안테나(452)를 통해 신호를 수신한다. 각각의 수신기(454RX)는 RF 캐리어 상에서 변조된 정보를 복원할 수 있으며, 그 정보를 수신(RX) 프로세서(456)로 제공할 수 있다. RX 프로세서(456)는 전형적으로, 물리 계층의 다양한 신호 프로세싱 기능들을 구현한다. 예를 들어, RX 프로세서(456)는 AT(450)를 목적지로 하는 임의의 공간 스트림들을 복원하기 위해 정보에 대한 공간 프로세싱을 수행할 수 있다. 다수의 공간 스트림들이 AT(450)를 목적지로 하는 경우, 이들은 RX 프로세서(456)에 의해 단일 OFDM 심볼 스트림으로 결합될 수 있다. 그 다음, RX 프로세서(456)는 FFT(Fast Fourier Transform)를 이용하여 시간 도메인으로부터 주파수 도메인으로 OFDM 심볼 스트림을 변환할 수 있다. 주파수 도메인 신호는 OFDM 신호의 각각의 서브캐리어에 대한 개별 OFDM 심볼 스트림을 포함할 수 있다. 각각의 서브캐리어에 대한 심볼들 및 기준 신호는 AP(410)에 의해 송신된 가장 가능성 있는 신호 성상도 점들을 결정함으로써 복원 및 복조될 수 있다. 이 소프트 결정들은 채널 추정기(458)에 의해 컴퓨팅되는 채널 추정치들에 기초할 수 있다. 그 다음, 소프트 결정들은 물리 채널 상에서 AP(410)에 의해 원래 송신되었던 데이터 및 제어 신호들을 복원하도록 디코딩 및 디인터리빙된다. 그 다음, 데이터 및 제어 신호들은 제어기/프로세서(459)로 제공된다.

[0056] [0058] 제어기/프로세서(459)는 프로그램 코드들 및 데이터를 저장하는 메모리(460)(이는 비-일시적 저장소를 포함할 수 있음)와 연관될 수 있다. 메모리(460)는 컴퓨터 판독가능한 매체로 지칭될 수 있다. UL에서, 제어기/프로세서(459)는 전형적으로, 전송 채널 및 논리 채널 간의 디멀티플렉싱, 패킷 리어셈블리(packet reassembly), 암호해독(deciphering), 헤더 압축해제(header decompression), 제어 신호 프로세싱을 제공하여, 코어 네트워크로부터의 상위 계층 패킷들을 복원한다. 그 다음, 패킷들은 하나 또는 둘 이상의 애플리케이션들 등을 포함할 수 있는 데이터 싱크(462)로 제공될 수 있다. 또한, 다양한 제어 신호들은 추가 프로세싱을 위해 데이터 싱크(462)로 제공될 수 있다. 또한, 제어기/프로세서(459)는 HARQ 동작들을 지원하기 위해 ACK(acknowledgement) 및/또는 NACK(negative acknowledgement) 프로토콜을 이용하여 에러를 검출하는 것을 담당할 수 있다.

[0057] [0059] UL에서, 데이터 소스(467)는 패킷들을 제어기/프로세서(459)에 제공하기 위해 이용될 수 있다. 데이터 소스(467)는 다양한 프로토콜 계층들을 포함할 수 있으며, 애플리케이션들을 포함할 수 있다. AP(410)에 의해 DL 송신과 관련하여 설명되는 기능과 유사하게, 제어기/프로세서(459)는 다양한 기능들을 구현하며, 헤더 압축, 암호화, 패킷 세그멘테이션 및 재순서화, 및 AP(410)에 의한 라디오 자원 할당들에 기초하여 논리 채널과 전송 채널 사이의 멀티플렉싱을 제공할 수 있다. 또한, 제어기/프로세서(459)는 손실된 패킷들의 재송신 및 AP(410)로의 시그널링을 담당할 수 있다.

[0058] [0060] AP(410)에 의해 송신된 기준 신호 또는 피드백으로부터 채널 추정기(458)에 의해 유도된 채널 추정치들은 적절한 코딩 및 변조 방식들을 선택하기 위해 그리고 공간 프로세싱을 용이하게 하기 위해 TX 프로세서(468)에 의해 이용될 수 있다. TX 프로세서(468)에 의해 생성된 공간 스트림들은 개별 송신기들(454TX)을 통해 상이한 안테나(452)로 제공된다. 각각의 송신기(454TX)는 송신을 위한 각각의 공간 스트림으로 RF 캐리어를 변조할 수 있다.

[0059] [0061] UL 송신은 AT(450)에서의 수신기 기능과 관련하여 설명되는 것과 유사한 방식으로 AP(410)에서 프로세싱된다. 각각의 수신기(418RX)는 자신의 각각의 안테나(420)를 통해 신호를 수신한다. 각각의 수신기(418RX)는 RF 캐리어로 변조된 정보를 복원하며, 정보를 RX 프로세서(470)로 제공한다. RX 프로세서(470)는 물리 계층을 구현할 수 있다.

[0060] [0062] 제어기/프로세서(475)는 프로그램 코드들 및 데이터를 저장하는 메모리(476)와 연관될 수 있다. 메모리(476)는 컴퓨터 판독가능한 매체로 지칭될 수 있는 비-일시적 저장소를 포함할 수 있다. UL에서, 제어/프로세서(475)는 AT(450)로부터 상위 계층 패킷들을 복원하기 위해 전송 채널과 논리 채널 사이의 디멀티플렉싱, 패킷 리어셈블리, 암호화해제, 헤더 압축해제, 제어 신호 프로세싱을 제공한다. 제어기/프로세서(475)로부터의 패킷들은 코어 네트워크로 제공될 수 있다. 또한, 제어기/프로세서(475)는, 예를 들어, ACK 및/또는 NACK 프로토콜을 이용하여 에러를 검출하는 것을 담당한다.

[0061] [0063] 도 5는 무선 통신 방법의 흐름도(500)이다. 방법은 AT(102 또는 106)에 의해 수행될 수 있다. 단계(502)에서, AT(102 또는 106)는 라디오 주파수 인터페이스의 트랜시버 및/또는 다른 엘리먼트들을 파워 업할 수 있다. AT(102 및/또는 106)는 하나 또는 둘 이상의 프로세서들을 포함할 수 있고, 이들 중 적어도 하나는 또한 RF 통신을 인에이블하기 위해 파워 업될 수 있다.

[0062] [0064] 단계(504)에서, AT(102 또는 106)는 수퍼-프레임(202)의 제 1 트랜잭션 슬롯에서 제 1 업링크 프레임(220)을 액세스 포인트(104)에 송신한다. 제 1 업링크 프레임(220)은 제 1 과하게-할당된 업링크 NAV(226)를 포함할 수 있다. 액세스 포인트(104)는 과하게-할당된 업링크 NAV(226)를 무시하도록 구성될 수 있다.

[0063] [0065] 단계(506)에서, AT(102 또는 106)는 제 1 업링크 프레임(220)의 확인응답을 기다릴 수 있다. 확인응답은 업링크 프레임과 어떠한 충돌도 발생하지 않을 때 AP(104)에 의해 송신될 수 있고, 여기서, 충돌들은 둘 또는 셋 이상의 AT들이 동시에 송신할 때 야기된다. 수신된 확인응답은 어떠한 충돌이 발생하지 않았음을 표시할 수 있다.

[0064] [0066] 단계(508)에서, 액세스 포인트(104)가 제 1 업링크 프레임에 확인응답한 경우, AT(102 또는 106)는 제 1 업링크 프레임(예를 들어, 프레임(220))의 시작과 일치하는 수퍼-프레임에 대한 시작-시간(206 또는 240)(각각)을 설정한다.

[0065] [0067] 단계(510)에서, AT(102 또는 106)는 수퍼-프레임(202)의 제 1 트랜잭션 슬롯(210 또는 204)(각각)에서 액세스 포인트(104)로부터 다운링크 프레임들(230, 232 및 234)의 버스트를 수신한다. 다운링크 프레임들(230, 232 및 234)의 버스트는 다운링크 프레임들(230, 232 및 234)의 버스트 및 다운링크 프레임들의 버스트의 확인응답들을 송신하는데 요구되는 시간을 초과하는 시간을 예비하는 과하게-할당된 다운링크 NAV(예를 들어, NAV(238))와 연관될 수 있다.

[0066] [0068] 단계(512)에서, AT(102 또는 106)는 업링크 프레임들(222, 224)의 버스트를 액세스 포인트(104)에 송신한다. 업링크 프레임들(222, 224)의 버스트의 송신은 다운링크 프레임들(230, 232 및 234)의 버스트의 수신에 후속하여 그리고 다운링크 NAV(238)에 의해 예비되는 시간 내에 시작된다.

[0067] [0069] 단계(514)에서, AT(102 또는 106)는 제 1 트랜잭션 슬롯(210 또는 204)의 종료 이후 파워 다운 모드에 진입할 수 있다. AT(102 또는 106)는 수퍼-프레임(202)의 나머지에 대해 파워 다운 모드에 있는 것으로 유지될 수 있다. AT(102 또는 106)는 다음 수퍼-프레임(202')의 제 1 프레임을 송신할 수 있게 하기 위해 수퍼-프레임(202)의 종료 전에 502에서 파워 다운 모드를 이탈할 수 있다.

[0068] [0070] 단계(506)에서, AT(102 또는 106)가 제 1 업링크 프레임의 확인응답을 수신, 결정 또는 검출하지 않았을 경우, AT(102 또는 106)는 제 1 업링크 프레임을 AP에 재송신하기 위해 단계(504)로 리턴하기 전에 단계(516)에서 미리 결정된 백오프 지연 기간 동안 대기할 수 있다. AT(102 또는 106)는 백오프 기간의 적어도 일부 동안 하이버네이트하거나, 그렇지 않으면 파워 다운할 수 있다. AT(102 또는 106)는 백오프 기간 동안 송신들을 모니터링할 수 있다. AT(102 또는 106)는 제 1 업링크 프레임을 송신하는 단계 및 이용가능한 송신 슬롯이 획득될 때까지 확인응답이 수신되었는지 여부를 결정하는 단계를 반복할 수 있다.

[0069] [0071] 일부 실시예들에서, 여기서, 업링크 프레임들(222, 224)의 버스트는 과하게-할당되지 않은 NAV와 함께 AP(104)에 송신된다. 업링크 NAV는 업링크 프레임들의 버스트의 확인응답을 수신하도록 요구되는 시간을 적어도 하나의 프레임 듀레이션만큼 초과할 수 있다. 다운링크 NAV는 적어도 하나의 다른 프레임 및 다운링크 프레임들의 버스트의 확인응답을 송신하도록 요구되는 시간을 초과할 수 있다.

[0070] [0072] 도 6은 예시적 장치(602) 내의 상이한 모듈들/수단/컴포넌트들 사이의 데이터 흐름을 예시하는 개념적 데이터 흐름 도면(600)이다. 장치는 AT(102, 106)일 수 있다. 장치는 확인응답들을 포함하여 AP(104)에 의해 송신된 프레임들을 모니터링 및 수신하는 모듈(604), AP(104)로부터 다운링크 프레임들의 버스트를 수신하는 모듈(606), 업링크 프레임들의 버스트를 AP(104)에 송신하는 모듈(608), 트랜시버/RF 송신기(650)를 통하는

AP(104)로의 송신들을 제어하는 모듈(614), 수퍼-프레임에 대한 시작-시간을 설정하는 타이밍 모듈(610) 및 RF 엘리먼트들(650)을 파워 다운 및/또는 파워 업하는 전력 제어 모듈(612)을 포함한다.

[0071] [0073] 장치는 도 5의 전술된 흐름도에서 알고리즘의 단계들 각각을 수행하는 추가 모듈들을 포함할 수 있다. 이로써, 도 5의 전술된 흐름도에서의 각각의 단계는 모듈에 의해 수행될 수 있고, 장치는 이 모듈들 중 하나 또는 둘 이상을 포함할 수 있다. 모듈들은, 특정하게, 서술된 프로세스들/알고리즘을 수행하도록 구성되거나, 서술된 프로세스들/알고리즘을 수행하도록 구성되는 프로세서에 의해 구현되거나, 프로세서에 의한 구현을 위해 컴퓨터 판독가능한 매체 내에 저장되거나, 이들의 일부의 결합인 하나 또는 둘 이상의 하드웨어 컴포넌트들일 수 있다.

[0072] [0074] 도 7은 프로세싱 시스템(714)을 이용하는 장치(602')에 대한 하드웨어 구현의 예를 예시하는 도면(700)이다. 프로세싱 시스템(714)은 일반적으로 버스(724)로 표현되는 버스 아키텍처로 구현될 수 있다. 버스(724)는 임의의 수의 상호연결 버스들을 포함하고, 프로세싱 시스템(714)의 특정 애플리케이션 및 전반적 설계 제약들에 따라 브릿지할 수 있다. 버스(724)는 프로세서(704)로 표현되는 하나 또는 둘 이상의 프로세서들 및/또는 하드웨어 모듈들, 모듈들(604, 606, 608, 610, 612, 614) 및 컴퓨터 판독가능한 매체(706)를 포함하는 다양한 회로들을 함께 링크한다. 버스(724)는 또한, 당해 기술 분야에 공지되어 있어 더 이상 추가로 설명되지 않을, 타이밍 소스들, 주변장치들, 전압 레귤레이터들 및 전력 관리 회로들과 같은 다양한 다른 회로들을 링크할 수 있다.

[0073] [0075] 프로세싱 시스템(714)은 트랜시버(710)에 커플링될 수 있다. 트랜시버(710)는 하나 또는 둘 이상의 안테나들(720)에 커플링된다. 트랜시버(710)는 송신 매체를 통해 다양한 다른 장치와 통신하기 위한 수단을 제공한다. 프로세싱 시스템(714)은 컴퓨터 판독가능한 매체(706)에 커플링된 프로세서(704)를 포함한다. 프로세서(704)는 컴퓨터 판독가능한 매체(706) 상에 저장된 소프트웨어의 실행을 포함하여 일반적 프로세싱을 담당한다. 프로세서(704)에 의해 실행될 때, 소프트웨어는 프로세싱 시스템(714)으로 하여금 임의의 특정한 장치에 대해 위에서 설명된 다양한 기능들을 수행하게 한다. 컴퓨터 판독가능한 매체(706)는 또한, 소프트웨어를 실행할 때 프로세서(704)에 의해 처리되는 데이터를 저장하기 위해 이용될 수 있다. 프로세싱 시스템은 모듈들(604, 606, 608, 610, 612 및 614) 중 적어도 하나를 더 포함한다. 모듈들은, 프로세서(704)에서 실행되고 컴퓨터 판독가능한 매체(706)에 상주/저장되는 소프트웨어 모듈들, 프로세서(704)에 커플링된 하나 또는 둘 이상의 하드웨어 모듈들 또는 이들의 일부 결합일 수 있다. 프로세싱 시스템(714)은 UE(450)의 컴포넌트일 수 있으며, 메모리(460), 및/또는 TX 프로세서(468), RX 프로세서(456) 및 제어기/프로세서(459) 중 적어도 하나를 포함할 수 있다.

[0074] [0076] 일 구성에서, 무선 통신을 위한 장치(602/602')는 수퍼-프레임(202)의 제 1 트랜잭션 슬롯에서 제 1 업링크 프레임을 AP(104)에 송신하기 위한 수단(608, 614), 수퍼-프레임에 대한 시작-시간을 설정하기 위한 수단(610), 수퍼-프레임(202)의 제 1 트랜잭션 슬롯에서 액세스 포인트로부터 다운링크 프레임들의 버스트를 수신하기 위한 수단(604, 606) 및 다운링크 NAV에 의해 예비된 시간 내에 업링크 프레임들의 버스트를 AP(604)에 송신하기 위한 수단(608, 610, 614)을 포함한다. 전술된 수단은 전술된 수단에 의해 기술되는 기능들을 수행하도록 구성되는 장치(602)의 전술된 모듈들 및/또는 장치(602')의 프로세싱 시스템(714) 중 하나 또는 둘 이상일 수 있다. 위에서 설명된 바와 같이, 프로세싱 시스템(714)은 TX 프로세서(468), RX 프로세서(456) 및 제어기/프로세서(459)를 포함할 수 있다. 이로써, 일 구성에서, 전술된 수단은 전술된 수단에 의해 기술된 기능들을 수행하도록 구성되는 TX 프로세서(468), RX 프로세서(456) 및 제어기/프로세서(459)일 수 있다.

[0075] [0077] 지금까지 설명된 모바일 디바이스 수신기의 다양한 양상들은, 예로서 무선 디바이스를 포함하는 다양한 디바이스들에 통합될 수 있다. 무선 디바이스는 무선 디바이스에 의해 송신되거나 무선 디바이스에서 수신된 신호들(예를 들어, 데이터와 같은 정보를 포함함)에 기초하여 기능들을 수행하는 다양한 컴포넌트들을 포함할 수 있다. 예를 들어, 무선 헤드셋은 오디오 출력을 사용자에게 제공하도록 구성되는 트랜스듀서를 포함할 수 있다. 무선 시계는 표시를 사용자에게 제공하도록 구성되는 사용자 인터페이스를 포함할 수 있다. 무선 감지 디바이스는 오디오 출력을 사용자에게 제공하도록 구성되거나 송신기를 통해 송신될 오디오를 제공하도록 구성되는 센서를 포함할 수 있다.

[0076] [0078] 무선 디바이스는 임의의 적합한 무선 통신 기술에 기초하거나 그렇지 않으면 이를 지원하는 하나 또는 둘 이상의 무선 통신 링크들을 통해 통신할 수 있다. 예를 들어, 특정 양상들에 따라, 무선 디바이스는 네트워크와 연관할 수 있다. 특정 양상들에 따라, 네트워크는 울트라-와이드밴드 기술 또는 일부 다른 적합한 기술을 이용하여 구현되는 (예를 들어, 대략 10 미터의 무선 커버리지 영역을 지원하는) 신체 영역 네트워크 또는 (예

를 들어, 대략 30 미터의 무선 커버리지 영역을 지원하는) 개인 영역 네트워크를 포함할 수 있다. 특정 양상들에 따라, 네트워크는 로컬 영역 네트워크 또는 광역 네트워크를 포함할 수 있다. 무선 디바이스는, 다양한 무선 통신 기술들, 프로토콜들 또는 표준들, 이를테면, 예를 들어, CDMA, TDMA, OFDM, OFDMA, WiMAX 및 Wi-Fi 중 하나 또는 둘 이상을 지원하거나 그렇지 않으면 이들을 이용할 수 있다. 이와 유사하게, 무선 디바이스는 다양한 대응하는 변조 또는 멀티플렉싱 방식들 중 하나 또는 둘 이상을 지원하거나, 그렇지 않으면 이를 이용할 수 있다. 따라서, 무선 디바이스는 상기의 또는 다른 무선 통신 기술들을 이용하여 하나 또는 둘 이상의 무선 통신 링크들을 통해 설정 및 통신하기 위한 적절한 컴포넌트들(예를 들어, 에어 인터페이스들)을 포함할 수 있다. 예를 들어, 디바이스는 무선 매체를 통해 통신을 가능하게 하는 다양한 컴포넌트들(예를 들어, 신호 생성기들 및 신호 프로세서들)을 포함할 수 있는 연관된 송신기 및 수신기 컴포넌트들을 가지는 무선 트랜시버를 포함할 수 있다.

[0077] [0079] 일부 양상들에 따라, 무선 디바이스는 통신 시스템에 대한 액세스 디바이스(예를 들어, Wi-Fi 액세스 포인트)를 포함할 수 있다. 이러한 액세스 디바이스는, 예를 들어, 유선 또는 무선 통신 링크를 통해 또 다른 네트워크(예를 들어, 인터넷과 같은 광역 네트워크 또는 셀룰러 네트워크)로의 연결을 제공할 수 있다. 따라서, 액세스 디바이스는 또 다른 디바이스(예를 들어, Wi-Fi 스테이션)가 다른 네트워크 또는 일부 다른 기능에 액세스하는 것을 가능하게 할 수 있다. 또한, 디바이스들 중 하나 또는 둘 모두가 휴대성이 있을 수 있거나 또는 일부 경우들에는, 비교적 비-휴대성일 수 있다는 것이 인식되어야 한다.

[0078] [0080] 본원에 설명된 컴포넌트들은 다양한 방식들로 구현될 수 있다. 예를 들어, 장치는, 예를 들어, 하나 또는 둘 이상의 집적 회로들(예를 들어, ASIC)에 의해 구현되는 기능들을 표현할 수 있거나 본원에 교시된 바와 같은 일부 다른 방식으로 구현될 수 있는 일련의 상호관련된 기능 블록들로서 표현될 수 있다. 본원에 논의된 바와 같이, 집적 회로는 프로세서, 소프트웨어, 다른 컴포넌트들 또는 이들의 일부 결합을 포함할 수 있다. 이러한 장치는 다양한 도면들에 대해 위에서 설명된 기능들 중 하나 또는 둘 이상을 수행할 수 있는 하나 또는 둘 이상의 모듈들을 포함할 수 있다.

[0079] [0081] 위에서 기술된 바와 같이, 특정 양상들에 따라, 이 컴포넌트들은 적절한 프로세서 컴포넌트들을 통해 구현될 수 있다. 이 프로세서 컴포넌트들은 본원에 교시된 바와 같은 구조를 이용하여 적어도 부분적으로 구현될 수 있다. 특정 양상들에 따라, 프로세서는 이 컴포넌트들 중 하나 또는 둘 이상의 컴포넌트들의 기능 전부 또는 일부를 구현하도록 적응될 수 있다.

[0080] [0082] 위에서 기술된 바와 같이, 장치는 하나 또는 둘 이상의 집적 회로들을 포함할 수 있다. 예를 들어, 단일 집적 회로는 예시된 컴포넌트들 중 하나 또는 둘 이상의 컴포넌트들의 기능을 구현할 수 있는 반면, 다른 양상들에서, 하나 초과의 집적 회로는 예시된 컴포넌트들 중 하나 또는 둘 이상의 컴포넌트들의 기능을 구현할 수 있다.

[0081] [0083] 또한, 본원에 설명된 다른 컴포넌트들 및 기능들은 임의의 적합한 수단을 이용하여 구현될 수 있다. 이러한 수단은 또한, 본원에 교시된 바와 같은 대응하는 구조를 이용하여 적어도 부분적으로 구현될 수 있다. 예를 들어, 위에서 설명된 컴포넌트들은 "ASIC"로 구현될 수 있고, 또한 유사하게 지정된 "~하기 위한 수단" 기능에 대응할 수 있다. 따라서, 일부 양상들에서, 이러한 수단 중 하나 또는 둘 이상의 수단은 프로세서 컴포넌트들, 집적 회로들, 또는 본원에 교시된 바와 다른 적합한 구조 중 하나 또는 둘 이상을 이용하여 구현될 수 있다.

[0082] [0084] 또한, "제 1", "제 2" 등과 같은 표기를 이용하는 본원에서의 엘리먼트에 대한 임의의 지칭은 일반적으로 이러한 엘리먼트들의 양 또는 순서를 제한하지 않는다는 것이 이해되어야 한다. 오히려, 이러한 표기들은 일반적으로, 둘 또는 그 초과의 엘리먼트들 또는 엘리먼트의 인스턴스들을 구별하는 편리한 방법으로서 본원에 이용될 수 있다. 따라서, 제 1 및 제 2 엘리먼트들에 대한 지칭은 단지 두 엘리먼트들이 그곳에 이용될 수 있다는 것 또는 제 1 엘리먼트가 동일한 방식으로 제 2 엘리먼트에 선행하여야 한다는 것을 의미하지는 않는다. 또한, 별도의 언급이 없는 한, 한 세트의 엘리먼트들은 하나 또는 둘 이상의 엘리먼트들을 포함할 수 있다. 또한, 상세한 설명 또는 청구항들에서 이용되는 "A, B 또는 C 중 적어도 하나"라는 형태의 용어는 "A 또는 B 또는 C 또는 이들의 임의의 결합"을 의미한다.

[0083] [0085] 당업자들은 정보 및 신호들이 다양한 상이한 기술들 및 기법들 중 임의의 것을 이용하여 표현될 수 있다는 것을 이해할 것이다. 예를 들어, 위의 설명의 전체에 걸쳐 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기장들 또는 자기 입자들, 광 필드들 또는 광입자들 또는 이들의 임의의 결합으로 표현될 수 있다.

[0084] [0086] 당업자들은, 본원에 개시된 양상들과 관련하여 설명된 다양한 예시적 논리 블록들, 모듈들, 프로세서들, 수단, 회로들 및 알고리즘 단계들 중 임의의 것이 전자 하드웨어(예를 들어, 디지털 구현, 아날로그 구현 또는 이 둘의 결합(이는 소스 코딩 또는 일부 다른 기법을 이용하여 설계될 수 있음)), 명령들을 포함하는 프로그램 또는 설계 코드의 다양한 형태들(이들은 편의상, "소프트웨어" 또는 "소프트웨어 모듈"로 본원에서 지칭될 수 있음) 또는 이 둘의 결합들로서 구현될 수 있다는 것을 추가로 인식할 것이다. 하드웨어 및 소프트웨어의 이러한 상호교환가능성을 명백하게 예시하기 위해서, 다양한 예시적 컴포넌트들, 블록들, 모듈들, 회로들 및 단계들이 일반적으로 그들의 기능에 관하여 위에서 설명되었다. 이러한 기능이 하드웨어로서 구현되는지 또는 소프트웨어로서 구현되는지는 전체 시스템 상에 부과되는 설계 제약들 및 특정 애플리케이션에 의존한다. 당업자들은 각각의 특정 애플리케이션에 대해 다양한 방식들로 설명된 기능을 구현할 수 있지만, 이러한 구현 결정들은 본 개시의 범위를 벗어나게 하는 것으로 해석되어서는 안 된다.

[0085] [0087] 본원에 개시된 양상들과 관련하여 설명된 다양한 예시적 논리 블록들, 모듈들 및 회로들은 집적 회로("IC"), 액세스 단말 또는 액세스 포인트 내에서 구현되거나 또는 이들에 의해 수행될 수 있다. IC는 범용 프로세서, DSP(digital signal processor), ASIC(application specific integrated circuit), FPGA(field programmable gate array) 또는 다른 프로그래머블 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 전기적 컴포넌트들, 광학 컴포넌트들, 기계 컴포넌트들, 또는 본원에 설명된 기능들을 수행하도록 설계되는 이들의 임의의 결합을 포함할 수 있으며, IC 내부에, IC 외부에 또는 둘 다에 상주하는 코드들 또는 명령들을 실행할 수 있다. 범용 프로세서는 마이크로프로세서일 수 있지만, 대안적으로, 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로제어기 또는 상태 머신일 수 있다. 또한, 프로세서는 컴퓨팅 디바이스들의 결합, 예를 들어, DSP 및 마이크로프로세서의 결합, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 또는 둘 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성으로서 구현될 수 있다.

[0086] [0088] 임의의 개시된 프로세스에서의 단계들의 임의의 특정 순서 또는 계층 구조가 예시적 방식의 예라는 것이 이해된다. 설계 선호도들에 기초하여, 프로세스들에서의 단계들의 특정 순서 또는 계층 구조가 본 개시의 범위 내에 있으면서 재배열될 수 있다는 것이 이해된다. 첨부한 방법 청구항들은 예시적 순서로 다양한 단계들의 엘리먼트들을 제시하며, 제시된 특정 순서 또는 계층 구조로 제한되는 것으로 의미되지는 않는다.

[0087] [0089] 본원에 개시된 양상들과 관련하여 설명된 알고리즘 또는 방법의 단계들은 직접적으로 하드웨어로, 프로세서에 의해 실행되는 소프트웨어 모듈로, 또는 이 둘의 결합으로 구현될 수 있다. (예를 들어, 실행가능한 명령들 및 관련 데이터를 포함하는) 소프트웨어 모듈 및 다른 데이터는 데이터 메모리, 이를테면, RAM 메모리, 플래시 메모리, ROM 메모리, EPROM 메모리, EEPROM 메모리, 레지스터들, 하드디스크, 이동식(removable) 디스크, CD-ROM, 또는 당해 기술 분야에 공지된 임의의 다른 형태의 컴퓨터 판독가능한 저장 매체에 상주할 수 있다. 샘플 저장 매체는, 프로세서가 저장 매체로부터 정보(예를 들어, 코드)를 판독하고, 저장 매체에 정보를 기록할 수 있도록, 예를 들어, (편의상, 본원에서 "프로세서"로 지칭될 수 있는) 컴퓨터/프로세서와 같은 머신에 커플링될 수 있다. 샘플 저장 매체는 프로세서에 통합될 수 있다. 프로세서 및 저장 매체는 ASIC에 상주할 수 있다. ASIC는 사용자 장비에 상주할 수 있다. 대안적으로, 프로세서 및 저장 매체는 사용자 장비에서 개별 컴포넌트들로서 상주할 수 있다. 더욱이, 일부 양상들에서, 임의의 적합한 컴퓨터 프로그램 물건은 본 개시의 양상들 중 하나 또는 둘 이상의 양상과 관련된 (예를 들어, 적어도 하나의 컴퓨터에 의해 실행가능한) 코드들을 포함하는 컴퓨터 판독가능한 매체를 포함할 수 있다. 일부 양상들에서, 컴퓨터 프로그램 물건은 패키징 재료들을 포함할 수 있다.

[0088] [0090] 소프트웨어로 구현되는 경우, 기능들은 컴퓨터 판독가능한 매체 상에 하나 또는 둘 이상의 명령들 또는 코드로서 저장되거나 또는 이들을 통해 송신될 수 있다. 컴퓨터 판독가능한 매체는 컴퓨터 저장 매체, 및 하나의 장소에서 다른 장소로 컴퓨터 프로그램의 이전을 가능하게 하는 임의의 매체를 포함하는 통신 매체 둘 다를 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 이용가능한 매체일 수 있다. 제한이 아닌 예로서, 이러한 컴퓨터 판독가능한 매체는 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장소, 자기 디스크 저장소 또는 다른 자기 저장 디바이스들, 또는 원하는 프로그램 코드를 명령들 또는 데이터 구조들의 형태로 전달 또는 저장하기 위해 이용될 수 있고 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 연결(connection)이 컴퓨터 판독가능한 매체로 적절히 지칭된다. 예를 들어, 소프트웨어가 동축 케이블, 광섬유 케이블, 트위스티드 페어(twisted pair), DSL(digital subscriber line), 또는 (IR(infrared), 라디오, 및 마이크로웨이브와 같은) 무선 기술들을 이용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 송신되는 경우, 동축 케이블, 광섬유 케이블, 트위스티드 페어, DSL, 또는 (적외선, 라디오, 및 마이크로웨이브와 같은) 무선 기술들이 매체의 정의 내에 포함된다. 본원에서 이용되는 바와 같은 디스크(disk) 및 디스크(dis

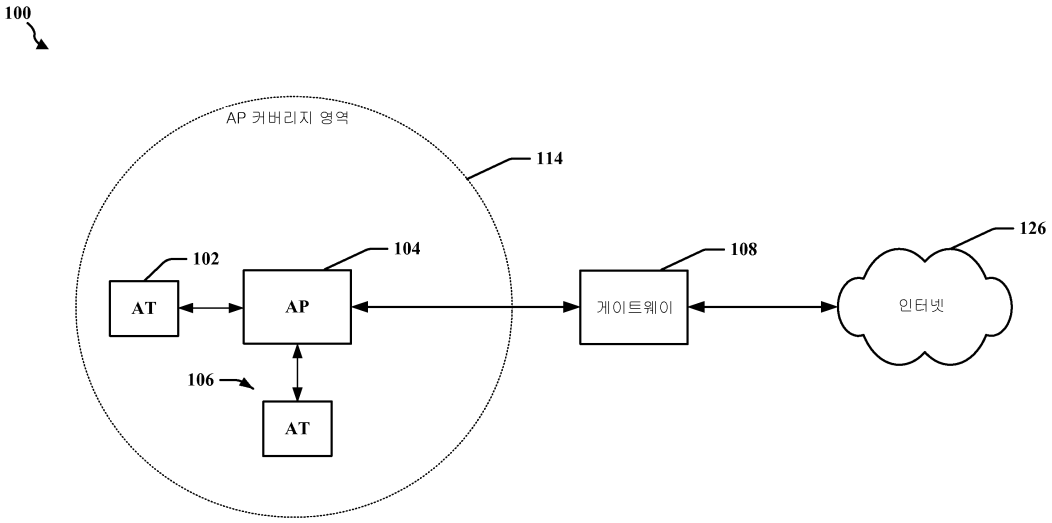
c)는 CD(compact disc), 레이저 디스크(disc), 광 디스크(disc), DVD(digital versatile disc), 플로피 디스크(disk) 및 블루-레이® 디스크(disc)를 포함하며, 여기서 디스크(disk)들은 통상적으로 데이터를 자기적으로 재생하는 반면, 디스크(disc)들은 레이저들을 이용하여 데이터를 광학적으로 재생한다. 따라서, 일부 양상들에서, 컴퓨터 판독가능한 매체들은 비-일시적 컴퓨터 판독가능한 매체들(예를 들어, 유형의 매체들)을 포함할 수 있다. 또한, 다른 양상들에 있어서, 컴퓨터 판독가능한 매체들은 일시적 컴퓨터 판독가능한 매체들(예를 들어, 신호)을 포함할 수 있다. 또한, 위의 것들의 결합들은 컴퓨터 판독가능한 매체들의 범위 내에 포함되어야 한다.

[0089] [0091] 기재된 양상들의 이전의 설명은 임의의 당업자가 본 개시를 실시하거나 또는 이용할 수 있도록 제공된다. 이러한 양상들에 대한 다양한 변경들은 당업자들에게 용이하게 명백할 것이고, 본원에서 정의된 일반적인 원리들은 본 개시의 범위를 벗어나지 않고 다른 양상들에 적용될 수 있다. 따라서, 본 개시는 본원에 도시된 양상들에 제한되는 것으로 의도된 것이 아니라, 본원에 개시된 원리들 및 신규한 특징들과 일치하는 가장 넓은 범위를 따를 것이다.

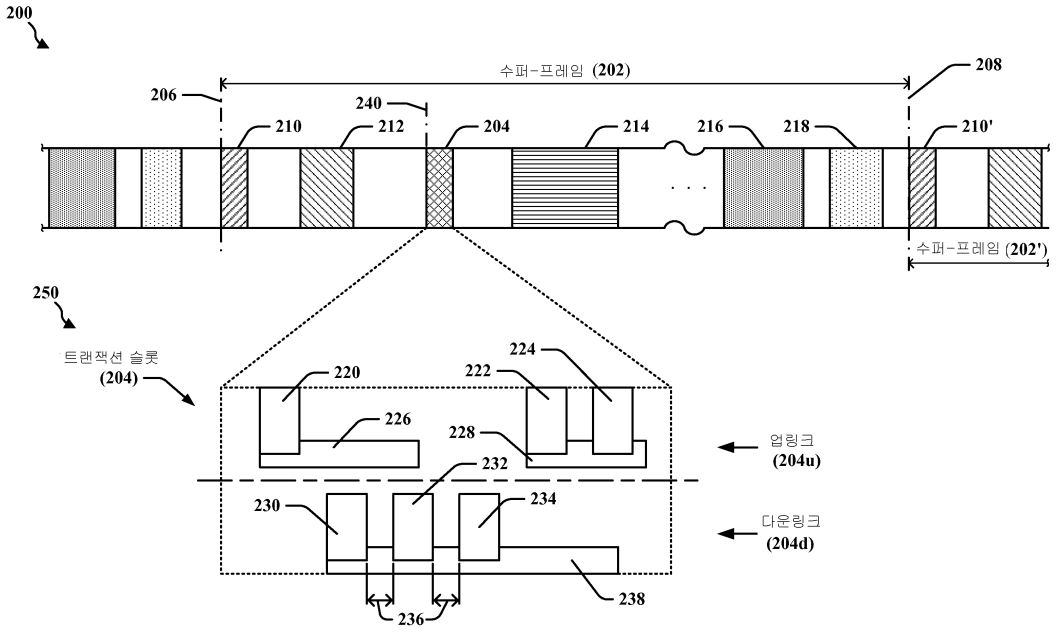
[0090] [0092] 추가 개시는 부록(Appendix)에 포함된다.

도면

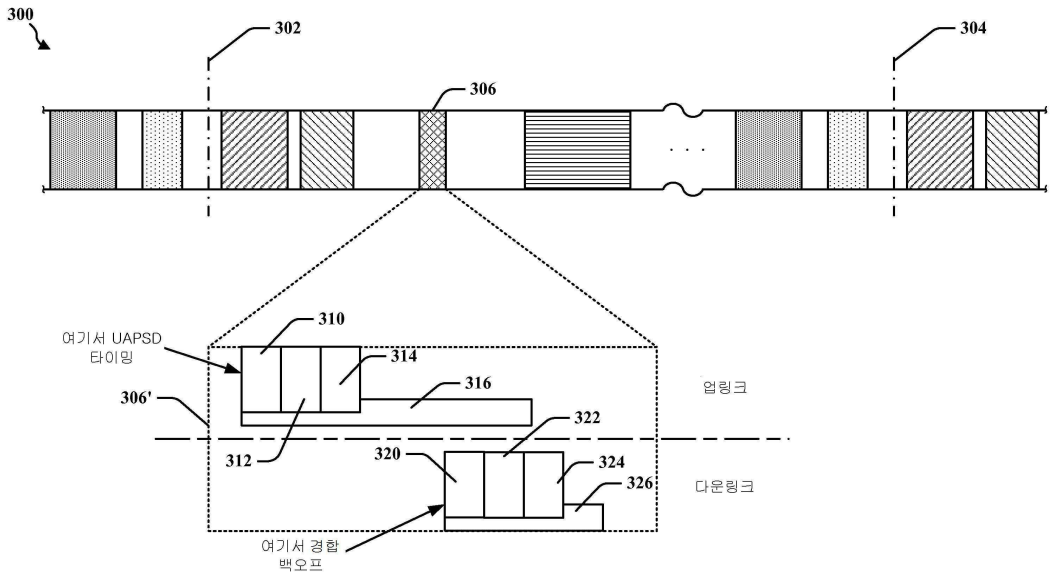
도면1



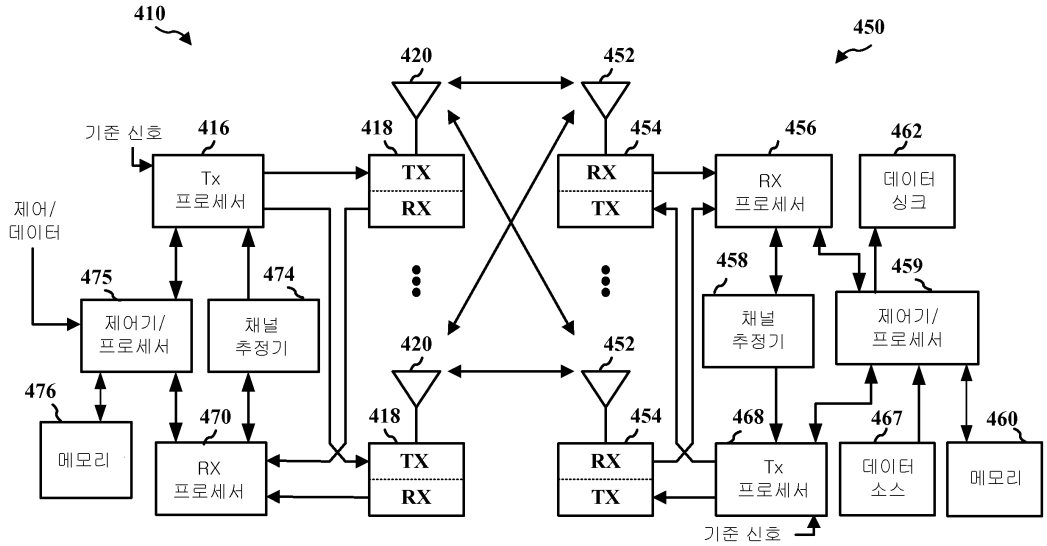
도면2


200
수퍼-프레임 (202)
208
206
240
210
212
204
214
216
218
210'
수퍼-프레임 (202')
250
트랜잭션 슬롯
(204)
220
222
224
226
228
232
230
234
238
236
업링크
(204u)
다운링크
(204d)

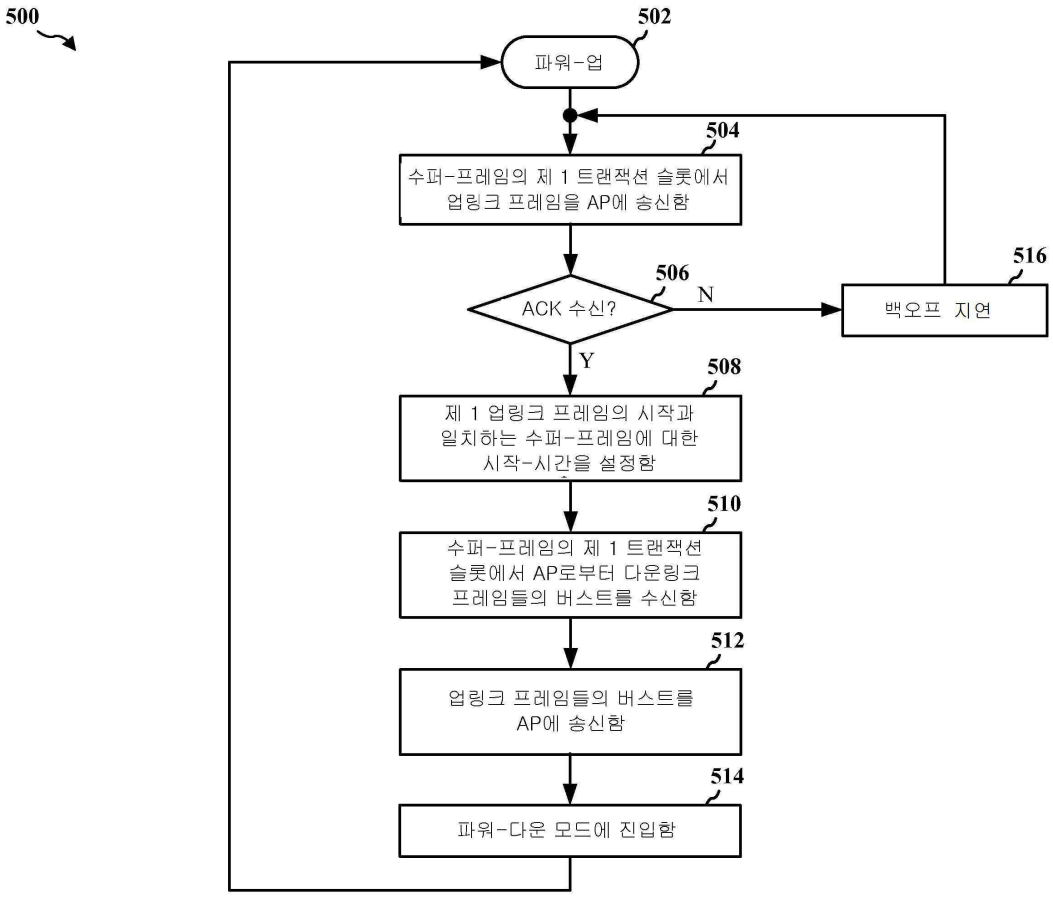
도면3


300
302
304
306
310
여기서 UAPSD
타이밍
314
316
306'
322
312
320
324
326
업링크
다운링크
여기서 경합
백오프

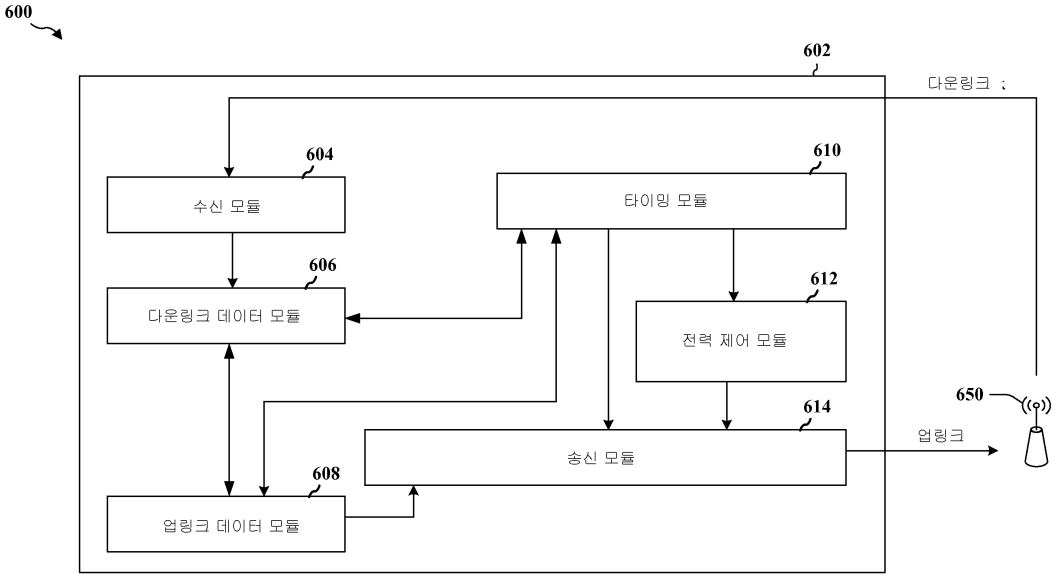
도면4


410
450
420
452
기준 신호
416
418
454
456
462
Tx
프로세서
TX
RX
RX
TX
RX
프로세서
데이터
싱크
제어/
데이터
475
474
458
459
제어기/
프로세서
채널
추정기
채널
추정기
제어기/
프로세서
420
452
476
470
418
454
468
467
460
메모리
RX
프로세서
TX
RX
RX
TX
Tx
프로세서
데이터
소스
메모리
기준 신호

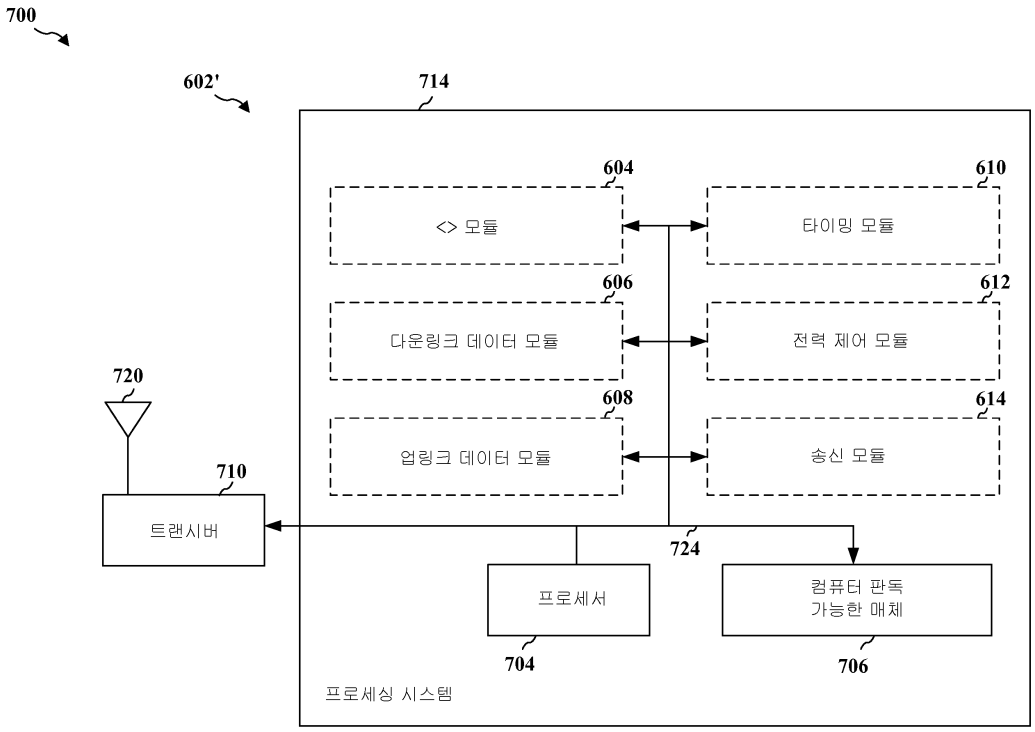
도면5


500
502
파워-업
504
수퍼-프레임의 제 1 트랜잭션 슬롯에서
업링크 프레임을 AP에 송신함
506
516
ACK 수신?
N
백오프 지연
Y
508
제 1 업링크 프레임의 시작과
일치하는 수퍼-프레임에 대한
시작-시간을 설정함
510
수퍼-프레임의 제 1 트랜잭션
슬롯에서 AP로부터 다운링크
프레임들의 버스트를 수신함
512
업링크 프레임들의 버스트를
AP에 송신함
514
파워-다운 모드에 진입함

도면6


600
602
다운링크 ;
604
수신 모듈
610
타이밍 모듈
606
다운링크 데이터 모듈
612
전력 제어 모듈
650
614
송신 모듈
업링크
608
업링크 데이터 모듈

도면7


700
602'
714
604
<> 모듈
610
타이밍 모듈
606
다운링크 데이터 모듈
612
전력 제어 모듈
720
608
업링크 데이터 모듈
614
송신 모듈
710
트랜시버
724
프로세서
704
컴퓨터 판독
가능한 매체
706
프로세싱 시스템