



(12) 发明专利

(10) 授权公告号 CN 102150135 B

(45) 授权公告日 2015. 02. 11

(21) 申请号 200980135727. 8

(22) 申请日 2009. 09. 16

(30) 优先权数据

12/233, 688 2008. 09. 19 US

(85) PCT国际申请进入国家阶段日

2011. 03. 11

(86) PCT国际申请的申请数据

PCT/US2009/057123 2009. 09. 16

(87) PCT国际申请的公布数据

W02010/033569 EN 2010. 03. 25

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 埃里克·詹姆斯·普隆迪克

卢奇安·科德雷斯库

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 宋献涛

(51) Int. Cl.

G06F 9/48 (2006. 01)

(56) 对比文件

US 20060200826 A1, 2006. 09. 07,

US 6041377 A, 2000. 03. 21,

CN CN1802635A A, 2006. 07. 12,

审查员 梁艳

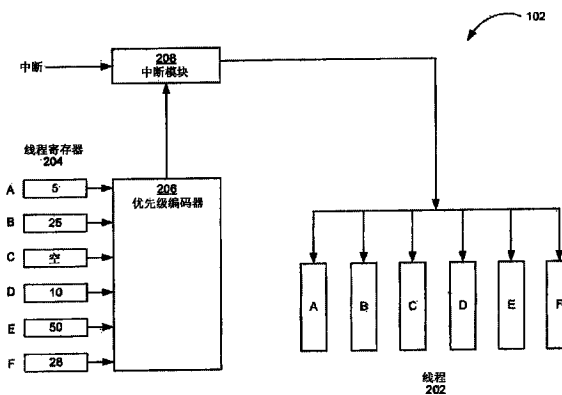
权利要求书2页 说明书9页 附图9页

(54) 发明名称

用于在多线程处理器中分配中断的方法及系统

(57) 摘要

本发明描述一种能够分配中断的多线程处理器。在一个实施例中,所述多线程处理器包括中断模块及用于执行任务的线程。所述中断模块可基于正由所述线程执行的任务的任务优先级而识别每一线程的优先级,且至少基于其优先级而将中断指派给线程。



1. 一种多线程处理器,其包含:

执行模块,其经配置以执行多个线程,所述多个线程中的每个线程能够执行对应的任务;

优先级编码器,其经耦合以提供所述多个线程中的最低优先级线程的指示,所述最低优先级线程具有基于所述多个线程中的每个线程的相应优先级的最低优先级,其中所述优先级解码器经配置以从多个寄存器中的相应寄存器接收所述多个线程中的每个线程的所述相应优先级;以及

中断模块,其经配置以接收所述最低优先级线程的所述指示且将中断指派给所述最低优先级线程;

其中所述中断模块经配置以通过确定所述多个线程中的一者或一者以上是否处于等待模式且确定正执行任务的线程的所述最低优先级来识别所述多个线程中的每一者的所述优先级。

2. 根据权利要求 1 所述的多线程处理器,其中线程的所述优先级对应于正由所述线程执行的任务的优先级。

3. 根据权利要求 1 所述的多线程处理器,其中所述中断模块经配置以通过将所述中断分配给最低优先级线程来将所述中断指派给所述最低优先级线程,且其中所述最低优先级线程经配置以停止处理相应任务且处理所述中断。

4. 根据权利要求 3 所述的多线程处理器,其中所述中断与中断处理程序相关联,其中所述最低优先级线程经配置以通过处理所述中断处理程序来处理所述中断。

5. 根据权利要求 1 所述的多线程处理器,其中所述多线程处理器安置于便携式通信装置中。

6. 一种用于操作多线程处理器的方法,所述方法包含:

在第一线程上执行第一任务;

在第二线程上执行第二任务;

基于所述第一任务的第一任务优先级而确定所述第一线程的第一线程优先级;

基于所述第二任务的第二任务优先级而确定所述第二线程的第二线程优先级;

接收具有中断优先级的中断;

通过优先级编码器而向中断模块指示,多个线程中的最低优先级线程,所述最低优先级线程具有基于所述多个线程中的每个线程的相应线程优先级的最低线程优先级,其中所述线程优先级包含所述第一线程优先级和所述第二线程优先级,且其中所述优先级编码器经配置以从多个寄存器中的相应寄存器接收所述多个线程中的每个线程的所述相应线程优先级;及

通过所述中断模块来将所述中断分配给所述最低优先级线程;

其中所述中断模块经配置以通过确定所述多个线程中的一者或一者以上是否处于等待模式且确定正执行任务的线程的所述最低优先级来识别所述多个线程中的每一者的线程优先级。

7. 根据权利要求 6 所述的方法,其中分配所述中断包含:

基于处于所述最低线程优先级的所述第二线程优先级而停止所述第二任务;及

将所述中断提供给所述第二线程以进行处理。

8. 根据权利要求 7 所述的方法,其中分配所述中断包含确定所述中断优先级是高于所述第二线程优先级的优先级。

9. 根据权利要求 7 所述的方法,其进一步包含由所述第二线程通过处理与所述中断相关联的中断处理程序来处理所述中断。

10. 根据权利要求 6 所述的方法,其中分配所述中断包含:

确定所述中断优先级是否低于所述第一线程优先级及所述第二线程优先级的优先级;
及

响应于确定所述中断优先级是低于的所述第一线程优先级和所述第二线程优先级的优先级而将所述中断分配给队列。

11. 一种处理器单元,其包含:

中断模块,其经配置以接收中断且将所述中断分配给最低优先级线程;及执行模块,其经配置以执行第一线程和第二线程,其中

所述第一线程经配置以执行与第一优先级相关联的第一任务;

所述第二线程经配置以执行与第二优先级相关联的第二任务;

所述执行模块包含:

第一寄存器,其经配置以存储对应于所述第一优先级的第一线程优先级;

第二寄存器,其经配置以存储对应于所述第二优先级的第二线程优先级;及

优先级编码器,其经配置以基于多个线程中的每个线程的相应线程优先级而向所述中断模块指示所述最低优先级线程,其中所述多个线程包括所述第一线程和所述第二线程,且其中所述优先级编码器经配置以从多个寄存器中的相应寄存器接收所述多个线程中的每个线程的所述相应线程优先级;

其中所述中断模块经配置以通过确定所述多个线程中的一者或一者以上是否处于等待模式且确定正执行任务的线程的所述最低优先级来识别所述多个线程中的每一者的所述优先级。

12. 根据权利要求 11 所述的处理器单元,其中所述中断模块经配置以:

确定中断优先级是否是高于所述第一线程优先级的优先级,其中所述第一线程优先级对应于所述最低优先级;及

当所述中断优先级是高于所述第一线程优先级的中断优先级时,通过将所述中断提供给所述第一线程而将所述中断分配给所述第一线程,其中所述第一线程经配置以停止处理所述第一任务且处理所述中断。

13. 根据权利要求 12 所述的处理器单元,其中所述执行模块经配置以存储所述第一任务且修改所述第一线程优先级以使其对应于所述中断优先级。

14. 根据权利要求 12 所述的处理器单元,其中所述第一线程通过处理与所述中断相关联的中断处理程序来处理所述中断。

15. 根据权利要求 11 所述的处理器单元,其中所述处理器单元安置于便携式通信装置中。

用于在多线程处理器中分配中断的方法及系统

技术领域

[0001] 本文中所揭示的发明性概念的实施例大体上涉及数据处理系统的领域。更明确地说,本文中所揭示的发明性概念的实施例涉及在多线程处理器中分配中断。

背景技术

[0002] 多线程处理器可包括两个或两个以上线程以增加任务可被处理的速度。线程可为任务在其上被处理的硬件。任务可为与系统功能(例如,应用程序或程序)相关联的指令序列。一些应用程序或程序可同时与两个或两个以上任务相关联。线程可通过执行与任务相关联的指令序列而处理或执行所述任务。

[0003] 一个线程可在另一线程处理另一任务的同时处理一个任务。处理阶段可包括提取(以获得与任务相关联的指令)、解码(以将指令分解为操作及操作数)、从寄存器文件检索操作数、执行所述指令及写回结果。可针对任务中的下一指令重复所述过程,直到任务的所有指令均被执行为止。每一任务可与优先级相关联且基于所述优先级而指派给线程。举例来说,软件可将优先级指派给每一任务,且调度器可确定具有最高优先级的下一任务以提供准备好处理任务的线程。

[0004] 线程还可能处理中断。中断可为与来自系统装置或由软件产生的中断处理程序相关联的通知。中断处理程序可为作为未调度任务的例程。当接收到中断时,可由多线程处理器的任何线程处理所述中断。举例来说,可在提取阶段处将所述中断处理程序提供给第一线程,而不管所述线程当前是否正处理任务的指令或其它线程是否处于等待模式(即,不在处理任何任务)。处理所述中断包括线程停止对任务的指令的处理且处理与中断处理程序相关联的指令序列。

[0005] 停止处理其当前任务以处理中断的线程可例如通过处理高优先级任务而为高优先级线程。如果一个或一个以上线程处于等待模式或处理低优先级的线程可用以处理中断,则需要高优先级线程继续处理高优先级任务且不针对中断来停止其处理。

[0006] 因此,需要用于多线程处理器的系统及过程,其可分配中断以减少来自当其它线程可用以处理中断时在高优先级线程上执行中断的开销。

发明内容

[0007] 在一实施例中,描述一种多线程处理器。所述多线程处理器包括中断模块及用于执行任务的线程。每一线程可执行任务。所述中断模块可识别所述线程中的每一者的优先级且至少基于其优先级而将中断指派给所述线程中的一者。

[0008] 提及此说明性实施例不是为了限制或定义本文中所揭示的发明性概念,而是为了提供实例以帮助理解所述发明性概念。在审阅完整申请案之后,本发明的其它方面、优点及特征将变得显而易见,完整申请案包括以下部分:附图说明、具体实施方式及权利要求书。

附图说明

[0009] 在参考附图阅读以下具体实施方式时,可较好地理解本文中所揭示的发明性概念的这些及其它特征、方面及优点,在附图中:

[0010] 图 1 为说明向处理器线程分配中断的处理器单元的实例的总图。

[0011] 图 2 为说明图 1 的处理器单元的实施例的总图。

[0012] 图 3 为说明图 1 的处理器单元的第二实施例的总图。

[0013] 图 4 为说明用于向处理器线程分配中断的示范性过程的流程图。

[0014] 图 5 为说明可包括处理器单元的实施例的实例便携式通信装置的总图。

[0015] 图 6 为说明可包括处理器单元的实施例的实例蜂窝式电话的总图。

[0016] 图 7 为说明可包括处理器单元的实施例的实例无线因特网协议电话的总图。

[0017] 图 8 为说明可包括处理器单元的实施例的实例便携式数字助理的总图。

[0018] 图 9 为说明可包括处理器单元的实施例的实例音频文件播放器的总图。

具体实施方式

[0019] 贯穿整个描述,出于解释的目的,阐述众多特定细节以便提供对本文中所揭示的发明性概念的透彻理解。然而,所属领域的技术人员将容易明白,可在不具有这些特定细节中的一些特定细节的情况下实践本文中所揭示的发明性概念。在其它例子中,以框图形式展示众所周知的结构及装置以避免混淆本文中所揭示的发明性概念的基本原理。

[0020] 本文中所揭示的发明性概念的实施例涉及能够基于线程优先级而向线程分配中断的多线程处理器。线程的优先级可基于所述线程是否正执行任务及/或其正执行的任务的优先级。在一些实施例中,每一任务的优先级由软件产生且由多线程处理器的处理器单元接收。当线程正执行任务时,所述线程的优先级可对应于其正执行的任务。当线程处于等待模式(即,不在执行任务)时,其优先级可对应于可能的最低优先级。在一些实施例中,例如“1”及“0”等两个优先级用以指示线程正执行任务(“1”)或处于等待模式(“0”),且基于所述优先级而分配中断(例如,分配给处于等待模式且与“0”相关联的线程)。

[0021] 任务可包括彼此相关联的指令序列。处理器线程可通过处理与任务相关联的指令中的每一者而执行所述任务。多线程处理器可通过处理与一个线程上的一个任务相关联的指令序列及与另一线程上的另一任务相关联的指令序列而同时执行两个或两个以上任务。

[0022] 多线程处理器的处理器单元可接收中断且基于线程的优先级而确定线程以提供所述中断。举例来说,所述处理器单元可识别处于等待模式的线程,或者如果多线程处理器中的所有线程均正执行任务,则识别具有最低优先级的线程。所述处理器单元可将中断指引到经识别的线程。

[0023] 中断可为与从装置或系统软件接收的未调度事件(例如,中断处理程序)相关联的通知。举例来说,中断处理程序可为包括待由线程处理的指令序列的未调度任务。在一些实施例中,所述中断包括优先级。处理器单元可基于线程的优先级及中断的优先级而确定是否要停止执行中的任务。举例来说,处理器单元可确定中断优先级是否高于线程的优先级。如果中断优先级高于线程优先级,则可停止具有最低优先级的线程且可将中断提供给所述线程。如果中断优先级低于线程,则可将中断排入队列,直到线程完成执行其当前任务为止或者直到已执行了优先级高于中断的任务为止。通过基于线程优先级来分配中断,某些处理器单元实施例可减少开销(例如,由中断处理引起的等待时间)且/或允许较早

执行高优先级任务。

[0024] 根据一些实施例的多线程处理器可用处理系统的用以在执行任务期间存取数据的各种组件来实施。图 1 展示包括处理器单元 102 的多线程处理器的一个实施例的实施方案的框图,所述处理器单元 102 用于将与中断处理程序 101 相关联的中断 100 分配给处理器线程。在一些实施例中,处理器单元 102 包括例如任务队列中的任务或其它任务等可执行任务 104,每一任务包括待由处理器线程执行的指令序列。可在执行模块 106 中执行与任务相关联的指令,执行模块 106 包括若干线程及与每一线程相关联的存储所述相关联线程的优先级的寄存器或其它临时存储组件。执行模块 106 可包括任何数目的线程(例如,有限数目的线程)。每一线程可例如通过执行与任务相关联的指令序列而执行任务。处理器单元 102 还可包括中断模块 108,所述中断模块 108 能够确定线程以提供中断或以其它方式确定中断 100 及其相关联的中断处理程序 101 的分配。

[0025] 每一任务可与优先级(例如,由操作系统指派的优先级)相关联。处理器单元 102 或软件(例如,操作系统)可使用所述优先级来确定何时在线程上执行任务。在一些实施例中,同时接收若干任务且基于所述任务的优先级而将所述任务提供给有限数目的线程。可在与低优先级相关联的任务之前执行与高优先级相关联的任务。

[0026] 处理器单元 102 可耦合到存储器管理单元 110 及辅助所述处理器单元 102 执行任务的资源 112。在执行期间,处理器单元 102 可经由所述存储器管理单元 110 存取资源 112。举例来说,处理器单元 102 可提供对来自资源 112 的数据、指令、操作数或其它信息的请求。存储器管理单元 110 可例如通过使用翻译旁视缓冲器或其它组件以提供处理器单元 102 搜寻的信息所在的存储器位置的物理地址来管理对资源 112 的存取。

[0027] 可接收来自系统装置(例如,资源 112 或其它)的中断 100,且其相关联的中断处理程序 101 可由处理器单元 102 执行。中断模块 108 经配置以基于执行模块 106 中的线程的优先级而分配中断 100,例如通过停止相对较低优先级线程或识别处于等待模式的线程以执行中断。

[0028] 处理器单元 102 的实施例可包括用以在线程当中分配中断的各种组件,包括将中断分配给处于等待模式的线程及/或基于线程及等待执行的任务的优先级而分配中断的组件。图 2 及图 3 说明经配置以分配中断的处理器单元的实施方案的实施例。图 2 说明使用经定标的线程优先级向处于等待模式的线程分配中断的实例。图 3 说明基于两选择优先级向线程分配中断的实例。

[0029] 图 2 中的处理器单元 102 为包括具有若干线程 202 的执行模块的多线程处理器。出于说明性目的,线程 202 包括六个线程 A 到 F。可使用任何数目的线程。执行模块还包括存储所述线程 202 中的每一者的优先级的线程寄存器 204A 到 204F。每一线程寄存器与线程相关联。举例来说,线程寄存器 204A 对应于线程 202A。当线程正执行任务时,对应于所述任务优先级的优先级存储于与所述线程相关联的寄存器中。当所述线程完成或以其它方式停止执行任务时,相关联寄存器中的优先级改变成“空”。为“空”的优先级可对应于可能的最低优先级。当所述线程获得另一任务来执行时,对应于所述任务的优先级的优先级存储于相关联的寄存器中。

[0030] 在一些实施例中,寄存器存储识别优先级的值的一个或一个以上位。任何优先级标度可用以表示相对线程优先级。在图 2 中所说明的实施例中,使用在“1”与“99”之间的

数字,其中较小数字表示较高优先级。举例来说,线程寄存器 204A 包括为“5”的优先级,其表示线程 202A 的相对优先级。线程寄存器 204B 包括为“25”的优先级,其表示线程 202B 的相对优先级且指示线程 202A 具有比线程 202B 高的优先级。线程寄存器 204C 包括为“空”的优先级,其指示线程 202C 当前不在执行任务且处于等待模式。出于示范性目的而使用包括用以指示线程优先级值的数值及“空”的标度,且可使用相对线程优先级及处于等待模式的线程的任何识别。

[0031] 执行模块还包括耦合到线程寄存器 204 的优先级编码器 206。所述优先级编码器 206 可经配置以接收线程寄存器 204 中的优先级且确定包括最低优先级的寄存器。在所展示的实施例中,优先级编码器 206 确定与包括“空”(由于其为最低优先级)的寄存器相关联的线程。举例来说,线程寄存器 204 可各自将与所述线程寄存器相关联的线程的优先级及识别提供给优先级编码器 206。在图 2 所示的实施例中,线程寄存器 204C 包括“空”且由优先级编码器 206 识别为具有最低优先级的线程。

[0032] 将由优先级编码器 206 识别的线程提供给中断模块 208,所述中断模块 208 经配置以基于从优先级编码器 206 接收的优先级信息分配中断。在一些实施例中,优先级编码器 206 连续地将优先级信息提供给中断模块 208。在其它实施例中,优先级编码器 206 在从中断模块 208 接收到对优先级信息的请求之后将所述优先级信息提供给所述中断模块 208。

[0033] 中断模块 208 可接收中断且将其分配给线程 202 中的一者。在一些实施例中,中断模块 208 确定中断的优先级且除从优先级编码器 206 接收的线程优先级之外还使用所述中断优先级来分配中断。在其它实施例中,中断模块 208 在不确定中断的优先级的情况下分配中断。中断模块 208 可通过识别具有最低优先级的线程(例如,处于等待模式的线程)而分配中断,且将所述中断提供给所识别的线程。举例来说,由于线程 202C 为最低优先级线程(因为其处于等待模式),所以中断模块 208 识别线程 202C 且将中断提供给线程 202C。线程 202C 在不干扰其它线程(例如,高优先级线程)的执行的情况下执行中断。

[0034] 如果所有线程 202 均正在执行任务,则中断模块 208 还可经配置以向低优先级线程提供中断。低优先级线程可停止执行任务且通过执行与所述中断相关联的中断处理程序的指令而开始处理所述中断。举例来说,如果线程 202C 正执行具有为“17”的优先级的任务,则优先级编码器 206 识别线程 202E(因为其具有最低优先级)且将 202E 的识别提供给中断模块 208。中断模块 208 可停止在线程 202E 中执行的任务且接收中断以执行。举例来说,线程 202E 可停止执行与任务相关联的指令序列的指令且开始执行与中断相关联的中断处理程序的指令。线程 202E 在不干扰较高优先级线程的情况下执行中断。可中止在线程 202E 中正式执行的任务,直到一线程完成执行且准备好执行另一任务为止。

[0035] 在一些实施例中,可基于较简单线程优先级(例如,指示线程处于等待模式或正执行任务的线程优先级)而分配中断。图 3 说明处理器单元 102 的实施例,所述处理器单元 102 包括具有线程 302A 到 302F 及对应于线程 302A 到 302F 的线程寄存器 304A 到 304F 的执行模块。线程寄存器 304A 到 304F 各自包括用以指示每一线程的优先级的“1”或“0”。“1”可指示相关联的线程当前正执行任务,且“0”可指示相关联的线程处于等待模式。举例来说,线程寄存器 304A、304C、304D 及 304F 各自包括“1”,从而指示相关联的线程 302A、302C、302D 及 302F 正执行任务。线程寄存器 304B 及 304E 各自包括“0”,从而指示相关联的线程 302B 及 302E 不在执行任务且处于等待模式。

[0036] 线程寄存器 304A 到 304F 耦合到向中断模块 308 识别线程优先级的优先级编码器 306。在一些实施例中,优先级编码器 306 经配置以基于来自线程寄存器 304A 到 304F 的优先级而向中断模块 308 识别处于等待模式的一个或一个以上线程。举例来说,在图 3 所示的实施例中,优先级编码器 306 可向中断模块 308 识别线程 302B 及 302E。中断模块 308 可将中断提供给所识别的线程 302B 或 302E 中的一者,其中可在无需当前正处理任务的线程停止并接受所述中断的情况下处理所述中断。

[0037] 在一些实施例中,所有线程 302A 到 302F 可能均正在处理任务且线程寄存器 304A 到 304F 中的每一者可包括“1”,从而指示每一相关联线程当前正处理任务。优先级编码器 306 可经配置以将所有线程 302A 到 302F 均正在处理任务的指示提供给中断模块 308。中断模块 308 可将中断及其中断处理程序提供给线程 302A 到 302F 中的一者。所述线程可停止处理其任务且通过执行与其中断处理程序相关联的指令而开始处理所述中断。

[0038] 如以上所描述,可实施各种方法以在多线程处理器中分配中断。分配方法的某些实施例可基于线程优先级、中断优先级及 / 或任务队列中的任务的优先级而分配中断。图 4 说明根据一个实施例的基于线程优先级及中断优先级而分配中断的示范性中断分配方法。

[0039] 所述方法可在框 402 处开始,此时处理器单元接收用于执行的任务及每一任务的优先级。所述任务可从软件程序或其它系统应用程序接收,且包括由多线程处理器中的线程执行的指令序列。每一任务的优先级可由例如操作系统等系统软件确定。在一些实施例中,处理器单元包括经配置以当接收到每一任务时确定每一任务的优先级的逻辑。

[0040] 在框 404 中,在线程上执行每一任务。假定任务的数目超过可用于执行任务的线程的数目。在一些实施例中,调度器识别每一任务的优先级且将最高优先级任务首先提供给线程以供执行。

[0041] 在框 406 中,处理器单元基于任务优先级而识别每一线程的优先级。在一些实施例中,处理器单元监视线程且识别在每一线程上执行的任务的优先级。每一线程的优先级可对应于在所述线程上执行的任务的优先级。处理器单元还可识别处于等待模式的线程的优先级。处理器单元可将每一线程的优先级存储于与所述线程相关联的寄存器中。

[0042] 在框 408 中,处理器单元从系统装置或软件应用程序接收中断且确定其优先级。所述中断可与作为未调度任务的中断处理程序相关联。在一些实施例中,中断优先级与中断一起接收。举例来说,当创建中断时,例如操作系统等系统软件将优先级指派给所述中断。在其它实施例中,处理器单元通过存取存储器或其它系统组件而检索中断的优先级。

[0043] 在框 410 中,处理器单元中的中断模块确定中断优先级是否高于至少一个线程。在一些实施例中,中断模块接收线程中的每一者的优先级且将其与中断优先级进行比较。如果中断优先级高于至少一个线程,则在框 412 中,识别具有最低优先级的线程,停止处理其任务,且将与所述中断相关联的中断处理程序提供给所述具有最低优先级的线程。如果中断优先级不高于至少一个线程,则在框 414 中,将所述中断存储于队列中。所述方法返回到框 410 以确定中断优先级是否高于至少一个线程,且继续进行,直到中断优先级高于至少一个线程为止。在一些实施例中,将中断存储于队列中,且当线程可用且所述中断为所述队列中的最高优先级的中断及 / 或任务时,将所述中断提供给线程。

[0044] 包括上述特征的实例装置

[0045] 能够将中断分配给处理器线程的处理器单元可包括于任何类型的处理器(例如,

数字信号处理器)中。图5到图9的总图说明可并入有处理器单元以用于将中断分配给多线程处理器的线程的实例装置。

[0046] 图5为说明便携式通信装置500的示范性实施例的图。如图5的总图中所说明,所述便携式通信装置包括包含数字信号处理器(DSP)504的芯片上系统502。图5的总图还展示耦合到所述DSP 504及显示器508的显示控制器506。此外,输入装置510耦合到所述DSP 504。如图所示,存储器512耦合到所述DSP 504。另外,编码器/解码器(编解码器)514可耦合到所述DSP 504。扬声器516及麦克风518可耦合到所述编解码器514。

[0047] 图5的总图进一步说明耦合到数字信号处理器504及无线天线522的无线控制器520。在特定实施例中,电源524耦合到芯片上系统502。显示器508、输入装置510、扬声器516、麦克风518、无线天线522及电源524可在所述芯片上系统502的外部。然而,每一者可耦合到所述芯片上系统502的组件。

[0048] 在特定实施例中,DSP 504包括处理器单元562(如参考图2或图3所描述),所述处理器单元562可将中断分配给线程且减少开销(例如,由中断处理引起的等待时间)且/或允许较早执行高优先级任务。举例来说,DSP 504可为多线程处理器,其中可基于线程正在处理的任务的优先级而向每一线程指派优先级。处理器单元562可接收中断且基于每一线程(例如,不在处理任务的线程或低优先级线程)的优先级而确定将所述中断发送到其以进行处理的线程。

[0049] 图6为说明蜂窝式电话600的示范性实施例的图。如图所示,蜂窝式电话600包括芯片上系统602,芯片上系统602包括耦合在一起的数字基带处理器604及模拟基带处理器606。在特定实施例中,所述数字基带处理器604为数字信号处理器。如在图6的总图中所说明,显示控制器608及触摸屏控制器610耦合到所述数字基带处理器604。又,在芯片上系统602外部的触摸屏显示器612耦合到所述显示控制器608及所述触摸屏控制器610。

[0050] 图6的总图进一步说明视频编码器614(例如,逐行倒相(PAL)编码器、循序色彩记忆(SECAM)编码器或国家电视系统委员会(NTSC)编码器)耦合到所述数字基带处理器604。另外,视频放大器616耦合到所述视频编码器614及所述触摸屏显示器612。而且,视频端口618耦合到所述视频放大器616。通用串行总线(USB)控制器620耦合到所述数字基带处理器604。而且,USB端口622耦合到所述USB控制器620。存储器624及订户身份模块(SIM)卡626也可耦合到所述数字基带处理器604。另外,如图6的总图所示,数码相机628可耦合到所述数字基带处理器604。在示范性实施例中,所述数码相机628为电荷耦合装置(CCD)相机或互补金属氧化物半导体(CMOS)相机。

[0051] 如图6的总图中进一步说明,立体声音频编解码器630可耦合到所述模拟基带处理器606。此外,音频放大器632可耦合到所述立体声音频编解码器630。在示范性实施例中,第一立体声扬声器634及第二立体声扬声器636耦合到所述音频放大器632。麦克风放大器638也可耦合到所述立体声音频编解码器630。另外,麦克风640可耦合到所述麦克风放大器638。在特定实施例中,调频(FM)无线电调谐器642可耦合到所述立体声音频编解码器630。FM天线644可耦合到所述FM无线电调谐器642。另外,立体声头戴受话器646可耦合到所述立体声音频编解码器630。

[0052] 图6的总图进一步说明可耦合到所述模拟基带处理器606的射频(RF)收发器648。RF开关650可耦合到所述RF收发器648及RF天线652。小键盘654可耦合到所述

模拟基带处理器 606。而且,具有麦克风的单声道头戴耳机 656 可耦合到所述模拟基带处理器 606。另外,振动器装置 658 可耦合到所述模拟基带处理器 606。图 6 的总图还展示可耦合到所述芯片上系统 602 的电源 660。在特定实施例中,所述电源 660 为将电力提供给蜂窝式电话 600 的各种组件的直流 (DC) 电源。另外,在特定实施例中,所述电源为可再充电 DC 电池或从耦合到交流 (AC) 电源的 AC/DC 转换器得出的 DC 电源。

[0053] 如图 6 的总图中所描绘,触摸屏显示器 612、视频端口 618、USB 端口 622、相机 628、第一立体声扬声器 634、第二立体声扬声器 636、麦克风 640、FM 天线 644、立体声头戴受话器 646、RF 开关 650、RF 天线 652、小键盘 654、单声道头戴耳机 656、振动器 658 及电源 660 可在芯片上系统 602 的外部。在特定实施例中,数字基带处理器 604 可包括处理器单元 662 (如参考图 2 或图 3 所描述),所述处理器单元 662 可将中断分配给线程且减少开销 (例如,由中断处理引起的等待时间) 且 / 或允许较早执行高优先级任务。举例来说, DSP 604 可为多线程处理器,其中可基于线程正在处理的任务的优先级而向每一线程指派优先级。处理器单元 662 可接收中断且基于每一线程 (例如,不在处理任务的线程或低优先级线程) 的优先级而确定将所述中断发送到其以进行处理的线程。

[0054] 图 7 为说明无线因特网协议 (IP) 电话 700 的示范性实施例的图。如图所示,所述无线 IP 电话 700 包括芯片上系统 702,所述芯片上系统 702 包括数字信号处理器 (DSP) 704。显示控制器 706 可耦合到所述 DSP 704,且显示器 708 耦合到所述显示控制器 706。在示范性实施例中,所述显示器 708 为液晶显示器 (LCD)。图 7 进一步展示小键盘 710 可耦合到所述 DSP 704。

[0055] 快闪存储器 712 可耦合到所述 DSP 704。同步动态随机存取存储器 (SDRAM) 714、静态随机存取存储器 (SRAM) 716 及电可擦除可编程只读存储器 (EEPROM) 718 也可耦合到所述 DSP 704。图 7 的总图还展示发光二极管 (LED) 720 可耦合到所述 DSP 704。另外,在特定实施例中,语音编解码器 722 可耦合到所述 DSP 704。放大器 724 可耦合到所述语音编解码器 722,且单声道扬声器 726 可耦合到所述放大器 724。图 7 的总图进一步说明耦合到所述语音编解码器 722 的单声道头戴耳机 728。在特定实施例中,所述单声道头戴耳机 728 包括麦克风。

[0056] 无线局域网 (WLAN) 基带处理器 730 可耦合到所述 DSP 704。RF 收发器 732 可耦合到所述 WLAN 基带处理器 730,且 RF 天线 734 可耦合到所述 RF 收发器 732。在特定实施例中,蓝牙控制器 736 也可耦合到所述 DSP 704,且蓝牙天线 738 可耦合到所述控制器 736。图 7 的总图还展示 USB 端口 740 也可耦合到所述 DSP 704。此外,电源 742 耦合到所述芯片上系统 702 且将电力提供给所述无线 IP 电话 700 的各种组件。

[0057] 如图 7 的总图中所指示,显示器 708、小键盘 710、LED 720、单声道扬声器 726、单声道头戴耳机 728、RF 天线 734、蓝牙天线 738、USB 端口 740 及电源 742 可在芯片上系统 702 的外部且耦合到芯片上系统 702 的一个或一个以上组件。在特定实施例中, DSP 704 包括处理器单元 762 (如参考图 2 或图 3 所描述),所述处理器单元 762 可将中断分配给线程且减少开销 (例如,由中断处理引起的等待时间) 且 / 或允许较早执行高优先级任务。举例来说, DSP 704 可为多线程处理器,其中可基于线程正在处理的任务的优先级而向每一线程指派优先级。处理器单元 762 可接收中断且基于每一线程 (例如,不在处理任务的线程或低优先级线程) 的优先级而确定将所述中断发送到其以进行处理的线程。

[0058] 图 8 为说明便携式数字助理 (PDA) 800 的示范性实施例的图。如图所示, 所述 PDA 800 包括包含数字信号处理器 (DSP) 804 的芯片上系统 802。触摸屏控制器 806 及显示控制器 808 耦合到所述 DSP 804。另外, 触摸屏显示器 810 耦合到所述触摸屏控制器 806 且耦合到所述显示控制器 808。图 8 的总图还指示小键盘 812 可耦合到所述 DSP 804。

[0059] 在特定实施例中, 立体声音频编解码器 826 可耦合到所述 DSP 804。第一立体声放大器 828 可耦合到所述立体声音频编解码器 826 且第一立体声扬声器 830 可耦合到所述第一立体声放大器 828。另外, 麦克风放大器 832 可耦合到所述立体声音频编解码器 826 且麦克风 834 可耦合到所述麦克风放大器 832。图 8 的总图进一步展示可耦合到所述立体声音频编解码器 826 的第二立体声放大器 836 及可耦合到所述第二立体声放大器 836 的第二立体声扬声器 838。在特定实施例中, 立体声头戴受话器 840 也可耦合到所述立体声音频编解码器 826。

[0060] 图 8 的总图还说明可耦合到所述 DSP 804 的 802.11 控制器 842 及可耦合到所述 802.11 控制器 842 的 802.11 天线 844。此外, 蓝牙控制器 846 可耦合到所述 DSP 804, 且蓝牙天线 848 可耦合到所述蓝牙控制器 846。USB 控制器 850 可耦合到所述 DSP 804, 且 USB 端口 852 可耦合到所述 USB 控制器 850。另外, 智能卡 854 (例如, 多媒体卡 (MMC) 或安全数字卡 (SD)) 可耦合到所述 DSP 804。另外, 电源 856 可耦合到所述芯片上系统 802 且可将电力提供给所述 PDA 800 的各种组件。

[0061] 如图 8 的总图中所指示, 显示器 810、小键盘 812、IrDA 端口 822、数码相机 824、第一立体声扬声器 830、麦克风 834、第二立体声扬声器 838、立体声头戴受话器 840、802.11 天线 844、蓝牙天线 848、USB 端口 852 及电源 856 可在芯片上系统 802 的外部且耦合到芯片上系统 802 上的一个或一个以上组件。在特定实施例中, DSP 804 包括处理器单元 862 (如参考图 2 或图 3 所描述), 所述处理器单元 862 可将中断分配给线程且减少开销 (例如, 由中断处理引起的等待时间) 且 / 或允许较早执行高优先级任务。举例来说, DSP 804 可为多线程处理器, 其中可基于线程正在处理的任务的优先级而向每一线程指派优先级。处理器单元 862 可接收中断且基于每一线程 (例如, 不在处理任务的线程或低优先级线程) 的优先级而确定将所述中断发送到其以进行处理的线程。

[0062] 图 9 为说明音频文件播放器 (例如, MP3 播放器) 900 的示范性实施例的图。如图所示, 所述音频文件播放器 900 包括包含数字信号处理器 (DSP) 904 的芯片上系统 902。显示控制器 906 可耦合到所述 DSP 904, 且显示器 908 耦合到所述显示控制器 906。在示范性实施例中, 所述显示器 908 为液晶显示器 (LCD)。小键盘 910 可耦合到所述 DSP 904。

[0063] 如图 9 的总图中进一步描绘, 快闪存储器 912 及只读存储器 (ROM) 914 可耦合到所述 DSP 904。另外, 在特定实施例中, 音频编解码器 916 可耦合到所述 DSP 904。放大器 918 可耦合到所述音频编解码器 916, 且单声道扬声器 920 可耦合到所述放大器 918。图 9 的总图进一步指示麦克风输入 922 及立体声输入 924 也可耦合到所述音频编解码器 916。在特定实施例中, 立体声头戴受话器 926 也可耦合到所述音频编解码器 916。

[0064] USB 端口 928 及智能卡 930 可耦合到所述 DSP 904。另外, 电源 932 可耦合到所述芯片上系统 902 且可将电力提供给所述音频文件播放器 900 的各种组件。

[0065] 如图 9 的总图中所指示, 显示器 908、小键盘 910、单声道扬声器 920、麦克风输入 922、立体声输入 924、立体声头戴受话器 926、USB 端口 928 及电源 932 在芯片上系统 902 的

外部且耦合到芯片上系统 902 上的一个或一个以上组件。在特定实施例中, DSP904 包括处理器单元 962 (如参考图 2 或图 3 所描述), 所述处理器单元 962 可将中断分配给线程且减少开销 (例如, 由中断处理引起的等待时间) 且 / 或允许较早执行高优先级任务。举例来说, DSP 904 可为多线程处理器, 其中可基于线程正在处理的任务的优先级而向每一线程指派优先级。处理器单元 962 可接收中断且基于每一线程 (例如, 不在处理任务的线程或低优先级线程) 的优先级而确定将所述中断发送到其以进行处理的线程。

[0066] 总则

[0067] 本文中所揭示的发明性概念的实施例的前述描述已仅出于说明及描述的目的而呈现, 且不希望为详尽的或将本文中所揭示的发明性概念限于所揭示的精确形式。在不脱离本文中所揭示的发明性概念的精神及范围的情况下, 所属领域的技术人员容易明白众多修改及改编。

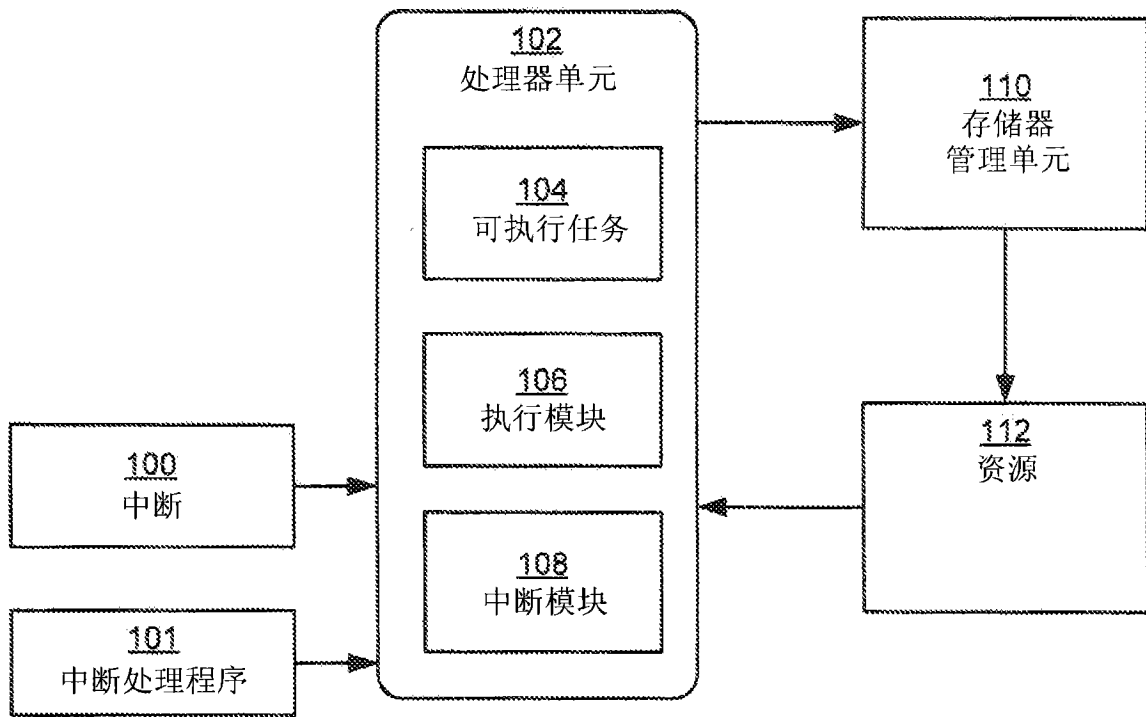


图 1

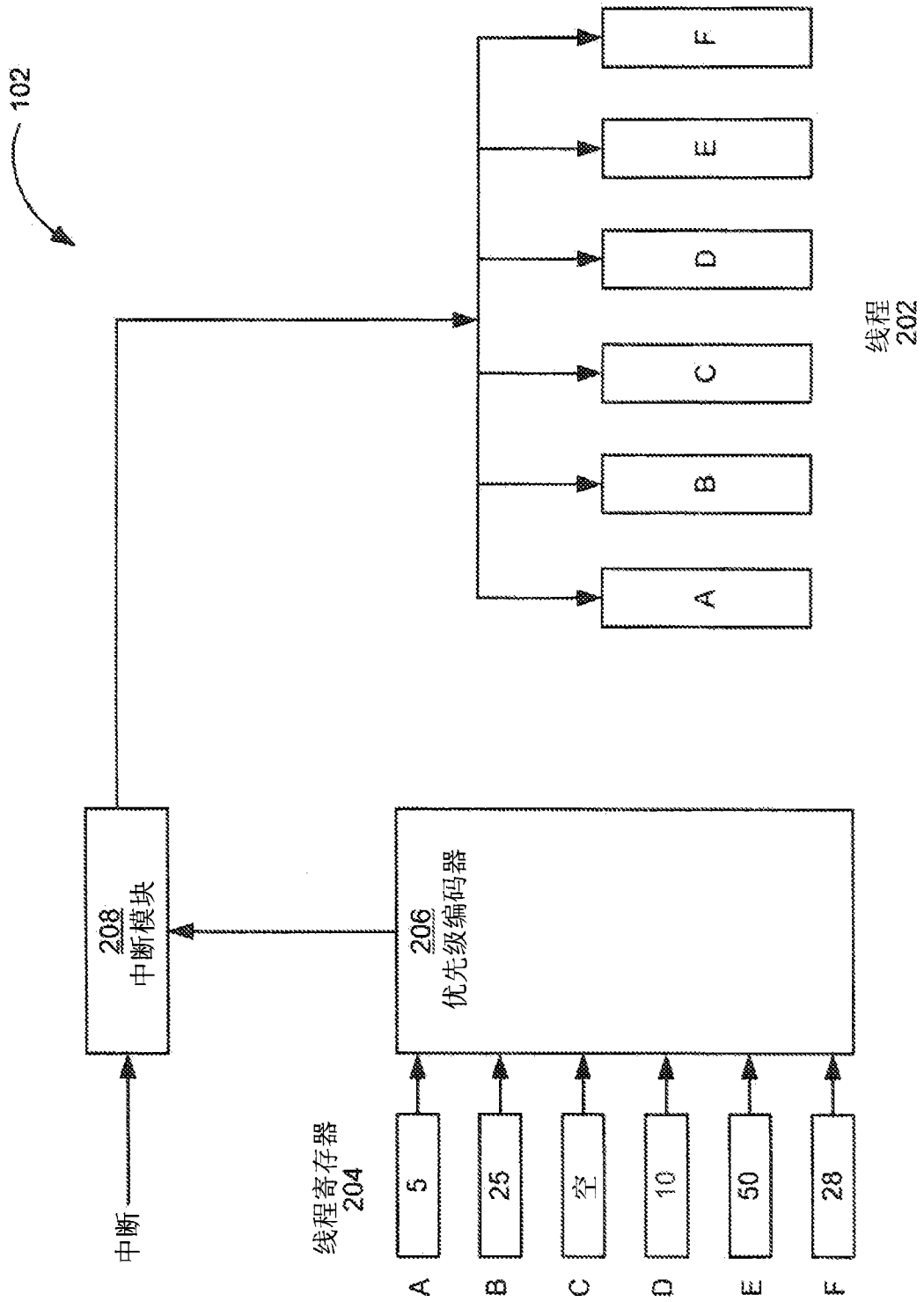


图 2

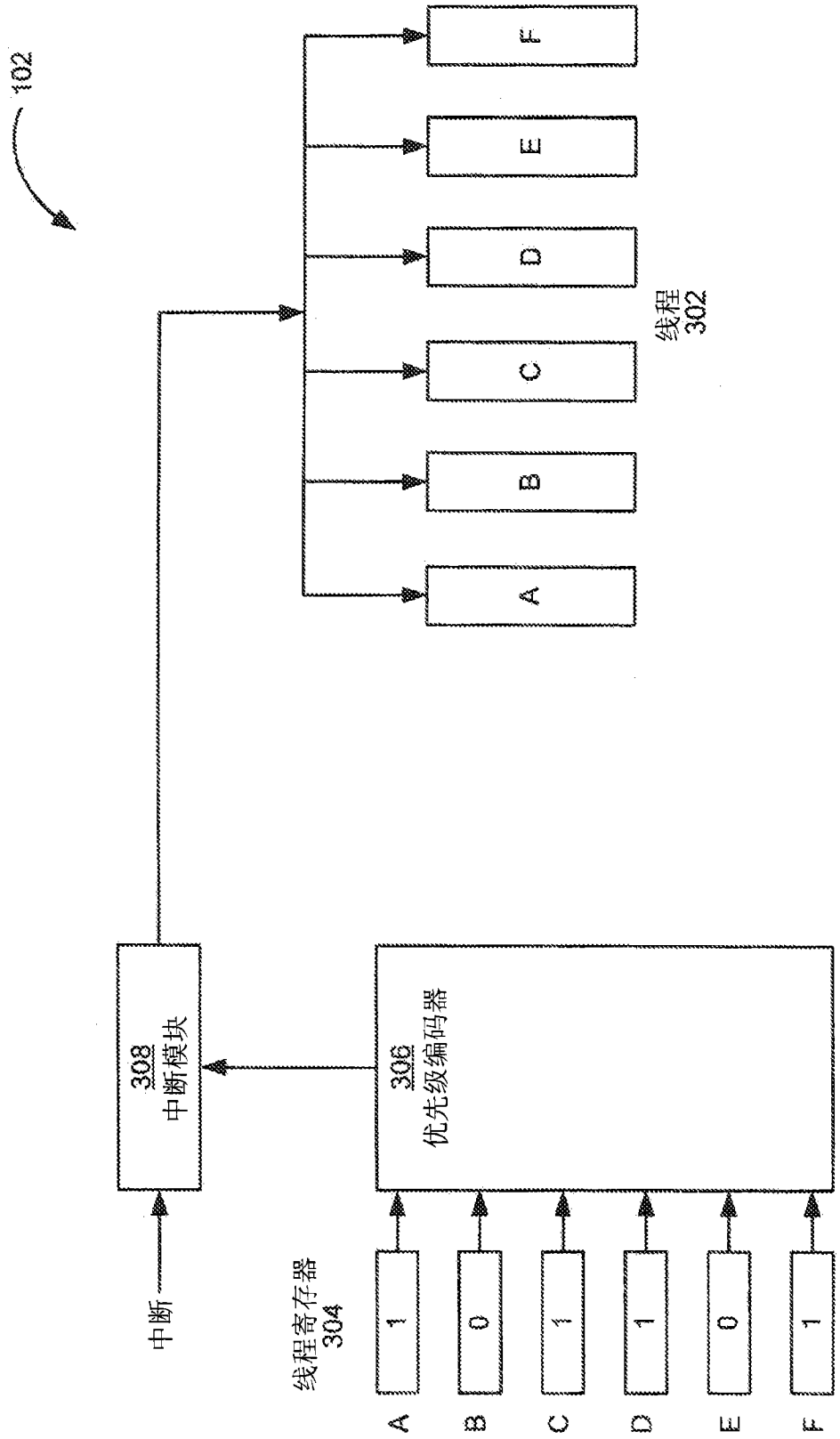


图 3

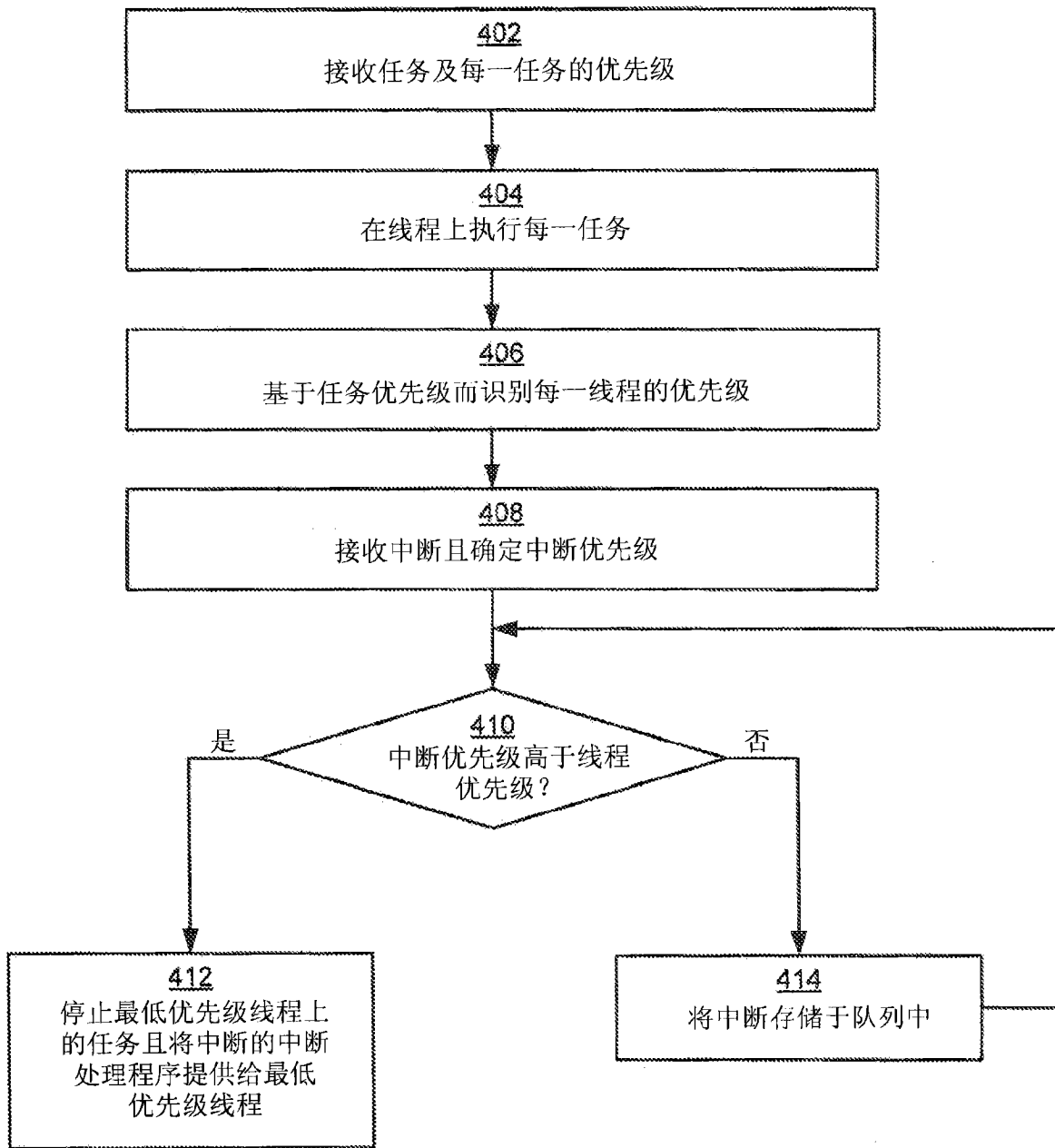


图 4

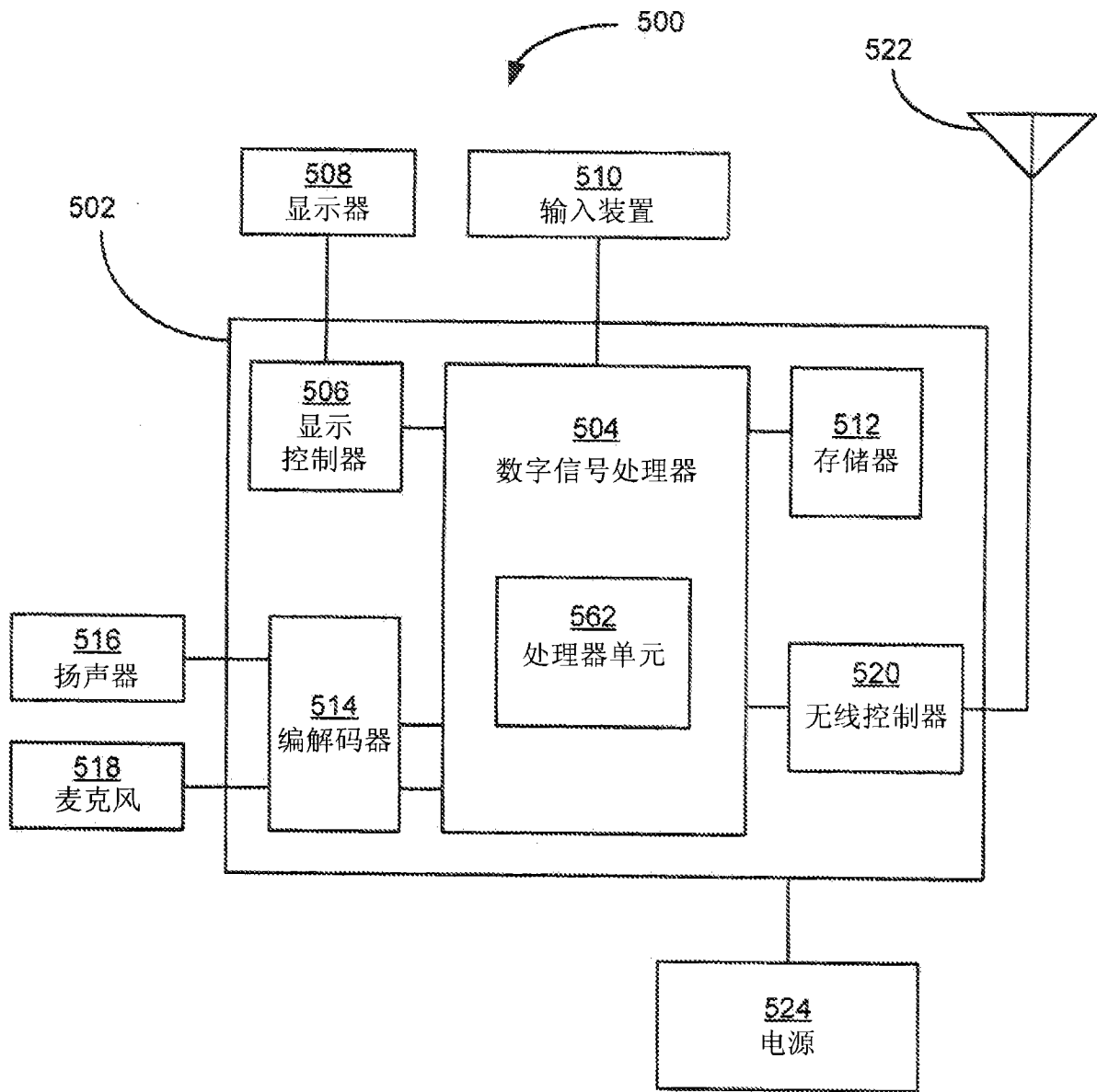


图 5

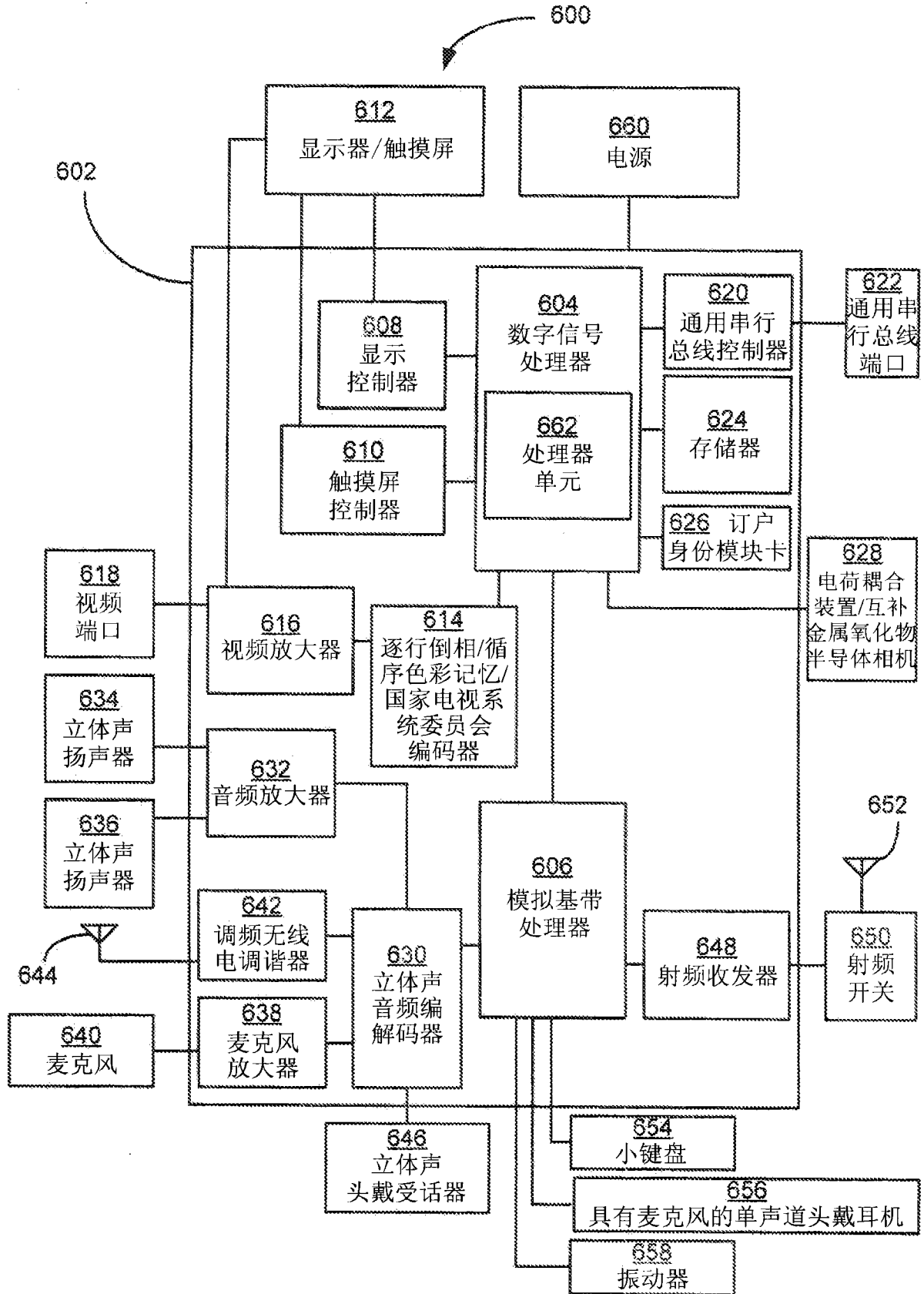


图 6

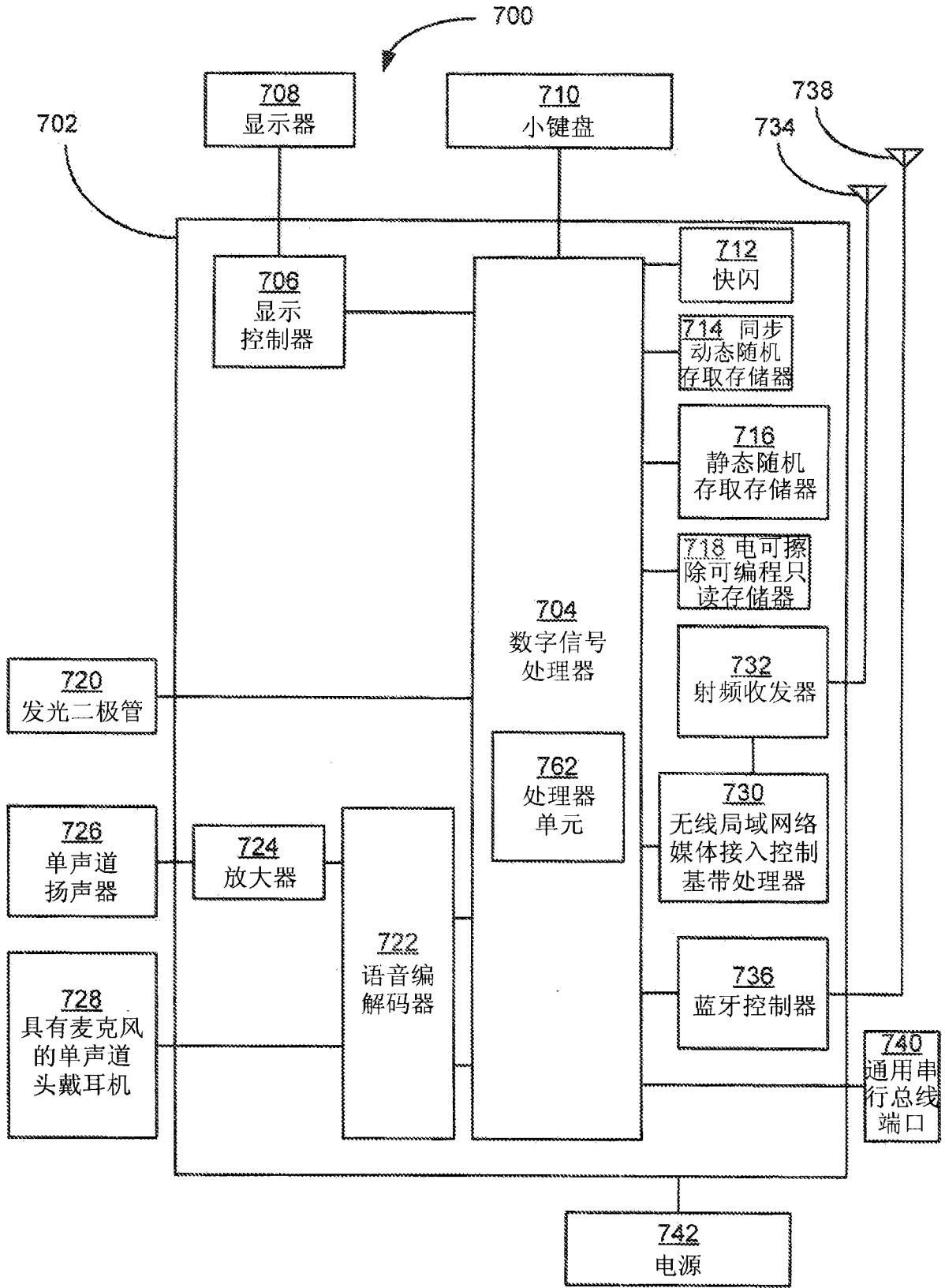


图 7

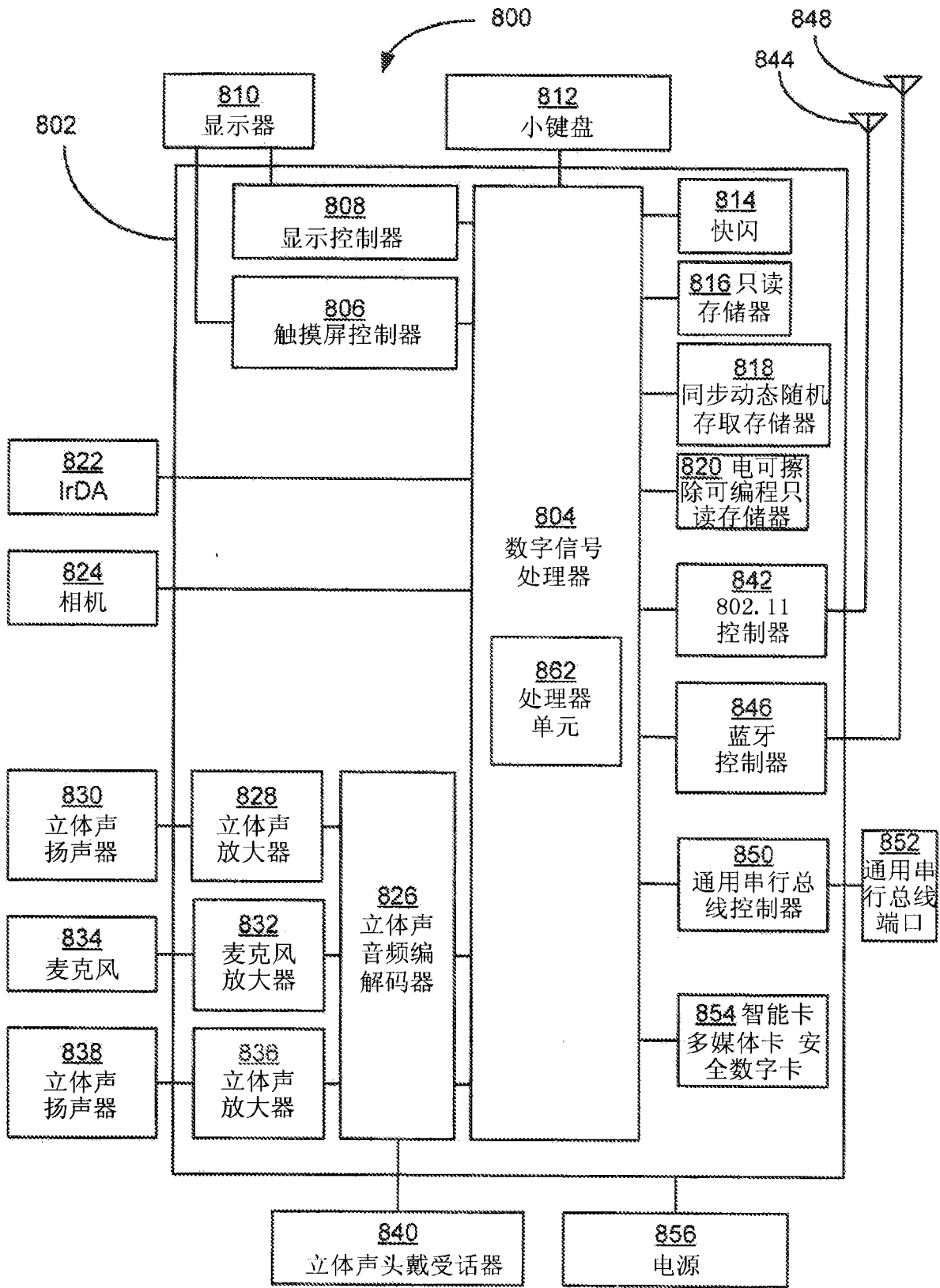


图 8

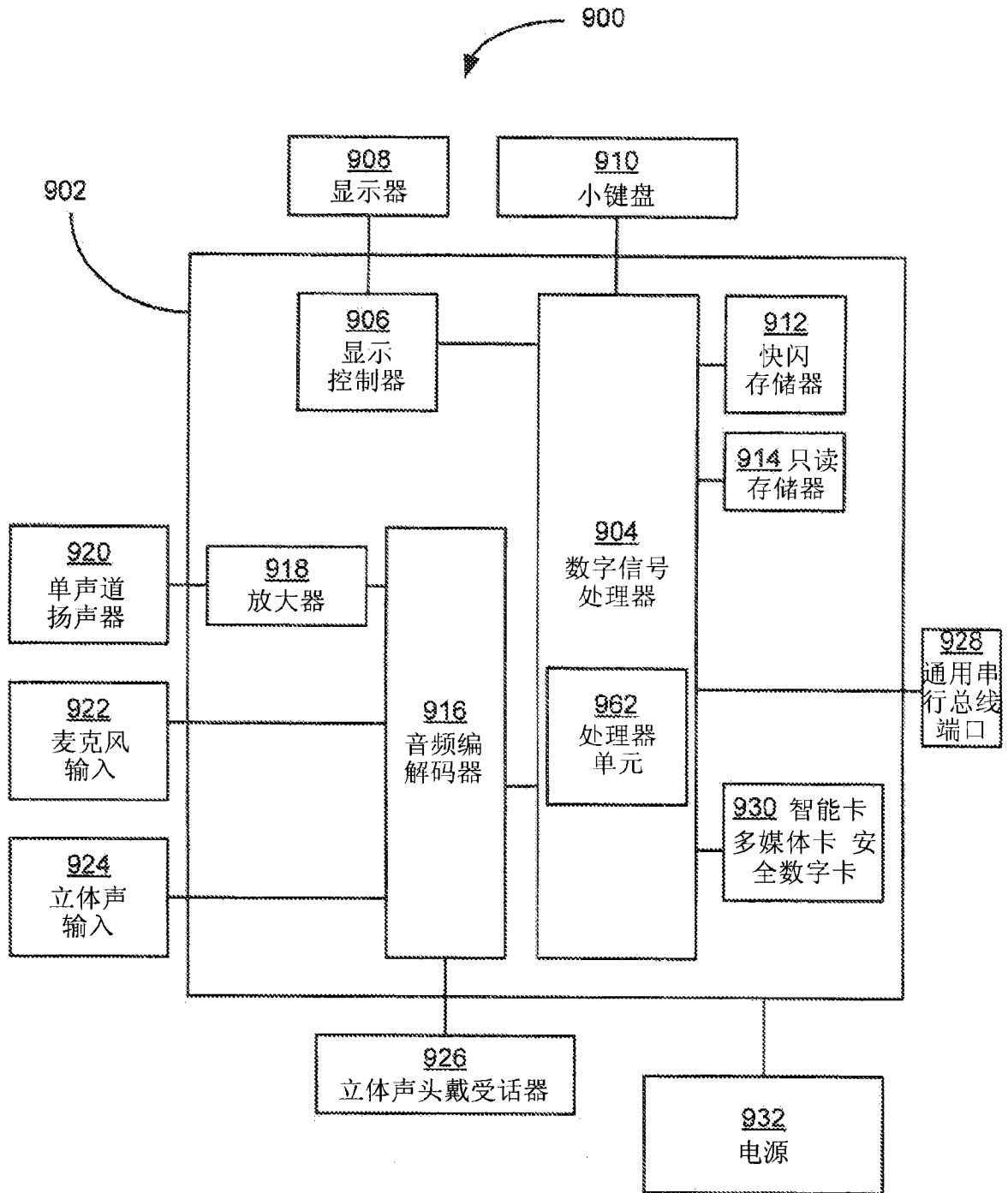


图 9