

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 2 区分
 【発行日】平成 20 年 2 月 14 日 (2008.2.14)

【公開番号】特開 2002-311921 (P2002-311921A)
 【公開日】平成 14 年 10 月 25 日 (2002.10.25)
 【出願番号】特願 2001-120795 (P2001-120795)
 【国際特許分類】

G 0 9 G 3/36 (2006.01)
 G 0 2 F 1/133 (2006.01)
 G 0 9 G 3/20 (2006.01)
 G 0 9 G 3/30 (2006.01)

【 F I 】

G 0 9 G 3/36
 G 0 2 F 1/133 5 5 0
 G 0 2 F 1/133 5 7 5
 G 0 9 G 3/20 6 2 3 Y
 G 0 9 G 3/20 6 4 1 A
 G 0 9 G 3/20 6 4 1 E
 G 0 9 G 3/30 K

【手続補正書】
 【提出日】平成 19 年 12 月 26 日 (2007.12.26)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】

【請求項 1】マトリクス状に配置され、それぞれスイッチング素子を介して映像信号が供給される各画素に、その一方向に配列された画素群を選択するとともに、これら選択された画素群の各画素のそれぞれに映像信号を供給し、該映像信号は階調を示す n 個のビットのうちの 1 ビットに相当する 2 値化信号であって、

その 1 フィールド期間を複数の単位基本走査期間に割り当て、その一単位基本走査期間内に n 個の画素群をほぼ $2^{n-1} : 2^{n-2} : 2^{n-3} : \dots$ の割合で離間させたものを順次選択させ、その後、この選択方向と逆の方向に前記各画素群に隣接する他の n 個の画素群を次の単位基本走査期間で順次選択させ、これを繰り返すとともに、

前記各単位基本走査期間毎に、最初に選択された画素群に階調を示す n 個のビットのうち n 番目のビットの 2 値化信号を、次に選択された画素群に階調を示す $(n-1)$ 個のビットのうち n 番目のビットの 2 値化信号を、次に選択された画素群に階調を示す $(n-2)$ 個のビットのうち n 番目のビットの 2 値化信号をというように供給することを特徴とする表示装置の駆動方法。

【請求項 2】マトリクス状に配置され、それぞれスイッチング素子を介して映像信号が供給される各画素に、その一方向に配列された画素群を選択するとともに、これら選択された画素群の各画素のそれぞれに映像信号を供給し、該映像信号は階調を示す n 個のビットのうちの 1 ビットに相当する 2 値化信号であって、

前記画素群の選択は、その一の画素群に対してほぼ $2^{n-1} \times$ 係数に相当する群数だけ離間された画素群、この画素群に対してほぼ $2^{n-2} \times$ 係数に相当する群数だけ離間された画素群、この画素群に対してほぼ $2^{n-3} \times$ 係数に相当する群数だけ離間された画素群というようにそれら n 個の画素群の順次走査によって行うとともに、

この際、最初に選択された画素群の各画素にはその階調を示す n 個のビットのうち最下位のビットから数えて n 番目に相当する 2 値化信号を、次に選択された画素群の各画素群の各画素にはその階調を示す n 個のビットのうち最下位のビットから数えて $n - 1$ 番目に相当する 2 値化信号を、次に選択された画素群の各画素群の各画素にはその階調を示す n 個のビットのうち最下位のビットから数えて $n - 2$ 番目に相当する 2 値化信号をそれぞれ供給し、

かつ、前記 n 個の画素群の選択の後、それら各画素群の走査方向と逆の方向側に隣接する他の n 個の画素群を選択して、上述と同様に 2 値化信号を供給することを特徴とする表示装置の駆動方法。

【請求項 3】 マトリクス状に配置され、それぞれスイッチング素子を介して映像信号が供給される各画素に、その一方向に配列された画素群を選択するとともに、これら選択された画素群の各画素のそれぞれに n 個のビットで階調を示す映像信号を供給する表示装置であって、

その 1 フィールド期間を複数の単位基本走査期間に割り当て、その一単位基本走査期間内に n 個の画素群をほぼ $2^{n-1} : 2^{n-2} : 2^{n-3} : \dots$ の割合で離間させたものを順次選択させ、その後、この選択方向と逆の方向に前記各画素群に隣接する他の n 個の画素群を次の単位基本走査期間で順次選択させ、これを繰り返す走査駆動回路と、

前記各単位基本走査期間毎に、最初に選択された画素群に階調を示す n 個のビットのうち n 番目のビットの 2 値化信号を、次に選択された画素群に階調を示す $(n - 1)$ 個のビットのうち n 番目のビットの 2 値化信号を、次に選択された画素群に階調を示す $(n - 2)$ 個のビットのうち n 番目のビットの 2 値化信号をとるように前記ドレイン信号線に供給する映像信号駆動回路を、備えることを特徴とする表示装置。

【請求項 4】 液晶を介して対向配置された基板のうち一方の基板の液晶側の面に、一方向に延在され該一方向と交差する方向に並設されるゲート信号線とこのゲート信号線と交差して並設されるドレイン信号線とで囲まれる領域を画素領域とし、

この画素領域に片側のゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介して片側のドレイン信号線からの映像信号が供給される画素電極を備え、

n 個のビットで各画素の階調を示す表示データが入力されるものであって、

前記各ゲート信号線のうちその並設方向のうち一方の方向にほぼ 2^{n-1} 、 2^{n-2} 、 2^{n-3} 、 \dots の値に係数をかけた値に対応させて順次離間された複数のゲート信号線を単位走査期間で順次走査させ、次の単位走査期間で前記複数の各ゲート信号線に対して前記並設方向のうち他方の方向に隣接する他の複数のゲート信号線を同様に走査させ、これを繰り返す走査駆動回路と、

前記各単位走査期間における各ゲート信号線の順次走査のそれぞれのタイミングに合わせて前記 n 個のビットのうち最上位のビットから最下位のビットにかけての 2 値化信号をドレイン信号線に供給し、これを繰り返す映像信号駆動回路と、を具備することを特徴とする液晶表示装置。

【請求項 5】 液晶を介して対向配置された基板のうち一方の基板の液晶側の面に、一方向に延在され該一方向と交差する方向に並設されるゲート信号線とこのゲート信号線と交差して並設されるドレイン信号線とで囲まれる領域を画素領域とし、

この画素領域に片側のゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介して片側のドレイン信号線からの映像信号が供給される画素電極を備え、

n 個のビットで各画素の階調を示す表示データがフレームメモリから入力されるものであって、

前記各ゲート信号線のうちその並設方向のうち一方の方向にほぼ 2^{n-1} 、 2^{n-2} 、 2^{n-3} 、 \dots の値に係数をかけた値に対応させて順次離間された複数のゲート信号線を単位走査期間で順次走査させ、次の単位走査期間で前記複数の各ゲート信号線に対して前記並設方向のうち他方の方向に隣接する他の複数のゲート信号線を同様に走査させ、これを繰り返

す走査駆動回路と、

前記各单位走査期間における各ゲート信号線の順次走査のそれぞれのタイミングに合わせて前記 n 個のビットのうち最上位のビットから最下位のビットにかけての 2 値化信号をドレイン信号線に供給し、これを繰り返す映像信号駆動回路と、を具備し、

前記フレームメモリは、前記各画素と対応するセルに各画素に書き込もうとする n ビットの階調を示す情報が格納され、前記各单位走査期間に走査する前記ゲート信号線に対応するセル列において、その走査する順番に応じて対応する画素の前記 n ビットの階調を示す情報のうち最上位ビットの 2 値化信号から最下位ビットの 2 値信号を前記映像信号駆動回路へ出力させることを特徴とする液晶表示装置。

【請求項 6】 走査駆動回路および映像信号駆動回路はゲート信号線およびドレイン信号線が形成された基板上に形成されていることを特徴とする請求項 4 あるいは請求項 5 に記載の液晶表示装置。