



(12)发明专利

(10)授权公告号 CN 104811206 B

(45)授权公告日 2018.08.21

(21)申请号 201510041499.5

(22)申请日 2015.01.28

(65)同一申请的已公布的文献号
申请公布号 CN 104811206 A

(43)申请公布日 2015.07.29

(30)优先权数据
14/167,002 2014.01.29 US

(73)专利权人 美国亚德诺半导体公司
地址 美国马萨诸塞州

(72)发明人 满光华 J·B·布兰诺

(74)专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038
代理人 刘偶

(51)Int.Cl.

H03M 1/66(2006.01)

(56)对比文件

US 2006211398 A1,2006.09.21,
WO 0011800 A1,2000.03.02,
US 2013156134 A1,2013.06.20,
US 2013154725 A1,2013.06.20,
US 2012269245 A1,2012.10.25,
CN 1784834 A,2006.06.07,
CN 102342027 A,2012.02.01,

审查员 李晓晖

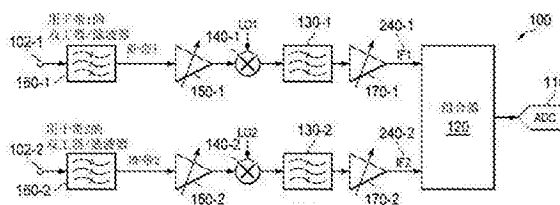
权利要求书2页 说明书11页 附图6页

(54)发明名称

多输入数模转换器

(57)摘要

在一个示例中,公开经配置以接收多个模拟输入和输出一个或多个数字输出的多输入模-数转换器。在一个实施例中,接收两个输入的模拟信号。两个模拟信号可以被混合在组合器中,它提供它们到流水线ADC。在另一个实施例中,组合器可以时分复用两个模拟输入信号,并提供两个独立的输出信号。有利的是,在本说明书的多输入ADC可以使用单个ADC流水线实现。



1. 一种多输入模拟-数字转换器,包括:
 - 多个n个接收器,经配置以接收n个输入频带;
 - 混频器电路,经配置以将n个输入频带转换至n个中频(IF)域频带;
 - 组合器,经配置以将至少两个中频域频带组合成单一中频域输入,所述组合器进一步包括:
 - 第一开关网络,被配置以从所述n个输入频带中的一个接收第一输入信号;
 - 第二开关网络,被配置以从所述n个输入频带的另一个接收第二输入信号;
 - 第一采样电容器网络,被配置以从所述第一开关网络接收所述第一输入信号,并将所述第一输入信号转换为第一电荷域输入;
 - 第二采样电容器网络,被配置以从所述第二开关网络接收所述第二输入信号,并将所述第二输入信号转换为第二电荷域输入;
 - 放大器,被配置以驱动单一的模拟输出;和
 - 反馈电容器网络,与所述放大器成反馈配置地设置,并配置成接收所述第一和第二电荷域输入;
 - 其中,所述放大器进一步被配置为将所述第一和第二电荷域输入转换成所述单一的模拟输出;和
 - 转换器元件,被配置以将所述单一中频域输入转换成数字输出。
2. 如权利要求1所述的多输入模拟-数字转换器,其中,所述n个接收器是射频(RF)接收器。
3. 如权利要求2所述的多输入模拟-数字转换器,其中, $n=2$ 。
4. 如权利要求1所述的多输入模拟-数字转换器,其中,所述组合器进一步包括与采样电容器网络的至少一个采样电容器平行布置的至少一个清除开关。
5. 如权利要求1所述的多输入模拟-数字转换器,其中,所述组合器进一步包括充电开关和放电开关,其中所述充电开关和放电开关被配置以选择性地允许所述第一采样电容器网络和第二采样电容器网络进行充电和放电。
6. 如权利要求1所述的多输入模拟-数字转换器,进一步包括控制器,通信耦合到一个或多个开关并经配置以控制所述开关。
7. 如权利要求1所述的多输入模拟-数字转换器,其进一步包括跨所述放大器的两个输出端连接的输出开关。
8. 一种无线基站,包括:
 - 天线接口,经配置以接收至少两个天线输入;和
 - 射频子系统,通信连接到天线接口,以及包括权利要求1的多输入模拟-数字转换器。
9. 一种用于多输入模拟-数字转换器的组合器,包括:
 - 第一开关网络,被配置以从n个输入频带的一个接收第一输入信号;
 - 第二开关网络,被配置以从所述n个输入频带的另一个接收第二输入信号;
 - 第一采样电容器网络,被配置以从所述第一开关网络接收第一输入信号,并将所述第一输入信号转换为第一电荷域输入;
 - 第二采样电容器网络,被配置以从所述第二开关网络接收第二输入信号,并将所述第二输入信号转换为第二电荷域输入;

放大器,被配置以驱动单一的模拟输出;和
反馈电容器网络,与所述放大器成反馈配置地设置,并配置成接收所述第一和第二电荷域输入;

其中,放大器进一步被配置为将所述第一和第二电荷域输入转换成所述单一的模拟输出。

10.如权利要求9所述的组合器,进一步包括与采样电容器网络的至少一个采样电容器平行布置的至少一个清除开关。

11.如权利要求9所述的组合器,进一步包括充电开关和放电开关,其中,所述充电开关和放电开关被配置为选择性地允许所述第一采样电容器网络和第二采样电容器网络充放电。

12.如权利要求9所述的组合器,进一步包括控制器,通信地耦合到一个或多个开关以及被配置以控制所述开关。

13.如权利要求9所述的组合器,其进一步包括跨所述放大器的两个输出端连接的输出开关。

14.一种集成电路,包括权利要求9的组合器。

15.如权利要求14所述的集成电路,进一步包括模拟-数字转换器。

16.一种无线基站,包括:

天线接口,经配置以接收至少两个天线输入;

射频子系统,通信耦合到天线接口,并包括具有权利要求9所述的组合器的多输入模拟-数字转换器。

17.一种由多输入模拟-数字转换器执行的方法,包括:

将电压域模拟输入信号转换为电荷域;

在电荷域,充电第一采样电容器网络和第二采样电容器网络;

在电荷域,转移来自所述第一采样电容器网络和第二采样电容器网络的电荷到与放大器成反馈配置地设置的反馈电容器网络;和

将反馈电容器网络上的电荷转换到电压域输出信号。

18.如权利要求17所述的方法,进一步包括:将所述电压域输出信号放大为放大的电压域输出信号。

19.如权利要求17所述的方法,其中,所述模拟输入信号在射频域中。

20.如权利要求17所述的方法,其中,所述模拟输入信号在中频域中。

21.如权利要求18所述的方法,进一步包括将放大电压域输出信号转换为数字信号。

多输入数模转换器

技术领域

[0001] 本申请涉及微电子领域,并且更具体地涉及多输入数模转换器。

背景技术

[0002] 载波聚合(CA)是由电信设备用于增加带宽的方法,例如在4GLTE(长期演进)设备中。CA包括两个或多个分量载波(CC)的聚集,一个示例允许多达5个CC。通过聚合多个CC,可以实现更大的总带宽。例如,对于每个20MHz的5个CC,大约为100MHz的总带宽是可能的。对于不拥有完整100MHz的连续带宽的电信服务提供商,这可使得整体100MHz的带宽。可以提供三个示例模式。这些包括连续的、非连续的和内频带聚集。

[0003] 但是,CA不影响充分协议栈。相反,1个CC可被指定为主资源,以及其他CC可然后视为额外的传输资源。因此,CA信令例如对于分组数据汇聚协议(PDCP和射频链路控制(RLC))层是透明的。媒体访问控制(MAC)层可提供逻辑以多路复用多个CC。

附图说明

[0004] 当结合附图阅读时,从下面的详细描述中可以最好地理解本公开内容。需要强调:按照在业界的标准做法,各种特征未按比例绘制,并且仅用于说明目的。事实上,为了清楚的讨论,各种特征的尺寸可任意放大或缩小。

[0005] 图1是根据本说明书的一个或多个示例的多输入ADC的框图。

[0006] 图2是根据本说明书的一个或多个示例用于多输入ADC的组合器电路的框图。

[0007] 图3是根据本说明书的一个或多个示例的多输入ADC的另一实施例的框图。

[0008] 图4是根据本说明书的一个或多个示例用于多输入ADC的组合器电路的另一实施例的框图。

[0009] 图5是根据本说明书的一个或多个示例在中间电压域中采样的聚集信号的框图表示。

[0010] 图6是根据本说明书的一个或多个示例在射频电压域中采样的聚集信号的框图。

[0011] 图7是根据本说明书的一个或多个示例实施例的模数转换器芯的框图。

[0012] 图8是根据本说明书的一个或多个示例结合两个模拟输入信号的方法的流程图。

[0013] 图9是根据本说明书的一个或多个示例组合两个模拟输入信号的另一方法的流程图。

[0014] 图10是根据本说明书的一个或多个示例具有CA的功能的无线基站的框图。

具体实施方式

[0015] 概述

[0016] 在一个示例中,本文公开一种多输入模数转换器,该多输入模数转换器经配置以接收多个模拟输入和输出一个或多个数字输出。在一个实施例中,接收两个输入的模拟信号。两个模拟信号可以在组合器中进行混合,该组合器提供它们到流水线ADC。在另一个实

施例中,组合器可以时分复用所述两个模拟输入信号,并提供两个独立的输出信号。有利的是,本说明书的多输入ADC可以使用单个ADC流水线实现。

[0017] 一个实施例包括一种多输入模数转换器(ADC),包括:多个n个接收器,被配置为接收n个输入频带;混频器电路,被配置为将n个输入频带转换至n个中频(IF)域带;组合器,被配置为将至少两个IF域带组合成单一IF域输入;和转换器元件,被配置为将所述单个IF域输入转换成数字输出。

[0018] 另一实施例包括用于多输入模拟-数字转换器的组合器,包括:第一开关网络,被配置为从n个输入带中的一个接收第一输入信号;第二开关网络,被配置为从所述n个输入频带的另一个接收第二输入信号;第一采样电容器网络,被配置为从所述第一开关网络接收第一输入信号并将所述第一输入信号转换为第一电荷域输入;第二采样电容器网络,被配置为从所述第二开关网络接收第二输入信号并将所述第二输入信号转换为第二电荷域输入;放大器,被配置为驱动单一的模拟输出;和反馈电容器网络,设置在具有放大器的反馈配置中,并被配置为接收所述第一和第二电荷域输入;其中所述放大器进一步被配置为将所述第一和第二电荷域输入转换成单一的模拟输出。

[0019] 又一个实施例包括由多输入模数转换器域执行的方法,包括:将电压域模拟输入信号转换成一个电荷;在电荷域,充电第一采样电容器网络和第二采样电容器网络;在电荷域,从所述第一和第二采样电容器网络向设置在具有放大器的反馈配置中的反馈电容器网络转移电荷;和将在所述反馈电容器网络上的电荷转换为电压域输出信号。

[0020] 公开的示例

[0021] 以下公开内容提供了许多不同的实施例或示例,用于实施本公开内容的不同特征。部件和安排的具体示例描述如下,以简化本公开。这些当然仅仅是示例,并且不旨在进行限制。此外,本公开可以在各种示例总重复附图标记和/或字母。这种重复是为了简化和清楚的目的,并不在本身决定所讨论的各种实施例和/或配置之间的关系。

[0022] 不同的实施例可以具有不同的优点,并没有特别的优势是任何实施例必需的。

[0023] 国际电讯联盟(ITU)提供射频(RF)分配表,它提供了单个RF频带的最大带宽可以高达200MHz。这个值仅作为示例的方式提供,并且不应被解释为限制。相反,它被提供来说明其中本说明书的公开内容可以使用的操作环境的有用示例,即在其中不超过200MHz的单个RF频带是可用的。

[0024] 在本说明书中的示例中,双波段射频可被提供以启动CA环境中的操作。可以预见,将在将来引入许多双波段无线设备,如LTE,并因此CA,获得甚至更广泛的采用。

[0025] 在示例双频段射频频谱中,每个RF频带受到由国际电信联盟所定义的带宽的限制。两个RX(接收)频带的组合可以例如高达294MHz(频带40+频带41)。位于两个RX频带之间可是TX(发射)频带,从而维持整个两个RX频带的邻接频带。这是因为两个RX频带的最大频率减去两个RX频带的最低频率大于两个RX频带的组合带宽,其达到390MHz。

[0026] 在本说明书的示例架构中,在超外差结构中的两个单独RF链中接收两个独立的频带,包括两个单独混频器和本地振荡器(LO)。因此,设置于其中的ADC的可用带宽可大于两个RX频带加上特定保护频带的总和,用于隔离目的。这种结构的优势之一是较低的技术风险,因为每个频带可提供关于RF和/或IF级的足够滤波。

[0027] 为了进一步节省硬件成本,替代实施例可以组合RF域中的两个RX信号。这种架构

可需要ADC采样率是比较高的,因为所需的ADC带宽可以远大于两个RX频带的总和。在该体系结构中,两个RX信号共享RF链的大部分和所有IF链,由有源元件上的更高线性度促进。

[0028] 现在转到附图,图1是根据本说明书的一个或多个示例的超外差接收器100的框图,包括被配置为在求和配置中操作的ADC110。

[0029] 在这个示例中,两个天线102-1和102-2被配置为例如在CA配置中接收双波段射频(RF)信号。每个RF信号被提供给双工器/滤波器160-1和160-2,它们都被配置为过滤掉不想要的频率和噪声。所得的RF信号被提供给放大器150-1和150-2,这提高了RF信号。块140-1和140-2是RF混频器,其接收RF输入以及本地振荡器(LO)时钟信号,它们与RF信号混合以产生时钟中频(IF)信号。在一个示例中,LO时钟信号LO1和LO2被提供在两个独立频带中,例如通过110兆赫分隔(以举例的方式选择为270MHz-160MHz,如示于图5)。

[0030] 该IF信号被提供到IF滤波器130-1和130-2,其被配置以过滤不想要的噪声和信号分量。两个IF信号,IF1240-1和IF2240-2,然后可在组合器120中组合。组合器120可经配置以混合、交织或复用通过非限制性示例方式的中频信号IF1和IF2。在一个实施例中,组合器120被配置来求和IF1240-1和IF2240-2,并然后提供相加的输出到ADC110。ADC110可以被配置为单模拟输入、多数字输出的ADC。在一个示例中,ADC110提供了求和IF信号的两个信道,作为两个单独的输出。

[0031] 图2是根据本说明书的一个或多个实施例的图1的所选择元件的框图。特别是,图2中公开了IF滤波器130和组合器120的其他细节。IF滤波器130-1和130-2分别接收信号IF1和IF2。在一个示例中,IF滤波器130的每一个包括差分旁路过滤器,用于滤除不希望的瞬变和噪声。经滤波的信号随后被提供为差分分量信号,即信号IF1被提供为AN+_IF1和AN-_IF1,以及信号IF2被提供为AN+_IF2和AN-_IF2。为便于参考,AN+_IF1和AN+_IF1将在以下称为正信号分量242,其包含AN+_IF1242-1和AN+_IF2242-2,而AN-_IF1和AN-_IF2将在此后被称为负信号分量244,其包含AN+_IF1244-1和AN+_IF2244-2。

[0032] 在所公开的示例中,输入信号IF1240-1和IF2240-2在电荷域被进行采样。组合器120接收正信号分量242和负信号分量244作为输入。在一个示例中,设置了多个选择开关250以使得选择输入信号。充电开关280和放电开关260一起控制吃采样电容器(CS)230从输入信号240的充电,和从Cs 230至反馈电容器(CFB)220转移电荷。采样保持放大器(SHA)放大对应于Cfb电容器220上的电荷的电压并在其输出端子提供电压。

[0033] 在本说明书中,“开关”包括任何电气或机械装置,其选择性地允许或阻止流动电流或电信号。开关包括(通过非限制性示例的方式)机械开关、机电开关、继电器、微机电开关、跨导体、晶体管和晶体管。在一个示例中,在整个本说明书中所公开的开关可以是金属氧化物半导体场效应晶体管(MOSFET),并且可以由诸如图4的控制器480的电子控制器进行控制。为简单起见,控制器480未在该视图所示,未示出对开关的单个连接。然而,应当指出:每一个开关可以通信连接到并由诸如控制器480的控制器进行控制。在这方面,还应该理解:“打开”开关可以包括例如在第一节点施加电流或选择电压以阻碍在第二和第三节点之间的电流流动,而“关闭”开关可以包括在所述第一节点施加电流或选择的电压,以允许在第二和第三节点之间的电流流动。

[0034] 当两个输入信号表示在两个或多个子频谱上的单个带宽分布时,图2的实施例可特别适合于载波聚合(CA)处理。

[0035] 该配置将采样电容器 (Cs) 230 分割为两组, 每个二分之一的电容。原则上, 该输入信号是从电压域转换到电荷域, 并同时充电两个采样电容器组 (在一组中的 230-1 和 230-3; 在第二组中的 230-2 和 230-4), 每个具有 $1/2C_s$ 的电容。CS 电容中的电荷然后转移到反馈电容器 Cfb 220, 其驱动 SHA210。SHA210 将该信号转换回模拟电压域, 以及输出可用于驱动如在图 1 中的 ADC 流水线。在该示例中, 采样电容减少比例为 2, 这意味着该 kTC 噪声地板可上升 3dB。

[0036] 在一个示例中, 每个模拟输入 (虚拟 ADC 通道) 的相等采样速率等效于核心采样速率 F_s 。然而, 每个模拟输入信号的满标输入可减少比例为 2 (6dB) 最坏情况, 因此每个虚拟 ADC 通道的信号-噪声比 (SNR) 可降低 6dB, 而不改变噪声密度。

[0037] 在又一实施例中, 通过采样 n 组 Cs 电容器 230, 输入通道的数量可以增加至 n。每个电容器可具有 $1/nC_s$ 的电容, 从而提供 n 个虚拟通道。在这种情况下, 每个模拟输入通道的满量程输入可减少比例 n 最坏情况, 使得每个虚拟 ADC 通道的 SNR 可减少 $20 \cdot \log(n)$ 。随着 n 的增加, 设计可需要补偿降级的 SNR。

[0038] 图 3 是根据本说明书的一个或多个实施例的双输入 ADC 的框图。如与结合图 1 所公开的实施例一样, 该图表示具有两个输入的超外差结构, 表示例如两个 CA 频带。但是, 在图 3 的示例中, 输入信号 102-1 和 102-2 被组合在 RF 域中而非在 IF 域中。

[0039] 如在图 1 中一样, 接收两个输入信号 102-1 和 102-2。一对 RF 双工器/滤波器 362-1 和 362-2 在 RF 域的信号中过滤不必要的噪音和瞬变。一对 RF 功率放大器 350-1 和 350-2 放大每个输入信号 102。

[0040] 该放大的信号通过 RF 滤波器 360-1 和 360-2 再次在 RF 域中过滤。这两个信号然后输入 RF 组合器 342, 其可以例如是诸如电阻组合器或传输线威尔金森组合器的无源组合器。混合器 340 然后混合组合信号与本地振荡器, 以建立单一的 IF 域信号。组合的信号被放大器 370 进行放大。最后, 充分调整的组合信号 $IF_1 + IF_2$ 被提供给 ADC 310。

[0041] 在其他实施例中, ADC 310 还可以提供输出的多个频带, 类似于 ADC110。

[0042] 本说明书的上变频和下变频 (特别是参照图 1 和 3) 可以是外差操作的一部分, 并且可以全部或部分由 RF 混频器 140 和 340 执行。以通常的意义, 外差是用于结合两个不同 RF 信号的成熟技术, 并在这种情况下可用于例如频移输入 RF 信号为可使用的频带。因此, 在某些实施例中, 本说明书的教导可以有利地对现有的外差技术提供新的和实质的改进, 诸如处理具有减少表面积的单个半导体微电子电路上的多个模拟输入。

[0043] 图 4 是根据本说明书的一个或多个方面的组合器 120 的第二示例。图 4 的电路可以在各种配置中被实施, 作为具有分立混合信号元件的电子电路, 作为诸如集成电路的半导体基离散微电子电路, 或作为其一部分, 诸如提供为数字信号处理器 (DSP) 的一部分的嵌入式 RF 接收器, 以及许多其他可能的配置。

[0044] 正如图 2 的示例, 图 4 的组合器接收 IF_1 240-1 和 IF_2 240-2。每个信号由滤波器 130 进行滤波, 并分成标记为正信号分量 242 和负信号分量 244 的构成部件。在此情况下, 提供两个 Cs 电容器, 每个具有充分 Cs 值。

[0045] 在这种情况下, 提供仅仅单一充电开关 280 和放电开关 260。通过选择开关 430 处理多路复用。每个选择开关 430 可以是单刀双掷开关。开关由控制器 480 控制。控制器 480 可包括任何微控制器、微处理器、数字信号处理器、图形处理单元、现场可编程门阵列、专用集成

电路、可编程逻辑器件,或任何其他种类的处理或可编程逻辑设备。在一些情况下,控制器480可以是提供专用于控制组合器120的具体逻辑,而在其他情况下,控制器480可以是通信地耦合到存储器的通用处理器,存储器具有存储其中的可执行指令,可操作以指示处理器480以执行方法,诸如在本说明书中公开的方法。

[0046] 在一个示例中,控制器480控制在本说明书中所公开的所有开关,包括例如开关270、280、430、440和450,以及数据解复用器420。控制器480还可以是用于常规流水线ADC的标准控制器。控制器480可以是集成电路的一部分,诸如芯片上控制器,而不是独立或离散的控制,并且应当注意:本说明书中的广泛范围旨在涵盖任何这样的配置。

[0047] 如同图2的开关,选择开关430可以是任何类型的合适开关。在一个示例中,选择开关430-1和430-2被切换串联在一起。这使得相互排斥地选择IF1240-1或IF2240-2。

[0048] 在这个示例中,这两个信号的选择被时间复用。因此,在一些实施例中,可以提供放电开关450,以改进虚拟通道的隔离性能,而相比于一些其他的多通道ADC,其可以提供多个模拟通道之间的物理隔离。放电开关450可以通过控制器480关闭,以短接CS电容器230的两端。这个过程(被称为“存储效应去除功能”)有效地排出在电容器CS230上储存的任何电荷。

[0049] 在一个示例中,选择开关430-1和430-2可以被移动到上部位置以选择输入信号IF1。充电开关280可被关闭,而放电开关260可以保持打开状态。这使得Cs电容器230充电。一旦Cs电容230充电,充电开关280可以被打开,以及放电开关260可被关闭。这使得电荷积聚在Cfb电容器220上。

[0050] 为了从IF2选择信号,Cs电容230首先通过关闭放电开关450清除。选择开关430-1和430-2然后转移到其较低的位置以选择信号IF2。然后重复该过程。

[0051] 如同图2,SHA210放大在CFB电容器220上累加的信号。放大后的信号随后可被提供给ADC,诸如流水线440。流水线440可以提供输出的两个通道。数据多路分解器420可接收两个通道,使用由控制器480控制的选择。因此,使用图4的组合,可以提供单独的IF1数据410-1和IF2数据410-2。

[0052] SHA210具有在其输出端连接的输出开关270。输出开关270可以被用来选择性地要么一起短接输出端以便在它们之间没有电势差,或者留下它们之间的开路以便具有有效电势差。当输出开关270打开时,SHA210提供它的模拟输出到流水线440,以及当输出开关270被关闭时,SHA210不提供输入到流水线440。流水线440是通过非限制性的仅仅示例的方式公开的,并且应该应当注意,可以使用任何合适类型的模拟-数字转换核心电路。

[0053] 在一个示例中,流水线440可以是诸如图7所公开的流水线。流水线440可以被配置为在每个时间单元向数据解复用器420提供单个数字输出。数据解复用器420接收来自控制器480的控制信号,并且选择任一IF1数据410-1或IF2数据410-2。在示例实施例的操作中,可在同一时间仅提供一种前述数据。这对应于本实施例的设计,其中选择开关在同一时间选择IF1430-1或IF2430-2,但不能同时使用。因此,本实施例提供了输入信号的时间复用,并且更具体地,两个模拟输入之间2:1时间多路复用切换。每个模拟输入依次被选择并在电荷域中充电采样电容器Cs。CS上的电荷然后转移到反馈电容器CFB。如同图2,Cfb驱动SHA210的输入端,其将信号转换回电压域并放大它。最后,SHA210的输出被转换为数字。控制器480然后指示数据解复用器420,以选择IF1数据410-1或IF2数据410-2,这取决于控制

器480选择哪个位置用于选择开关430-1和430-2。

[0054] 该实施例可以功能上等效于具有两个虚拟ADC通道,每个通道在二分之一的采样时钟速率操作。与具有真正的双模拟输入和双专属流水线的双通道ADC相比,这可将NSD提高3dB。在一些实施例中,同样希望在ADC110中具有“存储效应移除”功能,用于更好的信道隔离和更好的反冲。每个IF信号的满量程输入等于单输入单核ADC上的满量程输入;因而,每个虚拟信道的信噪比可以和物理双通道ADC相同,但噪声密度下降3dB。

[0055] 图5是根据本说明书的一个或多个示例在IF域混合的双波段输入信号的框图表示,特别示出对应于图1的示例。在该实施例中,第一接收器频带RX1102-1和第二接收器频带RX2102-2由发射频带TX2540隔开。跨RF信号RX1102-1和RX2102-2的总带宽是270兆赫。如参照图2所述,输入RF信号102-1和102-2被过滤、下变频、并与本地振荡器L01和L02混合,其在示例中提供由110兆赫隔开的两个不同的本地时钟频率(270MHz-160MHz)。在本实施例中,共计135MHz专用于接收频带,在它们之间具有35MHz的保护频带512。因此,IF域RX1240-1设置有75MHz的带宽,以及IF域RX2240-2设置有60MHz的带宽。在一个示例中,发射频带TX2540是不存在的,因为它由滤波器130-1和130-2拒绝。RX1240-1和RX2240-2然后可以在组合器120中在IF域中进行混合。最后,它们可以通过ADC110转换为数字信号。

[0056] 图6是根据本说明书的一个或多个示例在RF域混合的两个输入信号的框图表示,特别公开了对应于图2的示例。RX1102-1和RX2102-2由发射频带TX2650分离。共计270MHz的带宽被占用,TX2650占用75MHz。

[0057] 接收频带RX1102-1和RX2102-2分别为75MHz和60MHz。它们由发射频带TX2650分离,所述发射频带TX2650是75MHz宽。这些可以被提供到图3的多输入ADC300。并非首先被转换为IF域并在组合器120中混合,通过中转带652分离的RX1240-1和RX2240-2直接在求和模块342中在RF域中混合。混合信号然后被转换为IF域,并提供给ADC 310,在那里它被转换为数字。

[0058] 图7是示例ADC核心700的框图,诸如图1的ADC核心110或图3的ADC核心310。流水线700可包括多级710-1-710-N。流水线700接收电压输入702,并输出数字输出790。

[0059] 在一个示例中,流水线级可以在两个相位进行。每个相位可以被划分成获取步骤和转换步骤。时钟信号CLK被公开为一个示例。CLK被分成多个相位,每个相位是2种之一。第一阶段710-1在相位 $\Phi 1$ 获得信号。在阶段 $\Phi 2$,第一阶段710-1转换信号。同样地,第2阶段710-2在相位 $\Phi 2$ 获得信号,而在相位 $\Phi 1$ 转换信号。

[0060] 作为参考,公开第2阶段710-2的分解图。应当指出:在一些实施例中,第2阶段710-2可以代表流水线700的所有其他阶段。在本实施例中的,第2阶段710-2包括电压输入712,其馈入转移和保持缓冲器720。转移和保持缓冲器720将其输出提供到求和块750和ADC730。ADC730可以是简单的或粗放的ADC,诸如1位ADC。因为流水线700包括多个阶段,没有必要对每个阶段提供其输入信号的高准确度转换。

[0061] ADC 730提供D2732作为其输出信号,其可以和每个其他阶段的输出求和,以提供整体数字输出。ADC730还提供其输出到DAC740。DAC740转换D2732回到它的模拟形式,在那里它被从原始 $V_{in}712$ 中减去。这提供ADC740的输出与输入电压712之间的差值的指示。该差值被提供给增益放大器760,它提供它作为残余输出770。残余电压770被提供给下一阶段。

[0062] 图8公开了按照本说明书中的一个或多个实施例对IF信号采样的示例方法的流程

图。在整个说明书中,某些步骤可能说“打开”或“关闭”开关。应当指出,这种打开和关闭可以包括保持打开已经打开的开关,或关闭已经关闭的开关。还应当指出,开闭操作不必采取人工制作,而是可以通过例如控制器执行。还应当指出,“打开”和“闭合”的状态通过仅惯例使用,并且可以指例如在固态设备中声明分别阻碍或允许电流流动。

[0063] 在本说明书中的一个或多个实施例中,图8的方法是通过超外差接收器100执行。图8的方法聚焦于通过组合器120和ADC110执行的步骤。因此,用于图8,可以假定信号IF1240-1和IF2240-2已经提供给组合器120。在图8中执行的步骤也可以例如通过诸如控制器480的控制器执行。在一个示例中,用于执行图8的方法的可执行指令可以被存储在非临时性计算机可读介质中,并可以用于指示控制器480来执行该方法。图8的方法可以被认为是“平行方法”,其中,IF1和IF2在单一步骤中相加并转换。

[0064] 在块810,控制器480可关闭选择开关250、充电开关280和输出开关270。控制器480可同时开放开关260。在块820中,这使得IF1积累为 $1/2CS230-1$ 和 $1/2CS230-3$ 之间的电荷差异。IF2积累为 $1/2CS230-2$ 和 $1/2CS230-4$ 之间的电荷差异。一旦电荷积累在CS电容器230上,在块830,控制器480可打开选择开关250、充电开关280和输出开关270。同时,控制器480可关闭放电开关260。该操作从Cs电容器230向反馈电容器Cfb 220转移电荷。Cfb 220-1和Cfb 220-2之间的电荷差开发SHA210的输入端子之间的电位差。因此,开关270的电势差表示输入信号IF1和IF2的总和。在块850,该信号由例如模数转换器110转换为数字形式。

[0065] 图9是可通过超外差接收器100例如结合使用图4所公开的组合器120执行的方法的流程图。该实施例可以被认为是“串联方法”,其中IF1和IF2被分别转换并提供作为单独的数字输出。但是应当理解,图8和图9的方法彼此提供不同的优点。因此,可以预料:本领域技术产品设计师将能够选择任一方法的各方面,以及在图2和图4所公开的组合器120的方面。作为非限制性示例的方式,图4的清除开关450可用于选择图2的开关250。

[0066] 在块910中,控制器480可以使用选择开关430选择IF1。控制器480也可以关闭充电开关280和输出开关270。控制器480也可打开清除开关450和放电开关260。在块912中,该操作允许对应于IF1的电荷积累在采样电容器230上。

[0067] 在块920中,控制器480可打开选择开关430。它也可打开充电开关280和输出开关270。最后,控制器480可关闭放电开关260。

[0068] 在块920中,控制器480可以打开选择开关430。控制器480也可以打开充电开关280和输出开关270。最后,控制器480可关闭放电开关260。在块922中,这允许在采样电容器Cs230上的电荷转移到反馈电容Cfb 220。累积电荷可累积在SHA210的输入,其放大输入并开发在其输出端的电压差。跨SHA210的输出电压可以正比于IF1。因为输出开关270是打开的,则输出看上去为有效的电势差,这被提供给流水线440。由控制器480控制的流水线440可将输入信号转换为数字,并提供其数字输出到数据多路分解器420。控制器480也可以向数据多路分解器420提供选择信号,它选择输出到IF1数据410-1或IF2数据410-2。在这种情况下,控制部480选择IF1数据410-1。

[0069] 在块930中,IF1被转换为数字。在块940中,控制器480可关闭清除开关450。这将清除在采样电容CS230上的电荷。采样电容CS230现在已准备接受新的输入。

[0070] 在块950中,控制器480可以使用选择开关430选择IF2。控制器480也可以关闭充电开关280和输出开关270。控制器480也可打开清除开关450和放电开关260。在块952中,这允

许对应于IF1的电荷积累在采样电容器230上。

[0071] 在块960中,控制器480可打开选择开关430。也可以打开充电开关280和输出开关270。最后,控制器480可关闭放电开关260。在块962中,控制器480可打开选择开关430。控制器480也可以开充电开关280和输出开关270。最后,控制器480可关闭放电开关260。这使得在采样电容 C_s 230上的电荷转移到反馈电容 C_{fb} 220。所积累的电荷可以累积在SHA210的输入,其放大输入并开发在其输出端的电压差。跨SHA210的输出电压可以正比于IF2。因为输出开关270是打开的,则输出有效的电势差,这被提供给流水线440。由控制器480控制的流水线440可将输入信号转换为数字,并提供其数字输出到数据多路分解器420。控制器480也可以向数据多路分解器420提供选择信号,它选择输出IF1数据410-1,或IF2数据410-2。在这种情况下,控制器480选择IF2数据410-2。

[0072] 在块970中,IF1被转换为数字。在块980中,控制器480可关闭清除开关450。该操作将清除在采样电容 C_s 230上的电荷。采样电容 C_s 230现在已经准备好接受新的输入。

[0073] 在块990中,该方法完成。

[0074] 在一些情况下,本说明书的任何ADC可实施为集成电路或作为其一部分。有利地,具有 n 个模拟输入的本说明书的单核心ADC可以功能上等效于虚拟多通道ADC。与包含多个单模拟输入单核ADC单元的真正多通道ADC相比,在本说明书的某些实施例可实现硅表面面积和功率要求的明显节约。

[0075] 图10是根据本说明书的一个或多个实施例的无线基站1000的方框图。在本实施例中,无线基站1000的主要子系统包括:RF卡1010、信道卡1020、控制卡1030、定时卡1040、开关卡1050以及电话接口卡1060。

[0076] RF卡1010提供射频信号调节和其他相关服务,包括在示例中的两通道模拟到数字转换。为此,RF卡1010包括如公开于图1的超外差接收器100。可替换地,可以使用图3的超外差接收器300。射频卡1010还包括数字下变频器(DDC)1012。DDC1012可用来执行在此所公开的数字下变频器的操作,以及其它下变频操作。数字上变频器(DUC)1016可以执行在本说明书中所公开的数字上变频器操作,以及其它上变频操作。

[0077] RF卡1010还包括数字预失真(DPD)滤波器1014。DPD1014可以使用如本文所述的过滤信号失真。

[0078] RF卡1010还包括数模转换器(DAC)1018。在一个示例中,DDC1012、DPD 1014、DUC 1016和DAC 1018可内部提供作为超外差接收器100的示例的一部分,DDC 1012和DUC 1016可由RF混频器140和340提供。在其他实施例中,DDC 1012和DUC 1016可以被提供为用于RF卡1010的其他上变频器和下变频器功能。DPD可全部或部分地由滤波器130、150、330、360和/或362提供。在其它示例中,DPD 1014可提供其他的或其他的筛选功能。DAC 1018可部分由图7的DAC 740提供,或者提供提其他的或其他的DAC功能。因此,应当理解:从超外差接收器100分离某些元件的公开并不意图是限制性的,而是相反意在表明,RF卡1010可以包括附加的或补充的功能,或者可以完全依赖于超外差接收器100的内部功能。

[0079] 最后,RF卡1010包括胶合逻辑1019。

[0080] RF卡1010可通信地耦合到信道卡1020。在一个示例中,通信耦合经由通用公共射频接口(CPRI)或通过竞争性标准来完成,诸如开放基站架构倡议(OBSI)。如果必要的话,使用诸如CPRI或OBSI的远程通信标准允许信道卡1020物理上远离射频卡1010。因此,在一个

实施例中,RF卡1010可以是直接、紧贴和物理耦合到信道卡1020,以及在另一个实施例中,RF卡1010可以例如通过网络或无线网络远程耦合到信道卡1020。

[0081] 信道卡1020包括用于通信协议的物理层(PHY)和媒体访问控制(MAC)层的基带处理器。信道卡1020还可包括多路复用器/多路分离器1024以及主处理器1028。主处理器1028可以是如本文所述的任何类型的处理器,在某些情况下可以是分立和独立的处理器,诸如数字信号处理器或中央处理单元,或者可以是集成电路的一部分或信道卡1020的系统级芯片(SoC)实施方式的一部分。主处理器1028可以可通信地耦合到其中存储有可执行指令的存储器1029,其可操作以指示主机处理器1028执行信道卡1020的功能。

[0082] 基站1000还包括控制卡1030,其被配置以提供整个系统的控制。控制卡1030包括处理器1032,其可以是包括SoC处理器的任何类型的处理器。逻辑1034可以被提供给程序处理器1032,并可以是存储器、存储区、ROM或类似的。在一个示例中,逻辑1034包括指令,其可操作以指示处理器1032执行控制卡1032的功能。胶合逻辑1036也被设置在控制卡1030上。

[0083] 定时卡1040提供了精确的时序控制。定时卡1040包括时钟发生器1042,它在一个示例中可向包括RF卡1010的系统组件提供时钟信号。特别地,在一个示例中,定时卡1040向超外差接收器100提供本地振荡信号LO1和LO2。定时卡1040还可包括精密时间块1044,其可以被配置为接收信号,包括全球定位系统(GPS)、网络时间协议(NTP)和精确时间协议(PTP)。精确时间块1044的功能可以被配置为提供非常准确和精确的全球时间的指标。在一些示例中,高精度的时间读数可解决相当小的变化,包括网络的滞后时间和相对效应。

[0084] 开关卡1050包括通信地耦合到通道卡1020的交换接口1052。

[0085] 电话接口卡1060可以例如经由接入网关(AGW)和/或射频网络控制器(RNC)协议提供对电话网络的访问。电话接口卡1060可以包括能够处理协议的接口卡1062,诸如因特网协议(IP)和异步转移模式(ATM)。因此,电话网络接口1060可以提供在基地台1000的本地通信和更广泛的网络(诸如因特网或任何其它合适的网络)之间的桥接。电话接口卡1060还包括胶合逻辑1066。

[0086] 应当认识到,尽管在基站1000内通过非限制性示例的方式描述多个“卡”,但并不意在说明书被限定于分离或离散的卡。在一个示例中,在参考图10所描述的所有或一些“卡”可以被提供作为与背板或其它总线接口的物理上分离卡。在另一示例中,图10的“卡”可以被理解为独立的子系统,其可以全部被提供为单个电路板的一部分,或可被提供作为SoC实现的一部分。还应当指出,基站1000的某些功能可以重复提供,并在这些情况下,重复功能可以组合在单件的物理硬件中。例如,控制卡1030的处理器1032和信道卡1020的后处理器1028都以举例的方式公开,作为两个物理上独立的卡或两个物理上分离的处理器。然而,在一些示例中,除了图4的控制器480的功能,两个处理器的功能可以全部由单个处理器、处理器组或其他安排提供。在图10中所公开的边界和划分因而仅通过举例的方式提供,并且被提供为了便于讨论和说明的逻辑划分,并提供参考的有用帧用于讨论所公开的功能,并且不旨在是限制。

[0087] 以上概述了多个实施例的特征,使得本领域技术人员可以更好地理解本公开的各个方面。本领域技术人员应当理解,他们可以容易地使用本公开,作为用于实现相同目的和/或实现本文所介绍的实施例的相同优点的设计或修改其他过程和结构的基础。那些熟练的技术人员也应该认识到,此类等效构造不脱离本公开的精神和范围,并且它们可以在

此不脱离本公开的精神和范围的前提下进行各种改变、替换和更改。

[0088] 本公开内容的特定实施例可容易地包括片上系统(SOC)的中央处理单元(CPU)程序包。SOC表示集成计算机或其它电子系统的组件到单个芯片的集成电路(IC)。它可包含数字、模拟、混合信号和射频功能,所有这些都可以在单个芯片衬底上。其他实施例可以包括多芯片模块(MCM),具有位于单一电子封装内并能够紧密地彼此通过电子封装交互的多个芯片。在各种其它实施例中,数字信号处理功能可以实施在如下中的一个或多个硅芯中:专用集成电路(ASIC)、现场可编程门阵列(FPGA)和其他半导体芯片。

[0089] 在示例实施方式中,本文中所概述的处理操作的至少一些部分也可以被实现在软件中。在一些实施例中,其中的一个或多个特征可以以所公开附图中的元件外部提供的硬件实施,或以任何适当的方式合并以实现预期的功能。各种部件可以包括软件(或往复式软件),可以按顺序协调以实现如这里概述的操作。在仍然其他实施例中,这些元件可以包括任何合适的算法、硬件、软件、组件、模块、接口或有利于其操作的对象。

[0090] 此外,与所描述的微处理器相关联的一些组件可以被移除,或以其它方式固结。在一般意义上,图中所描绘的安排可以是在其陈述更逻辑,而物理体系结构可包括这些元件的各种排列、组合和/或混合。必须注意:无数可能的设计配置可以用来实现本文所概述的操作目标。相应地,相关设施具有无数的替代布置、设计选择、设备可能性、硬件配置、软件实现方式、设备选项。

[0091] 任何合适配置的处理器组件可以执行与数据相关的任何类型的指令来实现本文详述的操作,诸如由控制器480提供的那些。本文所公开的处理器可转换元件或制品(例如,数据)从一种状态或事情到另一种状态或事物。在另一个示例中,本文概述的一些操作可使用固定逻辑或可编程逻辑(例如,由处理器执行的软件和/或计算机指令)实现,并且本文中所指出的元件可以是某种类型的可编程处理器、可编程数字逻辑(例如,现场可编程门阵列(FPGA)、可擦除可编程只读存储器(EPROM),电可擦除可编程只读存储器(EEPROM)、包括数字逻辑的ASIC、软件、代码、电子指令、闪存、光盘、CD-ROM、DVD ROM、磁或光卡、适于存储电子指令的其他类型的机器可读介质或任何合适组合。在操作中,酌情并基于特定的需求,处理器可将信息存储在任何适当类型的非临时性存储介质(例如,随机存取存储器(RAM)、只读存储器(ROM)、现场可编程门阵列(FPGA)、可擦除可编程只读存储器(EPROM)、电可擦除可编程ROM(EEPROM)等)、软件、硬件、或任何其他合适的组件、设备、元件或对象。此外,根据特殊需要和实现方式,被跟踪、发送、接收或存储在处理器中的信息可在任何数据库、寄存器、表、缓存、队列、控制列表或存储结构中提供,所有这些都可在任何合适的时间内被引用。任何在此讨论的存储器件应被解释为包含在广义术语“存储器”中。同样地,任何潜在的处理元件,模块,以及本文中所描述的机器应该被解释为包含在广义术语“微处理器”或“处理器”中。

[0092] 实现所有的本文所描述的所有或部分功能的计算机程序逻辑被体现在各种形式,包括(但绝不限于)源代码形式、计算机可执行形式和各种中间形式(例如,表格生成由汇编器、编译器或定位器)。在一个示例中,源代码包括以各种编程语言来实现的一系列计算机程序指令,诸如对象代码、汇编语言或高级语言,诸如OpenCL、Fortran、C、C++、JAVA或HTML,用于各种操作系统或操作环境。源代码可以定义和使用各种数据结构和通信消息。源代码可以是计算机可执行形式(例如,经由解释器),或者源代码可以被转换(例如,经由翻译器、

汇编器或编译器)成计算机可执行形式。

[0093] 在上面的实施例中,电容器、缓冲器、互连板、时钟、分频器、电阻器、放大器、开关、数字核心、晶体管和/或其他部件的讨论可以很容易地更换、被取代或以其他方式修改,以便满足特定的电路需求。此外,应该指出,使用互补的电子设备、硬件、非短暂性软件等提供同样可行的选择用于实现本公开的教导。

[0094] 在一个示例中,任何数量的附图电路的可在相关联的电子设备的电路板来实现。该板可以是普通的电路板,可以装载电子设备的内部电子系统的各种组件,并进一步为其他外围设备提供连接器。更具体地,板可提供通过该系统的其它部件可电通信的电连接。根据特定配置的需求,处理需求,计算机设计等,任何合适的处理器(包括数字信号处理器、微处理器、芯片组支持等)、存储器元件等可以适当地耦合到电路板的其它部件,例如外部存储器、另外的传感器、用于音频/视频显示器的控制器,以及外围设备可以通过电缆连接到电路板插入式卡,或集成到所述板本身。在另一示例中,图中的电路可以被实现为单独的模块(例如,具有经配置以执行特定应用程序或功能相关的元件和电路的设备),或实施为电子专用硬件设备的插件模块。

[0095] 注意,对于许多实施例本文所提供,相互作用可以两个、三个、四个或更多个电部件来描述。但是,这项工作已经完成,仅用于清楚和示例。应当理解,该系统可以在任何合适的方式进行合并。沿着类似的设计替代方案,任何示出的组件、模块和附图的元件可以以各种可能的配置相结合,所有这些都清楚在本说明书的范围之内。在某些情况下,仅参考数量有限的电气元件可更容易地描述一给定流程集合的一个或多个功能。应当理解,附图的电路和其教导是容易可扩展的,并且可以容纳大量的组件,以及更复杂/精密的安排和配置。因此,所提供的示例不应该限制或抑制电路的广泛教导的范围为可能应用于其它无数结构。

[0096] 许多其它改变、替换、变化、改变和修改可以对于本领域技术人员确定,目的在于本发明包括所有这样的改变、替换、变化、改变和修改,为落入所附权利要求的范围内。为了协助美国专利商标局(USPTO)以及此外解释所附的权利要求发出关于本申请的任何专利的任何读者,申请人要指出,本申请人:(a)不打算任何所附权利要求书援引35USC第112条第6(6)段,因为它存在于申请日,除非词语“是指”或“步骤”专门用于特定权利要求中;及(b)不打算由本说明书中的任何陈述限制否则由所附权利要求反映的任何方式。

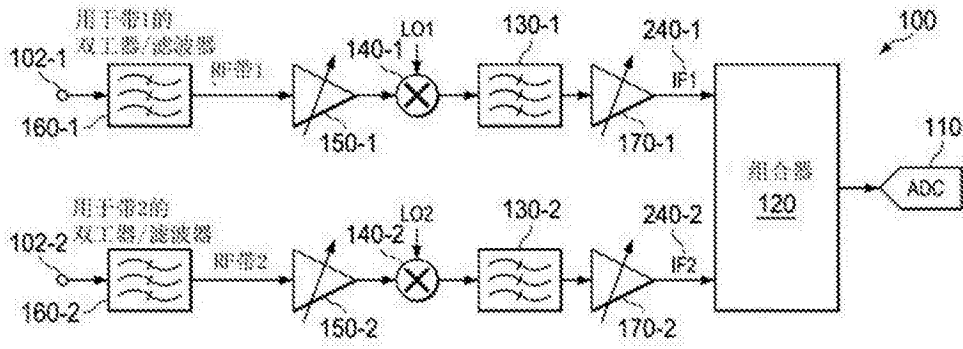


图1

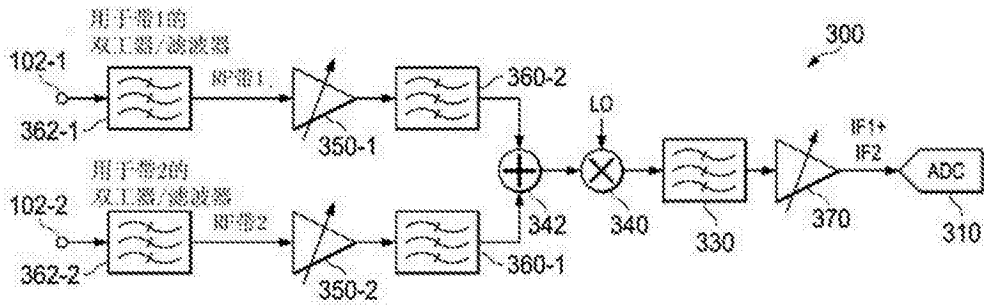


图3

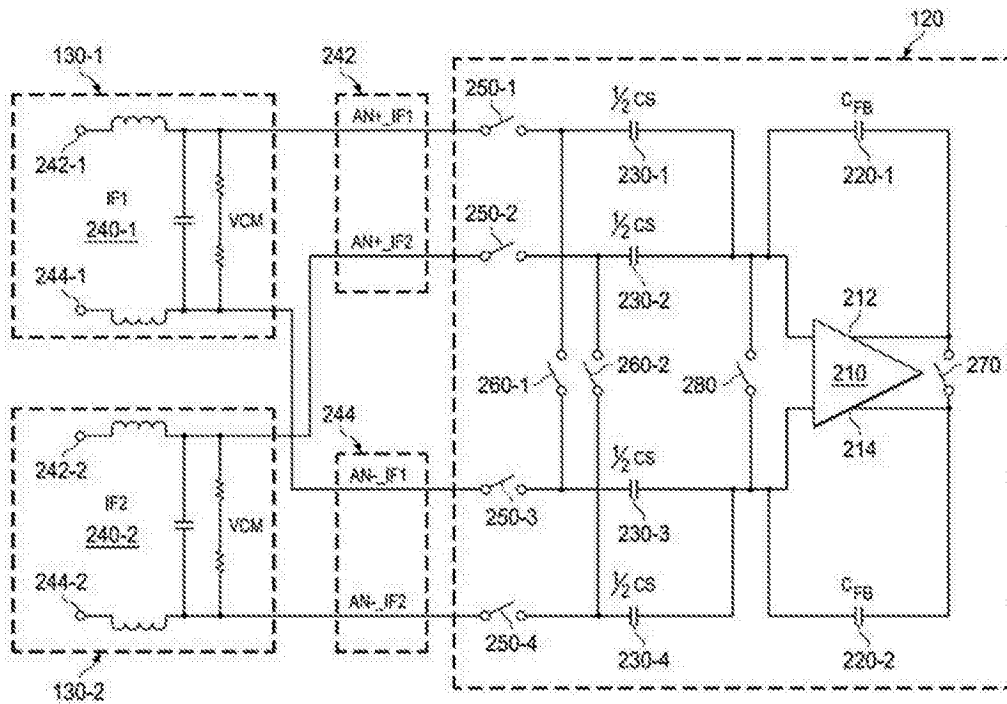


图2

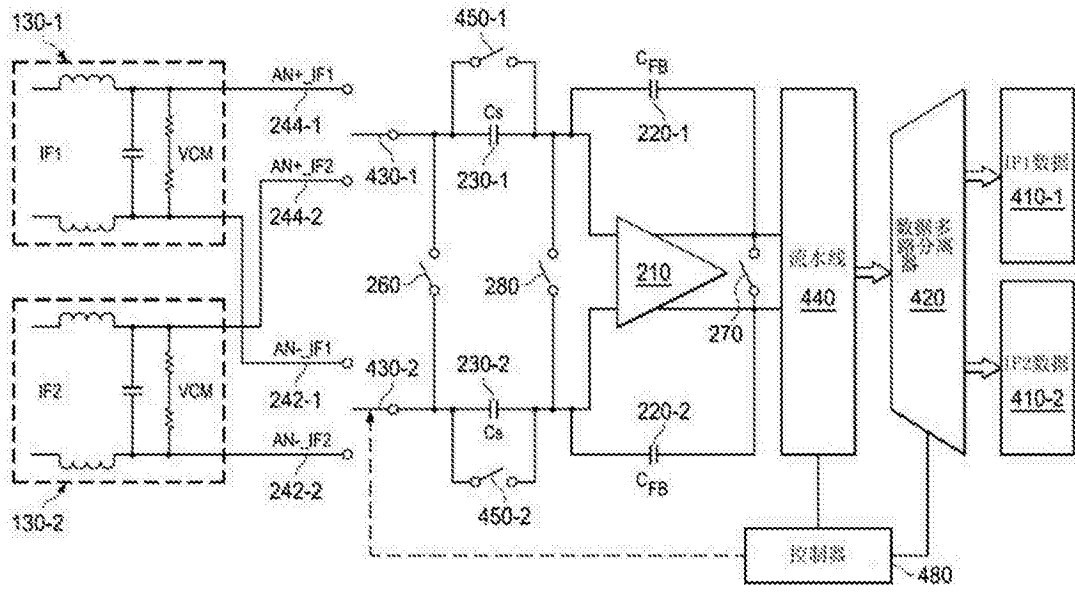


图4

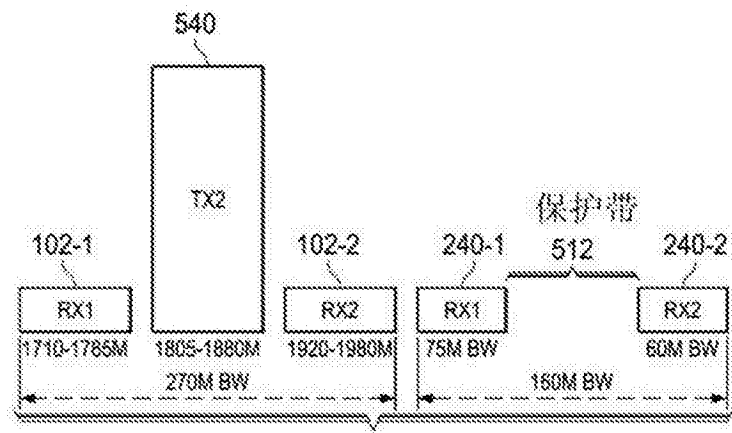


图5

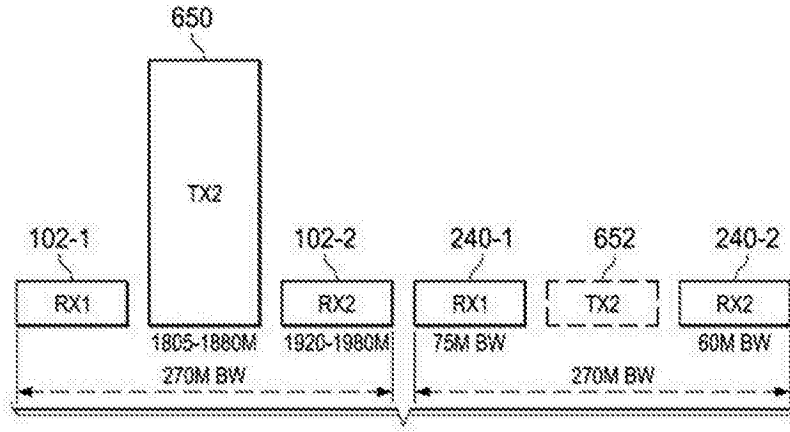


图6

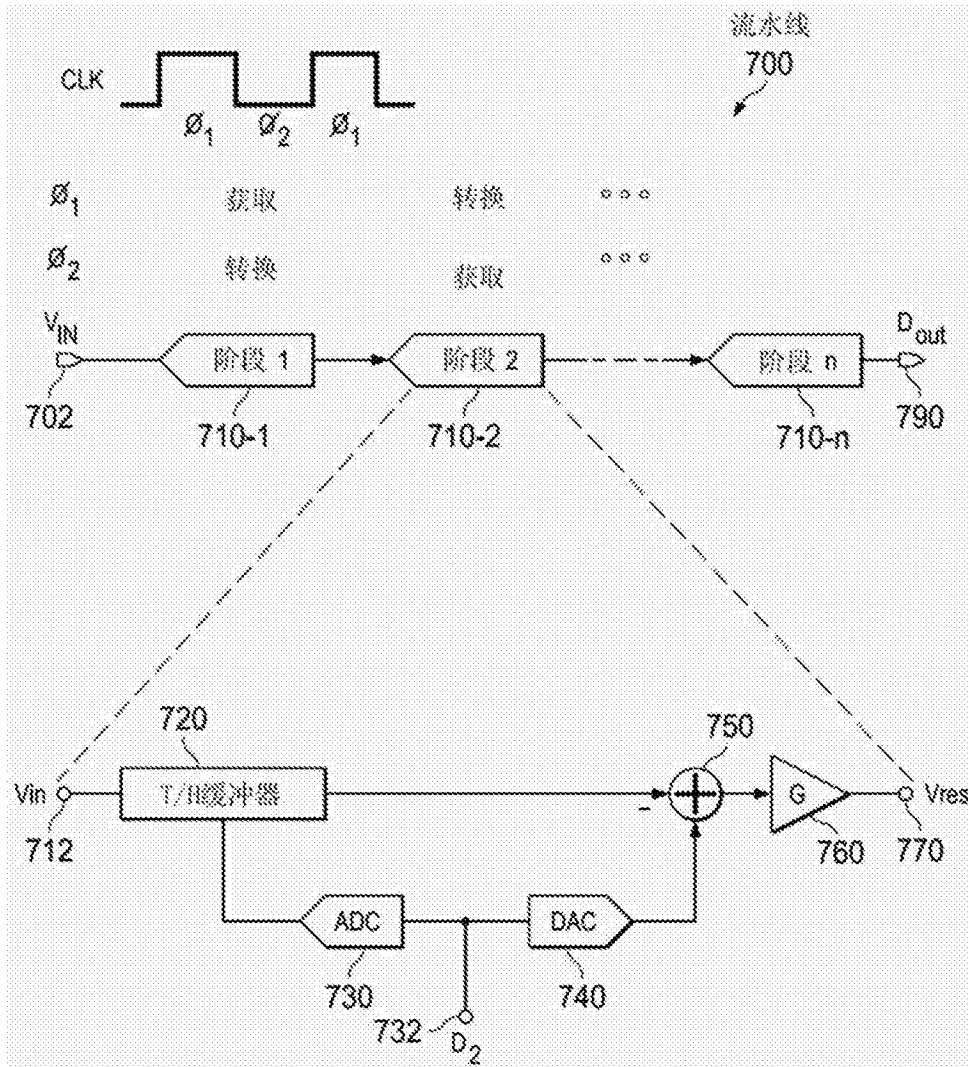


图7

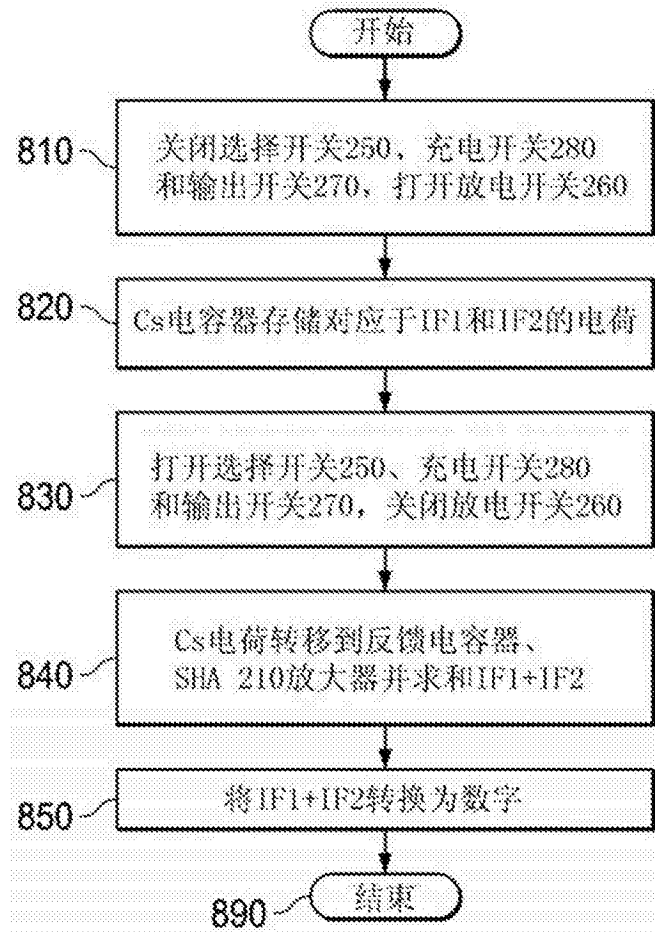


图8



图9

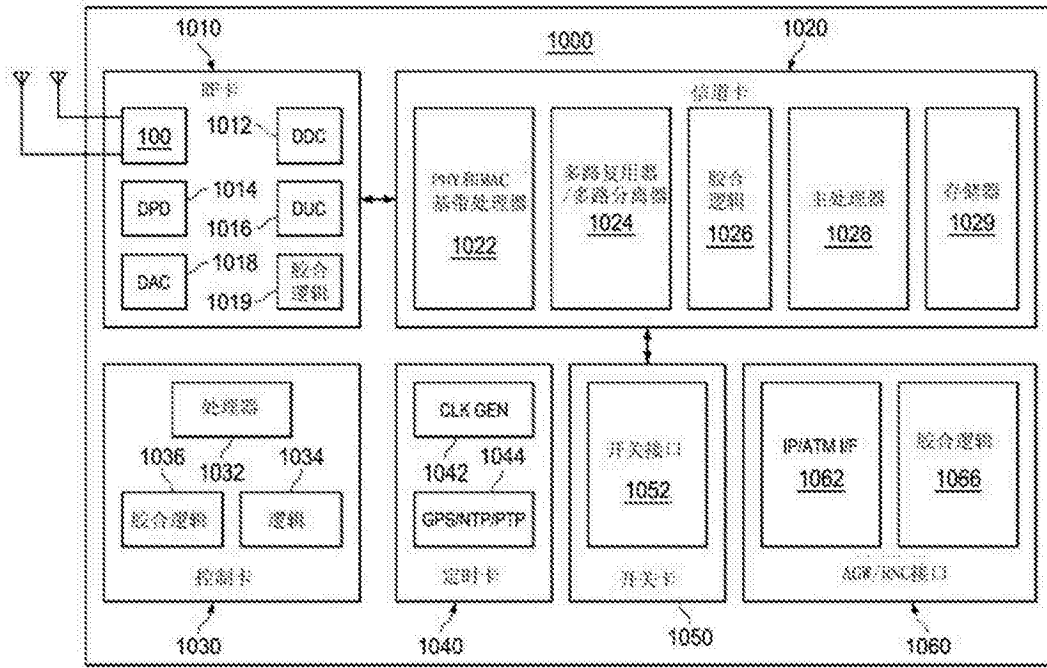


图10