

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2022-22156  
(P2022-22156A)

(43)公開日 令和4年2月3日(2022.2.3)

(51)国際特許分類	F I	テーマコード(参考)
H 0 2 M 3/28 (2006.01)	H 0 2 M 3/28 P	5 H 7 3 0
	H 0 2 M 3/28 W	

審査請求 有 請求項の数 9 O L 外国語出願 (全17頁)

(21)出願番号	特願2021-119536(P2021-119536)	(71)出願人	521227078 アステック インターナショナル リミテッド
(22)出願日	令和3年7月20日(2021.7.20)	(74)代理人	110000659 特許業務法人広江アソシエイツ特許事務所
(31)優先権主張番号	16/938,063	(72)発明者	ウォーカー, カール, ケネス 中華人民共和国 香港, クーロン, クントン, 2 ウィング イップ ストリート, ル プラザ, 1 4 / エフ アンド 1 6 / エフ
(32)優先日	令和2年7月24日(2020.7.24)	F ターム(参考)	5H730 BB24 BB57 BB82 BB88 最終頁に続く
(33)優先権主張国・地域又は機関	米国(US)		

(54)【発明の名称】 スイッチング電力変換器のデューティサイクル制御

(57)【要約】 (修正有) 【課題】スイッチング電力変換器およびそのデューティサイクルを制御する方法を提供する。

【解決手段】スイッチング電力変換器100は、電力スイッチング装置104、106を有する電力回路102と、電力スイッチング装置104、106を制御するために電力回路102に結合された制御回路108と、を含む。制御回路108は、電力回路102の出力電圧VOUTを検知し、相補クロック信号114、116に基づいてランプ信号110、112を生成し、それぞれランプ信号110、112及び出力電圧VOUTに基づいて、電力スイッチング装置104、106を制御するための制御信号118、120を生成する。

【選択図】図1

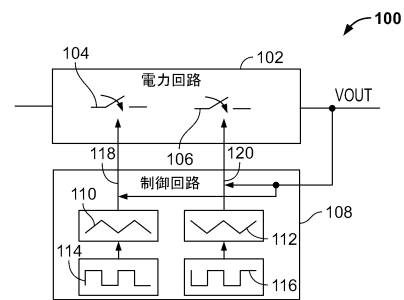


FIG. 1

## 【特許請求の範囲】

## 【請求項 1】

スイッチング電力変換器であって、

少なくとも 2 つの電力スイッチング装置を含む電力回路と、

前記電力スイッチング装置を制御するために前記電力回路に結合された制御回路であって、前記制御回路は、前記電力回路の出力電圧を検知し、相補クロック信号に基づいて少なくとも 2 つのランプ信号を生成し、前記ランプ信号のうちの 1 つと、前記電力回路の前記出力電圧とに基づいて、前記電力スイッチング装置のうちの 1 つを制御するための第 1 の制御信号と、前記ランプ信号のうちの別の 1 つと、前記電力回路の前記出力電圧とに基づいて、前記電力スイッチング装置のうちの別の 1 つを制御するための第 2 の制御信号とを生成するように構成された、制御回路とを備える、スイッチング電力変換器。

10

## 【請求項 2】

前記制御回路は、前記ランプ信号および基準電圧に基づいて、少なくとも 2 つの修正ランプ信号を生成するように構成されている、請求項 1 に記載のスイッチング電力変換器。

## 【請求項 3】

前記制御回路は制御スイッチング装置を含み、前記制御回路は、前記相補クロック信号に基づいて前記制御スイッチング装置を駆動して、前記第 1 の制御信号および前記第 2 の制御信号の固定周波数を設定させるように構成されている、請求項 1 に記載のスイッチング電力変換器。

20

## 【請求項 4】

前記制御回路は少なくとも 2 つの比較器を含み、前記比較器のうちの 1 つは、前記ランプ信号のうちの前記 1 つと前記電力回路の前記出力電圧との比較に基づいて前記第 1 の制御信号を生成するように構成され、前記比較器のうちの別の 1 つは、前記ランプ信号のうちの前記別の 1 つと前記電力回路の前記出力電圧との比較に基づいて前記第 2 の制御信号を生成するように構成されている、請求項 1 に記載のスイッチング電力変換器。

## 【請求項 5】

前記制御回路は制御スイッチング装置を含み、前記制御スイッチング装置のうちの 1 つは、前記比較器のうちの前記 1 つの出力に結合され、前記制御スイッチング装置のうちの別の 1 つは、前記比較器のうちの前記別の 1 つの出力に結合され、前記制御回路は、前記相補クロック信号に基づいて前記制御スイッチング装置を駆動して、前記第 1 の制御信号および前記第 2 の制御信号の固定周波数を設定するように構成されている、請求項 4 に記載のスイッチング電力変換器。

30

## 【請求項 6】

前記電力回路は、第 1 のサブ回路および第 2 のサブ回路を有するインタリーブされた 2 トランジスタフォワードトポロジを含み、前記電力スイッチング装置のうちの前記 1 つは、前記第 1 のサブ回路内の電力スイッチング装置であり、前記電力スイッチング装置のうちの前記別の 1 つは、前記第 2 のサブ回路内の電力スイッチング装置である、請求項 1 に記載のスイッチング電力変換器。

## 【請求項 7】

電力回路の複数の電力スイッチング装置を制御するための方法であって、前記制御回路は一对の比較器を含み、前記方法は、前記電力回路の出力電圧を検知することと、相補クロック信号に基づいて少なくとも 2 つのランプ信号を生成することと、前記一对の比較器のうちの第 1 の比較器を介して、前記ランプ信号のうちの 1 つと前記電力回路の前記出力電圧との比較に基づいて、前記複数の電力スイッチング装置のうちの 1 つを制御するための第 1 の制御信号を生成することと、前記一对の比較器のうちの第 2 の比較器を介して、前記ランプ信号のうちの別の 1 つと前記電力回路の前記出力電圧との比較に基づいて、前記電力スイッチング装置のうちの別の 1 つを制御するための第 2 の制御信号を生成することと

40

50

を含む、方法。

【請求項 8】

前記ランプ信号および基準電圧に基づいて少なくとも 2 つの修正ランプ信号を生成することをさらに含む、請求項 7 に記載の方法。

【請求項 9】

前記制御回路は、前記第 1 の比較器の出力に結合された第 1 の制御スイッチング装置と、前記第 2 の比較器の出力に結合された第 2 の制御スイッチング装置とをさらに備え、前記制御回路は、前記相補クロック信号に基づいて、前記第 1 の制御スイッチング装置および前記第 2 の制御スイッチング装置を駆動して、前記第 1 の制御信号および前記第 2 の制御信号の固定周波数を設定させるように構成される、請求項 7 に記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、スイッチング電力変換器のデューティサイクル制御に関する。

【背景技術】

【0002】

このセクションは、必ずしも従来技術ではない本開示に関連する背景情報を提供する。

【0003】

電力変換器は、一般に、電力回路と、電力回路内のスイッチング装置を制御するための制御回路とを含む。制御回路は、スイッチング装置を制御するための制御信号を生成するための比較器を含むことができる。そのような例では、制御回路は、ランプ信号と、電力回路の検知された出力電圧とを加算することによって補償信号を、また基準電圧および検知された出力電圧に基づいて誤差信号を生成することができる。そして、比較器は、補償信号と誤差信号とを比較して制御信号を生成する。ランプ信号は、一般に、出力コンデンサの等価直列抵抗 (ESR) または電力回路内の出力インダクタの電圧秒積に基づいて生成される。

20

【発明の概要】

【0004】

このセクションは、本開示の一般的な概要を提供し、その全範囲またはその特徴のすべての包括的な開示ではない。

30

【0005】

本開示の一態様によれば、スイッチング電力変換器は、少なくとも 2 つの電力スイッチング装置を有する電力回路と、電力スイッチング装置を制御するために電力回路に結合された制御回路とを含む。制御回路は、電力回路の出力電圧を検知し、相補クロック信号に基づいて少なくとも 2 つのランプ信号を生成し、ランプ信号のうちの 1 つと、電力回路の出力電圧とに基づいて、電力スイッチング装置のうちの 1 つを制御するための第 1 の制御信号と、ランプ信号のうちの別の 1 つと、電力回路の出力電圧とに基づいて、電力スイッチング装置のうちの別の 1 つを制御するための第 2 の制御信号とを生成するように構成された、制御回路とを備える。

【0006】

40

本開示の別の態様によれば、電力回路の電力スイッチング装置を制御するための制御回路が開示される。制御回路は、比較器を含む。制御回路は、電力回路の出力電圧を検知し、相補クロック信号に基づいて少なくとも 2 つのランプ信号を生成するように構成される。比較器のうちの 1 つは、ランプ信号のうちの 1 つと、電力回路の出力電圧との比較に基づいて、電力スイッチング装置のうちの 1 つを制御するための第 1 の制御信号を生成するように構成され、比較器のうちの別の 1 つは、ランプ信号のうちの別の 1 つと、電力回路の出力電圧との比較に基づいて、電力スイッチング装置のうちの別の 1 つを制御するための第 2 の制御信号を生成するように構成される。

【0007】

さらなる態様および適用可能な領域は、本明細書で提供される説明から明らかになるであ

50

ろう。本開示の様々な態様は、個別に、または1つ以上の他の態様と組み合わせて実施することができることを理解されたい。本明細書の説明および特定の例はまた、例示のみを目的としており、本開示の範囲を限定することを意図していないことを理解されたい。

【0008】

本明細書で説明される図面は、選択された実施形態の例示のみを目的としており、すべての可能な実施態様ではなく、本開示の範囲を限定することを意図するものではない。

【図面の簡単な説明】

【0009】

【図1】本開示の1つの例示的な実施形態による、電力回路と、電力回路内の電力スイッチング装置を制御するために、ランプ信号およびクロック信号に基づいて、PWM制御信号を生成するための制御回路とを含むスイッチング電力変換器のブロック図である。

10

【図2】別の例示的な実施形態による、電力回路内の電力スイッチング装置を制御するために、ランプ信号に基づいてPWM制御信号を生成するための比較器を含む制御回路の概略図である。

【図3】さらに別の例示的な実施形態による、電力回路内の電力スイッチング装置を制御するために、ランプ信号に基づいてPWM制御信号を生成するための比較器およびスイッチング装置を含む制御回路の概略図である。

【図4】別の例示的な実施形態による、電力回路内の電力スイッチング装置を制御するために、ランプ信号および基準電圧に基づいてPWM制御信号を生成するための比較器を含む制御回路の概略図である。

20

【図5】さらに別の例示的な実施形態による、電力回路内の電力スイッチング装置を制御するために、ランプ信号および基準電圧に基づいてPWM制御信号を生成するための比較器を含む制御回路の概略図である。

【図6】図5の比較器の動作波形のタイミング図である。

【図7】別の例示的な実施形態による、電力回路内の電力スイッチング装置を制御するためのPWM制御信号を生成するためのクロック信号に基づいて制御されるスイッチング装置を含む制御回路の概略図である。

【図8】さらに別の例示的な実施形態による、図7の制御回路内の基準電圧を調整するための回路の概略図である。

【図9】別の例示的な実施形態による、インタリーブされた2トランジスタフォワードトポロジと、図5の制御回路とを含むスイッチング電力変換器の概略図である。

30

【発明を実施するための形態】

【0010】

対応する参照番号は、図面のいくつかの図を通して対応する（必ずしも同一ではない）部分および/または特徴を示す。

【0011】

例示的な実施形態は、本開示が完全であり、当業者に範囲を十分に伝えるように提供される。本開示の実施形態の完全な理解を提供するために、特定の構成要素、装置、および方法の例など、多数の特定の詳細が記載されている。特定の詳細を採用する必要がないこと、例示的な実施形態を多くの異なる形態で具体化することができること、およびいずれも本開示の範囲を限定するものと解釈されるべきではないことは、当業者には明らかであろう。いくつかの例示的な実施形態では、周知のプロセス、周知の装置構造、および周知の技術は詳細には説明されない。

40

【0012】

本明細書で使用される用語は、特定の例示的な実施形態を説明することのみを目的とし、限定することを意図するものではない。本明細書で使用される場合、単数形「a」、「an」、および「the」は、文脈がそうでないことを明確に示さない限り、複数形も含むことを意図していることがある。「備える（comprises）」、「備える（comprising）」および「有する（having）」という用語は、述べられた特徴、整数、ステップ、動作、要素、および/または構成要素の存在を指定するが、1つ以上の

50

他の機能、整数、ステップ、動作、要素、構成要素、および/またはそれらの群の存在または追加を排除しない。本明細書に記載された方法ステップ、プロセス、および動作は、実行の順序として具体的に特定されない限り、必ずしも説明または図示された特定の順序でそれらの実行を必要とすると解釈されるべきではない。追加のまたは代替のステップが使用されてもよいことも理解されたい。

#### 【0013】

第1、第2、第3などの用語は、様々な要素、構成要素、領域、層および/または部分を説明するために本明細書で使用され得るが、これらの要素、構成要素、領域、層および/または部分は、これらの用語によって限定されるべきではない。これらの用語は、1つの要素、構成要素、領域、層または部分を別の領域、層または部分と区別するためにのみ使用され得る。本明細書で使用される場合、「第1」、「第2」などの用語および他の数値用語は、文脈によって明確に示されない限り、連続または順序を意味しない。したがって、以下で説明する第1の要素、構成要素、領域、層または部分は、例示的な実施形態の教示から逸脱することなく、第2の要素、構成要素、領域、層または部分と呼ぶことができる。

10

#### 【0014】

「内側」、「外側」、「下」、「下方」、「下部」、「上方」、「上部」などの空間的に相対的な用語は、本明細書では、図に示すように、1つの要素または特徴と別の要素または特徴との関係を説明するための説明を容易にするために使用され得る。空間的に相対的な用語は、図に示されている向きに加えて、使用中または動作中の装置の異なる向きを包含することが意図され得る。例えば、図中の装置がひっくり返された場合、他の要素または特徴の「下方」または「下」と記載された要素は、他の要素または特徴の「上方」に向けられる。したがって、例示的な用語「下方」は、上方および下方の両方の向きを包含することができる。装置は、他の方向に向けられ（90度または他の向きに回転され）てもよく、本明細書で使用される空間的に相対的な記述子はそれに応じて解釈される。

20

#### 【0015】

ここで、添付の図面を参照して、例示的な実施形態をより完全に説明する。

#### 【0016】

本開示の1つの例示的な実施形態によるスイッチング電力変換器が図1に示されており、全体として参照番号100で示されている。図1に示すように、スイッチング電力変換器100は、2つの電力スイッチング装置104、106を有する電力回路102と、電力スイッチング装置104、106を制御するために電力回路102に結合された制御回路108とを含む。制御回路108は、電力回路102の出力電圧 $V_{out}$ を検知し、相補クロック信号114、116に基づいてランプ信号110、112を生成し、それぞれランプ信号110、112および出力電圧 $V_{out}$ に基づいて、電力スイッチング装置104、106を制御するための制御信号118、120を生成する。

30

#### 【0017】

制御回路108および/または本明細書に開示された他の制御回路のいずれかは、従来の制御回路と比較して、電力変換器の制御方式を単純化し、計算ストレスを低減する。例えば、制御回路は、多くの場合、厳しい負荷プロファイルを提供するように電力変換器を制御することを任されている。そのような例では、電力変換器は、変換器が厳しい負荷プロファイルに確実に準拠し、変化する負荷条件（例えば、全負荷電流、ピーク電力、負荷電流スルーレートなどの増加）下でクリーンでエラーのない電力を提供するようにパルス幅変調（PWM）を制御するための複雑な制御アルゴリズムおよび検知技術を採用する高性能マイクロコントローラでデジタル制御されることが多い。これは、マイクロコントローラの計算ストレス、および工学リソースの負担を増加させる可能性がある。しかしながら、本明細書で開示されるように、検知（例えば、サンプリングされる）された出力電圧およびランプ信号に基づいてPWMを制御することによって、マイクロコントローラにかかる計算ストレスおよび工学リソースの負担は、PWMを制御するためにマイクロコントローラに依存する従来の制御回路と比較して低減され得る。

40

50

## 【 0 0 1 8 】

上述したように、クロック信号 1 1 4、1 1 6 は互いに相補的である。例えば、図 1 に示すように、クロック信号 1 1 4 がハイであるとき、クロック信号 1 1 6 はローであり、クロック信号 1 1 4 がローであるとき、クロック信号 1 1 6 はハイである。そのような例では、クロック信号 1 1 4、1 1 6 は、互いに対して 1 8 0 度位相がずれていてもよい。

## 【 0 0 1 9 】

さらに、いくつかの例では、相補クロック信号 1 1 4、1 1 6 の遷移間にデッドタイムが配置されてもよい。そのような例では、デッドタイムは、クロック信号 1 1 4 の遷移（例えば、低から高および/または高から低）と、クロック信号 1 1 6 の遷移（例えば、高から低および/または低から高）との間に置かれる。これは、両方のクロック信号 1 1 4、1 1 6 が同時にハイであり、両方の制御信号 1 1 8、1 2 0 が、それらの対応する電力スイッチング装置 1 0 4、1 0 6 をオンにする状態を防止することができる。

10

## 【 0 0 2 0 】

いくつかの例では、クロック信号 1 1 4、1 1 6 は、制御信号 1 1 8、1 2 0 の周波数を設定することができる。例えば、以下でさらに説明するように、クロック信号 1 1 4、1 1 6 を使用して、制御信号 1 1 8、1 2 0（例えば、PWM 制御信号）のスイッチング周波数を固定値に直接制御することができる。そのような例では、制御信号 1 1 8、1 2 0 の周波数は、クロック信号 1 1 4、1 1 6 のパラメータを変更することによって調整することができる。他の例では、制御信号 1 1 8、1 2 0 の周波数は、他の適切な構成要素、技術などを使用して設定および/または調整することができる。

20

## 【 0 0 2 1 】

図 1 の例では、クロック信号 1 1 4、1 1 6 は、異なる方法で生成および/または制御されてもよい。例えば、制御回路 1 0 8 は、クロック信号 1 1 4、1 1 6 を生成および/または制御するためのマイクロコントローラを含むことができる。いくつかの例では、制御回路 1 0 8 は、相補クロック信号 1 1 4、1 1 6 を生成および/または制御するための発振器回路などの 1 つ以上のクロック発生器を含むことができる。そのような例では、マイクロコントローラ、クロック発生器などは、以下でさらに説明するように、クロック信号 1 1 4、1 1 6 の周波数および/またはデューティサイクルを調整して、PWM 制御信号 1 1 8、1 2 0 を変更して、電力回路 1 0 2（および/または電力変換器 1 0 0）の様々な動作条件に対応することができる。

30

## 【 0 0 2 2 】

図 1 に示すように、ランプ信号 1 1 0、1 1 2 は、クロック駆動三角波である。例えば、ランプ信号 1 1 0 が増加（または減少）する一方で、ランプ信号 1 1 2 は減少（または増加）する。具体的には、図 1 に示すように、ランプ信号 1 1 0 は、クロック信号 1 1 4 がハイであるときに増加し、クロック信号 1 1 4 がローであるときに減少する。同様に、ランプ信号 1 1 2 は、クロック信号 1 1 6 がハイのときに増加し、クロック信号 1 1 6 がローのときに減少する。そのような例では、ランプ信号 1 1 0、1 1 2 が増加および減少する速度は等しく、相補クロック信号 1 1 4、1 1 6 に基づく。

## 【 0 0 2 3 】

図 1 の例では、ランプ信号 1 1 0、1 1 2 は様々な構成要素で生成され得る。例えば、ランプ信号 1 1 0、1 1 2 の正方向部分および負方向部分は、ランプ信号を生成するために一般的に使用される 1 つ以上の電流源、コンデンサ、および/または他の構成要素を用いて生成することができる。

40

## 【 0 0 2 4 】

制御信号 1 1 8、1 2 0 は、異なる動作条件に対して調整することができる。例えば、出力電圧  $V_{out}$  を規定値に調整することが望ましい場合がある。そのような例では、PWM 制御信号 1 1 8、1 2 0 のデューティサイクルは、生成されたランプ信号 1 1 0、1 1 2（例えば、基準電圧信号）および検知された出力電圧  $V_{out}$  に基づいて制御され、出力が調整されることを確実にすることができる。電力変換器 1 0 0 の動作状態が変化した場合（例えば、負荷状態の変化、出力調整など）、制御回路 1 0 8 は、クロック信号 1 1

50

4、116の周波数および/またはデューティサイクルを調整することができる。その結果、クロック信号114、116に基づいて生成されるPWM制御信号118、120の周波数および/またはデューティサイクルも調整することができる。したがって、電力変換器100は、変化する動作条件に迅速に適應することができる。

【0025】

いくつかの例では、PWM制御信号118、120は、ランプ信号110、112と出力電圧Voutとの間の比較に基づいて生成されてもよい。そのような例では、制御回路108（および/または本明細書に開示される任意の他の制御回路）は、生成されたランプ信号と出力電圧とを比較するための1つ以上の比較器を含むことができる。

【0026】

例えば、図2は、図1の電力回路102と共に使用可能な制御回路208を示す。図2の制御回路208は、図1の制御回路108と実質的に同様であるが、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bを生成するための比較器U1、U2を含む。

【0027】

図2に示すように、制御回路208は、電力回路（例えば、図1の電力回路102）の出力電圧Voutを検知する。図2の特定の例では、制御回路208は、検知された出力電圧Voutを所望のレベルに低減するための抵抗R1、R2によって形成された分圧器を含む。低減された出力電圧はフィードバック信号VFBと呼ばれ、比較器U1、U2に提供される。

【0028】

また、制御回路208は、上述したように、相補クロック信号CLOCK\_\_A、CLOCK\_\_Bに基づいてランプ信号RAMP\_\_A、RAMP\_\_Bをそれぞれ生成する。例えば、制御回路208は、クロック信号CLOCK\_\_A、CLOCK\_\_Bを生成および/または制御するための1つ以上のマイクロコントローラ、クロック発生器などを含むことができる。図2に示すように、ランプ信号RAMP\_\_A、RAMP\_\_Bは、クロック信号CLOCK\_\_A、CLOCK\_\_Bがハイであるときには正の傾きを含み、クロック信号CLOCK\_\_A、CLOCK\_\_Bがローであるときには負の傾きを含む。

【0029】

比較器U1、U2は、ランプ信号RAMP\_\_A、RAMP\_\_Bとフィードバック信号VFBとの比較に基づいてPWM制御信号DRIVE\_\_A、DRIVE\_\_Bを生成する。具体的には、図2に示すように、比較器U1は、ランプ信号RAMP\_\_Aとフィードバック信号VFBとを比較して、PWM制御信号DRIVE\_\_Aを生成する。同様に、比較器U2は、ランプ信号RAMP\_\_Bとフィードバック信号VFBとを比較して、PWM制御信号DRIVE\_\_Bを生成する。そのような例では、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bのデューティサイクルは、生成されたランプ信号RAMP\_\_A、RAMP\_\_B（例えば、基準電圧信号）および検知された出力電圧Voutに基づいて制御され、出力が調整されることを確実にすることができる。例えば、ランプ信号RAMP\_\_A、RAMP\_\_Bのピークツーピーク電圧を調整して、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bのデューティサイクルを変更してもよい。

【0030】

図2のPWM制御信号DRIVE\_\_A、DRIVE\_\_Bは、誤差信号および/または誤差増幅器に依存することなく生成することができる。例えば、図2に示すように、比較器U1、U2には、フィードバック信号VFBと、ランプ信号RAMP\_\_A、RAMP\_\_B（例えば、基準信号）とが印加される。そのような例では、検知された出力電圧Voutおよびランプ信号は、比較器U1、U2の出力（PWM制御信号DRIVE\_\_A、DRIVE\_\_B）に直接影響を与える。したがって、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bは、従来の誤差信号および/または誤差増幅器を使用せずに比較器U1、U2によって生成される。

【0031】

PWM制御信号DRIVE\_\_A、DRIVE\_\_Bは、異なる動作条件に対して調整されて

10

20

30

40

50

もよい。例えば、上述したように、クロック信号CLOCK\_\_A、CLOCK\_\_Bのデューティサイクルおよび/または周波数を調整することができる。結果として、比較器U1、U2によって生成されたPWM制御信号DRIVE\_\_A、DRIVE\_\_Bの周波数および/またはデューティサイクルは、異なる動作条件を考慮するように調整することができる。

#### 【0032】

比較器U1、U2は、任意の適切なタイプの比較器であってもよい。例えば、比較器U1、U2の一方または両方は、専用の電圧比較器、演算増幅器などであってもよい。いくつかの好ましい実施形態では、比較器U1、U2は高速比較器であってもよい。そのような例では、比較器U1、U2は、約60ナノ秒未満の伝搬遅延時間を有することができる。いくつかの例では、伝搬遅延時間は、38ナノ秒～55ナノ秒の範囲であり得る。他の例では、比較器U1、U2は低速比較器であってもよく、数百ナノ秒を超える伝搬遅延時間を有してもよい。

10

#### 【0033】

いくつかの例では、本明細書に開示される制御回路は、生成されたPWM制御信号の周波数を設定するための1つ以上のスイッチング装置を含むことができる。例えば、制御回路は、相補クロック信号に基づいて制御される1つ以上のスイッチング装置を含むことができる。そのような例では、スイッチング装置は、比較器（例えば、図2の比較器U1、U2）および/またはPWM制御信号を生成する他の適切な構成要素と共に使用されてもよい。

20

#### 【0034】

例えば、図3は、図1の電力回路102と共に使用可能な制御回路308を示す。図3の制御回路308は、図2の制御回路208と実質的に同様であるが、制御スイッチング装置を含む。具体的には、制御回路308は、2つの制御スイッチング装置SW1、SW2と、上述したように、ランプ信号RAMP\_\_A、RAMP\_\_Bと検知された出力電圧Vout（例えば、フィードバック信号VFB）との間の比較に基づいてPWM制御信号DRIVE\_\_A、DRIVE\_\_Bを生成するための図2の比較器U1、U2とを含む。図3に示すように、制御スイッチング装置SW1、SW2は、比較器の出力に結合される。具体的には、制御スイッチング装置SW1は比較器U1の出力に接続され、制御スイッチング装置SW2は比較器U2の出力に接続される。

30

#### 【0035】

図3の例では、制御回路308は、生成された制御信号DRIVE\_\_A、DRIVE\_\_Bの周波数を制御スイッチング装置SW1、SW2で制御することができる。例えば、図3に示すように、制御回路308は、ランプ信号RAMP\_\_A、RAMP\_\_B（例えば、基準電圧信号）の生成に用いられたものと同じクロック信号CLOCK\_\_A、CLOCK\_\_Bでスイッチング装置SW1、SW2を制御する。このように、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bの周波数は、クロック信号CLOCK\_\_A、CLOCK\_\_Bによって直接制御されてもよい。これにより、クロック駆動のスイッチング装置SW1、SW2によって、正確な固定周波数動作を実現することができる。

#### 【0036】

さらに、クロック信号CLOCK\_\_A、CLOCK\_\_Bは、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bのデューティサイクルを制御するために使用されてもよい。例えば、クロック信号CLOCK\_\_A（またはクロック信号CLOCK\_\_B）がハイのとき、スイッチング装置SW1（またはスイッチング装置SW2）は、PWM制御信号DRIVE\_\_A（またはPWM制御信号DRIVE\_\_B）を強制的にロー状態にするクローズ動作を行う。このように、クロック信号CLOCK\_\_A、CLOCK\_\_Bのハイ時間を使用して、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bの最小オフ時間を確立することができる。これにより、PWM制御信号DRIVE\_\_A、DRIVE\_\_Bのデューティサイクルを最大化することができる。これは、始動時および過渡状態中、ならびに（電力回路に使用される場合）変圧器の飽和を防止するために重要であり得る。

40

50

## 【 0 0 3 7 】

いくつかの例では、本明細書に開示される制御回路は、P W M制御信号を生成する前にランプ信号を修正することができる。例えば、制御回路は、ランプ信号を1つ以上の基準電圧に導入して、ランプ信号を基準電圧の中心にさせることができる。そのような例では、制御回路は、修正ランプ信号（例えば、基準電圧（複数可）に導入されるランプ信号）に基づいてP W M制御信号を生成することができる。

## 【 0 0 3 8 】

例えば、図4は、図1の電力回路102と共に使用可能な制御回路408を示す。図4の制御回路408は、図2の制御回路208と実質的に同様であるが、基準電圧V R E Fを含む。具体的には、図4に示すように、制御回路408は、図2および図3の比較器U 1、U 2と、基準電圧V R E Fと、基準電圧V R E Fとランプ信号R A M P \_\_ A、R A M P \_\_ Bとの間にそれぞれ結合された抵抗R 3、R 4とを含む。基準電圧V R E Fは、抵抗R 3の両端の電圧降下により基準電圧V R E F \_\_ Aに低下し、抵抗R 4の両端の電圧降下により基準電圧V R E F \_\_ Bに低下する。

10

## 【 0 0 3 9 】

図4の特定の例では、ランプ信号R A M P \_\_ A、R A M P \_\_ Bがそれぞれ基準電圧V R E F \_\_ A、V R E F \_\_ Bに導入される。例えば、ランプ信号R A M P \_\_ A、R A M P \_\_ Bは、基準電圧V R E F \_\_ A、V R E F \_\_ Bによってバイアスされ、ランプ信号R A M P \_\_ A、R A M P \_\_ Bが基準電圧V R E F \_\_ A、V R E F \_\_ Bの中心にされる。バイアスされたランプ信号は、修正ランプ信号R A M P \_\_ A 1、R A M P \_\_ B 1と呼ばれる。

20

## 【 0 0 4 0 】

図4に示すように、比較器U 1、U 2は、修正ランプ信号R A M P \_\_ A 1、R A M P \_\_ B 1および検知された出力電圧V o u tに基づいてP W M制御信号D R I V E \_\_ A、D R I V E \_\_ Bを生成する。具体的には、比較器U 1は、修正ランプ信号R A M P \_\_ A 1とフィードバック信号V F Bとを比較して、P W M制御信号D R I V E \_\_ Aを生成する。同様に、比較器U 2は、修正ランプ信号R A M P \_\_ B 1とフィードバック信号V F Bとを比較して、P W M制御信号D R I V E \_\_ Bを生成する。そのような例では、修正ランプ信号R A M P \_\_ A 1、R A M P \_\_ B 1は、生成されたP W M制御信号D R I V E \_\_ A、D R I V E \_\_ Bの正確で一貫したパルス幅を維持し、関連する電力回路（例えば、本明細書に開示される電力回路のうちの任意の1つ）の出力電圧を調整するための基準電圧信号として機能する。

30

## 【 0 0 4 1 】

基準電圧V R E Fおよび抵抗R 3、R 4は、所望の出力調整に基づいて選択および/または調整することができる。例えば、基準電圧V R E Fおよび/または抵抗R 3、R 4の値は、比較器U 1、U 2に提供される修正ランプ信号R A M P \_\_ A 1、R A M P \_\_ B 1を変更するように選択および/または調整されてもよい。結果として、基準電圧V R E Fおよび抵抗R 3、R 4は、様々な制御アルゴリズム（例えば、ドループ電流共有、アクティブ電流共有など）および遠隔電圧検知のための正確な出力調整制御を達成するように選択および/または調整することができる。

## 【 0 0 4 2 】

図5は、図1の電力回路102と共に使用可能な制御回路508を示す。図5の制御回路508は、図4の制御回路408と実質的に同様であるが、図3の制御スイッチング装置S W 1、S W 2を含む。具体的には、図5に示すように、制御回路508は、図2から図4の比較器U 1、U 2と、図4の基準電圧V R E Fと、図4の抵抗R 3、R 4と、比較器U 1、U 2の出力に結合された図3の制御スイッチング装置S W 1、S W 2とを含む。図5の例では、比較器U 1、U 2は、検知された（例えば、サンプリングされる）出力電圧V o u tと、基準電圧V R E F \_\_ A、V R E F \_\_ Bを中心とするクロック駆動ランプ信号とを比較し、本明細書で説明するように、P W M制御信号D R I V E \_\_ A、D R I V E \_\_ Bを生成する。また、スイッチング装置S W 1、S W 2は、P W M制御信号D R I V E \_\_ A、D R I V E \_\_ Bの固定周波数を設定するための相補クロック信号C L O C K \_\_ A、C

40

50

L O C K \_ Bによって制御される。したがって、正確な固定周波数および出力調整を達成することができる。

【 0 0 4 3 】

図 6 は、定常状態条件下での図 5 の比較器 U 1、U 2 の動作波形を示す。波形は、1 つの完全なサイクルにわたって示されており、時間間隔  $t_1$ 、 $t_2$ 、 $t_3$ 、 $t_4$  に分割されている。図 6 の例では、PWM 制御信号 D R I V E \_ A、D R I V E \_ B は同じパルス幅を有し、位相が 1 8 0 度ずれている。

【 0 0 4 4 】

図 6 に示すように、時間間隔  $t_1$  の開始時にクロック信号 C L O C K \_ A はハイからローに遷移し、クロック信号 C L O C K \_ B はローからハイに遷移する。クロック信号 C L O C K \_ A のハイからローへの遷移は、PWM 制御信号 D R I V E \_ A のオン時間の開始をトリガする。時間間隔  $t_1$  の間、比較器 U 1 は、フィードバック信号 V F B (例えば、サンプリングされた出力電圧  $V_o$ ) を修正ランプ信号 R A M P \_ A 1 と比較する。修正ランプ信号 R A M P \_ A 1 がフィードバック信号 V F B よりも大きいとき、PWM 制御信号 D R I V E \_ A はハイとなる。したがって、時間間隔  $t_1$  の間、PWM 制御信号 D R I V E \_ A によって制御されるスイッチング装置はオンであり、関連する電力回路は出力 (例えば、負荷) に電力を供給することができる。

10

【 0 0 4 5 】

PWM 制御信号 D R I V E \_ A は、修正ランプ信号 R A M P \_ A 1 が時間間隔  $t_2$  でフィードバック信号 V F B と交差するまでハイのままである。例えば、修正ランプ信号 R A M P \_ A 1 がフィードバック信号 V F B を下回ると、比較器 U 1 の出力 (例えば、PWM 制御信号 D R I V E \_ A ) はロー状態に変化する。その結果、PWM 制御信号 D R I V E \_ A によって制御されるスイッチング装置はオフになる。PWM 制御信号 D R I V E \_ A は、時間間隔  $t_4$  の終わりにおけるクロック信号 C L O C K \_ A の次のハイからローへの遷移までローのままである。

20

【 0 0 4 6 】

時間間隔  $t_3$  において、クロック信号 C L O C K \_ B がハイからローに遷移する。このクロック動作は、PWM 制御信号 D R I V E \_ B のオン時間の開始をトリガする。例えば、時間間隔  $t_3$  の間、比較器 U 2 は、フィードバック信号 V F B を修正ランプ信号 R A M P \_ B 1 と比較する。修正ランプ信号 R A M P \_ B 1 がフィードバック信号 V F B よりも大きいとき、PWM 制御信号 D R I V E \_ B はハイとなる。したがって、時間間隔  $t_3$  の間、PWM 制御信号 D R I V E \_ B によって制御されるスイッチング装置はオンであり、関連する電力回路は出力に電力を供給することができる。

30

【 0 0 4 7 】

PWM 制御信号 D R I V E \_ B は、修正ランプ信号 R A M P \_ B 1 が時間間隔  $t_4$  でフィードバック信号 V F B と交差するまでハイのままである。例えば、修正ランプ信号 R A M P \_ B 1 がフィードバック信号 V F B を下回ると、比較器 U 2 の出力 (例えば、PWM 制御信号 D R I V E \_ B ) はロー状態に変化する。その結果、PWM 制御信号 D R I V E \_ B によって制御されるスイッチング装置はオフになる。

【 0 0 4 8 】

図 7 は、図 5 の制御回路 5 0 8 と同様の制御回路 7 0 8 を示しているが、ランプ信号 R A M P \_ A、R A M P \_ B を生成するための構成要素を含む。例えば、図 7 の制御回路 7 0 8 は、比較器 U 1、U 2、制御スイッチング装置 S W 1、S W 2 (例えば、M O S F E T として示されている)、基準電圧 V R E F、および図 5 の抵抗 R 1 ~ R 4 に加えて、コンデンサ C 1、C 6 および抵抗 R 5、R 6 を含む。クロック信号 C L O C K \_ A、C L O C K \_ B は、上述したように、制御スイッチング装置 S W 1、S W 2 を駆動する。

40

【 0 0 4 9 】

クロック信号 C L O C K \_ A、C L O C K \_ B は、RC 回路を介して比較器 U 1、U 2 の非反転入力に接続されている。RC 回路は、ランプ信号 R A M P \_ A、R A M P \_ B を生成する。具体的には、クロック信号 C L O C K \_ A はコンデンサ C 1 および抵抗 R 5 を通

50

ってランプ信号 RAMP\_\_A を生成し、クロック信号 CLOCK\_\_B はコンデンサ C 6 および抵抗 R 6 を通ってランプ信号 RAMP\_\_B を生成する。

【 0 0 5 0 】

図 7 に示すように、基準電圧 VREF は、抵抗 R 3、R 4 を介して両方の非反転比較器入力をバイアスしている。同時に、RC 回路（例えば、抵抗 R 5、R 6 およびコンデンサ C 1、C 6）は、ランプ信号 RAMP\_\_A、RAMP\_\_B を同じ比較器入力に重畳する。これにより、上述したように、比較器 U 1、U 2 の非反転入力において修正ランプ信号 RAMP\_\_A 1、RAMP\_\_B 1 が生成される。

【 0 0 5 1 】

さらに、制御回路 7 0 8 は、出力電圧リップルを低減し、クリーンなフィードバック信号 VFB を維持するための任意選択のフィルタリング構成要素を含むことができる。例えば、図 7 に示すように、制御回路 7 0 8 は、コンデンサ C 3、C 4 および抵抗 R 2、R 8 を有する任意選択のローパスフィルタリング回路を含む。抵抗 R 2 およびコンデンサ C 3 は高周波フィルタリングの第 1 段を提供し、抵抗 R 8 およびコンデンサ C 4 は追加のフィルタリングを提供する。

10

【 0 0 5 2 】

いくつかの例では、基準電圧 VREF を調整することが望ましい場合がある。一例として、基準電圧 VREF の調整は、出力電圧較正、電流共有、遠隔検知、出力電圧トリミングなどに必要とされ得る。例えば、図 8 は、図 4、図 5、および図 7 の基準電圧 VREF を調整するための回路 8 3 0 を示す。

20

【 0 0 5 3 】

図 8 に示すように、回路 8 3 0 は、抵抗 R 1 1、R 1 2、R 1 3、R 1 6、コンデンサ C 5、C 8、C 9、ツェナーダイオード D 3、および入力 VREF\_\_ADJ を含む。図 8 の例では、入力 VREF\_\_ADJ はマイクロコントローラ（例えば、マイクロコントローラの PWM 出力）に結合されてもよい。マイクロコントローラは、入力 VREF\_\_ADJ における信号のデューティサイクルを変更することができる。この信号は、基準電圧 VREF の設定に用いられる規定された電圧 VCC を調整してもよい。

【 0 0 5 4 】

本明細書に開示される制御回路は、2つの相補的な制御信号（例えば、駆動信号）に依存する任意の適切な変換器トポロジと共に使用されてもよい。このように、本明細書で開示される電力回路は、例えば、インタリーブされた 2 トランジスタフォワード（ITTF）トポロジ、ハーフブリッジトポロジ、フルブリッジトポロジ、プッシュプルトポロジなどを含む様々な異なる変換器トポロジを含むことができる。例えば、制御回路によって生成された PWM 制御信号は、電力スイッチング装置が互いに対して 180 度位相がずれて動作するとき、電力回路のフォワード部分の電力スイッチング装置を駆動するために使用され得る。これは、インタリーブされたトポロジにおいて特に有用であり得る。さらに、制御回路は、絶縁または非絶縁の電力変換器を用いて実装されてもよい。例えば、生成された制御信号は、それらの対応する電力回路（複数可）から電氣的に絶縁されてもよい。

30

【 0 0 5 5 】

例えば、図 9 は、ITTF トポロジを有する電力回路 9 0 2 と、図 5 の制御回路 5 0 8 とを含むスイッチング電力変換器 9 0 0 を示す。図 9 に示すように、電力回路 9 0 2 は、電力スイッチング装置 SW 3、SW 4 と、電力スイッチング装置 SW 3、SW 4 に結合されたダイオード D 1、D 2 とを有するサブ回路 9 0 4（例えば、1つの位相）と、電力スイッチング装置 SW 5、SW 6 と、電力スイッチング装置 SW 5、SW 6 に結合されたダイオード D 3、D 4 とを有するサブ回路 9 0 6（例えば、別の位相）とを含む。図 9 の例では、サブ回路 9 0 4 の電力スイッチング装置 SW 3、SW 4 は、制御回路 5 0 8 によって生成される PWM 制御信号 DRIVE\_\_A によって制御され、サブ回路 9 0 6 の電力スイッチング装置 SW 5、SW 6 は、制御回路 5 0 8 によって生成される PWM 制御信号 DRIVE\_\_B によって制御される。他の例では、電力スイッチング装置 SW 3 ~ SW 6 は、本明細書に開示される他の制御回路のいずれか 1 つによって生成される PWM 制御信号に

40

50

よって制御されてもよい。

【0056】

図9に示すように、電力回路902は、整流回路908と、整流回路908とサブ回路904、906との間に結合された変圧器T1とをさらに含む。整流回路908は、サブ回路904に関連付けられたダイオードD5と、サブ回路906に関連付けられたダイオードD6と、還流ダイオードD7とを含む。

【0057】

本明細書で開示される制御回路は、アナログ制御回路、デジタル制御回路、またはハイブリッド制御回路（例えば、デジタル制御回路およびアナログ回路）を含んでもよい。デジタル制御回路は、1つ以上の種類のデジタル制御回路で実装されてもよい。例えば、デジタル制御回路はそれぞれ、デジタル信号コントローラ（DSC）、デジタル信号プロセッサ（DSP）、マイクロコントローラ、フィールドプログラマブルゲートアレイ（FPGA）、特定用途向けIC（ASIC）などのデジタルコントローラを含むことができる。したがって、本明細書に開示される制御方法のいずれか1つは、デジタルコントローラによって少なくとも部分的に実行されてもよい。

10

【0058】

例えば、本明細書に開示される制御回路のいずれか1つは、マイクロコントローラおよびアナログ制御部品を含むことができる。そのような例では、マイクロコントローラを使用して、上述のようにクロック信号、基準電圧VREFなどを生成および/または制御することができ、アナログ制御部品（例えば、比較器など）を使用して、クロック信号に基づいて制御信号を生成することができる。アナログ制御部品は、以下でさらに説明するように、制御回路に優れた過渡応答およびループ安定性特性を提供することができる。マイクロコントローラは、上述したように様々な動作条件に対してクロック信号の周波数および/またはデューティサイクルを調整することによって、動作周波数の正確な制御を提供することができる。さらに、マイクロコントローラは、障害保護を提供し、電力回路のソフト始動および出力立ち上がり時間制御を支援し、電力変換器の動作が変化した場合に柔軟性を提供することなどができる。

20

【0059】

本明細書に開示される教示は、様々な電源用途に使用することができる。例えば、制御回路は、AC/DC電源、DC/DC電源などの電力回路（例えば、ITTFトポロジを有する電力回路）を制御するために使用されてもよい。電源は、例えば、2400W電源などを含んでもよい。いくつかの例では、制御回路は、サーバ電源用途の電力回路を制御するために使用されてもよい。

30

【0060】

本明細書で開示される制御方法を使用することにより、電力変換器が厳しい負荷プロファイルに準拠することを保証するために、ランプ信号およびクロック信号に基づいてPWM制御が達成される。このように、制御回路の設計は、計算ストレスを軽減し、それらのマイクロコントローラの電力要件を低減しながら簡略化することができる。したがって、速度が低下した低コストのマイクロコントローラを制御回路で実装することができる。

【0061】

さらに、制御方法は、サンプリングされた出力電圧の高速フィードバック経路を提供し、サンプリングされた出力電圧でPWM制御信号のパルス幅およびデューティサイクルを直接制御することによって、自己補償技術を使用することができる。したがって、所望の特性を達成するように制御ループを調整する制御ループ補償（例えば、PID型制御計算など）は必要とされない。

40

【0062】

サンプリングされた出力電圧の高速フィードバック経路、ならびにパルス幅およびデューティサイクルの直接制御は、優れた過渡応答を提供することができる。例えば、負荷が約10A/usのスルーレートで20Aから100Aに上昇すると、出力電圧は1または2サイクルにわたって低下する可能性がある。そのようなシナリオでは、PWM制御信号は

50

、完全なデューティサイクルを有するように調整することができる。これにより、負荷の変化による電流の立ち上がりに伴って出力電圧が回復する。同様に、PWM制御信号は、負荷が低下したときに、より低いデューティサイクルを有するように調整することができる。

【0063】

さらに、過渡応答は、高い利得帯域幅および利得/位相マージンを維持しながら達成され得る。試験は、負荷が20Aから190Aに変化するとき、利得マージンが13～15dBの間にあり、位相マージンが46～59度の間にあり、利得帯域幅が8～12kHzの間にあることを示している。例えば、以下の表1に示すように、負荷が20Aの場合、利得マージンは15dB、位相マージンは59度、利得帯域幅は8.73kHzである。利得帯域幅および利得/位相マージンは、負荷が変化したときに実質的に維持される。例えば、負荷が100Aに増加した場合、表1に示すように、利得マージンは14.2dB、位相マージンは45度、利得帯域幅は9.96である。50Aおよび190Aでの負荷の試験結果も表1に示す。

10

負荷 (A)	利得マージン (dB)	位相マージン (Deg)	利得帯域幅 (KHz)
20	15.0	59	8.73
50	14.5	47	9.36
100	14.2	45	9.96
190	13.4	46	11.75

20

【0064】

また、電力回路内の出力コンデンサのESRに依存する場合であっても、制御回路の安定性を管理することができる。例えば、サーバ電源用途では、出力コンデンサESRは、制御回路の安定動作を維持するために十分に高くてもよい。例えば、約8mオームの典型的なESR値を有するポリマーアルミニウムコンデンサを使用することができる。このような例では、優れた過渡応答および安定したループ制御が達成され得る。

30

【0065】

実施形態の前述の説明は、例示および説明の目的で提供されている。網羅的であること、または本開示を限定することを意図するものではない。特定の実施形態の個々の要素または特徴は、一般に、その特定の実施形態に限定されず、適用可能な場合には交換可能であり、具体的に図示または説明されていなくても、選択された実施形態で使用することができる。これはまた、多くの方法で変更されてもよい。そのような変形は、本開示からの逸脱と見なされるべきではなく、すべてのそのような修正は、本開示の範囲内に含まれることが意図されている。

40

50

【 図面 】

【 図 1 】

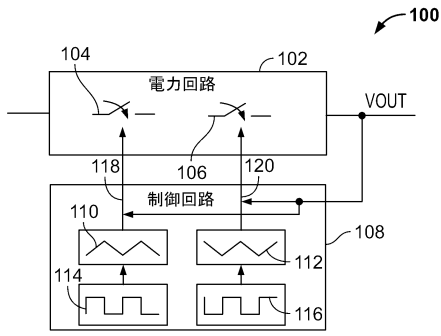


FIG. 1

【 図 2 】

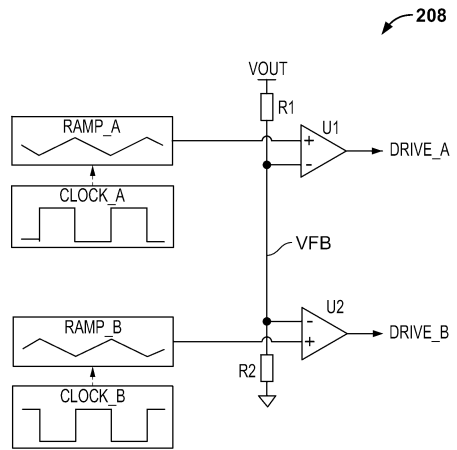


FIG. 2

【 図 3 】

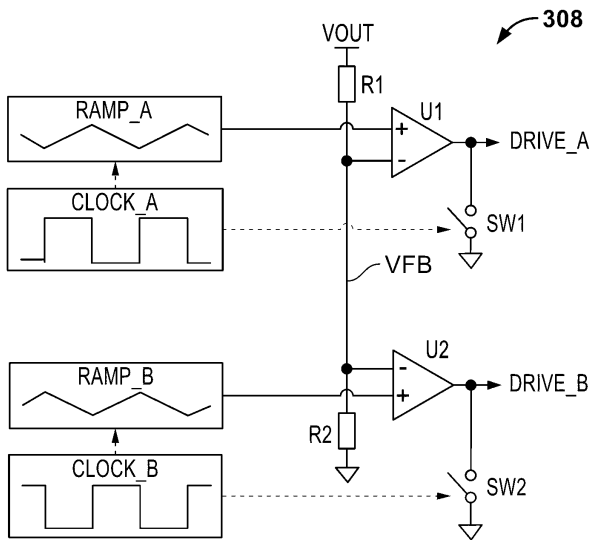


FIG. 3

【 図 4 】

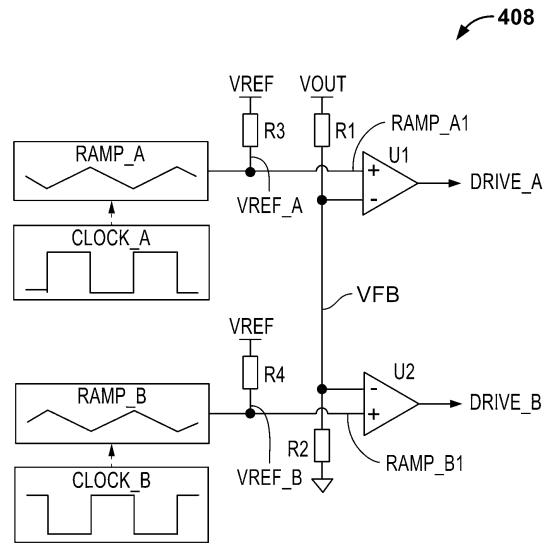


FIG. 4

10

20

30

40

50

2/6

【 5 】

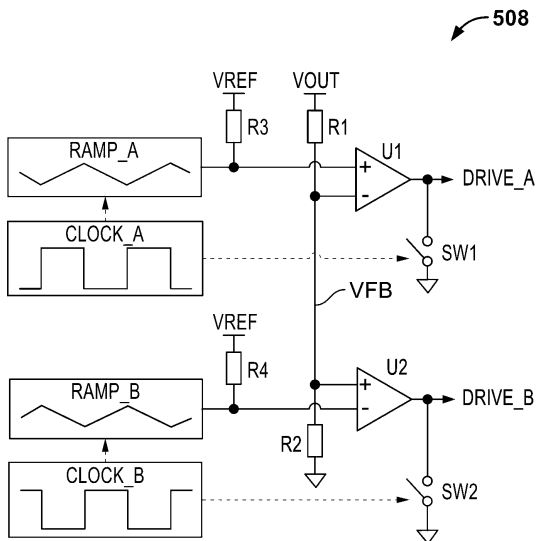


FIG. 5

【 6 】

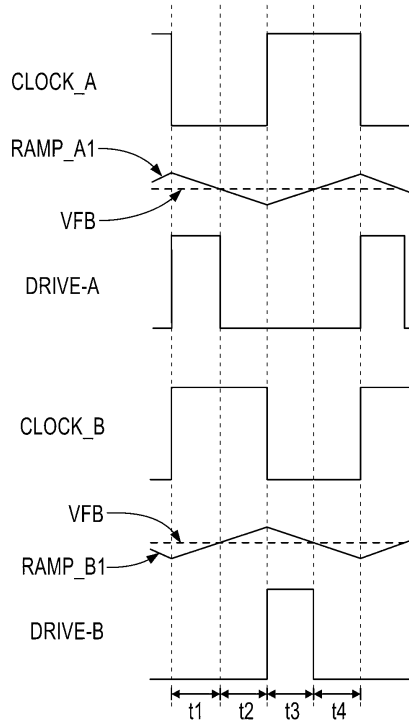


FIG. 6

10

20

【 7 】

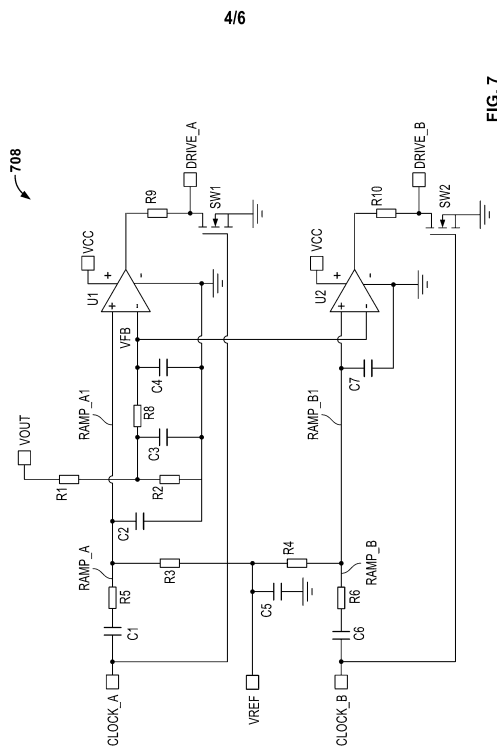


FIG. 7

【 8 】

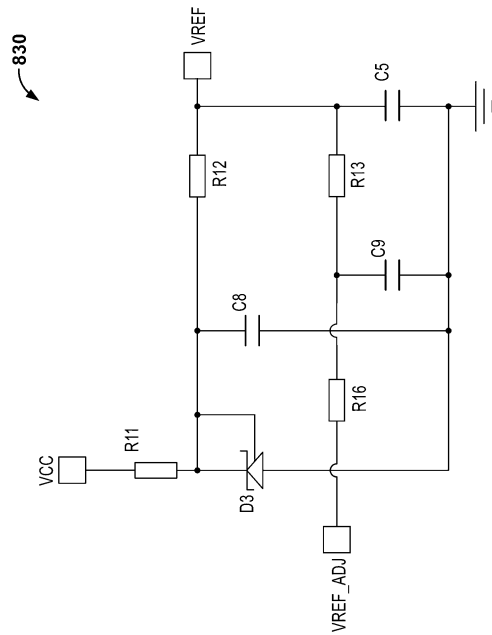


FIG. 8

30

40

50

【 図 9 】

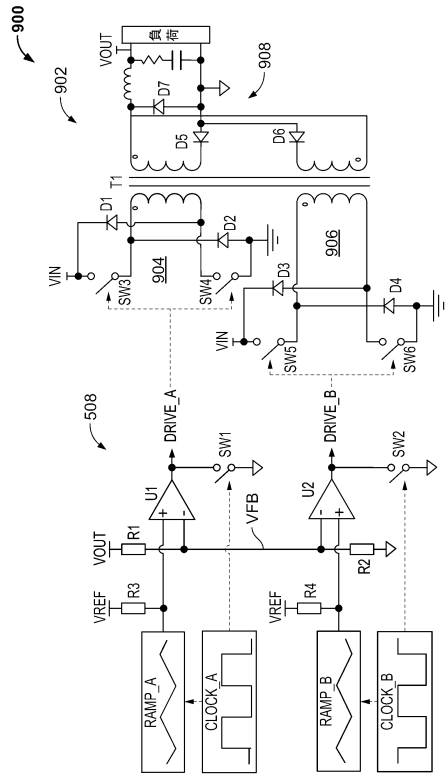


FIG. 9

10

20

30

40

50

【 外国語明細書 】

2022022156000012.pdf

---

フロントページの続き

Fターム(参考) EE02 EE07 EE08 EE75 FD01 FF02 FG05