



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201036105 A1

(43)公開日：中華民國 99 (2010) 年 10 月 01 日

(21)申請案號：098139880

(22)申請日：中華民國 98 (2009) 年 11 月 23 日

(51)Int. Cl. : H01L21/76 (2006.01)

H01L21/84 (2006.01)

H01L27/12 (2006.01)

(30)優先權：2008/11/26 美國 12/324,576

(71)申請人：康寧公司(美國) CORNING INCORPORATED (US)

美國

(72)發明人：達革勒 克里多服包 DAIGLER, CHRISTOPHER PAUL (US)；葛喀 卡夏普魯坦 GADKAREE, KISHOR PURUSHOTTAM (US)；馬克 約色法郎 MACH, JOSEPH FRANK (US)；帶節 史提芬亞文 TIETJE, STEVEN ALVIN (US)

(74)代理人：吳洛傑

申請實體審查：有 申請專利範圍項數：20 項 圖式數：12 共 50 頁

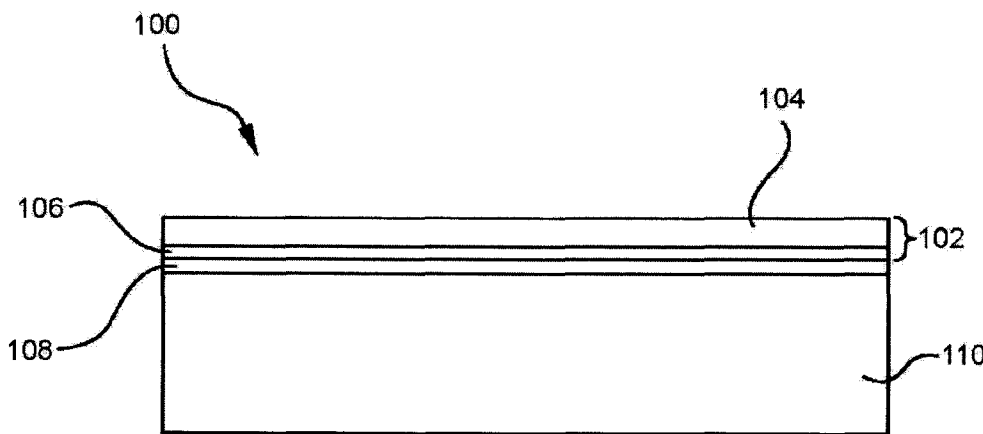
(54)名稱

玻璃陶瓷為主半導體在絕緣體上結構及其製造方法

GLASS-CERAMIC-BASED SEMICONDUCTOR-ON-INSULATOR STRUCTURES AND METHOD FOR MAKING THE SAME

(57)摘要

本發明是關於半導體在絕緣層上結構,包括由單晶質半導體材料層以及具加強含氧層的單晶質半導體材料組成的半導體組件;氧化玻璃材料層;和玻璃陶瓷層。



100：SOG 層結構

102：半導體組件

104：單晶質半導體材料層

106：提高含氧層的單晶質半導體隔離層

108：氧化物玻璃層

110：含正離子的氧化物玻璃陶瓷基板



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201036105 A1

(43)公開日：中華民國 99 (2010) 年 10 月 01 日

(21)申請案號：098139880

(22)申請日：中華民國 98 (2009) 年 11 月 23 日

(51)Int. Cl. : H01L21/76 (2006.01)

H01L21/84 (2006.01)

H01L27/12 (2006.01)

(30)優先權：2008/11/26 美國 12/324,576

(71)申請人：康寧公司(美國) CORNING INCORPORATED (US)

美國

(72)發明人：達革勒 克里多服包 DAIGLER, CHRISTOPHER PAUL (US)；葛喀 卡夏普魯坦 GADKAREE, KISHOR PURUSHOTTAM (US)；馬克 約色法郎 MACH, JOSEPH FRANK (US)；帶節 史提芬亞文 TIETJE, STEVEN ALVIN (US)

(74)代理人：吳洛傑

申請實體審查：有 申請專利範圍項數：20 項 圖式數：12 共 50 頁

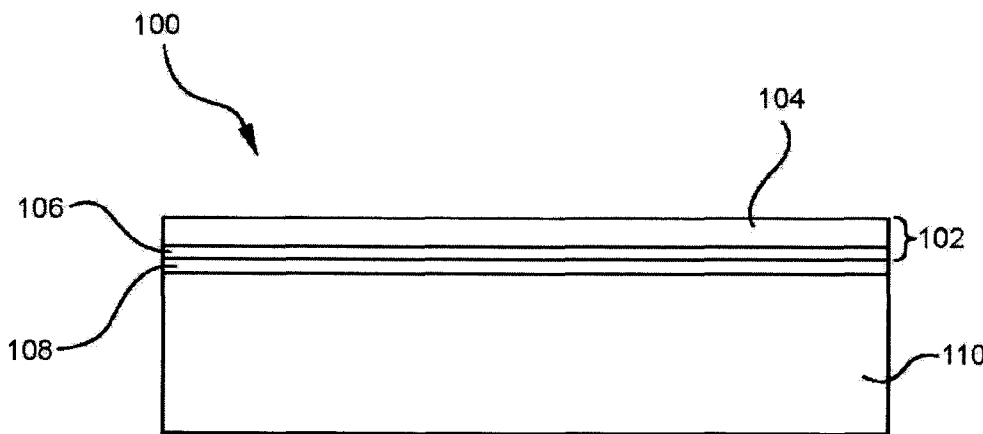
(54)名稱

玻璃陶瓷為主半導體在絕緣體上結構及其製造方法

GLASS-CERAMIC-BASED SEMICONDUCTOR-ON-INSULATOR STRUCTURES AND METHOD FOR MAKING THE SAME

(57)摘要

本發明是關於半導體在絕緣層上結構,包括由單晶質半導體材料層以及具加強含氧層的單晶質半導體材料組成的半導體組件;氧化玻璃材料層;和玻璃陶瓷層。



100：SOG 層結構

102：半導體組件

104：單晶質半導體材料層

106：提高含氧層的單晶質半導體隔離層

108：氧化物玻璃層

110：含正離子的氧化物玻璃陶瓷基板

六、發明說明：

【發明所屬之技術領域】

本發明大致是關於半導體結構，尤其是關於包含半導體在絕緣層上玻璃陶瓷結構，和製造玻璃陶瓷為主半導體在絕緣層上結構的方法。

【先前技術】

到目前為止，最常用在半導體在絕緣層上結構的半導體材料是矽。這種結構在文獻上被稱為絕緣層上矽(SOI)結構，以縮寫 SOI 來表示這種結構。本發明大致是關於半導體在絕緣層上結構，包括矽在絕緣層上結構。

為了方便說明，以下的討論常常是指矽在絕緣層上結構。參考這種特定的半導體在絕緣層上結構型態，使得本發明的說明更加容易，但是我們不希望，也不應解釋成，以任何方式限制本發明的範疇。

這裡所使用的 SOI 縮寫一般是指半導體在絕緣層上結構，包括但不限定是絕緣層上矽結構。同樣地，所使用的 SOG 縮寫一般是指半導體在玻璃上結構，包括但不限定是玻璃上矽結構。SOG 命名法也希望能包括半導體在玻璃陶瓷上結構，包括但不限定是玻璃陶瓷上矽結構。SOI 縮寫涵蓋了 SOG。

為了高效能薄膜電晶體，太陽能電池，和譬如活性基質顯示器的顯示器，絕緣層上矽技術變得越重要。絕緣層上矽晶片是由絕緣材料上單晶質矽(通常是 0.1-0.3 微米厚度，但有些情況是 5 微米厚度)的薄層所構成。

取得這種晶片的各種方式包括晶格匹配基板上 Si 的磊

晶成長；黏接單晶質矽晶片到另一其上有增長  $\text{SiO}_2$  氧化層的矽晶片，接著拋光或蝕刻晶片的頂層到，譬如 0.1 到 0.3 微米厚的單晶質矽層；或植入氫或氧離子的離子植入方法，在氧離子植入的情況，形成以 Si 覆蓋在矽晶片中的氧化層，或者在氫離子植入的情況，分開(剝落)薄 Si 層黏接到另一具氧化層的 Si 晶片。這三種方法中，我們發現以離子植入為主的方法更具有商業實用價值。尤其，氫離子植入方法比氧植入處理更具優勢，因為所需的植入能量少於氧離子植入的 50%，而且所需的劑量是小於兩個數量級。

藉由氫離子植入法剝離最初揭示於例如 Bister 等人之 "Ranges of the 0.3-2 MeV  $\text{H}^+$  and 0.7-2 MeV  $\text{H}^{2+}$  Ions in Si and Ge," Radiation Effects, 1982, 59:199-202, 以及更進一步由 Michel Bruel 加以證實。參閱 Bruel 之美國第 5374564 號專利; M. Bruel, Electronic Lett. 31, 1995 pp 1201-1202; 以及 L. Dicioccio, Y. Letiec, F. Letertre, C. Jaussad 以及 M. Bruel, Electronic Lett. 32, 1996, pp 1144-1145。

此方法通常包含下列步驟。在單晶質矽晶片上增生一熱氧化層。然後注入氫離子到此晶片，以產生表面下的裂隙。注入能量決定裂隙產生的深度，而劑量則決定裂隙的密度。接著在室溫下放置此晶片和另一矽晶片接觸(支撐基板)，以形成暫時性黏接。然後加熱處理晶片到  $600^\circ\text{C}$ ，導致表面下裂隙的增生，用來分隔矽薄膜和 Si 晶片。然後再加熱結果元件到  $1000^\circ\text{C}$  的溫度，以完全黏接 Si 薄膜和  $\text{SiO}_2$

底層到支撐基板,即未植入的 Si 晶片。這個過程因此形成一個絕緣層上矽結構,有一片矽薄膜黏接到另一具有氧化物絕緣層在其間的矽晶片。

在 SOI 結構的商業應用上,價格是一個很重要的考量。到目前為止,這種結構大部分的成本是在支撐氧化物層,頂部覆以 Si 薄膜的矽晶片,亦即大部分的成本是在支撐基板。在討論支撐基板時,有一些上述的參考文件提到石英玻璃,玻璃,和陶瓷玻璃。其他列在這些參考文件的支撐基板材料包括鑽石,藍寶石,碳化矽,鎳化矽,陶瓷,金屬,以及塑膠。

雖然玻璃和玻璃陶瓷已經在先前技術的說明中用來作為以矽當作基底晶片的替代方案,但還沒有發展出利用玻璃和玻璃陶瓷形成 SOI 結構以作為支撐基板。

美國第 7176528 和 7192844 號專利的 SOI 結構有一個或以上是由一層單晶質半導體(譬如塗料矽)所構成的區域附加到由氧化物玻璃或氧化物玻璃陶瓷所構成的支撐基板。氧化物玻璃或氧化物玻璃陶瓷最好是透明的,最好有小於  $1000^{\circ}\text{C}$  的應變點,在  $250^{\circ}\text{C}$  的電阻小於或等於  $10^{16}\Omega\text{-cm}$ ,而且包含對應於提升溫度(譬如  $300^{\circ}\text{C}$ - $1000^{\circ}\text{C}$ )的電場,可在玻璃或玻璃陶瓷內移動的正離子(譬如鹼金屬或鹼土金屬離子)。

雖然這些氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構已經改善了之前所提及的先前技術 SOI 結構,但氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構內用到的玻璃並不能

承受在高效能顯示器或電子應用所使用的高溫處理, 而不會導致基板畸形; 譬如利用高溫熱閘極氧化層的增長以允許在矽薄膜上製造高效能 TFTs。

本公司之美國第 2006/0038228 號專利申請案解決問題。參考文獻說明了半導體在絕緣層上結構, 其包括半導體材料的第一層, 附加到包括玻璃或玻璃陶瓷的第二層, 玻璃或玻璃陶瓷的應變點等於或大於約 800°C。這些結構可以用在高效能顯示器或電子應用上, 而不是比先前技術以矽/石英為主的 SOI 結構低很多的製造成本, 因此也滿足高效能顯示器或電子應用上所需的低成本 SOI 結構和合成裝備。

雖然這些氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構, 已經改善了之前所提及的先前技術 SOI 結構, 但很難生產玻璃陶瓷為主的半導體在絕緣層上結構, 而部份由於在這種氧化物玻璃或氧化物玻璃陶瓷內使用的玻璃陶瓷玻璃中缺乏移動的離子, 於是在隔離層原處產生夠大的強力黏接結構, 玻璃陶瓷在將玻璃陶瓷基板黏接至矽前進行陶瓷/結晶化。

既已致力於對先前技藝玻璃-陶瓷式 SOI 結構進行改善, 獲得經強力黏接且展現一足夠大型阻障層的 SOI 結構。此種作法的細節可如美國專利申請第 12/238, 784 號案文中說明, 茲將案之整體揭示依參考方式併入本案。處理過程牽涉到首先利用電鍍作業將一半導體材料黏接於玻璃前身產物基板, 然後對玻璃前身產物基板進行陶瓷化, 藉以令玻璃晶核形

成並結晶。然已發現處理過程可能獲致含有顯著彎曲的半導體上玻璃-陶瓷結構,並且可能為嚴重彎曲(即如 1000 微米)。

由於在未經陶瓷化玻璃與半導體間的熱膨脹不匹配以及在晶核形成與結晶過程中的玻璃密實之故,因而可能會出現彎曲。因為此彎曲情況,所以可能在像是磊晶成長或電子電路製造等等的進一步處理過程裡便無法運用陶瓷化 SiO<sub>2</sub>-C 結構。

本發明即針對於解決 SOI 製造領域中的先前技藝缺點,並且獲得擁有顯著減少彎曲情況的 SiO<sub>2</sub>-C 結構。

#### 【發明內容】

形成玻璃-陶瓷上半導體結構的方法及裝置可提供作為:將施體半導體晶片的植入表面承受於離子植入處理過程,藉以產生施體半導體晶片的剝離層;利用電解處理將剝離層的植入表面黏接於前身產物玻璃;將剝離層分離於施體半導體晶片以形成前身產物玻璃上中間的半導體結構;將前身產物玻璃上中間半導體結構夾置於第一及第二支撐結構之間;將壓力施加於第一及第二支撐結構之一或兩者;以及令前身產物玻璃上中間半導體結構承受於熱處理步驟,藉此令先質玻璃結晶化而以形成半導體上玻璃-陶瓷結構。

第一支撐結構可為半導體支撐晶片,並且夾置步驟可包含令剝離層接觸於半導體支撐晶片。前身產物玻璃上中間半導體結構係依剝離層上方的前身產物玻璃基板所指向,並且當設置在前身產物玻璃基板之上時第二支撐結構可為由具有足以提供所施加壓力之重量的金屬或陶瓷材料所形成。可將中

介材料(像是石墨材料)介置於第二支撐結構與前身產物玻璃基板之間。

所施加壓力可為小於約每平方英吋 1 磅, 在約每平方英吋 0.1 磅與約每平方英吋 1 磅之間, 或者約每平方英吋 0.8 磅。在替代性具體實施例裡, 當所施加壓力小於約每平方英吋 0.1 磅時, 像是在約每平方英吋 0.03 - 0.1 磅之間可獲致有利結果。

黏接處理過程可包含: 加熱至少一個玻璃基板與施體半導體晶片; 經由剝離層將前身產物玻璃基板帶往直接或間接地接觸於施體半導體晶片; 以及跨於前身產物玻璃基板及施體半導體晶片上施加電壓以產生黏接。前身產物玻璃基板及半導體晶片的溫度可為提高至約玻璃基板之應變點的 150°C 內; 並且前身產物玻璃基板及半導體晶片的溫度可為提高至不同數值。跨於前身產物玻璃基板及半導體晶片上的電壓電位可在約 100 至 2000 伏特之間。

熱處理步驟可包含將前身產物玻璃上中間半導體結構承受於約 800 - 1000°C 之間的溫度, 藉此將前身產物玻璃結晶化而以形成半導體上玻璃-陶瓷結構。支撐步驟是在熱處理步驟的過程中進行, 使得半導體上玻璃-陶瓷結構的彎曲不會超過 200 微米, 像是位於 10 微米的數階, 即如約 70 微米。

本發明用來製作半導體上絕緣體結構的半導體上絕緣體結構及方法可獲致多項佳於先前技藝的優點。相較於熔融矽石或石英式 SOI 結構, 本發明可滿足業界對於運用在高效能及電子應用項目之低成本基板的長久需求。更特定而

言,併入玻璃-陶瓷可讓 SOI 晶片能夠承受於高溫處理過程,像是熱閘氧化物,而不致出現先前技藝低溫應變點玻璃中所預期的變形情況。此外,運用這些高應變點玻璃或玻璃-陶瓷作為 SOI 結構的基板材料可獲得最小化的基板密實(亦即維度變化),而在 TFT 處理過程過程中對於較低的應變點基板材料通常會體驗到此密實情況。最後,相較於其他的製造技術,所獲 SOI 結構可展現顯著降低的彎曲。

本發明其他的特徵和優點將會在以下的詳細描述中說明,有部分對那些熟悉此項技術的人從敘述中是顯而易見的,或是藉由實施敘述和申請專利範圍,以及附圖中所說明的本發明而得到理解。

我們要瞭解,以上大致說明和以下的詳細描述都只是本項發明的範例,用來提供人們可以理解本發明如其申請專利範圍的本質和特性的一個概觀或架構。

### 【實施方式】

請參考附圖,相同的編號表示同樣的元件,圖 1 顯示的是依據本發明一個或多個實施例的 SOG 層結構 100。SOG 結構 100 最好包括半導體組件 102,包含實質的單晶質半導體材料層 104 和具提高含氧層 106 的單晶質半導體材料。SOG 層結構進一步包括包含氧化物玻璃材料的第三層 108,和包含玻璃陶瓷材料的第四層 110。

現在參考圖 2,其顯示出本發明另一個實施例的 SOG 層結構 200。SOG 層結構 200 由 5 層結構組成,包括 2 層半導體組

件 102, 氧化物玻璃層 108 和 2 層包含正離子的氧化物玻璃陶瓷基板 110。更明確地說, SOG 層結構 200 是由下列的層所構成:(1)實質的單晶質半導體材料層 104;(2)具提高含氧層的單晶質半導體隔離層 106;(3)氧化物玻璃材料隔離層 108;(4)具有提高正離子濃度之改良劑正離子的氧化物玻璃陶瓷層 204, 包含至少一種鹼土金屬改良劑, 其源自於減少正離子濃度之氧化物玻璃材料層 108; 以及(5)包含具有主體濃度玻璃陶瓷所構成之氧化物玻璃陶瓷層 206。

半導體在玻璃陶瓷上結構可以使用在超過 1000°C 的高溫, 因此可以使用在 RF/ 高效能電子, 光伏打裝置, 數位影像等應用上, 這是先前技術玻璃製品上的矽所無法做到的。

本發明的半導體在玻璃陶瓷上結構可以製成理想任何所需半導體, 玻璃以及玻璃陶瓷層厚度。例如, 所需的層厚度是小於約 1mm。更需要地, 半導體層的厚度更好是小於約 1 微米。在特定本發明所需的實施例中, 第一半導體組件的厚度是在約 10nm 和 500nm 之間。玻璃以及玻璃陶瓷層的厚度最好都是在約 10nm 和 500nm 之間。玻璃以及玻璃陶瓷層的厚度更好是都在約 0.1mm 和約 10mm 之間。更需要地, 玻璃以及玻璃陶瓷層的厚度更好是都在約 0.5mm 和約 1mm 之間。有些半導體在玻璃陶瓷上結構的應用, 玻璃陶瓷層的厚度最好是大於或等於 1 微米, 以避免在具有矽/SiO<sub>2</sub>/矽設計的標

準半導體在絕緣層上結構以高頻運作時，提高寄生電容效應。在過去，這種厚度是很難達成的。

一般而言，在整個本發明處理步驟，以及接下來執行在半導體在玻璃陶瓷上結構的處理過程，玻璃陶瓷層 110 需要足夠的厚度來支撐半導體組件 102。雖然理論上玻璃陶瓷基板的厚度沒有上限，但是超過支援功能，或者超過最後半導體在玻璃陶瓷上結構所需要的厚度，一般而言也不是我們想要的，因為前身產物玻璃和所形成玻璃陶瓷基板的厚度太大，在稍後說明的本發明方法的黏接步驟(B, 尤其是 B3 的電壓施加)期間，同樣施加電壓差，基板內電磁場強度就越低，該方法對於相同施加電壓差值說明於底下以及美國第 7192844 號專利。

半導體層/元件內的半導體材料可以是矽基半導體材料，或是任何適合的半導體材料形態，譬如 III-V 半導體，II-IV 半導體，II-IV-V 半導體，或 IV 半導體。適合用在第一層半導體材料的矽基半導體材料範例包括矽(例如無摻雜之矽，n-摻雜之矽，p-摻雜之矽)；摻雜鍺之矽(SiGe)；和碳化矽(SiC)。其它可用在第一層的半導體材料範例包括 Ge-，GeAs-，GaP-，和 InP-基材料。根據材料性質，半導體層材料可以有很大範圍的 CTEs。例如，第一層半導體材料可以有在約  $20 \times 10^{-7}/^{\circ}\text{C}$  和約  $70 \times 10^{-7}/^{\circ}\text{C}$  之間的 CTE。

半導體材料層的形式實質上是單晶質材料。用實質上一詞來描述第一層以說明半導體材料通常包含至少一些原有或故意加上的內部或表面缺陷, 譬如晶格缺陷或一些晶粒間界。實質上一詞也可以反應出有些摻雜物可能扭曲或影響整個半導體材料的晶體結構。

玻璃前身產物和所形成的玻璃陶瓷基板 108 以及玻璃陶瓷基板 110 最好是從氧化物為主玻璃形成。雖然不必要, 但其中描述的實施例最好包括應變點大於 900°C 的氧化物玻璃或玻璃陶瓷。如同傳統的玻璃製造技術, 應變點是玻璃或玻璃陶瓷的黏滯係數是  $10^{14.6}$  泊 ( $10^{13.6}$  Pa. s) 時的溫度。

玻璃陶瓷層最好是從矽基玻璃前身產物所形成。SiO<sub>2</sub> 最好是以至少約 30% 莫耳比的濃度呈現在前身產物玻璃和所形成的玻璃陶瓷內。SiO<sub>2</sub> 呈現的濃度更好是至少約 40% 莫耳比。適合用在本發明的玻璃陶瓷包括那些顯示晶相的富鋁紅柱石和尖晶石。

氧化物玻璃絕緣層以及玻璃陶瓷層需要地由矽石為主玻璃前身產物形成。在一項實施例中, SiO<sub>2</sub> 存在於前身產物玻璃中以及所形成玻璃陶瓷中濃度至少為 50% 重量比。在更進一步實施例中, SiO<sub>2</sub> 存在濃度至少為 55% 重量比。適合使用於本發明中使用玻璃陶瓷包含呈現出結晶相為莫來石以及尖晶石之種類。

就特定應用而言，譬如顯示器應用，在可見的，接近 UV，及/或接近 IR 的波長範圍，玻璃陶瓷最好實質上是透明的。例如，在 350nm 到 2 微米的波長範圍，玻璃陶瓷最好實質上是透明的。

可利用這方面技術人員所熟悉的各種技術，從傳統的原始材料生產前身產物玻璃(以形成後續的玻璃陶瓷層以及氧化物玻璃隔離層)，然後附加到半導體層/元件，使用以下描述的方法，和美國第 7192844 號專利，其發明名稱為 GLASS-BASED SOI STRUCTURES 的方法，該專利之說明在此加入作為參考。

在本發明的特定實施例中，前身產物玻璃需要地包括至少一些正離子，在以下和美國第 7192844 號專利說明方法的黏接步驟(步驟 B, 尤其是步驟 B3 的電壓施加)期間，朝向電場施加的方向移動，亦即離開黏接的第一(半導體)和第二(前身產物玻璃)層間的介面，朝向第二層的背面。例如  $\text{Li}^+$ ， $\text{Na}^+$  及/或  $\text{K}^+$  的鹼金屬離子，就適合用作此目的的正離子，因為它們通常比併入玻璃和玻璃陶瓷其他型態的正離子具有較高的移動性。然而，在本發明中並沒有使用到鹼金屬離子的前身產物玻璃，雖然對於特定應用少量鹼金屬為可接受的。例如，本項發明半導體在絕緣層上結構中的第二層，最好是使用具其他移動性離子的玻璃和玻璃陶瓷，譬

如鹼土金屬離子(例如  $\text{Ca}^{2+}$ ,  $\text{Mg}^{2+}$ ,  $\text{Ba}^{2+}$ ,  $\text{Sr}^{2+}$ ), 或其他像是  $\text{Ag}^+$ ,  $\text{Cu}^+$ ,  $\text{Zn}^{2+}$ , 和各種過渡金屬離子的正離子。

本發明的實施例中, 玻璃或玻璃陶瓷包含鹼金屬或鹼土金屬離子, 鹼金屬和鹼土金屬離子濃度的變化可以有很大的範圍, 以氧化物為基準代表性的濃度是在 0.1 和 40% 重量比之間。在鹼金屬情況中, 以氧化物為基準鹼金屬以及鹼土金屬離子濃度是 0.1-5% 重量比。很多標稱不含鹼金屬的玻璃含有數十到數百 ppm 的鹼金屬污染量, 其會在底下所說明方法的步驟 B3 期間移動。

使用在本發明 SOI 結構中前身產物玻璃(以形成後續玻璃陶瓷層 110 以及氧化物隔離層 108)包括一系列以下組成的透明玻璃陶瓷材料, 以氧化物為基準所計算的重量百分比是: 55-65%  $\text{SiO}_2$ , 15-25%  $\text{Al}_2\text{O}_3$ , 6-15%  $\text{ZnO}$ , 0-6%  $\text{MgO}$ , 0-10%  $\text{TiO}_2$ , 0-10%  $\text{ZrO}$ , 0-15%  $\text{Cs}_2\text{O}$ , 0-5%  $\text{BaO}$ ,  $\text{ZnO}+\text{MgO}$  的組合是約大於等於 8%, 而  $\text{TiO}_2+\text{ZrO}_2$  的組合是約大於 4%。本發明中使用的代表性組成詳示於表 I。

用來作為主要晶相較佳的玻璃陶瓷材料包含尖晶石。藉著主要的晶相, 意味著這種晶相至少是約 75 體積百分比, 最好是至少 85%, 更好是至少總晶相呈現的 95%。本發明的玻璃陶瓷至少約 20% 重量比的晶相分散在玻璃基質內。

這些玻璃陶瓷顯示的熱膨脹係數在 25-300°C 的溫度範

圍最好在約  $22-42 \times 10^{-7}/^{\circ}\text{C}$  之間, 更好在約  $30-42 \times 10^{-7}/^{\circ}\text{C}$  之間, 更更好在約  $35-40 \times 10^{-7}/^{\circ}\text{C}$  之間以提供和矽接近的熱膨脹匹配。透明的意思是指 1.1mm 厚的本發明玻璃陶瓷片在光譜的可視區域(400nm 到 700nm)顯示出大於 85% 的透射率。在特定應用中, 這些玻璃片也最好能顯示接近紫外線的透射率, 譬如在 350-400nm 的範圍大於 50%。

作為主要晶相的含尖晶石透明玻璃陶瓷材料更詳細地描述於美國第 5968857 號專利, 該發明名稱為 Method for Making Transparent Glass-Ceramics with High Temperature Dimensional Stability 一文中, 該專利之說明在此加入作為參考。

表 I

組成份(wt %)	範例 1	範例 2	範例 3	範例 4	範例 5	範例 6	範例 7
SiO <sub>2</sub>	60.3	58.3	57.0	55.0	57.0	57.3	59.3
Al <sub>2</sub> O <sub>3</sub>	19.0	20.2	18.0	21.0	21.8	18.5	19.1
ZnO	9.0	8.4	14.0	13.5	14.0	11.6	9.0
MgO	2.1	4.2	--	--	--	2.4	2.5
BaO	2.1	--	--	--	2.1	2.0	2.1
Cs <sub>2</sub> O	--	4.0	4.0	--	--	--	
TiO <sub>2</sub>	--	3.0	--	5.5	5.2	5.0	5.0
ZrO <sub>2</sub>	7.5	5.0	7.0	--	--	3.0	3.0
As <sub>2</sub> O <sub>5</sub>	1.0	1.0	1.0	1.0	1.0	1.0	1.0
晶相	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石
應變點 (°C)	>900	>900	>900	>900	>900	>900	>900

CTE( $\times 10^{-7}/^{\circ}\text{C}$ )	37	38	37	37	37	38	37
--	----	----	----	----	----	----	----

如同熟悉此項技術的人所知的,單晶質半導體材料與含氧化物材料之間鍵的強度是半導體在絕緣層上結構關鍵性的特質。較高的鍵強度和持久性是非常重要的,可保證半導體在絕緣層上結構可以承受得的住和薄膜電晶體以及結構內或結構上其他裝備製造有關的處理。半導體組件和前身產物基板(最後是在半導體和成品半導體在玻璃陶瓷上中,氧化物玻璃層之間)之間的鍵強度,最好是至少  $8\text{J}/\text{m}^2$ 。黏接層之間的鍵強度更好是至少  $10\text{J}/\text{m}^2$ 。在特定特殊需求的實施例中,鍵強度至少是  $15\text{J}/\text{m}^2$ 。鍵能可以利用壓痕測量來決定,可使用 Nano Indenter II (MTS Systems Corporation, Eden Prairie, MN)和 Berkovich 鑽石壓痕器來執行。如同熟悉此項技術的人所知的,也可以利用其他裝備來執行壓痕測量。壓痕的製作涵蓋負載的範圍,而且立即檢查環繞壓痕的區域作為分層的證據。鍵能的計算是依據 D. B. Marshall 和 A. G. Evans 的論文 Measurement of Adherence of Residually Stressed Films by Indentation. I. Mechanics of Interface Delamination, J. Appl. Phys, 56[10] 2632-2638 (1984), 其相關的部份在其中也併入參考。更進一步決定鍵能的細節可在美國第 10/779,582 號專利申請案中找到。

以下所描述的方法和美國第 7176528 號專利可以讓熟

悉此項技術的人製造半導體在玻璃陶瓷上結構,該專利之說明在此加入作為參考。請參考圖 3,將離子植入到給予半導體之後再施加電解黏接處理到前身產物玻璃基板和植入的施體半導體晶片,接著再分開施體半導體晶片的一部分形成包含具有薄半導體層前身產物玻璃基板的中間結構。然而,電解的部分將在以下討論,基本的處理包括在前身產物玻璃基板 102 和施體半導體晶片 120 施以溫度,電壓,和壓力一段時間。

圖 3 顯示出可實施之處理步驟,其產生分別和製造圖 1 和圖 2 個別的半導體在玻璃陶瓷上結構 100 和 200 有關的中間結構。第一步驟(步驟 A)是關於在施體半導體晶片 304 中產生剝離層 302。為了討論的目的,施體半導體晶片 304 最好是實質上的單晶質 Si 晶片。

剝離層 302 最好是相當薄的矽層,可以在接下來的黏接和分離步驟(待會將討論的步驟 B 和 D),從 Si 半導體施體晶片 306 的其餘部份分開來。雖然本發明的實施例並不限定在任何特定形成剝離層的方法,然而一種適合的方法包括使用離子植入,在矽晶片 304 的表面 310 以下產生一個變弱的區域 308。經由這個例子,可以使用氫離子植入,雖然也可以使用其他離子或多種離子組合,譬如硼+氫,氮+氫,或其他文獻中用來剝離的離子。更者,只要不背離本發明的

精神和範疇,也可以使用其他已知或其中開發的適合技術來形成剝離層 302。

在一項施例中,只使用氫離子植入的單一步驟施加到 Si 晶片的 H 離子植入劑量在  $1 \times 10^{16} - 1 \times 10^{17}$  離子/cm<sup>2</sup> 之間。在另一個較低劑量的實施例中,就施加 Ge 晶片多種離子,低劑量的植入步驟。尤其,使用 H 和 He 組合低劑量的植入方式,首先施加 Ge 晶片 H 離子的植入劑量範圍在  $1 \times 10^{15} - 5 \times 10^{16}$  離子/cm<sup>2</sup> 之間,接著植入氫的劑量,也是以低的劑量水準,範圍在  $1 \times 10^{15} - 5 \times 10^{16}$  離子/cm<sup>2</sup> 之間。

無論使用來產生剝離層 302 的技術為何,最好是加以處理 Si 施體晶片 304 以減少表面 310 上的離子(譬如氫)濃度。例如,施體半導體晶片 304 最好是經過沖洗和清潔,而剝離層表面 310 最好是施以溫和的氧化作用。溫和的氧化作用處理方式可包括在氧電漿中處理,臭氧處理,以過氧化氫處理,過氧化氫和氨,過氧化氫和酸或這些處理過程的組合。我們希望在這些處理的期間,中止表面基的氫會氧化成氫氧基,接著也使得矽晶片的表面呈親水性。氧電漿或臭氧水的處理最好在室溫,而氨或酸的處理最好在 25-150°C 的溫度下執行。

關於前身產物玻璃晶片 312,其在清潔劑中接著用蒸餾水清洗以及更進一步利用硝酸以及再接著用蒸餾水清洗。

應該要注意這些處理是最佳化的。假使氫離子濃度沒有減少,那麼在矽和玻璃晶片之間的斥力,就可以在黏接處理期間藉由施加高壓來克服。

在離子植入之後,各個結構最好利用電解黏接處理(步驟 B)黏接在一起。較佳的電解黏接處理描述於美國專利編號第 7,192,844。該處理的部份將在以下討論。首先,最好執行各個施體晶片表面 310 和前身產物玻璃基板表面 314 適度的表面清洗。接下來使施體晶片表面 310 及前身產物玻璃基板表面 314 促使直接或間接接觸(步驟 B1)以達到圖 4 中所示的安排設計。

現在參考圖 5,在接觸之前或之後,包含施體 Si 半導體晶片 304,剝離層 302,和前身產物玻璃基板 312 的結構在差異的溫度梯度下加熱(步驟 B1);分別是  $T_1$  和  $T_2$ 。前身產物玻璃基板 312 最好是加熱到比 Si 施體半導體晶片 304 和剝離層 302( $T_1$ )更高的溫度( $T_2$ )。藉由這些例子,前身產物玻璃基板 312 和施體 Si 半導體晶片 304 之間的溫度差異是至少  $1^\circ\text{C}$ ,雖然差異可能高到約  $100$  到約  $150^\circ\text{C}$ 。這種溫度差異是具有匹配矽熱膨脹係數(CTE)的玻璃所需的,由於熱應力的關係,這會促使以後剝離層 302 和剩餘的施體半導體晶片 306 的分離更為容易。

一旦前身產物玻璃基板 312 和 Si 施體半導體晶片 304 之

間的溫度差異穩定下來,就施加機械性壓力到黏接元件。

在一項實施例中,壓力範圍最好是在約 1 到約 50psi 的範圍。施加較高的壓力,例如 100psi 以上的壓力可能會導致玻璃晶片破裂。

前身產物玻璃基板 312 和 Si 半導體晶片 304 的溫度最好在前身產物玻璃玻璃基板 304 應變點的約 $\pm 150^{\circ}\text{C}$ 範圍內的溫度。

接著,施以電壓(V1/V2)穿越前身產物玻璃/施體晶片中間組件,最好在正極(V1)是 Si 半導體晶片 304,而負極(V2)是玻璃基板 312(步驟 B3)。施以電壓有可能會導致玻璃基板 312 內的鹼土金屬子(或鹼金屬)從 Si 半導體/前身產物玻璃介面 310/314 移開,進一步進入玻璃基板 312。更特別地,實質上所有玻璃基板 312 改良劑正離子遷移離開較高電動勢之 Si 半導體施體晶片 304。此達成了兩項功能:(i)產生沒有鹼土金屬子(或鹼金屬)的介面 310/314;和(ii)前身產物玻璃基板 312 變得非常具反應性,並且以相當低溫加熱,就可以強力黏接到 Si 半導體層 304。

現在參考圖 6,(前身產物)玻璃基板結構上的中間半導體在這些條件下固定一段時間後(例如 1 個小時左右),移除電壓,讓中間結構冷卻到室溫。Si 剩餘半導體晶片 306 從原來黏接到前身產物玻璃基板 312 的剝離層 302 分開(步驟 C);

如果沒有變得完全分離,這可能會包括一些皮層。在靜止溫度下當溫度快速上昇,或溫度快速下降時會發生分離。分離最好是經由熱應力導致剝離層 302 碎裂而達成。

應該要注意的是黏接(加熱和施加電壓)處理期間的氣體可以是譬如氮及/或氫的惰性氣體,或只是室內空氣。

在分離之後所獲得者係在玻璃基板上中間半導體(前身產物)320;此基本上為經黏接於玻璃基板 312 的薄型 Si 半導體/剝離層 302,如第 6 圖所示。再次地,應注意經黏接於 Si 半導體層的前身產物玻璃基板展現出經降減的正離子濃度層 312A,鄰近於降減正離子濃度層 312A 的強化正離子 312B,以及主體玻璃層 312C。

參照圖 7,具前身產物玻璃基板 320 的中間 SOI 係對於陶瓷化處理過程所備製。尤其,中間半導體在前身產物玻璃上結構 320 係經夾置於第一和第二支撐結構 402,404 之間,並且藉由陶瓷化處理過程(後文中將進一步詳述)將壓力施加於第一和第二支撐結構 402,404 的其一或兩者。

藉由範例,第一支撐結構 402 可為半導體支撐晶片(如矽,這在當剝離層 302 為矽時係所需要的)。剝離層 302 接觸於第一支撐結構 402。第一支撐結構 402 可具有適當的厚度及平坦度藉由陶瓷化處理過程提供支撐。例如,厚度可在約 0.1cm 至 10cm 之間。平坦度可為低於約 100 微米,像是低

於約 50 微米。

在所述範例裡，中間半導體在前身產物玻璃上結構 320 係依剝離層 302 上方的前身產物玻璃基板 312 所指向。第二支撐結構 404 可為自具有，在當經設置於前身產物玻璃基板 312 上時足以提供所欲施加壓力之重量的金屬或陶瓷材料所形成。即如一選項，可將中間材料 406 像是石墨材料(GRAFOIL 或等同項目)放置於第二支撐結構 404 與前身產物玻璃基板 312 之間。所施加壓力可為小於每平方英吋 1 磅，在約每平方英吋 0.1 磅與約每平方英吋 1 磅之間，像是約每平方英吋 0.8 磅。

前述之壓力範圍雖可產生將人滿意的結果，然既已發現在一些情況下將壓力施加於中間半導體在前身產物玻璃上結構 320 會在前身產物玻璃基板 312 里相對於剝離層 302 的表面上致生一些表面紋理不規則性。例如，第二支撐結構 404 及/或中間材料 406(GRAFOIL 或等同項目)的紋理可在一些壓力處傳移到前身產物玻璃基板 312 的表面。對此，本發明的替代性具體實施例可包含將所施加壓力限制在低於約每平方英吋 0.1 磅像是在約每平方英吋 0.03 磅至約 0.1 磅之間。精確壓力限制可為依據前身產物玻璃基板 312 的溫度性質(像是液相溫度)而定。此外，可對直接或間接地(即如經由中間材料 406)接觸於前身產物玻璃基板 312 之第二支

撐結構 404 的表面紋理加以控制。例如, 約 300 細粒或更高表面紋理可減少所不欲之紋理特性自第二支撐結構 404, 中間材料 406 或組合傳授至前身產物玻璃基板 312 的可能性。

然後, 在像是氬氣的惰性大氣下透過熱處理步驟將中間半導體在前身產物玻璃上結構 320 予以陶瓷化; 步驟 D(未予圖示)。陶瓷化或熱處理步驟一般是後隨熱處理循環, 其中結構 320 係經固定於特定溫度下, 藉以在前身產物玻璃基板 312 內進行晶體晶核形成, 而後續保持較高溫度以供晶體成長。在另外具體實施例裡, 可運用一併未牽涉到晶核形成固持溫度的熱處理; 在此具體實施例中晶體成長保持溫度提高時程會為足夠緩慢以利獲得必要的晶體晶核形成: 不高於  $50^{\circ}\text{C}/\text{hr}$  的速率可供完成此晶核形成無固持的晶體成長。

在一個或多個具體實施例裡, 對於尖晶石玻璃陶瓷為主半導體在玻璃陶瓷上結構, 陶瓷化或熱處理時程包含保持在  $800^{\circ}\text{C}$  兩小時的晶核形成作業, 然後是保持在  $1000^{\circ}\text{C}$  二至四小時的晶體成長。

此熱處理的結果是一部份的前身產物玻璃基板 312 保持為玻璃, 而一部份則是被轉換成玻璃陶瓷結構。這可在圖 6-7 進一步說明。詳細地說, 保持為氧化物玻璃的部份為玻璃中最靠近半導體 302 的部份, 即前述的降減正離子濃度

層 312A。這是因為在前身產物玻璃 312 的此一部份裡，由於所有正變性離子既已因黏接處理過程結果而移離於介面之事實，所以缺少尖晶石形成陽離子 Zn, Mg 的此一事實所造成。在前身產物玻璃內部的某一深度處(尤其是前身產物玻璃材料裡具有一強化正離子濃度層 312B 的部份)會有足夠的離子使得玻璃部份結晶化，因而形成具有強化正離子濃聚的玻璃陶瓷層 312B。隨後，剩餘的前身產物玻璃部份(主體玻璃部份 312C)亦擁有足夠的尖晶石形成陽離子以達到結晶化。因此，所獲玻璃陶瓷結構係雙層玻璃陶瓷部份，其中含有具有強化正離子濃度層 312B 的薄層，其鄰近於剩餘的氧化物玻璃層 312A，以及主體玻璃陶瓷層 312C。

注意到，比起先前所達成，所達成半導體在玻璃和玻璃陶瓷上 320 可展現顯著較少的彎曲。確實，藉由透過陶瓷化處理過程來提供適當的支撐結構 402, 404 厚度和平坦度以及適當壓力可將半導體在玻璃陶瓷上結構 320 的彎曲控制在不超過約 200 微米，尤其是在數 10 微米的數階，像是約 70 微米，而在一些情況下為小於 45 微米(即如對於一 100mm 直徑半導體層)，或者在其他情況下為小於 65 微米(即如對於 200 mm 直徑半導體層)。這些彎曲數值可比較於利用先前技藝製造技術的約 1000 微米。

在頂部處具備矽薄膜的結晶化玻璃陶瓷擁有佳於玻璃

式組成份的優點,原因是玻璃陶瓷為主晶片能夠在裝置製造或其他處理的過程中忍受顯著較高的溫度。此外,高溫功能性可供在半導體在玻璃陶瓷上進行矽或其他半導體的磊晶成長。

#### 範例 1:

後文的非限制性範例將進一步說明本發明。利用商業可購用室溫離子植入技術並按  $8 \times 10^{16}$  離子/cm<sup>2</sup> 的劑量和 100KeV 的植入能量對直徑 100mm, 厚度 100 微米的矽晶片植入以氫離子。然後在氧電漿中對經植入晶片進行處理, 藉以氧化表面群組。可產生直徑 100mm 的前身產物玻璃晶片, 並且含有按下列重量百分比的組成份: 60.3% SiO<sub>2</sub>, 19% Al<sub>2</sub>O<sub>3</sub>, 2.1 % MgO, 2.1% BaO, 1.0% As<sub>2</sub>O<sub>5</sub>, 7.5% ZrO<sub>2</sub> 和 9.0 % ZnO。接著運用 Fischer Scientific Contrad 70 裝置在清潔劑裡以超音波清洗前身產物玻璃晶片 15 分鐘。之後, 將前身產物玻璃晶片放置在蒸餾水浸潤, 將其承受於超音波浸浴 15 分鐘, 泡入 10% 的硝酸裡 1 小時, 最後再度放入蒸餾水中浸潤。

最後, 利用蒸餾水在旋轉清洗乾燥機洗淨矽和前身產物玻璃晶片兩者, 接著將其在室溫下乾燥。將兩種晶片接觸以產生室溫預黏接, 然後放置在 Suss Microtech 黏接器裡。將前身產物玻璃晶片放置在負電極上, 並且將矽晶片

放置在正電極上。

然後在真空大氣下( $10^{-3}$  毫巴)不同地加熱這兩種晶片;矽晶片加熱至  $545^{\circ}\text{C}$  的溫度,前身產物玻璃晶片加熱至  $595^{\circ}\text{C}$  的溫度。接著將晶片承受於 1750 伏特的電位,電位係跨於晶片表面上所施加。將晶片保持在這些條件下 20 分鐘的時間。在持續施加此電壓之後,將電壓帶至零並將晶片冷卻至室溫。

在冷卻後,可觀察到能夠簡易地分開晶片,而獲致經黏接於前身產物玻璃晶片的矽薄層。詳細而言,經由處理過程,可觀察到能夠在玻璃晶片表面上獲得具有強力黏附之矽薄膜(500nm)的絕佳品質樣本。

然後夾置前身產物玻璃上中間矽結構,使得中間矽結構的矽剝離層接觸厚度約 600 微米的前身產物玻璃上矽支撐晶片,並且陶瓷(熔融矽石)支撐結構接觸前身產物玻璃(即如圖 7)。陶瓷支撐結構對結構施予 0.8psi 的壓力。

然後將前身產物玻璃上中間矽結構在  $800^{\circ}\text{C}$  一氫氣大氣下承受於熱處理 2 小時,隨後為按  $1000^{\circ}\text{C}$  進一步處理 2 小時,將矽在玻璃上的玻璃晶片部份結晶化,藉此產生矽在玻璃陶瓷上結構。應注意到如此所產生之矽在玻璃陶瓷上結構的矽薄膜層維持未變,而且不會脫層或破裂。

由前述技術所產生的矽在玻璃陶瓷上結構將依下列方式

進行 ToF-SIMS 分析。利用雙射束策略來運用兩個離子束 - 其一者是用於間歇性噴濺, 而另一者則是用於對新近產生的表面加以分析。分析作業是利用 Physical Electronics, Inc., Eden Prairie, Minn. 所製造的 TRIFT II 儀器進行。低能量 Cs 射束係同步於脈衝化 Ga 射束而用於噴濺以供分析。一小型樣本片段係經採取以配入 ToF-SIMS 樣本夾器(約  $1\text{cm}^2$ )。5 kV  $^{133}\text{Cs}^+$  射束係併同於 15 kV, 600pA  $^{69}\text{Ga}^+$  射束而用來噴濺以供分析。Cs 光束係於  $500\ \mu\text{m} \times 500\ \mu\text{m}$  樣本區域上點陣化; Ga 射束分析位於 Cs 噴濺範圍中央處的  $50\ \mu\text{m} \times 50\ \mu\text{m}$  窗口。

此 ToF-SIMS 分析的結果可如第 8 圖所示。在圖 8 的檢驗裡可觀察到下列項目:(1)氧化物玻璃層, 開始於 0.15nm 的深度處(標註為 AA)以及結束於約 0.175nm 的深度處(標註為 BB);(2)第玻璃陶瓷層, 開始於 0.175nm 的深度處(標註為 BB)並結束於 0.3 nm 的深度處(標註為 CC), 此者具有改良劑正離子的強化正離子濃度, 且含有來自第玻璃陶瓷層的至少鹼土金屬改良劑離子; 以及(3)第二玻璃陶瓷層, 開始於 0.3nm 的深度處並展現主體玻璃組成份。

亦可利用適當測量工具來進行矽在玻璃陶瓷上結構之彎曲的測量作業, 即如熟諳本項技藝之人士所能瞭解者。

圖 9A 及 9B 分別地說明矽在玻璃陶瓷上結構之拓樸的上視圖

及外觀圖。圖 9C 為由圖 9A 中 9C-9C 展開之矽在玻璃陶瓷上結構之平坦度曲線圖。圖 9D 為由圖 9A 中 9D-9D 展開之矽在玻璃陶瓷上結構之平坦度的曲線圖。曲線圖各者顯示彎曲情況已不再超過約 70 微米。

範例 2:

範例 1 中所進行的測試可在進一步測試裡重複而具些略變化。尤其是利用直徑 100mm 及厚度 525 微米的前身產物矽玻璃來備置前身產物玻璃上中間的矽結構。然後夾置前身產物玻璃上中間矽結構, 使得前身產物玻璃上中間矽結構的矽剝離層接觸厚度約 600 微米的矽支撐晶片, 並且陶瓷(熔融矽石)支撐結構接觸前身產物玻璃(即如圖 7)。陶瓷支撐結構對結構施予約 0.032 psi 的壓力。然後將前身產物玻璃上中間矽結構按 800°C 在氫氣大氣下承受於熱處理 2 小時, 隨後為按 1000°C 進一步處理 2 小時, 將矽在玻璃上的玻璃晶片部份結晶化, 藉此產生矽在玻璃陶瓷上結構。

可利用適當測量工具來進行矽在玻璃陶瓷上結構之彎曲的測量作業, 即如熟諳本項技藝之人士所能瞭解者。圖 10A 及 10B 分別地說明矽在玻璃陶瓷上結構之平坦度和微小波紋度的上視圖。圖 10C 為由圖 10A 中 10C-10C 展開矽在玻璃陶瓷上結構之平坦度的曲線圖。圖 10D 為由圖 10A 中 10D-10D 所展開矽在玻璃陶瓷上結構之平坦度的曲線圖。曲線圖

顯示彎曲情況已不再超過約 31 微米。圖 11A 及 11B 為顯示所測得表面紋理的圖式，圖式表示大致無因第二支撐結構 404，中間材料 406 或組合所導致的表面紋理。

範例 1 及 2 中所進行的測試可在進一步測試裡重複而具有些微額外變化。尤其，利用商業可購用室溫離子植入技術以及以  $4.2 \times 10^{16}$  離子/cm<sup>2</sup> 的劑量和 100KeV 的植入能量對直徑 200mm，厚度 525 微米的前身產物矽晶片植入以氫離子。前身產物矽晶片是用來備製前身產物玻璃上中間矽結構。然後放置於前身產物玻璃上中間的矽結構，使得前身產物玻璃上中間矽結構的矽剝離層接觸厚度約 600 微米的矽支撐晶片，並且陶瓷(熔融矽石)支撐結構接觸前身產物玻璃(即如圖 7)。陶瓷支撐結構對結構施予約 0.039 psi 的壓力。然後將前身產物玻璃上中間矽結構按 800°C 在氫氣大氣下承受於熱處理 2 小時，隨後為在 1000°C 進一步處理 2 小時，將矽在玻璃上的玻璃晶片部份結晶化，藉此產生矽在玻璃陶瓷上結構。

可利用適當測量工具來進行矽在玻璃陶瓷上結構之彎曲的測量作業，即如熟諳本項技藝之人士所能瞭解者。圖 12A, 12B 及 12C 圖分別地說明矽在玻璃陶瓷上結構之平坦度，微小波紋度，彎弓/彎曲的上視圖。圖 12D 為由 12A 圖 12D-12D 所展開矽在玻璃陶瓷上結構之平坦度的曲線圖。圖 12E

為由圖 12A 中 12E-12E 所展開矽在玻璃陶瓷上結構之平坦度的曲線圖。曲線圖顯示彎曲情況已不再超過約 56 微米。並未發現因第二支撐結構 404, 中間材料 406 或組合所導致的可見表面紋理。

業界熟知此技術者了解本發明能夠作各種變化及改變而並不會脫離本發明之精神及範圍。因而, 預期本發明將含蓋這些變化及改變, 只要其符合下列申請專利範圍及同等情況範圍內。

#### 【圖式簡單說明】

包括的附圖是用來提供人們本發明進一步的理解, 因此也併入此份規格書的一部份。附圖並不需要照比例繪製, 各種元件的大小也可能為了清楚說明而改變。附圖說明了本項發明一個或以上實施例, 和詳細說明一起用來解釋本發明的原理與運作。

圖 1 是依據本發明的一項或多項實施例在玻璃陶瓷上半導體結構的示意性斷面圖。

圖 2 是依據本發明的一項或多項實施例在玻璃陶瓷上半導體結構的示意性斷面圖。

圖 3-6 是依據本發明的一項或多項實施例製造半導體在玻璃陶瓷上結構方法的一個或多個步驟示意性斷面圖。

圖 7 是依據本發明的一項或多項實施例製造半導體在玻

玻璃陶瓷上結構方法的一個或多個步驟以達到玻璃陶瓷基板之示意性斷面圖。

圖 8 是等依據本發明的一項或多項實施例製造及詳細說明種類之半導體在玻璃陶瓷上結構的 TOF-SIMS 的深度輪廓圖。

圖 9A, 9B, 9C, 9D 為形貌以及曲線圖, 其顯示出依據本發明的一項或多項實施例製造以及詳細說明種類之半導體在玻璃陶瓷上結構的彎曲。

圖 10A, 10B, 10C, 10D 為形貌以及曲線圖, 其顯示出依據本發明的一項或多項其他實施例製造以及詳細說明種類之半導體在玻璃陶瓷上結構的彎曲。

圖 11A 及 11B 為曲線圖, 其顯示出依據本發明的一項或多項其他實施例接續陶瓷化處理過程前身產物玻璃基板之表面紋理。

圖 12A, 12B, 12C, 12D, 及 12E 為形貌以及曲線圖, 其顯示出依據本發明的一項或多項其他實施例製造以及詳細說明種類之半導體在玻璃陶瓷上結構的彎曲。

#### 【主要元件符號說明】

SOG 層結構 100; 半導體組件 102; 單晶質半導體材料層 104; 提高含氧層的單晶質半導體隔離層 106; 氧化物玻璃層 108; 含正離子的氧化物玻璃陶瓷基板 110; SOG 層結構 200;

具有提高正離子濃度之改良劑正離子的氧化物玻璃陶瓷層  
204;離子濃度之氧化物玻璃材料層 108;具有主體濃度玻璃陶  
瓷所構成之氧化物玻璃陶瓷層 206;剝離層 302;施體半導體  
晶片 304;半導體施體晶片 306;變弱區域 308;矽晶片表面  
310;前身產物玻璃晶片 312;降減正離子濃度層 312A;強化  
正離子層 312B 主體玻璃層 312C; 前身產物玻璃基板表面  
314;中間半導體在玻璃基板上結構 320。

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 98139880      H01L 21/66      (2006.01)

※ 申請日： 98.11.23      ※IPC 分類： H01L 21/84      (2006.01)

一、發明名稱：(中文/英文)      H01L 21/2      (2006.01)

玻璃陶瓷為主半導體在絕緣體上結構以及其製造方法

GLASS-CERAMIC-BASED SEMICONDUCTOR-ON-INSULATOR STRUCTURES  
AND METHOD FOR MAKING THE SAME

## 二、中文發明摘要：

本發明是關於半導體在絕緣層上結構，包括由單晶質半導體材料層以及具加強含氧層的單晶質半導體材料組成的半導體組件；氧化玻璃材料層；和玻璃陶瓷層。

## 三、英文發明摘要：

Methods and apparatus for forming a semiconductor on glass-ceramic structure provide for: subjecting an implantation surface of a donor semiconductor wafer to an ion implantation process to create an exfoliation layer of the donor semiconductor wafer; bonding the implantation surface of the exfoliation layer to a precursor glass substrate using electrolysis; separating the exfoliation layer from the donor semiconductor wafer to thereby form an intermediate semiconductor on precursor glass structure; sandwiching the intermediate semiconductor on precursor glass structure between first and second support structures; applying pressure to one or both of the first and second support structures; and subjecting the intermediate semiconductor on precursor glass structure to heat-treatment step to crystallize the precursor glass resulting in the formation of a semiconductor on glass-ceramic structure.

七、申請專利範圍

1. 一種形成半導體在玻璃陶瓷上結構的方法, 該方法包含:

將施體半導體晶片的植入表面承受於離子植入處理過程, 藉以產生施體半導體晶片的剝離層;

利用電解處理將剝離層植入表面黏接於前身產物玻璃;

將剝離層分離於施體半導體晶片以形成前身產物玻璃上中間半導體上結構;

將前身產物玻璃上中間半導體結構夾置於第一及第二支撐結構之間;

將壓力施加於第一及第二支撐結構之一或兩者; 以及

將前身產物玻璃上中間半導體結構承受於熱處理步驟, 藉此將前身產物玻璃結晶化而以形成半導體在玻璃陶瓷上結構。

2. 依據申請專利範圍第 1 項之方法, 其中:

第一支撐結構為半導體支撐晶片; 以及

夾置步驟包含將剝離層接觸半導體支撐晶片。

3. 依據申請專利範圍第 1 項之方法, 其中:

前身產物玻璃結構上中間半導體係指向於剝離層上方的前身產物玻璃基板;

第二支撐結構當設置在前身產物玻璃基板上時, 其可由具有足以提供所施加壓力之重量的金屬或陶瓷材料所形成。

4. 依據申請專利範圍第 1 項之方法, 其中更進一步將中間材料置於第二支撐結構與前身產物玻璃基板之間。

5. 依據申請專利範圍第 1 項之方法, 其中中間材料置包含石

墨材料。

6. 依據申請專利範圍第 1 項之方法, 其中施加應力為下列一項: 小於 1 磅每平方英吋, 在 0.1 磅每平方英吋及 1 磅每平方英吋之間, 以及約為 0.8 磅每平方英吋。

7. 依據申請專利範圍第 1 項之方法, 其中施加應力為下列一項: 小於 0.1 磅每平方英吋, 以及在 0.03-0.1 磅每平方英吋之間。

8. 依據申請專利範圍第 1 項之方法, 其中直接或間接接觸前身產物玻璃基板之第二支撐結構或第一支撐結構的表面修飾約為 300 細粒度或更高。

9. 依據申請專利範圍第 1 項之方法, 其中黏接步驟包含:

加熱至少一個玻璃基板及施體半導體晶片;

促使前身產物玻璃基板經由剝離層直接或間接接觸施體半導體晶片; 以及

施加電壓電勢跨越前身產物玻璃基板及施體半導體晶片以產生黏接。

10. 依據申請專利範圍第 9 項之方法, 其中包含至少一項下列情況:

前身產物玻璃基板及施體半導體晶片之溫度提高至玻璃基板之應變點 150°C 範圍內; 以及

前身產物玻璃基板及施體半導體晶片之溫度提高至不同的數值。

11. 依據申請專利範圍第 9 項之方法, 其中跨越前身產物玻璃基板及施體半導體晶片之電壓電勢在 100 至 2000 伏特之

間。

12. 依據申請專利範圍第 9 項之方法, 其中加熱處理步驟包含將前身產物玻璃結構上中間半導體承受於約 800 - 1000 °C 之間的溫度, 藉此將前身產物玻璃結晶化以形成半導體在玻璃陶瓷上結構。

13. 依據申請專利範圍第 12 項之方法, 其中加熱處理步驟過程中進行支撐步驟, 使得半導體在玻璃陶瓷上結構的彎曲不會超過 200 微米。

14. 依據申請專利範圍第 13 項之方法, 其中加熱處理步驟過程中進行支撐步驟, 使得半導體在玻璃陶瓷上結構的彎曲約為數十微米。

15. 依據申請專利範圍第 13 項之方法, 其中加熱處理步驟過程中進行支撐步驟, 使得半導體在玻璃陶瓷上結構的彎曲約為 70 微米。

16. 一種半導體在玻璃陶瓷上結構, 其包含:

半導體材料組件, 其包含實質上單晶半導體材料層以及具有加強氧含量層之單晶半導體材料層;

氧化物玻璃材料層; 以及

玻璃陶瓷層;

其中半導體在玻璃陶瓷上結構之彎曲不超過 200 微米。

17. 依據申請專利範圍第 16 項之半導體在玻璃陶瓷上結構, 其中半導體在玻璃陶瓷上結構的彎曲約為數十微米。

18. 依據申請專利範圍第 16 項之半導體在玻璃陶瓷上結構, 其中半導體在玻璃陶瓷上結構的彎曲約為 70 微米。

19. 依據申請專利範圍第 16 項之半導體在玻璃陶瓷上結構, 其中玻璃陶瓷更進一步包含具有提高正離子濃度之改良劑正離子的第一層, 其包含至少一種來自於第一玻璃陶瓷層之鹼土金屬改良劑; 以及包含主體玻璃陶瓷之第二層。

20. 依據申請專利範圍第 16 項之半導體在玻璃陶瓷上結構, 其中氧化物玻璃以及玻璃陶瓷為不含鹼金屬。

圖1

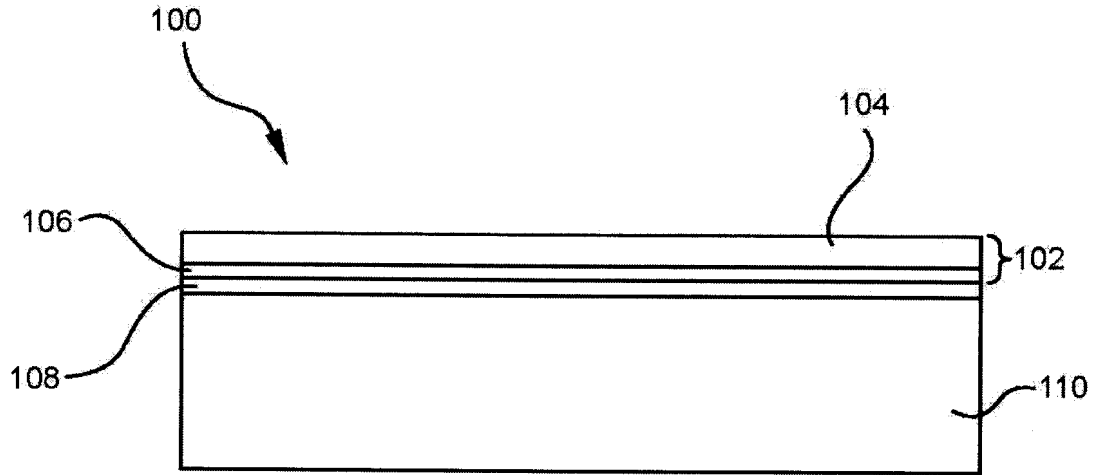


圖2

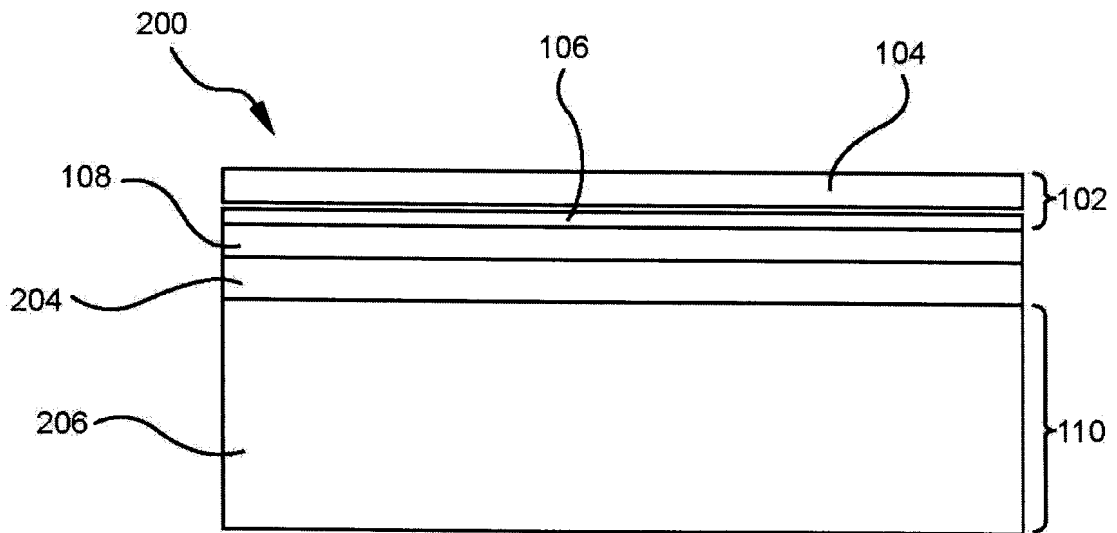


圖3

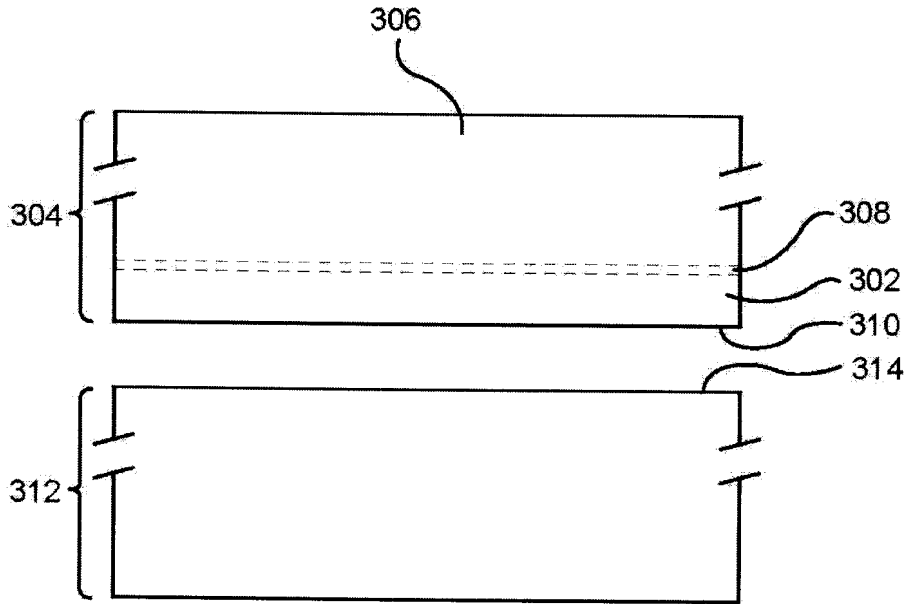


圖4

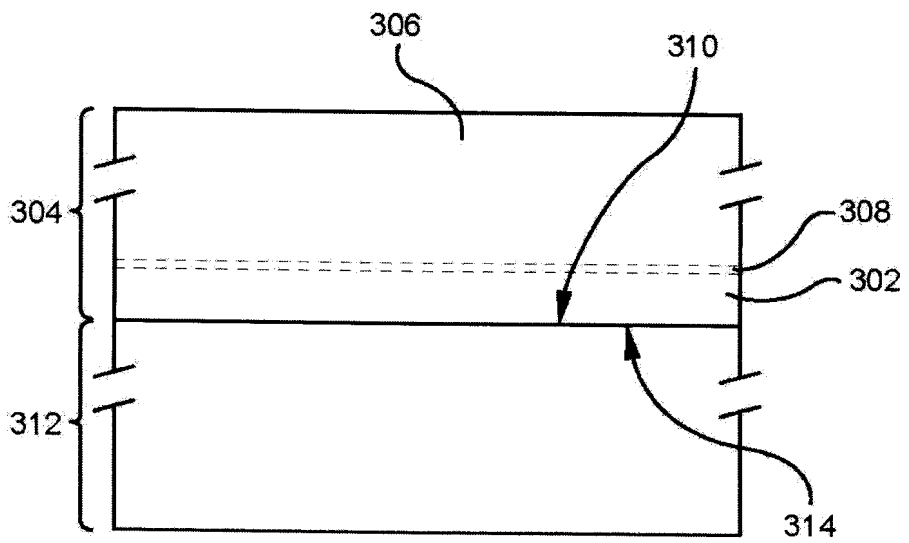


圖5

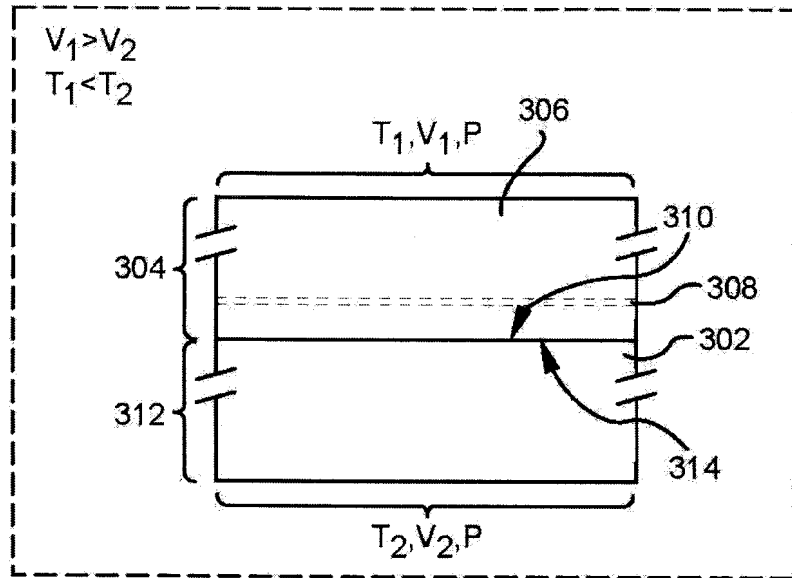


圖6

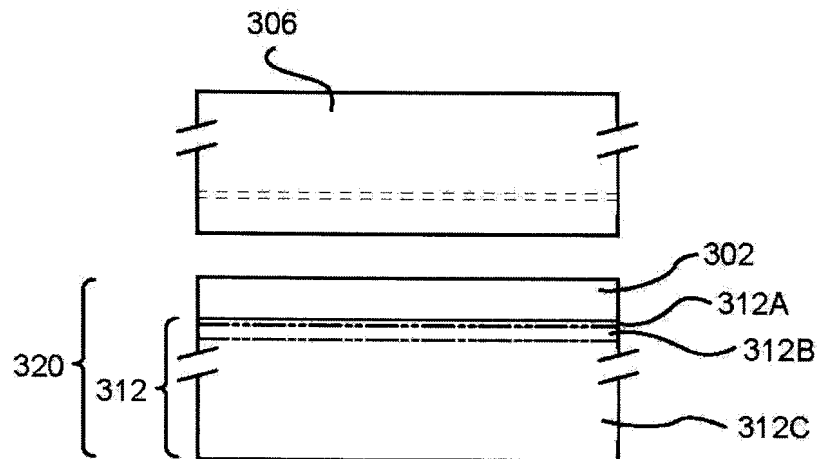


圖 7

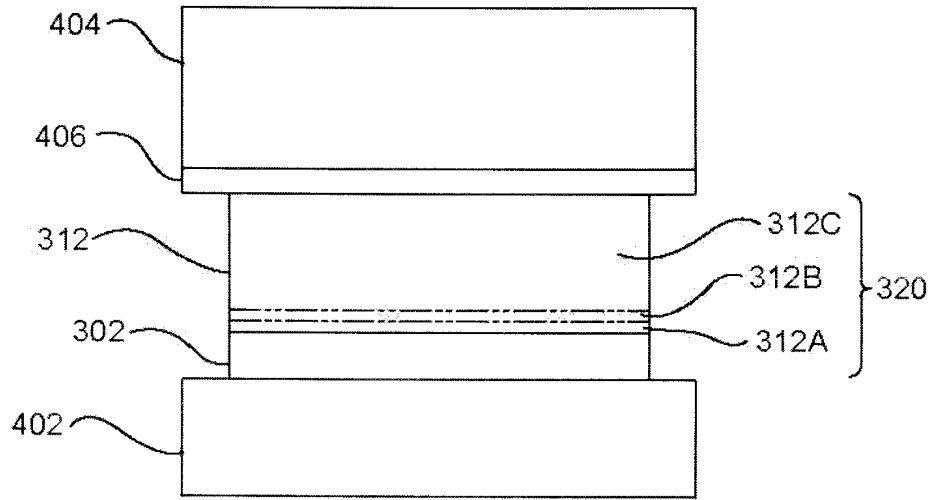


圖 8

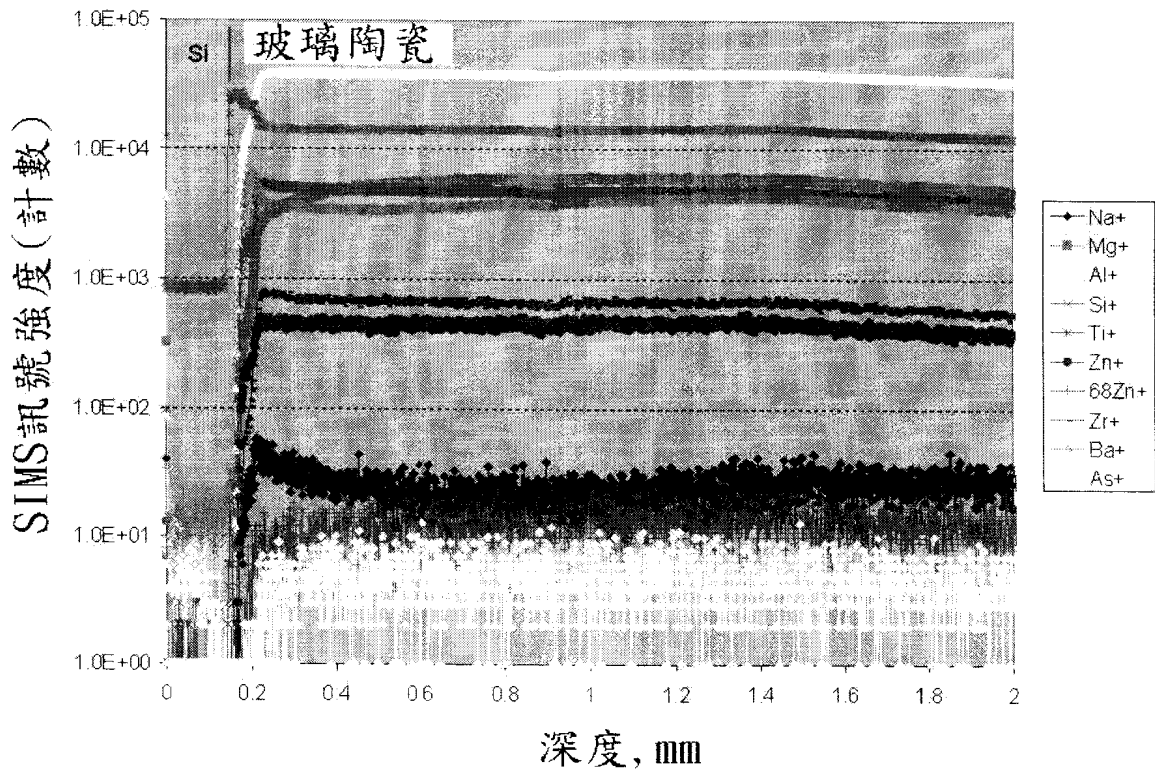


圖 9A

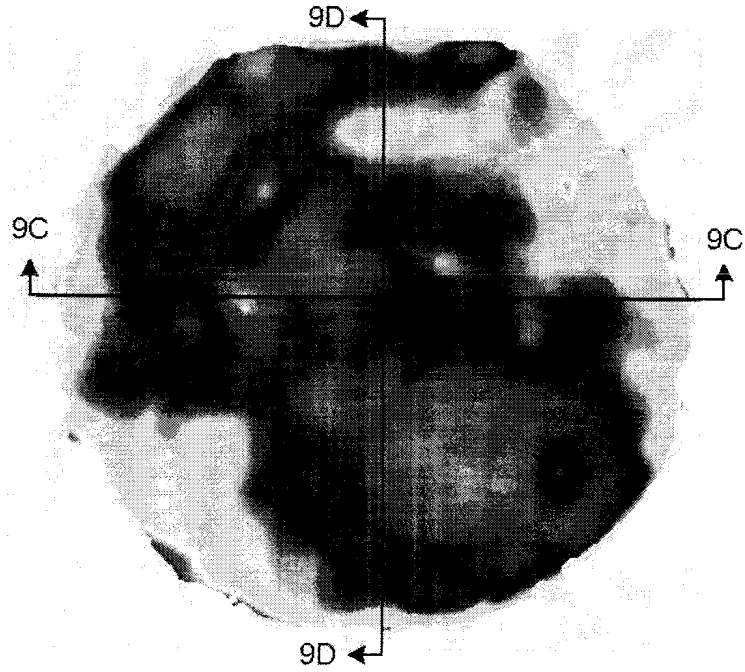


圖 9B

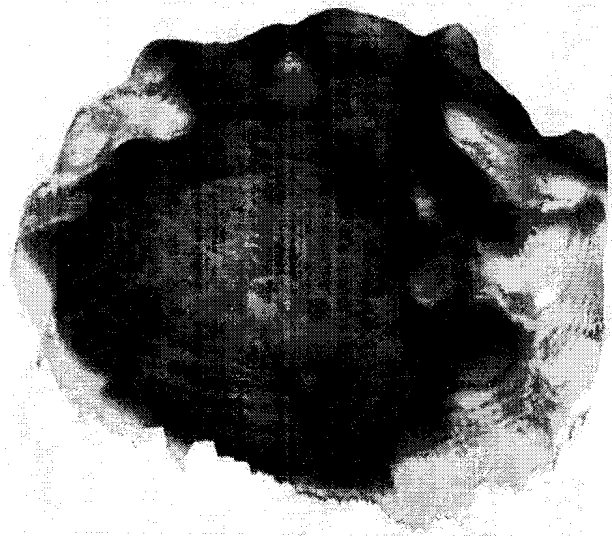


圖 9C

6/12

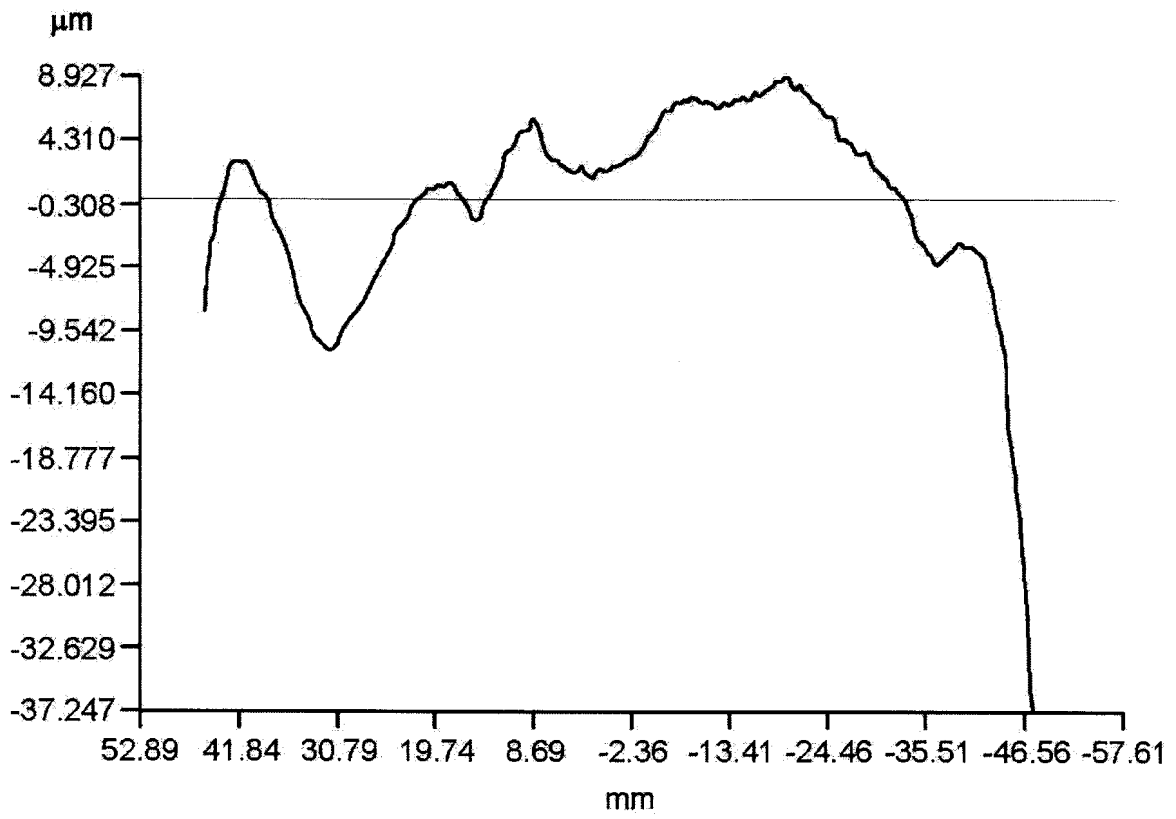


圖 9D

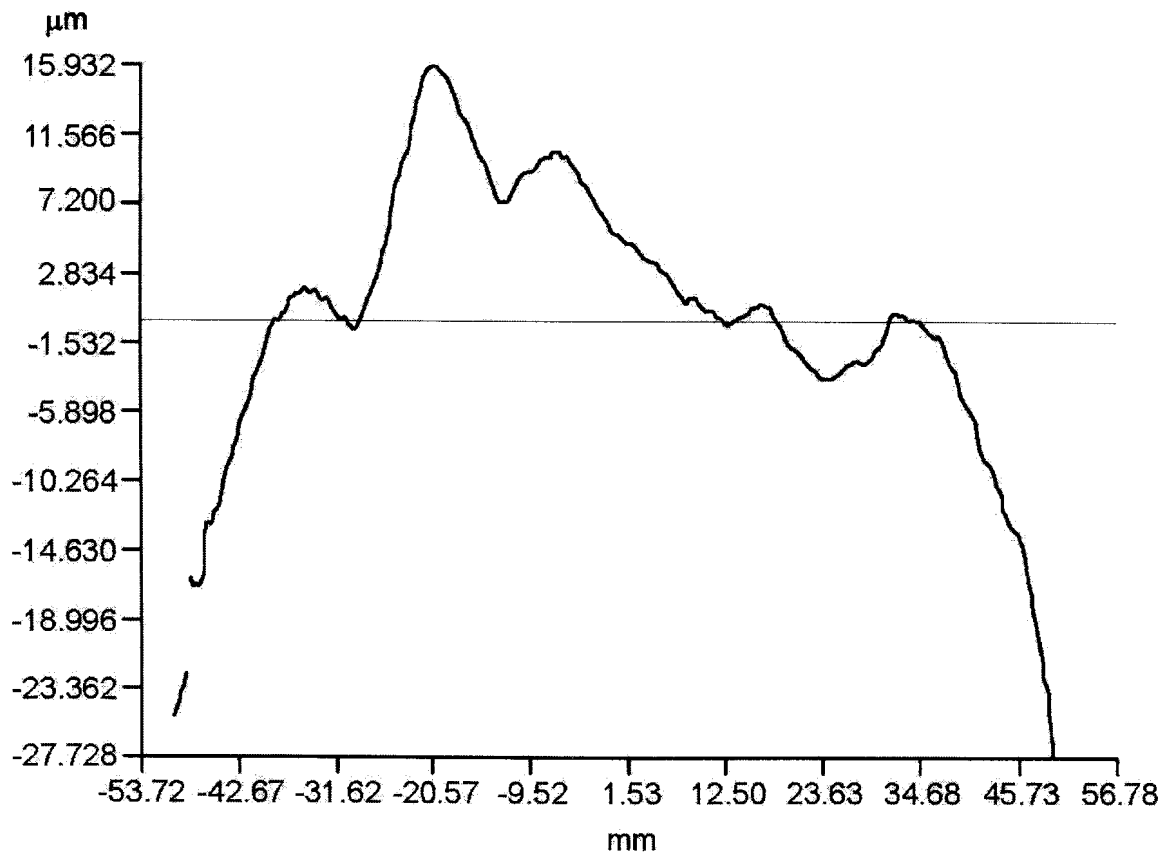


圖 10A

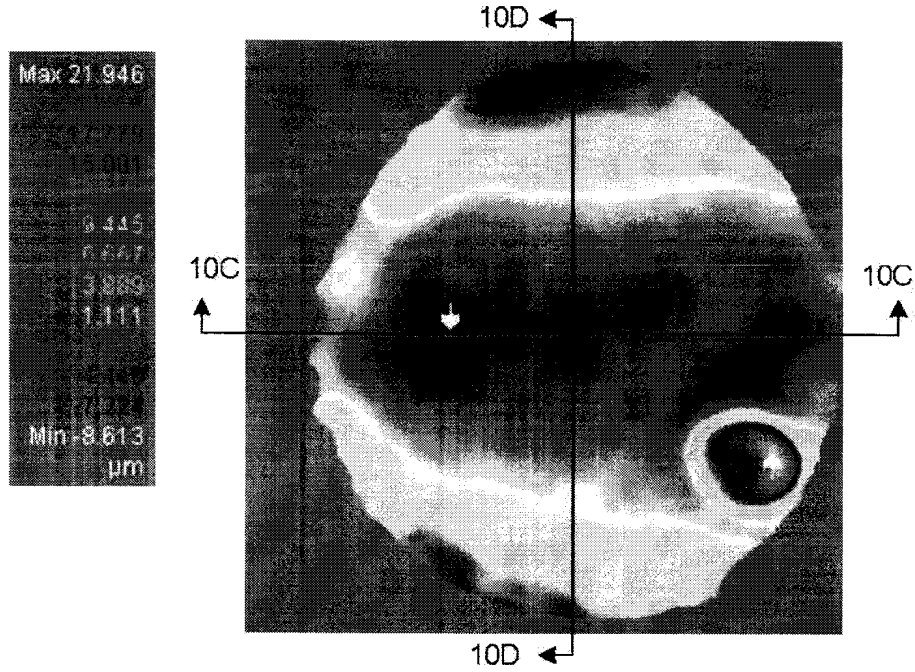


圖 10B

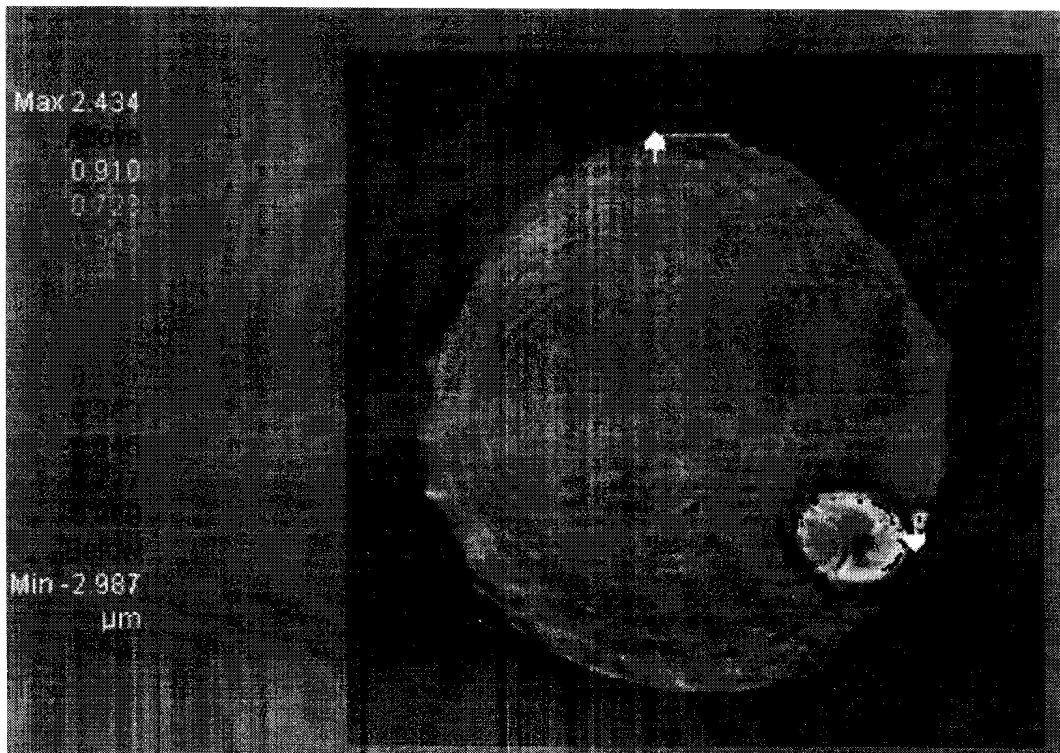


圖 10C

8/12

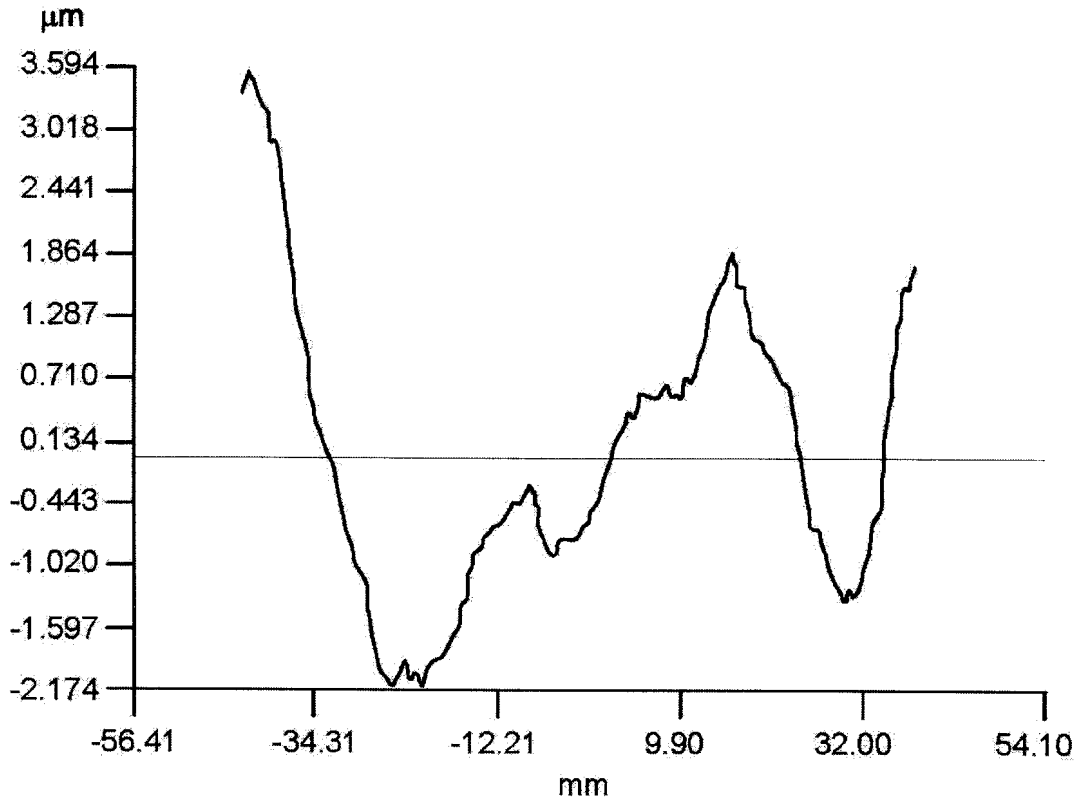


圖 10D

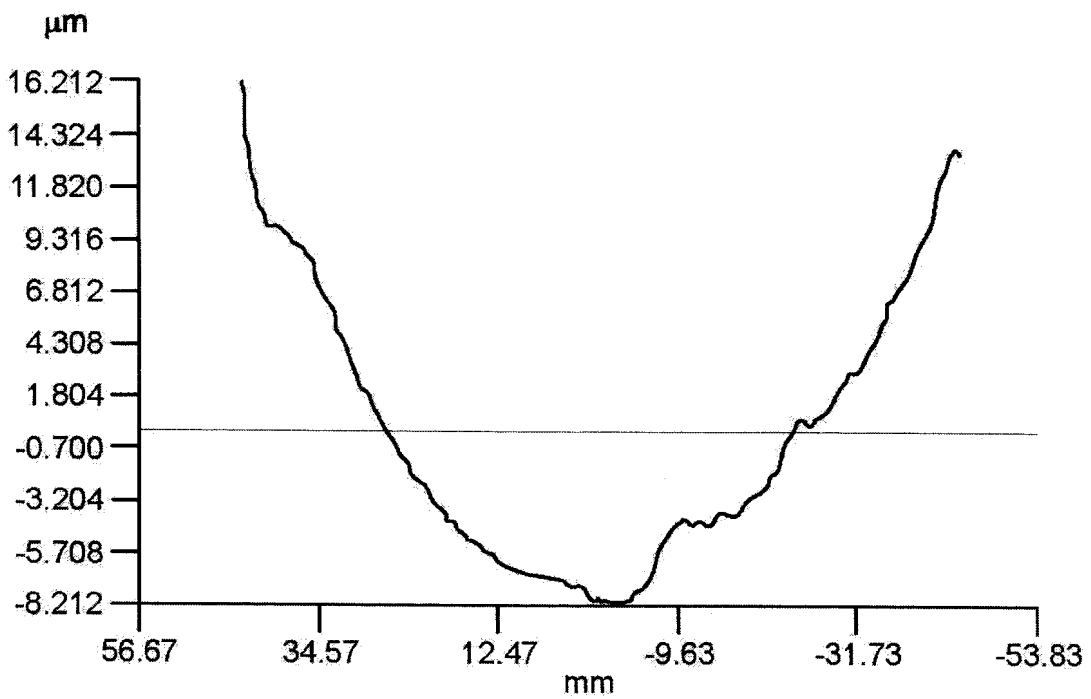


圖 11A

9/12

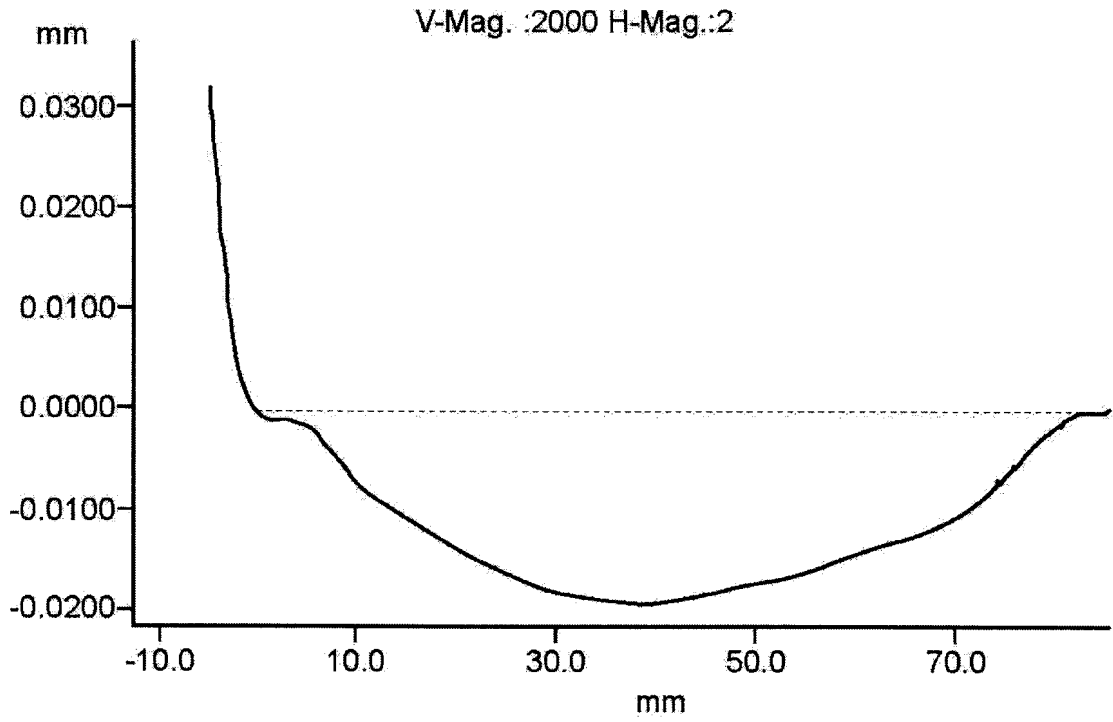


圖 11B

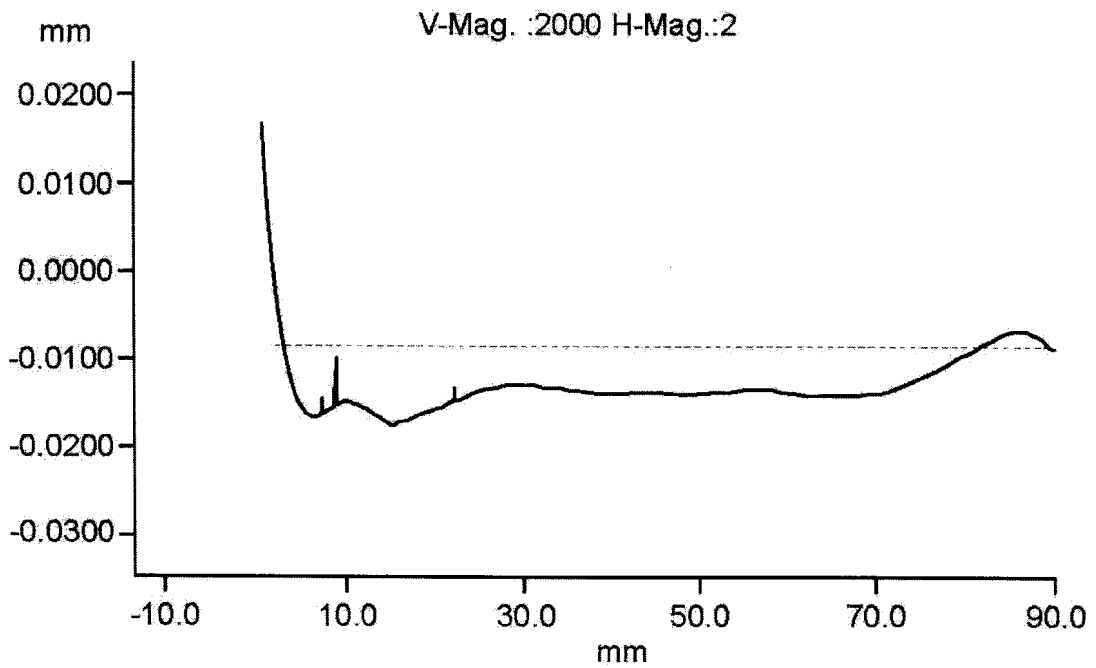


圖 12A

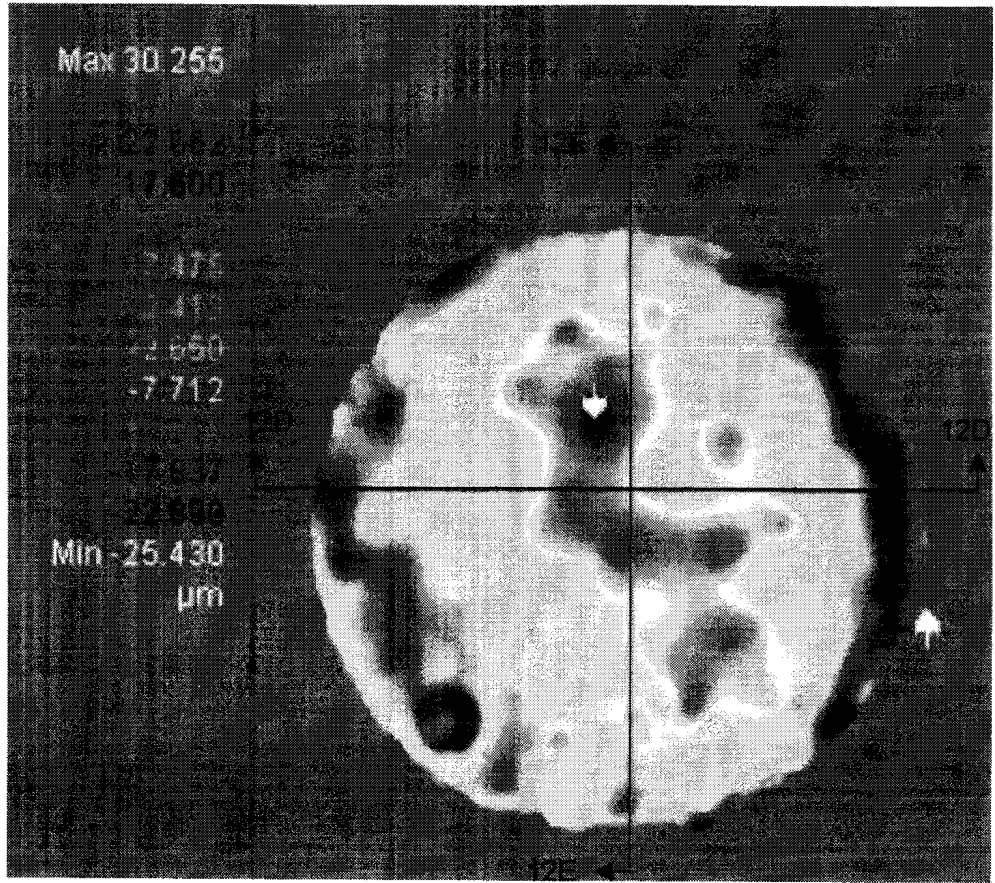


圖 12B

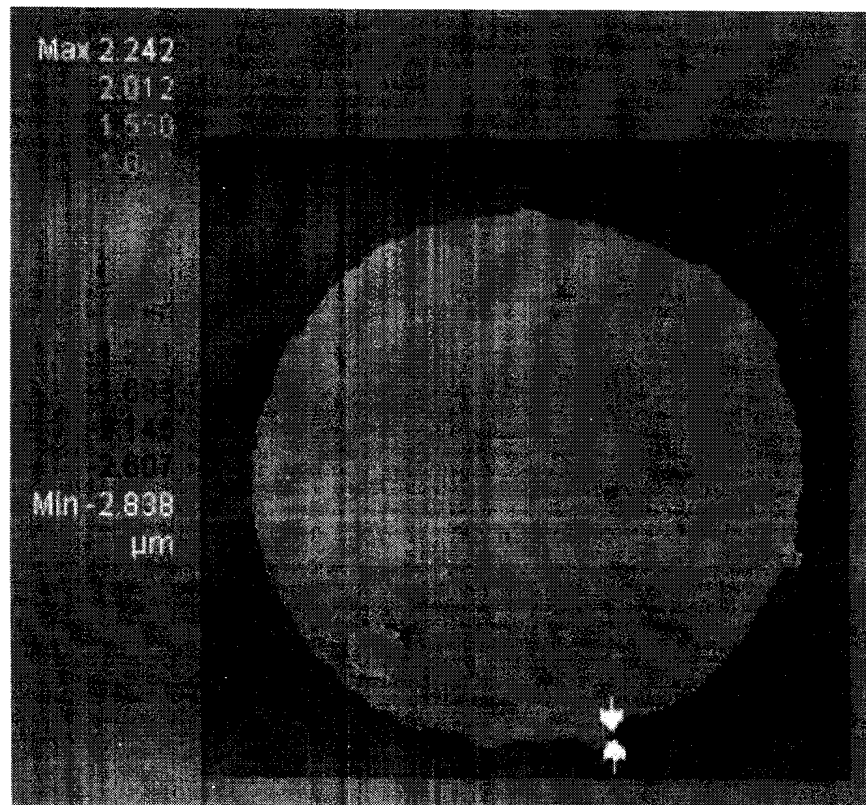


圖 12C

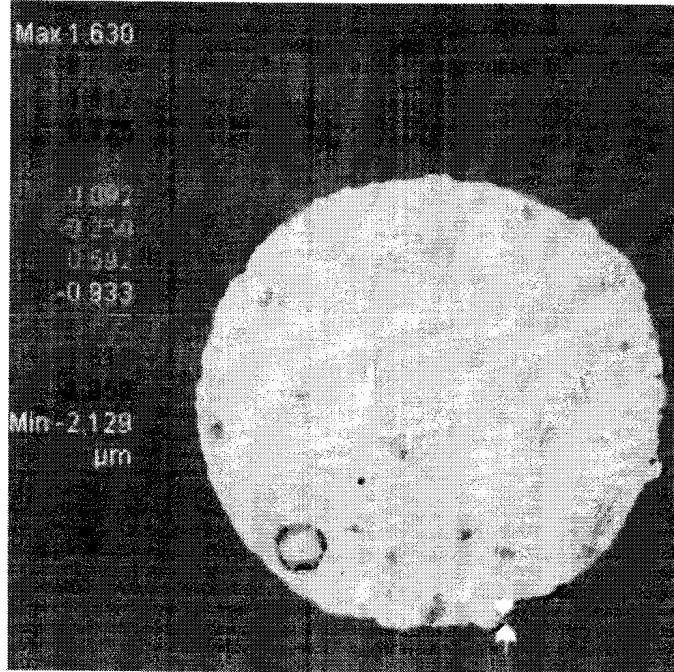


圖 12D

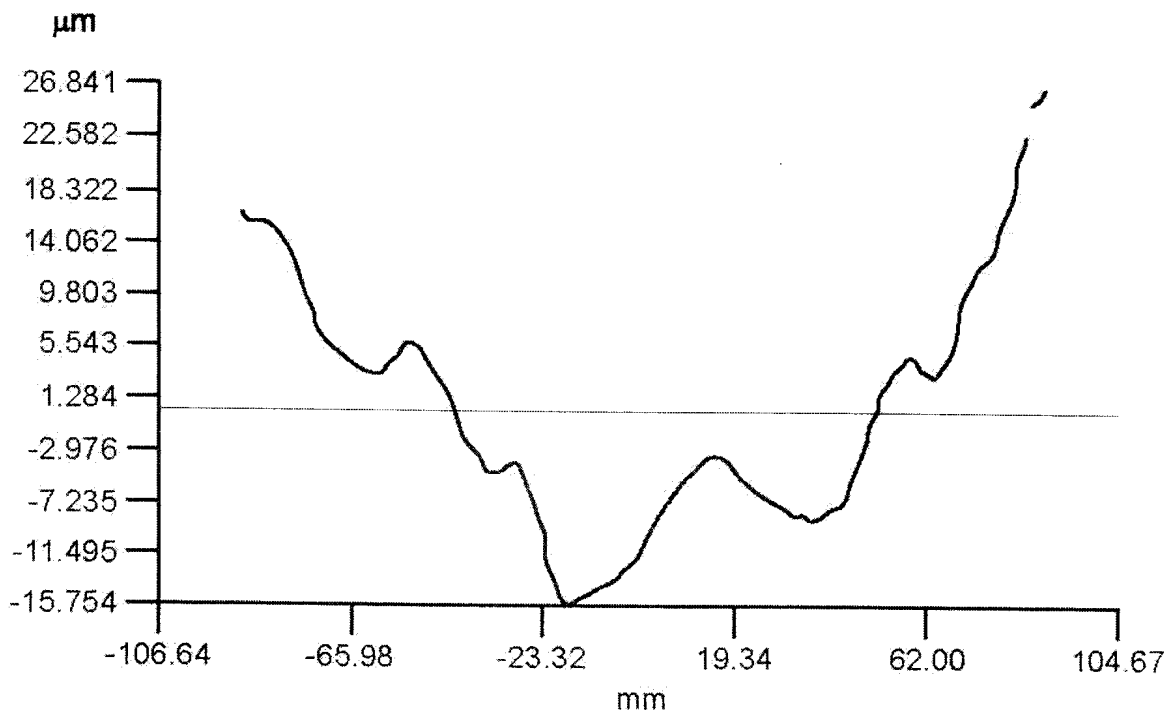
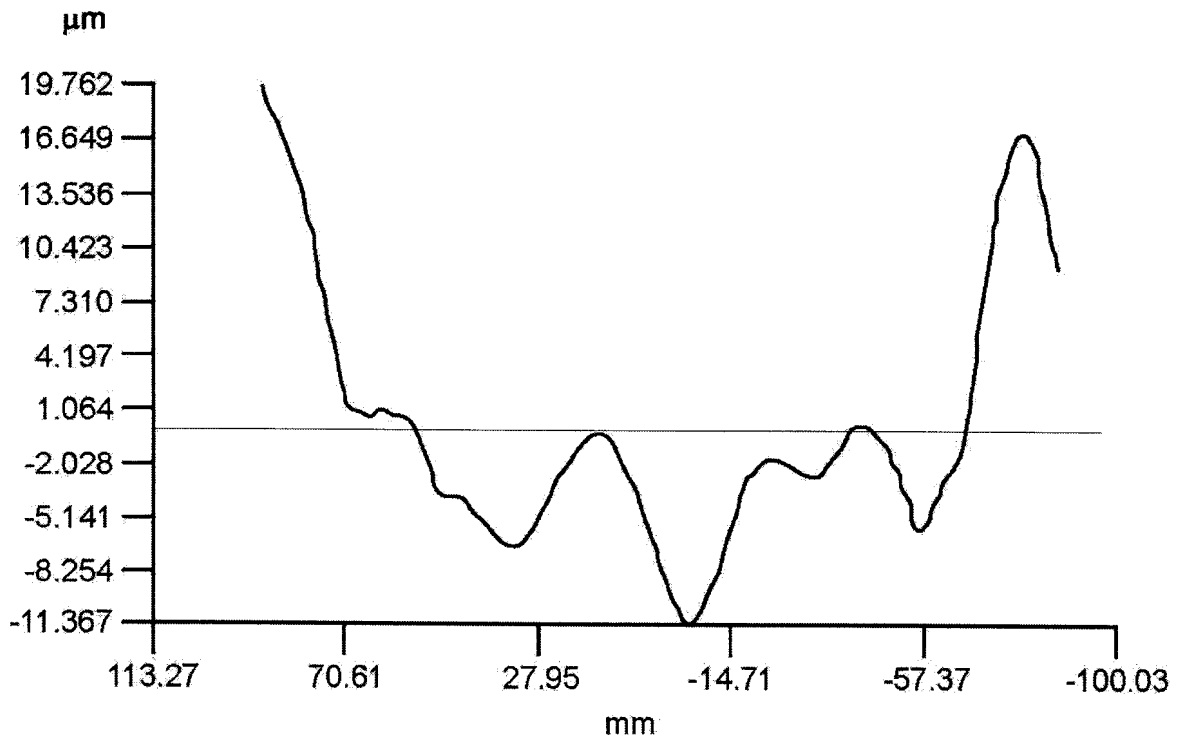


圖 12E



四、指定代表圖：

(一)本案指定代表圖為：圖 1。

(二)本代表圖之元件符號簡單說明：

SOG 層結構 100;半導體組件 102;單晶質半導體材料層  
104;提高含氧層的單晶質半導體隔離層 106;氧化物玻璃層  
108;含正離子的氧化物玻璃陶瓷基板 110。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：