



(21)申請案號：098128269

(22)申請日：中華民國 98 (2009) 年 08 月 21 日

(51)Int. Cl. : *H01L21/3205(2006.01)**C23C16/06 (2006.01)*

(30)優先權：2008/08/29 美國

12/201,976

(71)申請人：應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)
美國

(72)發明人：盧江 LU, JIANG (CN)；哈陽成 HA, HYOUNG-CHAN (KR)；馬保羅 MA, PAUL (NZ)；甘古利沙謝德利 GANGULI, SESHADRI (IN)；奧布淳喬瑟夫 F AUBUCHON, JOSEPH F. (US)；尤聖何 YU, SANG HO (KR)；那拉辛哈慕拉里 K NARASIMHAN, MURALI (IN)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

US 5913145

US 6214731B1

US 6326306B1

US 2001/0003063A1

US 2005/0136659A1

審查人員：姚真華

申請專利範圍項數：25 項 圖式數：2 共 32 頁

(54)名稱

於阻障表面上之鈷沉積

COBALT DEPOSITION ON BARRIER SURFACES

(57)摘要

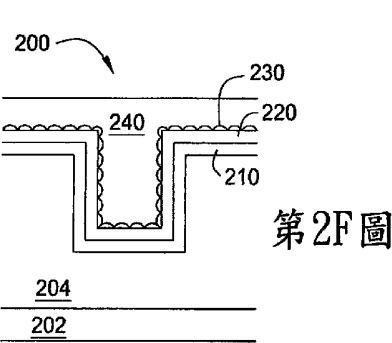
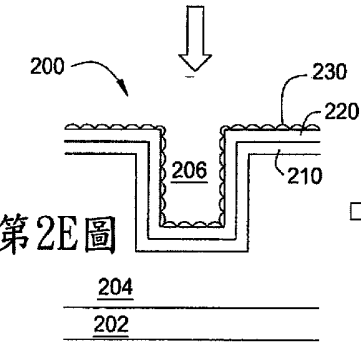
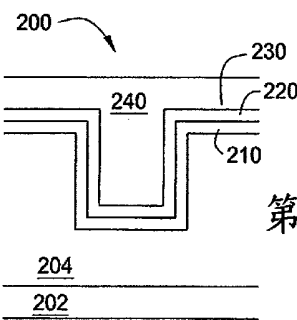
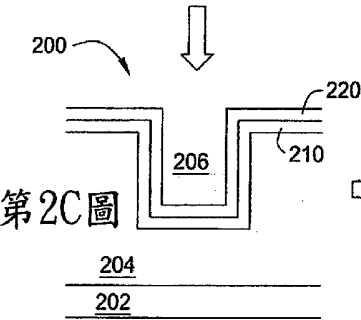
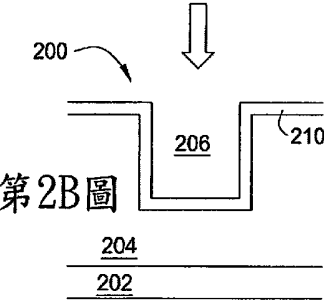
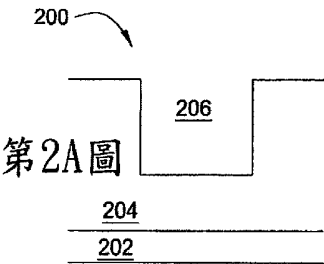
本發明之實施例提供一種在一阻障層上沉積一鈷層並接著沉積一導電材料，如銅或一銅合金於其上的製程。在一實施例中，提供一沉積材料於一基材表面的方法，其包括以下步驟：在一基材上形成一阻障層，於氣相沉積製程(例如 CVD 或 ALD)期間暴露此基材至二鈷六羰基丁基乙炔(CCTBA)及氫(H₂)以在該阻障層上形成一鈷層，及沉積一導電材料於此鈷層之上。在某些範例中，此阻障層及/或此鈷層於如熱製程、原位電漿製程或遠距電漿製程之處理製程期間可暴露至一氣體或一試劑。

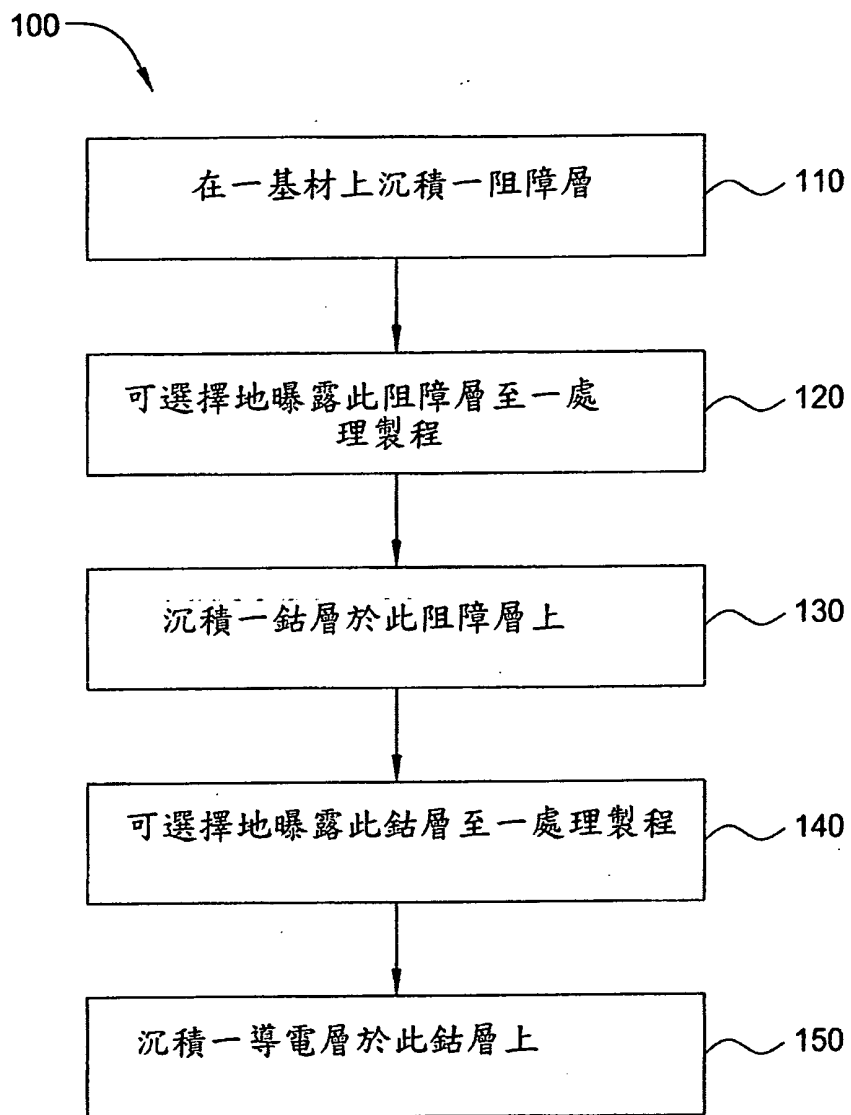
Embodiments of the invention provide processes for depositing a cobalt layer on a barrier layer and subsequently depositing a conductive material, such as copper or a copper alloy, thereon. In one embodiment, a method for depositing materials on a substrate surface is provided which includes forming a barrier layer on a substrate, exposing the substrate to dicobalt hexacarbonyl butylacetylene (CCTBA) and hydrogen to form a cobalt layer on the barrier layer during a vapor deposition process (e.g., CVD or ALD), and depositing a conductive material over the cobalt layer. In some examples, the barrier layer and/or the cobalt layer may be exposed to a gas or a reagent during a treatment process, such as a thermal process, an in situ plasma process, or a remote plasma process.

指定代表圖：

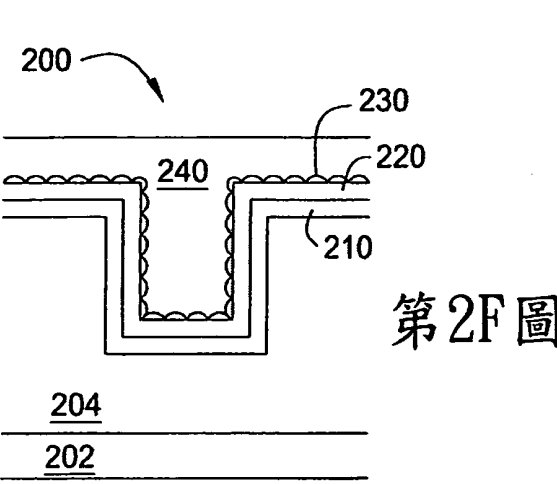
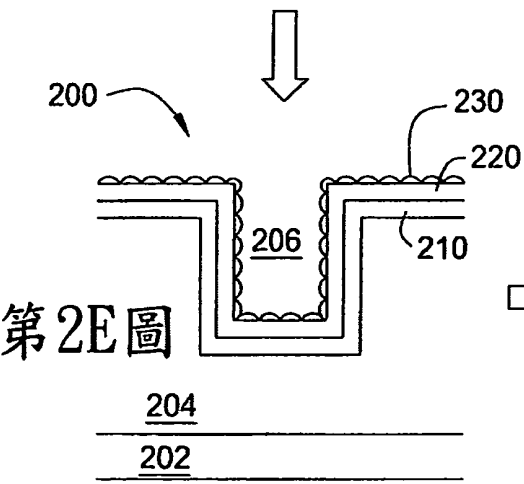
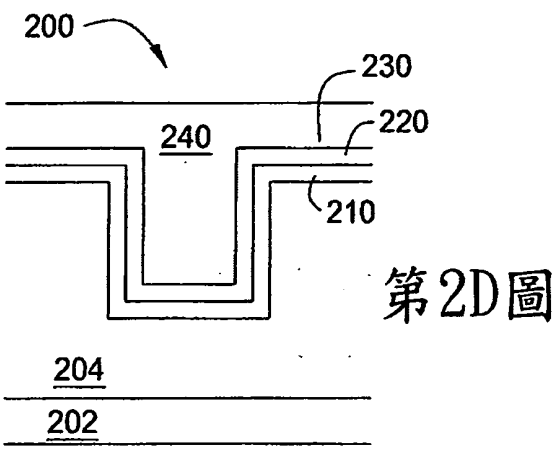
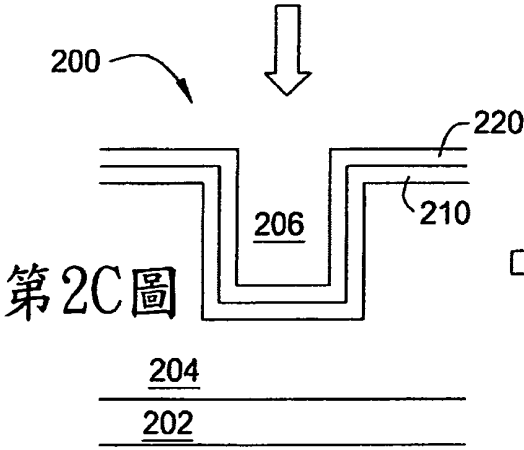
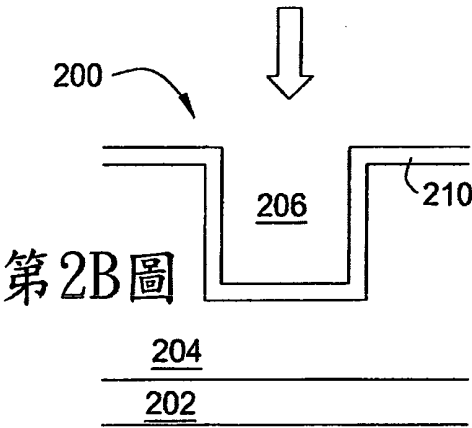
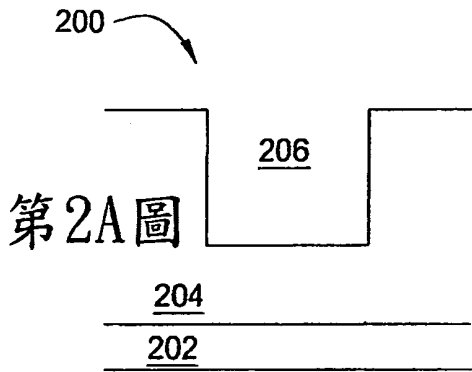
符號簡單說明：

- 200 . . . 基材
- 202 . . . 下層
- 204 . . . 介電層
- 220 . . . 鈷層
- 230 . . . 種晶層
- 240 . . . 塊體層





第1圖



六、發明說明：

【發明所屬之技術領域】

本發明之實施例大致有關用於製造電子及半導體元件的金屬化製程，更詳言之，本發明之實施例為有關在沉積一導電層或接觸材料於阻障層前沉積一鈷層於阻障層的方法。

【先前技術】

銅為目前選用於多層金屬化製程的金屬，其對元件的製造為重要的。多層互連迫使製造製程要求高深寬比之孔的平坦化，該孔包括觸點、通孔、線及其他特徵。當特徵具有較高深寬比時，填充此特徵而不產生空隙或形變此特徵之幾何為更困難的。因製造者力求電路密度及品質，可靠地形成互連亦較困難。

因為銅相對低成本及製程性質，銅的使用已擴展至市場，故半導體製造商持續關注藉由減少銅擴散與抗濕潤性以改良在銅與介電材料間之邊界區的方法。因特徵尺寸已減小，已開發數種製程方法以製造銅互連。每一製程方法可增加誤差的可能性，如銅擴散越過邊界區、銅結晶結構變形及抗濕潤。物理氣相沉積(PVD)、化學氣相沉積(CVD)、原子層沉積(ALD)、電化學電鍍(ECP)、無電沉積、化學機械研磨(CMP)、電化學機械研磨(ECMP)及其他沉積與移除銅層的方法利用機械、電或化學方法以操作形

成互連的銅。可沉積阻障及覆蓋層以含有銅。

過去，使用一具有錫、鋁或鎂的鈹、氮化鈹或銅合金層提供在銅與其他材料間的阻障層或一黏合促進劑。此些選擇通常成本高且僅部份有效。因沿此邊界區的銅原子在多重步驟半導體處理期間遭受一般在溫度、壓力、大氣條件或其他製程變數的改變，銅可能沿此邊界區移動並成為黏聚的銅。銅亦可能沿此邊界區較不均勻分散並成為抗濕潤的銅。在邊界區的此些改變包括銅原子之應力遷移及電遷移。銅穿越介電層或其他結構之應力遷移及電遷移的增加此生成結構的電阻且減少此生成元件的可靠度。

因此，存在一提升在阻障層上一導電層或接觸材料之安定性與黏合性之需求。亦然，存在改良含銅層之電遷移可靠度的需求，尤其是對於銅線的形成，同時防止銅擴散入鄰近的材料，如介電材料。

【發明內容】

本發明之實施例為提供在沉積一導電層於阻障層前沉積一鈷層於阻障層的製程。在一實施例中，提供一沉積材料於基材表面的方法，其包括在基材上形成一阻障層，暴露此基材至二鈷六羰基丁基乙炔(dicobalt hexacarbonyl butylacetylene, CCTBA)及氫(H₂)以於氣相沉積製程期間在該阻障層上形成一鈷層，及沉積一導電材料於此鈷層上。

在一範例中，基材可於熱 CVD 製程期間暴露於一含有 CCTBA 及氫的沉積氣體。在另一範例中，基材可接著於 ALD 製程期間暴露於 CCTBA 與氫。此基材在 CVD 或 ALD 製程期間亦可加熱至一自約 100°C 至約 250°C 範圍間的溫度。此鈷層沉積少於約 40Å 的厚度。

在某些範例中，阻障層及/或鈷層在處理製程期間可暴露至一氣體或一試劑。此處理可為一熱製程、一原位電漿製程或一遠端電漿製程。此氣體或試劑可含有或為氮 (N_2)、氨 (NH_3)、氫 (H_2)、氮/氫混合物、矽烷、二矽烷、氫、氫、其之電漿、其之衍生物或其等之組合。此阻障層或此鈷層可暴露於此氣體、試劑或電漿約 1 秒至約 30 秒範圍內的一段時間。此基材在處理製程期間可加熱至約 50°C 至約 400°C 之溫度範圍。

在某些範例中，此導電材料可含有銅或銅合金。此導電材料可含有一種晶層及塊體層 (bulk layer)。或者，此導電材料可直接沉積於此鈷層上，如藉由電化學電鍍 (ECP) 製程。在一範例中，一含有銅的種晶層可藉由 PVD 製程或 CVD 製程沉積。在另一範例中，此塊體層含有銅且可藉由一 ECP 製程沉積。此阻障層可含有鈮、氮化鈮、鈦、氮化鈦、鎢、氮化鎢、其之合金、其之衍生物或其等之組合。在一範例中，此阻障層可為一配置在鈮層上的氮化鈮層。

在另一實施例中，提供一種用於在一基材表面上沉積材料的方法，其包括以下步驟：在一基材上形成一阻障層，在預處理製程期間暴露該阻障層至第一電漿，暴露該基材

至 CCTBA 及氫以於氣相沉積製程期間在該阻障層上形成一鈷層，於後處理製程期間暴露該鈷層至一第二電漿，及藉由一氣相沉積製程沉積一銅層於該鈷層上，如藉由一 PVD 製程或 CVD 製程。

在另一實施例中，提供一種用於在一基材表面上沉積材料的方法，其包括以下步驟：在一基材上形成一阻障層，在預處理製程期間暴露此阻障層至一電漿，暴露該基材至 CCTBA 及一還原氣體以於氣相沉積製程期間在該阻障層上形成一鈷層，於後處理製程期間暴露該鈷層至一氫電漿，及沉積一銅材料於該鈷層之上。在一範例中，此用於沉積該鈷層之氣相沉積製程及該後-處理製程為依序重複以形成一鈷材料。此鈷材料含有多鈷層，其中每一者在另一鈷層沉積前已暴露至一氫電漿。

【實施方式】

本發明之實施例為提供在沉積一導電層於阻障層前沉積一鈷層於阻障層或層的方法。此鈷層及阻障層可各自可選擇地暴露至一處理製程，如電漿製程或一熱製程。此導電層可含有銅或一銅合金且藉由物理氣相沉積(PVD)製程、原子層沉積(ALD)製程、電化學電鍍(ECP)製程或一無電沉積製程沉積。此鈷層改良銅邊界區性質以促進黏合性、改良溝槽填充及電移動性能、減少擴散及黏聚並助長在製程期間基材表面的均勻的粗糙度與濕潤性。

第 1 圖圖示一說明本發明實施例之製程 100 的流程圖。製程 100 可用於在一基材上形成一互連或其他元件。在一實施例中，製程 100 之步驟 110-150 可在基材 200 上進行，如在第 2A-2F 圖中圖示。製程 100 包括在一基材上沉積或形成一阻障層(步驟 110)，可選擇地暴露此阻障層至一預處理製程(步驟 120)，沉積一鈷層於此阻障層上(步驟 130)，可選擇地暴露此鈷層至一後處理製程(步驟 140)，及沉積至少一個導電層於此鈷層上(步驟 150)。

第 2A 圖圖示含有配置於下層 202 之上的介電層 204 之基材 200。孔 206 形成於介電層 204 內且可為一通孔、鑲嵌、穿孔或其他形成於其內的通道。下層 202 可為一基材、基材表面、接觸層或視元件結構而定的另一層。介電層 204 可含有一介電材料，如一低 k 介電材料。在一範例中，介電層 204 含有一低 k 介電材料，如一碳氧化矽材料，或一碳摻雜之氧化矽材料，例如 BLACK DIAMOND® II 低 k 介電材料，其可得自位於美國加州聖克拉拉市之 Applied Materials 公司。用於介電層 204 之合宜材料的另一範例為碳化矽基膜，其係使用如述於共同讓渡之美國專利第 6,537,733、6,790,788 及 6,890,850 號的化學氣相沉積(CVD)或電漿輔助 CVD (PE-CVD)製程形成，該些專利併入本案做為參考。

在一實施例中，在製程 100 之步驟 110 期間至少一個阻障層或材料可沉積或形成於一基材上。在一範例中，第 2B 圖圖示阻障層 210 配置於基材 200 上、在介電層 204

之上，並共形地位於孔 206 內。阻障層 210 可為一層或多層。阻障層 210 可含有鈦、氮化鈦、鉭、氮化鉭、鎢、氮化鎢、其等之矽化物、其等之衍生物或其等之組合。在某些實施例中，阻障層 210 可含有鉭/氮化鉭，鈦/氮化鈦或鎢/氮化鎢之雙層。阻障層 210 可具有一在自約 5Å 至約 50Å 範圍間的厚度，較佳為自約 10Å 至約 30Å，且可藉由 PVD、ALD、電漿輔助 ALD(PE-ALD)、CVD、PE-CVD、脈衝-CVD 或其等之組合形成或沉積。

在一範例中，阻障層 210 含有藉由 PVD 製程沉積之金屬鉭的一下層及一藉由另一 PVD 製程沉積一配置在此氮化鉭下層之上的上層。在另一範例中，阻障層 210 含有藉由 ALD 製程沉積之金屬鉭的一下層及一藉由 CVD 製程沉積一配置於此氮化鉭下層之上的上層。在另一範例中，阻障層 210 含有藉由 PVD 製程沉積之金屬鉭的一下層及一藉由 CVD 製程沉積一配置此氮化鉭下層之上的上層。

例如，阻障層 210 可含有使用 CVD 製程或一 ALD 製程沉積的氮化鉭，其中含鉭化合物或鉭先驅物(例如，PDMAT)與氮先驅物(例如氮)反應。在一實施例中，鉭及/或氮化鉭藉由述於共同讓渡之於 2002 年 10 月 25 日申請之美國專利申請案第 10/281,079 號，且以 US 2003-0121608 公開之專利申請案中的 ALD 製程沉積為一阻障層 210，該專利併入本案做為參考。在一範例中，Ta/TaN 雙層可沉積為一阻障層 210，如各自以 ALD、CVD 及/或 PVD 製程以任何順序沉積一層於另一層上之一金屬鉭層及一氮化鉭層。

在另一範例中，一 Ti/TiN 雙層可沉積為一阻障層 210，如各自以 ALD、CVD 及/或 PVD 製程以任何順序沉積一層於另一層上之一金屬鈦層及一氮化鈦層。在另一範例中，一 W/WN 雙層可沉積為一阻障層 210，如各自以 ALD、CVD 及/或 PVD 製程以任何順序沉積一層於另一層上之一金屬鎢層及一氮化鎢層。

在步驟 120，阻障層 210 可選擇地暴露至一預處理製程，如一電漿製程或一熱製程。在電漿或熱預處理製程期間可暴露至基材 200 之製程氣體及/或試劑包括氫(例如， H_2 或原子-H)、氮(例如， N_2 或原子-N)、氨(NH_3)、氫與氮混合物(H_2/NH_3)、聯胺(N_2H_4)、矽烷(SiH_4)、二矽烷(Si_2H_6)、氫、氮、其之衍生物、其之電漿或其等之組合。製程氣體可以在自約 500 sccm 至約 10 slm 範圍間之流速流入至此製程腔室或暴露至此基材，較佳為自約 1 slm 至約 6 slm，例如約 3 slm。

在一實施例中，在步驟 120 於此預處理製程期間，基材 200 及阻障層 210 可暴露至一電漿以除去阻障層 210 之污染物。基材 200 可置於一製程腔室內且曝於一製程氣體，該氣體可點燃以形成電漿。製程氣體可含有一種氣體化合物或多種氣體化合物。基材 200 可在室溫(例如 $23^{\circ}C$)，但通常預熱至後續沉積製程的需求溫度。基材 200 可加熱至自約 $100^{\circ}C$ 至約 $400^{\circ}C$ 範圍間之溫度，較佳為自約 $125^{\circ}C$ 至約 $350^{\circ}C$ ，且更佳為約 $150^{\circ}C$ 至約 $300^{\circ}C$ ，如約 $200^{\circ}C$ 或約 $250^{\circ}C$ 。

此製程腔室可產生一原位電漿或裝設有一遠距電漿源(RPS)。在一實施例中，基材 200 可暴露至此電漿(例如，原位或遠距)自約 0.5 秒至約 90 秒之範圍間的一段時間，較佳為自約 10 秒至約 60 秒，且更佳為自約 20 秒至約 40 秒。此電漿在功率為自約 100 瓦特至約 1,000 瓦特範圍間產生，較佳為約 200 瓦特至約 600 瓦特，且更佳為約 300 瓦特至約 500 瓦特。此製程腔室通常具有一為約 100 托耳或更少之內部壓力，如在自約 0.1 托耳至約 100 托耳範圍間，較佳為自約 0.5 托耳至約 50 托耳，且更佳為自約 1 托耳至約 10 托耳。

在一範例中，基材 200 及阻障層 210 可暴露至由氫、氮、氮或其等之混合物產生的電漿。在另一範例中，基材 200 及阻障層 210 可暴露至由氫及氮產生的電漿。在另一範例中，基材 200 及阻障層 210 可暴露至由氫、氮、矽烷、二矽烷或其等之混合物產生的電漿。在另一範例中，基材 200 及阻障層 210 可暴露至由氫、氮、氫、氮或其等之混合物產生的電漿。

在另一實施例中，在步驟 120，基材 200 及阻障層 210 於熱預處理製程期間可暴露至一製程氣體以除去阻障層 210 之污染物。此熱預處理製程可為一快速熱製程(RTP)或一快速熱退火(RTA)製程。基材 200 可置於一製程腔室內且曝於至少一製程氣體及/或試劑。此製程腔室可為一用於後續沉積製程之沉積腔室，如一 PVD 腔室、一 CVD 腔室或一 ALD 腔室。或者，此製程腔室可為一熱退火腔

室，如 RADIANCE[®] RTA 腔室，其可購自位於美國加州聖克拉拉市之 Applied Materials 公司。基材 200 可加熱至自約 25°C 至約 800°C 範圍間之溫度，較佳為自約 50°C 至約 400°C，且更佳為自約 100°C 至約 300°C。基材 200 可加熱自約 2 分鐘至約 20 分鐘範圍間的一段時間，較佳為自約 5 分鐘至約 15 分鐘。例如，基材 200 在此製程腔室中可加熱至約 400°C 約 12 分鐘。

在一範例中，基材 200 及阻障層 210 當在此製程腔室中加熱時可曝於氫、氮、氬或其等之混合物。在另一範例中，基材 200 及阻障層 210 當在此製程腔室中加熱時可曝於氮/氫混合物。在另一範例中，基材 200 及阻障層 210 當在此製程腔室中加熱時可曝於氫、氮、矽烷、二矽烷或其等之混合物。在另一範例中，基材 200 及阻障層 210 當在此製程腔室中加熱時可曝於氫、氮、氫、氮或其等之混合物。

在另一實施例中，在製程 100 之步驟 130 期間，至少鈷材料或層可沉積或形成於此基材上。在一範例中，第 2C 圖說明鈷層 220 配置於基材 200 上，在阻障層 210 之上，且在孔 206 內共形。鈷層 220 通常為單一層，但可含有多層。鈷層 220 在遍及阻障層 210 上可為一連續或一不連續層。鈷層 220 可具有一約 40Å 或更少的厚度，如在自約 2Å 至約 40Å 之範圍間，較佳為約 5Å 至約 30Å。鈷層 220 可藉由一氣相沉積製程，如 CVD、PE-CVD、脈衝 CVD、ALD、PE-ALD 或 PVD 形成或沉積。此電漿輔助氣相沉積製程，亦即 PE-CVD 及 PE-ALD，在此製程腔室內可為一原位電

漿製程，或可為一遠距電漿製程以致電漿可藉由一 RPS 點燃並直接進入此製程腔室。在許多範例中，鈷層 220 含有金屬鈷。或者，在其他範例中，鈷層 220 可含有一種或更多種鈷材料，如金屬鈷、矽化鈷、硼化鈷、磷化鈷、其之合金、其之衍生物或其等之組合。

在某些實施例中，鈷層 220 可在熱 CVD 製程、脈衝-CVD 製程、PE-CVD 製程或脈衝 PE-CVD 製程期間藉由同時導入一鈷先驅物與一試劑至製程腔室而形成或沉積。在其他實施例中，此鈷先驅物可在熱 CVD 製程、脈衝 CVD 製程、PE-CVD 製程或脈衝 PE-CVD 製程期間於無一試劑下導入至此製程腔室。或者，在其他實施例中，鈷層 220 可在熱 ALD 製程或 PE-ALD 製程期間藉由依序導入一鈷先驅物與一試劑至製程腔室而形成或沉積。

在某些範例中，鈷層 220 可含有金屬鈷，但在其他範例中，可含有其他鈷材料。可藉由本文描述之 CVD 或 ALD 製程形成鈷材料(例如，金屬鈷或鈷合金)之合宜鈷驅物包括鈷羰基錯合物、鈷脒化合物、雙環戊二烯鈷化合物、鈷二烯基錯合物、鈷亞硝基錯合物、其之衍生物、其之錯合物、其之電漿或其等之組合。在某些實施例中，鈷材料可藉由更進一步描述於共同讓渡之美國專利第 7,264,846 及 7,404,985 號中的 CVD 與 ALD 製程沉積，該些專利併入本案做為參考。

在某些實施例中，可使用鈷羰基化合物或錯合物做為鈷先驅物。鈷羰基化合物或錯合物具有化學通式

$(\text{CO})_x\text{Co}_y\text{L}_z$ ，其中 X 可為 1、2、3、4、5、6、7、8、9、10、11、或 12，Y 可為 1、2、3、4 或 5，及 Z 可為 1、2、3、4、5、6、7 或 8。此基團 L 為不存在、一配位體或多個配位體，其可為相同配位體或不同配位體，且包括環戊二烯基、烷基環戊二烯基(例如甲基環戊二烯基或五甲基環戊二烯基)、戊二烯基、烷基戊二烯基、環丁二烯基、丁二烯基、乙烯基、烯丙基(或丙烯基)、烯、二烯、炔、乙炔、丁基乙炔、亞硝基、氮、其之衍生物、其之錯合物、其之電漿或其等之組合。

在一實施例中，在沉積製程期間可使用二鈷六羰基乙醯基化合物以形成鈷材料(例如，鈷層 220)。二鈷六羰基乙醯基化合物可具有化學通式 $(\text{CO})_6\text{Co}_2(\text{RC}\equiv\text{CR}')$ ，其中 R 及 R' 為獨立選自氫、甲基、乙基、丙基、異丙基、丁基、第三丁基、戊基、苯甲基、芳香族羥基、其之異構物、其之衍生物或其等之組合。在一範例中，二鈷六羰基丁基乙炔(CCTBA， $(\text{CO})_6\text{Co}_2(\text{HC}\equiv\text{C}^t\text{Bu})$)為此鈷先驅物。二鈷六羰基乙醯基化合物之其他範例包括二鈷六羰基甲基丁基乙炔($(\text{CO})_6\text{Co}_2(\text{MeC}\equiv\text{C}^t\text{Bu})$)、二鈷六羰基苯基乙炔($(\text{CO})_6\text{Co}_2(\text{HC}\equiv\text{CPh})$)、二鈷六羰基甲基苯基乙炔($(\text{CO})_6\text{Co}_2(\text{MeC}\equiv\text{CPh})$)、二鈷六羰基甲基乙炔($(\text{CO})_6\text{Co}_2(\text{HC}\equiv\text{CMe})$)、二鈷六羰基二甲基乙炔($(\text{CO})_6\text{Co}_2(\text{MeC}\equiv\text{CMe})$)、其之衍生物、其之錯合物、其之電漿或其等之組合。其他範例之鈷羰基錯合物包括環戊二烯基鈷雙(羰基)($\text{CpCo}(\text{CO})_2$)、三羰基烯丙基鈷

$((\text{CO})_3\text{Co}(\text{CH}_2\text{CH}=\text{CH}_2))$ 、其之衍生物、其之錯合物、其之電漿或其等之組合。

在另一實施例中，可使用鈷脛酸鹽或鈷醯胺錯合物做為鈷先驅物。鈷醯胺錯合物具有化學通式 $(\text{RR}'\text{N})_x\text{Co}$ ，其中 X 可為 1、2 或 3，且 R 與 R' 獨立為氫、甲基、乙基、丙基、丁基、烷基、矽烷基、烷基矽烷基、其之衍生物或其等之組合。一些範例之鈷醯胺錯合物包括雙(二(丁基二甲基矽烷基)醯胺)鈷 $(((\text{BuMe}_2\text{Si})_2\text{N})_2\text{Co})$ 、雙(二(乙基二甲基矽烷基)醯胺)鈷 $(((\text{EtMe}_2\text{Si})_2\text{N})_2\text{Co})$ 、雙(二(丙基二甲基矽烷基)醯胺)鈷 $(((\text{PrMe}_2\text{Si})_2\text{N})_2\text{Co})$ 、雙(二(三甲基矽烷基)醯胺)鈷 $(((\text{Me}_3\text{Si})_2\text{N})_2\text{Co})$ ，三(二(三甲基矽烷基)醯胺)鈷 $(((\text{Me}_3\text{Si})_2\text{N})_3\text{Co})$ 、其之衍生物、其之錯合物、其之電漿或其等之組合。

一些範例之鈷先驅物包括甲基環戊二烯基鈷雙(羰基) $(\text{MeCpCo}(\text{CO})_2)$ 、乙基環戊二烯基鈷雙(羰基) $(\text{EtCpCo}(\text{CO})_2)$ 、五甲基環戊二烯基鈷雙(羰基) $(\text{Me}_5\text{CpCo}(\text{CO})_2)$ 、二鈷八(羰基) $(\text{Co}_2(\text{CO})_8)$ 、亞硝基鈷三(羰基) $((\text{ON})\text{Co}(\text{CO})_3)$ 、雙(環戊二烯基)鈷、(環戊二烯基)鈷(環己二烯基)、環戊二烯基鈷(1,3-己二烯基)、(環丁二烯基)鈷(環戊二烯基)、雙(甲基環戊二烯基)鈷、(環戊二烯基)鈷(5-甲基環戊二烯基)、雙(乙烯)鈷(五甲基環戊二烯基)、四羰基碘化鈷、鈷四羰基三氯矽烷、羰基氯三(三甲基膦)鈷、鈷三羰基-氫三丁基膦、乙炔二鈷六羰基、乙炔

二鈷五羰基三乙基膦、其之衍生物、其之錯合物、其之電漿或其等之組合。

在某些範例中，當藉由本文描述之製程形成鈷材料(例如，金屬鈷或鈷合金)時，可使用交替試劑與鈷先驅物反應，該試劑包括還原劑，其包括氫(例如， H_2 或原子-H)、氮(例如， N_2 或原子-N)、氨(NH_3)、聯胺(N_2H_4)、一氫與氮之混合物(H_2/NH_3)、硼烷(BH_3)、二硼烷(B_2H_6)、三乙基硼烷(Et_3B)、矽烷(SiH_4)、二矽烷(Si_2H_6)、三矽烷(Si_3H_8)、四矽烷(Si_4H_{10})、甲基矽烷($SiCH_6$)、二甲基矽烷(SiC_2H_8)、膦(PH_3)、其之衍生物、其之電漿或其等之組合。

在一實施例中，含金屬鈷的鈷層 220 在熱 CVD 製程期間藉由同時將基材 200 暴露至一鈷先驅物氣體與一還原劑而沉積。在一可替代的實施例中，含金屬鈷的鈷層 220 在電漿輔助 CVD 製程期間藉由同時將基材 200 暴露至一鈷先驅物氣體與一還原劑而沉積。此電漿源可為在 CVD 腔室內的原位電漿源或裝設在 CVD 腔室外的 RPS。此鈷先驅物氣體可藉由將一載體氣體(例如，氮或氫)通過一鈷先驅物(例如，CCTBA)安瓿而形成。此還原劑氣體可為單一化合物(例如， H_2)，且因此不具有載體氣體。或者，此還原劑氣體可藉由將載體氣體通過一還原劑安瓿而形成。

此安瓿的加熱可依製程期間使用之鈷先驅物或還原劑而定。在一範例中，一含有鈷先驅物的安瓿，如二鈷六羰基乙醯基化合物或其他鈷羰基化合物(例如， $(CO)_xCo_yL_z$)可加熱至一自約 $30^\circ C$ 至約 $500^\circ C$ 範圍間的溫度。此鈷先

驅物氣體通常具有一自約 100 sccm(每分鐘標準立方公分 (standard cubic centimeters per minute))至約 2,000 sccm 範圍間之流速，較佳為自約 200 sccm 至約 1,000 sccm，且更佳為自約 300 sccm 至約 700 sccm，例如約 500 sccm。此還原劑氣體通常具有一自約 0.5 slm(每分鐘標準升 (standard liters per minute))至約 10 slm 範圍間之流速，較佳為自約 1 slm 至約 8 slm，且更佳為自約 2 slm 至約 6 slm。在一範例中，還原劑氣體為氫且具有一自約 2 slm 至約 6 slm 範圍間之流速，如約 4 slm。

此鈷先驅物氣體及此還原劑氣體於沉積製程期間可在進入製程腔室前、當時或之後組合以形成一沉積氣體以沉積鈷層 220。基材 200 可置於一製程腔室內且可加熱至自約 25°C 至約 800°C 範圍間之溫度，較佳為自約 50°C 至約 400°C，且更佳為自約 100°C 至約 250°C，如約 150°C。一旦在預定溫度，基材 200 可暴露至含有鈷先驅物氣體與還原劑氣體的沉積氣體自約 0.1 秒至約 120 秒範圍間的一段時間，較佳為自約 1 秒至約 60 秒，且更佳為自約 5 秒至約 30 秒。例如，基材 200 當於 CVD 製程期間形成鈷層 220 時，其在此製程腔室中可加熱至約 150°C 約 10 分鐘。

在步驟 140，鈷層 220 可選擇地曝於一後處理製程，如一電漿製程或一熱製程。在電漿或熱後處理製程期間可曝於基材 200 及鈷層 220 的製程氣體及/或試劑包括氫(例如， H_2 或原子-H)、氮(例如， N_2 或原子-N)、氨(NH_3)、一氫與氨之混合物(H_2/NH_3)、聯胺(N_2H_4)、矽烷(SiH_4)、二

矽烷(Si_2H_6)、氮、氫、其之衍生物、其之電漿或其等之組合。此製程氣體可以自約 500 sccm 至約 10 slm 範圍間的流速流入此製程腔室或曝至基材，較佳為自約 1 slm 至約 6 slm，例如約 3 slm。

在一實施例中，在步驟 140 於此後處理製程期間，基材 200 及鈷層 220 可暴露至一電漿以除去鈷層 220 之污染物。基材 200 可置於一製程腔室內且曝於一製程氣體，該氣體可點燃以形成電漿。此製程氣體可含有一氣體化合物或多個氣體化合物。基材 200 可在室溫(例如 23°C)，但通常預熱至後續沉積製程的需求溫度。基材 200 可加熱至自約 100°C 至約 400°C 範圍間之溫度，較佳為自約 125°C 至約 350°C ，且更佳為自約 150°C 至約 300°C ，如約 200°C 或約 250°C 。

此製程腔室可產生一原位電漿或裝設有一 RPS。在一實施例中，基材 200 可暴露至此電漿(例如，原位或遠距)自約 0.5 秒至約 90 秒之範圍間的一段時間，較佳為自約 10 秒至約 60 秒，且更佳為自約 20 秒至約 40 秒。此電漿在功率為自約 100 瓦特至約 1,000 瓦特範圍間產生，較佳為自約 200 瓦特至約 600 瓦特，且更佳為自約 300 瓦特至約 500 瓦特。此製程腔室通常具有一內部壓力為約 100 托耳或更少，如在自約 0.1 托耳至約 100 托耳範圍間，較佳為自約 0.5 托耳至約 50 托耳，且更佳為自約 1 托耳至約 10 托耳。

在一範例中，基材 200 及鈷層 220 可暴露至由氫、氮、氮或其等之混合物產生的電漿。在另一範例中，基材 200 及鈷層 220 可暴露至由氫及氮產生的電漿。在另一範例中，基材 200 及鈷層 220 可暴露至由氫、氮、矽烷、二矽烷或其等之混合物產生的電漿。在另一範例中，基材 200 及鈷層 220 可暴露至由氫、氮、氫、氮或其等之混合物產生的電漿。

在某些範例中，基材 200 及鈷層 220 可曝至由 RPS 點燃之氫氣產生的氫電漿。鈷層 220 可曝至具自約 2 slm 至約 4 slm 範圍間之流速的氫氣體。此製程腔室可具有一內部壓力自約 1 托耳至約 10 托耳範圍間，且此電漿係藉由具自約 300 瓦特至約 500 瓦特範圍間之功率的 RPS 點燃。在一實施例中，此電漿對於每一具有自約 $7\text{\AA}$ 至約 $10\text{\AA}$ 範圍間厚度的鈷材料沉積層係曝至鈷層 220 自約 20 秒至約 40 秒範圍間的一段時間。當形成鈷層 220 時，可在沉積鈷材料之多層後進行多重處理。

在另一實施例中，在步驟 140 於此後處理製程期間，基材 200 及鈷層 220 可暴露至一製程氣體以除去鈷層 220 之污染物。此熱後處理製程可為一 RTP 或 RTA 製程。基材 200 可置於一製程腔室內且曝於至少一種製程氣體及/或試劑。此製程腔室可為一在先前沉積製程使用或將在後續沉積製程使用之沉積腔室，如一 PVD 腔室、一 CVD 腔室或一 ALD 腔室。或者，此製程腔室可為一熱退火腔室，如 RADIANCE[®] RTA 腔室，其可購自位於美國加州聖克拉

拉市之 Applied Materials 公司。基材 200 可加熱至自約 25°C 至約 800°C 範圍間之溫度，較佳為自約 50°C 至約 400°C，且更佳為自約 100°C 至約 300°C。基材 200 可加熱自約 2 分鐘至約 20 分鐘範圍間的一段時間，較佳為自約 5 分鐘至約 15 分鐘。例如，基材 200 在此製程腔室中可加熱至約 400°C 約 12 分鐘。

在一範例中，基材 200 及鈷層 220 當在此製程腔室中加熱時可曝於氫、氮、氬或其等之混合物。在另一範例中，基材 200 及鈷層 220 當在此製程腔室中加熱時可曝於氫/氮混合物。在另一範例中，基材 200 及鈷層 220 當在此製程腔室中加熱時可曝於氫、氮、矽烷、二矽烷或其等之混合物。在另一範例中，基材 200 及鈷層 220 當在此製程腔室中加熱時可曝於氫、氮、氬、氬或其等之混合物。

第 2C 圖圖示在基材 200 上於介電層 204 內形成孔 206。孔 206 含有共形配置於其內的阻障層 210 及鈷層 220。在另一實施例中，在製程 100 之步驟 150 期間，一導電層可沉積或形成於鈷層 220 上。在一實施例中，此導電層為塊體層 240，其可直接沉積於鈷層 220 上，如在第 2D 圖中所圖示。或者，在另一實施例中，此導電層為種晶層 230 及塊體層 240。種晶層 230 可沉積遍及鈷層 220 且接著塊體層 240 可沉積遍及種晶層 230，如在第 2E-2F 圖中說明。

種晶層 230 及塊體層 240 可在單一沉積製程或多重沉積製程期間沉積或形成。種晶層 230 可含有銅、鎢、鋁、鈦、鈷、銀、鉍、鈮、其之合金、其之衍生物或其等之組合。

塊體層 240 可含有銅、鎢、鋁、其之合金、其之衍生物或其等之組合。通常，種晶層 230 及塊體層 240 可獨立含有銅、鎢、鋁、其之合金、其之衍生物或其等之組合。種晶層 230 及塊體層 240 可獨立地藉由使用一或一以上的沉積製程沉積，如一 CVD 製程、ALD 製程、PVD 製程、無電沉積製程、ECP 製程、其之衍生物或其等之組合。

在一範例中，種晶層 230 及塊體層 240 之每一者含有銅或一銅合金。例如，含有銅之種晶層 230 可藉由 PVD 製程形成於鈷層 220 上，且接著含有銅之塊體層 240 可藉由 ECP 製程或無電沉積製程沉積以填充孔 206。在另一範例中，含有銅之種晶層 230 可藉由 ALD 製程形成於鈷層 220 上，且接著含有銅之塊體層 240 可藉由 ECP 製程或無電沉積製程沉積以填充孔 206。在另一範例中，含有銅之種晶層 230 可藉由 CVD 製程形成於鈷層 220 上，且接著含有銅之塊體層 240 可藉由 ECP 製程或無電沉積製程沉積以填充孔 206。在另一範例中，含有銅之種晶層 230 可藉由無電製程形成於鈷層 220 上，且接著含有銅之塊體層 240 可藉由 ECP 製程或無電沉積製程沉積以填充孔 206。在另一範例中，鈷層 220 做為一種晶層，則含有銅之塊體層 240 可藉由 ECP 製程或無電沉積製程直接沉積於其上以填充孔 206。

在一範例中，種晶層 230 及塊體層 240 之每一者含有鎢或一鎢合金。例如，含有鎢之種晶層 230 可藉由 PVD 製程形成於鈷層 220 上，且接著含有鎢之塊體層 240 可藉由

CVD 製程或脈衝 CVD 製程沉積以填充孔 206。在另一範例中，含有鎢之種晶層 230 可藉由 ALD 製程形成於鈷層 220 上，且接著含有鎢之塊體層 240 可藉由 CVD 製程或脈衝 CVD 製程沉積以填充孔 206。在另一範例中，含有鎢之種晶層 230 可藉由脈衝 CVD 製程形成於鈷層 220 上，且接著含有鎢之塊體層 240 可藉由 CVD 製程或脈衝 CVD 製程沉積以填充孔 206。在另一範例中，含有鎢之種晶層 230 可藉由無電製程形成於鈷層 220 上，且接著含有鎢之塊體層 240 可藉由 CVD 製程或脈衝 CVD 製程沉積以填充孔 206。在另一範例中，鈷層 220 做為一種晶層，則含有鎢之塊體層 240 可藉由 CVD 製程或脈衝 CVD 製程直接沉積於其上以填充孔 206。

在本文實施例中使用的 ALD 製程腔室係可得自位於美國加州聖克拉拉市之 Applied Materials 公司。ALD 製程腔室的詳細說明可見於共同讓渡的美國專利第 6,916,398 及 6,878,206 號，共同讓渡之於 2002 年 10 月 25 日申請之美國專利申請案第 10/281,079 號，且以 US 2003-0121608 早期公開之專利申請案，及共同讓渡之各別於 2006 年 11 月 6 日申請的美國專利申請號第 11/556,745、11/556,752、11/556,756、11/556,758、11/556,763 號且以美國專利公開號第 2007-0119379、2007-0119371、2007-0128862、2007-0128863 及 2007-0128864 號早期公開之申請案，該些專利併入本案做為參考。在另一實施例中，建構可用於 ALD 模式以及傳統 CVD 模式操作以沉積含鈷材料的腔室

係描述於共同讓渡之美國專利第 7,204,886 號，該專利併入本案做為參考。一用於形成含鈷材料的 ALD 製程之詳細描述更進一步揭露於共同讓渡美國專利第 7,264,846 及 7,404,985 號，該些專利併入本案做為參考。在其他實施例中，建構可用於 ALD 模式以及傳統 CVD 模式操作以沉積含鈷材料的腔室係 TXZ[®]噴灑頭及 CVD 腔室，其可得自位於美國加州聖克拉拉市之 Applied Materials 公司。合宜之氣相沉積腔室的範例包括 WXZ[™] CVD 腔室，其可購自位於美國加州聖克拉拉市之 Applied Materials 公司。此氣相沉積腔室可適於藉由傳統 CVD、脈衝 CVD 或 PE-CVD 技術以及藉由 ALD 與 PE-ALD 技術沉積材料。亦然，此氣相沉積腔室可用於處理製程，如一原位電漿製程、一遠距電漿製程或熱退火製程。

本文使用之「基材表面」或「基材」係指任何在一基材上形成的基材或材料表面，在其上可於一製造製程期間進行膜處理。例如，一可進行製程的基材表面包括材料如單晶、多晶或非晶矽、應變矽、在絕緣體上矽(SOI)、摻雜矽、矽化鍺、鍺、砷化鎵、玻璃、藍寶石、氧化矽、氮化矽、氮氧化矽及/或碳摻雜氧化矽，如 SiO_xC_y ，例如 BLACK DIAMOND[®]低 k 介電材料，其可得自位於美國加州聖克拉拉市之 Applied Materials 公司。基材可具有不同尺寸，如 100 mm、200 mm、300 mm 或 450 mm 直徑晶圓，以及矩形或方形片。除非特別指明，本發明描述之實施例及範例通常在具有 200 mm 直徑或 300 mm 直徑的基材上進行，

更佳為 300 mm 直徑。本發明描述之製程可用於在許多基材及表面上沉積鈷材料(例如，金屬鈷)，尤其是阻障層及層。在本發明之實施例可使用的基材包括但未限制為半導體晶圓，如結晶矽(例如，Si<100>或 Si<111>)、氧化矽、應變矽、矽化鍺、摻雜或未摻雜之多晶矽、摻雜或未摻雜之矽晶圓、及圖案化或未圖案化之晶圓。基材可暴露至預處理製程以研磨、蝕刻、還原、氧化、羥化、加熱、及/或退火此基材或基材表面。

雖然前述為有關本發明之實施例，但本發明之其他及進一步的實施例可未偏離本發明之技術之基本視野下完成，且本發明之範疇係由後文之申請專利範圍界定。

【圖式簡單說明】

在前文概述之本發明的更詳細描述可參考實施例，其之部份為說明於附圖中，以此方式，本發明於前文述及的特徵可更詳盡的瞭解。然而，需瞭解附圖僅為用以說明本發明之典型實施例，故因此不能被視為限制本發明的範疇，因為本發明容許其他等效的實施態樣。

第 1 圖圖示根據本文描述之一實施例說明一製程之流程圖；及

第 2A-2F 圖圖示根據本文描述之一實施例在不同製程步驟中基材的示意圖。

【主要元件符號說明】

100	說明製程的流程圖
110、120、130、140、150	步驟
200	基材
202	下層
204	介電層
206	孔
210	阻障層
220	鈷層
230	種晶層
240	塊體層

第 98128269

號專利案

101.08.15 修正

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：98128269

H01L 21/3205 (2006.01)

※ 申請日期：2009 年 8 月 21 日

※IPC 分類：C23C 16/06 (2006.01)

一、發明名稱：(中文/英文)

於阻障表面上之鈷沉積

Cobalt Deposition On Barrier Surfaces

二、中文發明摘要：

本發明之實施例提供一種在一阻障層上沉積一鈷層並接著沉積一導電材料，如銅或一銅合金於其上的製程。在一實施例中，提供一沉積材料於一基材表面的方法，其包括以下步驟：在一基材上形成一阻障層，於氣相沉積製程（例如 CVD 或 ALD）期間暴露此基材至二鈷六羰基丁基乙炔(CCTBA)及氫(H₂)以在該阻障層上形成一鈷層，及沉積一導電材料於此鈷層之上。在某些範例中，此阻障層及/或此鈷層於如熱製程、原位電漿製程或遠距電漿製程之處理製程期間可暴露至一氣體或一試劑。

三、英文發明摘要：

Embodiments of the invention provide processes for depositing a cobalt layer on a barrier layer and subsequently depositing a conductive material, such as copper or a copper alloy, thereon. In one embodiment, a method for depositing materials on a substrate surface is provided which includes forming a barrier layer on a substrate, exposing the substrate to dicobalt hexacarbonyl butylacetylene (CCTBA) and hydrogen to form a cobalt layer on the barrier

layer during a vapor deposition process (*e.g.*, CVD or ALD), and depositing a conductive material over the cobalt layer. In some examples, the barrier layer and/or the cobalt layer may be exposed to a gas or a reagent during a treatment process, such as a thermal process, an in situ plasma process, or a remote plasma process.

七、申請專利範圍：

1. 一種用於沉積材料在一基材表面的方法，其包含以下步驟：

在一基材上形成一阻障層，其中該阻障層包含一金屬層、一金屬氮化物層、或前述層之組合；

暴露該基材至二鈷六羰基丁基乙炔 (dicobalt hexacarbonyl butylacetylene, CCTBA) 及氫 (H_2)，以於一氣相沉積製程期間在該阻障層上形成一鈷層；以及

沉積一導電材料於該鈷層之上，其中該鈷層是金屬鈷、硼化鈷、磷化鈷、或前述物質之組合。

2. 如申請專利範圍第 1 項所述之方法，其更包含以下步驟：於一處理製程期間暴露該阻障層或該鈷層至一電漿，其中該電漿由氮 (N_2)、氨 (NH_3)、氫 (H_2)、或前述氣體所形成。

3. 如申請專利範圍第 2 項所述之方法，其中將該阻障層或該鈷層暴露至一氫電漿達一段時間，該段時間是在從約 20 秒至約 40 秒的範圍內且該氫電漿藉由一遠距電漿源形成。

4. 如申請專利範圍第 1 項所述之方法，其更包含以下步驟：於一熱處理製程期間暴露該阻障層或該鈷層至一

氣體，其中該氣體是氮(N_2)、氨(NH_3)、氫(H_2)、或前述氣體之組合。

5. 如申請專利範圍第 4 項所述之方法，其中該基材在該熱處理製程期間被加熱至一溫度，該溫度在約 $50^{\circ}C$ 至約 $400^{\circ}C$ 之範圍內。
6. 如申請專利範圍第 1 項所述之方法，其中該基材於一熱化學氣相沉積製程期間暴露至一沉積氣體，該沉積氣體包含該 CCTBA 與該氫。
7. 如申請專利範圍第 6 項所述之方法，其中該基材於該熱化學氣相沉積製程期間被加熱一溫度，該溫度在約 $100^{\circ}C$ 至約 $250^{\circ}C$ 的範圍內。
8. 如申請專利範圍第 1 項所述之方法，其中該基材於一原子層沉積製程期間依序暴露至該 CCTBA 與該氫。
9. 如申請專利範圍第 1 項所述之方法，其中該阻障層是鈮、氮化鈮、鈦、氮化鈦、鎢、氮化鎢、前述材料之合金、前述材料之衍生物、或前述材料之組合。
10. 如申請專利範圍第 9 項所述之方法，其中該阻障層是配置於一鈮層上的一氮化鈮層。

11. 如申請專利範圍第 1 項所述之方法，其中該導電材料包含：銅或一銅合金。
12. 如申請專利範圍第 11 項所述之方法，其中該導電材料包含：一種晶層及一塊體層。
13. 如申請專利範圍第 12 項所述之方法，其中該種晶層包含銅且藉由一物理氣相沉積製程或一化學氣相沉積製程沉積。
14. 如申請專利範圍第 12 項所述之方法，其中該塊體層包含銅且藉由一電化學電鍍製程沉積。
15. 如申請專利範圍第 11 項所述之方法，其中該導電材料為藉由一電化學電鍍製程直接沉積在該鈷層上。
16. 一種用於在一基材表面上沉積材料的方法，其包含以下步驟：
 在一基材上形成一阻障層，其中該阻障層是一金屬層、一金屬氮化物層、或前述層之組合；
 暴露該基材至二鈷六羰基丁基乙炔(CCTBA)及氫，以於一氣相沉積製程期間在該阻障層上形成一鈷層；
 於一後處理製程期間暴露該鈷層至一電漿；及

藉由一氣相沉積製程沉積一銅層於該鈷層上，其中該鈷層是金屬鈷、硼化鈷、磷化鈷、或前述物質之組合。

17. 如申請專利範圍第 16 項所述之方法，其中該電漿是由氮(N_2)、氨(NH_3)、氫(H_2)、氫、氬、或前述氣體之組合所形成。

18. 如申請專利範圍第 17 項所述之方法，其中該鈷層係暴露至該電漿達自約 20 秒至約 40 秒範圍間的一段時間，且該電漿由一遠距電漿源形成。

19. 如申請專利範圍第 16 項所述之方法，其中該基材於一熱化學氣相沉積製程期間暴露至一沉積氣體，該沉積氣體包含該 CCTBA 與該氬。

20. 如申請專利範圍第 19 項所述之方法，其中該基材在該熱化學氣相沉積製程期間被加熱至一溫度，該溫度在約 $100^{\circ}C$ 至約 $250^{\circ}C$ 之範圍內。

21. 如申請專利範圍第 16 項所述之方法，其中該基材在原子層沉積製程期間依序暴露至該 CCTBA 與該氬。

22. 如申請專利範圍第 16 項所述之方法，其中該鈷層在一電漿輔助化學氣相沉積製程或一電漿輔助原子層

沉積製程期間形成。

23. 如申請專利範圍第 16 項所述之方法，其中該阻障層是鈹、氮化鈹、鈦、氮化鈦、鎢、氮化鎢、前述材料之合金、前述材料之衍生物、或前述材料之組合。

24. 如申請專利範圍第 23 項所述之方法，其中該阻障層是配置於一鈹層上的一氮化鈹層。

25. 一種用於在一基材表面上沉積材料的方法，其包含以下步驟：

在一基材上形成一阻障層，其中該阻障層是選自由鈹、氮化鈹、鈦、氮化鈦、鎢、氮化鎢、前述材料之合金、前述材料之衍生物、及前述材料之組合所構成之群組；

於一氣相沉積製程期間暴露該基材至二鈷六羰基丁基乙炔(CCTBA)及一還原氣體以在該阻障層上形成一鈷層；

於一後處理製程期間暴露該鈷層至一氫電漿；及

沉積一銅材料於該鈷層之上，其中該鈷層是金屬鈷、硼化鈷、磷化鈷、或前述物質之組合。

四、指定代表圖：

(一)本案指定代表圖為：第 (2F) 圖。

(二)本代表圖之元件符號簡單說明：

200	基 材
202	下 層
204	介 電 層
220	鈷 層
230	種 晶 層
240	塊 體 層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無