

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-197734

(P2016-197734A)

(43) 公開日 平成28年11月24日(2016.11.24)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 8 Z	2 H 1 9 2
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 7 N	5 F 0 0 4
GO 2 F 1/1368 (2006.01)	HO 1 L 29/78 6 1 8 B	5 F 0 4 5
HO 1 L 21/3065 (2006.01)	GO 2 F 1/1368	5 F 1 1 0
HO 1 L 21/31 (2006.01)	HO 1 L 21/302 1 0 5 A	
審査請求 有 請求項の数 4 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2016-126258 (P2016-126258)	(71) 出願人	000153878
(22) 出願日	平成28年6月27日 (2016. 6. 27)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2012-11612 (P2012-11612) の分割	(72) 発明者	笹川 慎也
原出願日	平成24年1月24日 (2012. 1. 24)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(31) 優先権主張番号	特願2011-14086 (P2011-14086)	(72) 発明者	藤木 寛士
(32) 優先日	平成23年1月26日 (2011. 1. 26)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(33) 優先権主張国	日本国 (JP)		半導体エネルギー研究所内
		F ターム (参考)	2H192 AA24 CB05 CB08 CB32 CB56 CC04 HA63 5F004 AA09 BA20 CA02 CA03 CA04 CA06 DA00 DA01 DA04 DA11 DA26 DB01 DB09 EA28 EB08 FA08
		最終頁に続く	

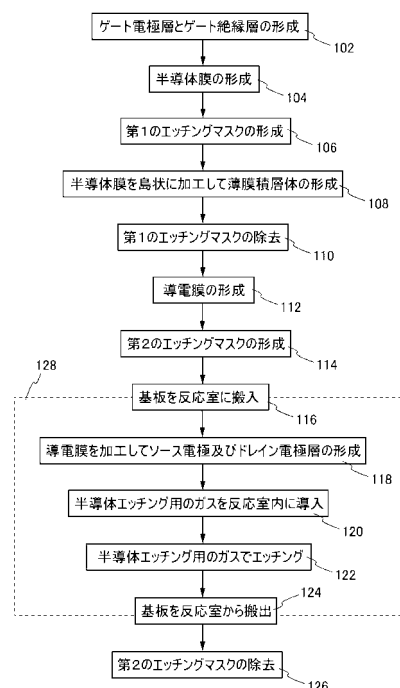
(54) 【発明の名称】 薄膜トランジスタ

(57) 【要約】

【課題】 オフ電流が小さく、好ましくはオン電流及び移動度も高く、工程が簡略化された半導体装置の作製方法を提供する。

【解決手段】 チャネルエッチ型の薄膜トランジスタの作製に際して、ゲート絶縁層上に少なくとも半導体層を形成し、半導体層上に導電膜を形成し、導電膜上にエッチングマスクを形成し、基板を反応室内に搬入し、導電膜を加工してソース電極及びドレイン電極層を形成し、反応室内に半導体エッチング用のガスを導入し、反応室内で半導体エッチング用のガスでエッチングを行い、基板を反応室から搬出し、その後エッチングマスクを除去する。すなわち、導電膜の加工から半導体エッチング用のガスで行うエッチングまでを同一チャンバー内で連続して行い、半導体エッチング用のガスで行うエッチングはエッチングマスクを除去する前に行う。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

基板上のゲート電極層と、
前記ゲート電極層上のゲート絶縁層と、
前記ゲート絶縁層上の半導体層と、
前記半導体層上の不純物半導体膜と、
前記不純物半導体膜上のソース電極及びドレイン電極と、
前記ソース電極上及び前記ドレイン電極上の絶縁膜と、を有する薄膜トランジスタにおいて、
ゲート電圧 V_g が 1.5 V の時のオン電流が 1.8×10^{-13} A 以上であり、
オフ電流の最小値が 2.08×10^{-18} A 以下であり、
電界効果移動度が $2.4 \text{ cm}^2/\text{Vs}$ 以上であることを特徴とする薄膜トランジスタ。

10

【請求項 2】

基板上のゲート電極層と、
前記ゲート電極層上のゲート絶縁層と、
前記ゲート絶縁層上の半導体層と、
前記半導体層上の不純物半導体膜と、
前記不純物半導体膜上のソース電極及びドレイン電極と、
前記ソース電極上及び前記ドレイン電極上の絶縁膜と、
前記絶縁膜上の導電膜と、を有する薄膜トランジスタにおいて、
前記導電膜は、バックゲート電極として機能する領域を有し、
ゲート電圧 V_g が 1.5 V の時のオン電流が 1.8×10^{-13} A 以上であり、
オフ電流の最小値が 2.08×10^{-18} A 以下であり、
電界効果移動度が $2.4 \text{ cm}^2/\text{Vs}$ 以上であることを特徴とする薄膜トランジスタ。

20

【請求項 3】

請求項 1 又は請求項 2 において、
前記半導体層は、微結晶半導体膜であることを特徴とする薄膜トランジスタ。

【請求項 4】

請求項 1 又は請求項 2 において、
前記半導体膜は、非晶質シリコンであることを特徴とする薄膜トランジスタ。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の作製方法に関する。なお、本明細書において、半導体装置とは、半導体素子自体または半導体素子を含むものをいい、このような半導体素子として、例えばトランジスタ（薄膜トランジスタなど）が挙げられる。液晶表示装置などの表示装置も半導体装置に含まれる。

【背景技術】

【0002】

近年、半導体装置は、人間の生活に欠かせないものとなっている。このような半導体装置に含まれる薄膜トランジスタは、基板上に薄膜を形成し、該薄膜をエッチングなどにより所望の形状に加工することで作製される。このような薄膜素子の作製方法は、例えば、液晶表示装置（例えば、液晶テレビ）に適用されている。

40

【0003】

従来の液晶テレビの薄膜トランジスタには、半導体膜として非晶質シリコン膜が用いられることが多い。これは、非晶質シリコン膜により形成された薄膜トランジスタが、比較的作りやすい構造とされているからである。

【0004】

しかしながら、昨今の動画事情（例えば、3D映画鑑賞や3Dスポーツ観戦など）から、非晶質シリコン膜を用いた液晶テレビでは、動画の鮮明さを表現する事が困難になり、

50

高速に応答する薄膜トランジスタの開発が進められている。そのため、キャリア移動度の高い微結晶シリコン膜の開発が進められている。微結晶シリコン膜を用いた薄膜トランジスタが開示されている先行技術文献として、例えば、特許文献1が挙げられる。

【0005】

薄膜トランジスタの電気的特性は、チャネル形成領域が形成される半導体層の、チャネル形成領域と逆側の部分（以下、「バックチャネル部」と記す。）の状態に大きく左右される。例えば、特許文献1では、微結晶シリコン膜上に非晶質シリコン膜が設けられたチャネルエッチ型薄膜トランジスタのバックチャネル部を形成した後にレジストマスクを除去し、その後更にバックチャネル部をエッチングすることでオフ電流を小さくする薄膜トランジスタの作製方法が開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2009-081422号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の一態様は、バックチャネル部の形成を工夫することで、電気的特性を改善した（特に、オフ電流を小さくした）半導体装置の作製方法を提供することを課題とする。

【課題を解決するための手段】

【0008】

本発明の一態様は、基板上に設けられたチャネルエッチ型の薄膜トランジスタの作製に際して、ゲート絶縁層上に半導体層を形成し、該半導体層上に導電膜を形成し、該導電膜上にエッチングマスクを形成し、前記基板を反応室に搬入し、前記導電膜を塩素系ガスにより加工してソース電極及びドレイン電極層を形成し、前記反応室に半導体エッチング用のガス（例えば、臭化水素（HBr）ガス及び4フッ化メタン（CF₄）ガスの一方または双方）を導入し、前記反応室で半導体エッチング用の前記ガスを用いてエッチングを行い、前記基板を前記反応室から搬出し、その後前記エッチングマスクを除去する半導体装置の作製方法である。すなわち、導電膜の加工から半導体エッチング用のガスを用いるエッチングまでを同一チャンバー内で連続して行い、半導体エッチング用のガスで行うエッチングはエッチングマスクを除去する前に行うため、バックチャネル部が、エッチングマスクの除去に用いる剥離液などに曝露することを防止することができる。

【0009】

本発明の一態様は、基板上のゲート電極層を覆って設けられたゲート絶縁層上に半導体膜を形成し、前記半導体膜上に第1のエッチングマスクを位置選択的に形成し、前記第1のエッチングマスクと重畳していない部分の前記半導体膜を除去して島状に加工することで半導体層を形成し、前記第1のエッチングマスクを除去し、前記半導体層上に導電膜を形成し、前記導電膜上に第2のエッチングマスクを位置選択的に形成し、前記基板を反応室に搬入し、前記導電膜を塩素系ガスにより加工してソース電極及びドレイン電極層を形成し、前記反応室に半導体エッチング用のガス（例えば、臭化水素（HBr）ガスまたは4フッ化メタン（CF₄）ガス）を導入し、前記反応室で半導体エッチング用の前記ガスを用いてエッチングを行い、前記基板を前記反応室から搬出し、その後前記第2のエッチングマスクを除去する半導体装置の作製方法である。

【0010】

本発明の一態様は、基板上のゲート電極層を覆って設けられたゲート絶縁層上に結晶性半導体膜を形成し、前記結晶性半導体膜上に非晶質半導体膜を形成し、前記非晶質半導体膜上に不純物半導体膜を形成し、前記不純物半導体膜上に第1のエッチングマスクを位置選択的に形成し、前記第1のエッチングマスクと重畳していない部分の前記結晶性半導体膜、前記非晶質半導体膜及び前記不純物半導体膜を除去して島状に加工することで薄膜積層体を形成し、前記第1のエッチングマスクを除去し、前記薄膜積層体上に導電膜を形成

10

20

30

40

50

し、前記導電膜上に第2のエッチングマスクを位置選択的に形成し、前記基板を反応室に搬入し、前記導電膜を塩素系ガスにより加工してソース電極及びドレイン電極層を形成し、前記反応室に半導体エッチング用のガス（例えば、臭化水素（HBr）ガスまたは4フッ化メタン（CF₄）ガス）を導入し、前記反応室で半導体エッチング用の前記ガスを用いてエッチングを行い、前記基板を前記反応室から搬出し、その後前記第2のエッチングマスクを除去する半導体装置の作製方法である。

【0011】

前記構成の半導体装置の作製方法において、前記反応室に導入する半導体エッチング用の前記ガスは、臭化水素ガス及び4フッ化メタンガスの混合ガスであることが好ましい。前記混合ガスには、さらに、酸素ガスが含まれていてもよい。

10

【0012】

前記構成の半導体装置の作製方法において、前記第2のエッチングマスクの除去後に保護絶縁層を形成し、前記ソース電極と前記ドレイン電極の間に重畳する前記保護絶縁層上にバックゲート電極を形成することでデュアルゲート型の半導体装置を作製することができる。

【0013】

前記構成の半導体装置の作製方法において、前記第2のエッチングマスクを除去する直前に、酸素プラズマ処理を行うことが好ましい。

【0014】

前記構成の半導体装置の作製方法において、前記第2のエッチングマスクを除去した直後に、水素ガスと酸素ガスの混合ガスを用いてプラズマ処理を行うことが好ましい。

20

【0015】

前記構成の半導体装置の作製方法において、前記結晶性半導体膜は、微結晶半導体膜であることが好ましい。

【0016】

前記構成の半導体装置の作製方法において、前記微結晶半導体膜は微結晶シリコン膜であり、前記非晶質半導体膜は非晶質シリコン膜であればよい。

【0017】

なお、本明細書において、半導体装置を説明する際にはトランジスタとして画素トランジスタを例示しているが、これに限定されず、本発明の一態様である半導体装置は、画素トランジスタ以外のトランジスタであってもよい。

30

【0018】

なお、本明細書において、「膜」とは、CVD法（プラズマCVD法などを含む。）またはスパッタリング法などにより、被形成面の全面に形成されたものをいう。一方で、「層」とは、「膜」が加工されたもの、または被形成面の全面に形成された状態で加工されないものをいう。ただし、「膜」と「層」を特に区別することなく用いることがあるものとする。

【発明の効果】

【0019】

本発明の一態様によれば、オフ電流が小さい半導体装置を作製することができる。好ましくは半導体装置にバックゲート電極を設けてオン電流を向上させ、電界効果移動度を向上させることができる。また、導電膜の加工から半導体エッチング用のガスで行うエッチングまでを同一反応室（チャンバー）内で連続して行うため、半導体装置を簡略な工程で作製することができる。

40

【図面の簡単な説明】

【0020】

【図1】本発明の一態様である半導体装置の作製方法を説明するフローチャート。

【図2】本発明の一態様である半導体装置の作製方法を説明する図。

【図3】本発明の一態様である半導体装置の作製方法を説明する図。

【図4】本発明の一態様である半導体装置を説明する図。

50

- 【図 5】本発明の一態様である半導体装置を説明する図。
【図 6】本発明の一態様である半導体装置を説明する図。
【図 7】本発明の一態様である半導体装置を説明する図。
【図 8】実施例 1 における実施例の $I_{ds}-V_{gs}$ カーブ。
【図 9】実施例 1 における実施例の $I_{ds}-V_{gs}$ カーブ。
【図 10】実施例 1 における実施例の $I_{ds}-V_{gs}$ カーブ。
【図 11】実施例 1 における比較例の $I_{ds}-V_{gs}$ カーブ。
【発明を実施するための形態】
【0021】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0022】

(実施の形態 1)

本実施の形態では、本発明の一態様である半導体装置の作製方法について図 1 乃至図 3 を参照して説明する。

【0023】

図 1 は、本実施の形態にて説明する本発明の一態様を説明するフローチャートを示す。

【0024】

まず、ゲート電極層とゲート絶縁層の形成を行う（第 1 の工程 102）。次に、ゲート絶縁層上に半導体膜の形成を行う（第 2 の工程 104）。次に、半導体膜上に（位置選択的に）第 1 のエッチングマスクの形成を行う（第 3 の工程 106）。次に、半導体膜を島状に加工して薄膜積層体（または半導体層）の形成を行う（第 4 の工程 108）。次に、第 1 のエッチングマスクの除去を行う（第 5 の工程 110）。次に、導電膜の形成を行う（第 6 の工程 112）。次に、第 2 のエッチングマスクの形成を行う（第 7 の工程 114）。次に、基板を反応室に搬入する（第 8 の工程 116）。次に、導電膜を加工してソース電極及びドレイン電極層の形成を行う（第 9 の工程 118）。次に、半導体エッチング用のガスを反応室に導入する（第 10 の工程 120）。次に、半導体エッチング用のガスでエッチングを行う（第 11 の工程 122）。次に、基板を反応室から搬出する（第 12 の工程 124）。次に、第 2 のエッチングマスクの除去を行う（第 13 の工程 126）。ここで、第 8 の工程 116 から第 12 の工程 124 までは、同一の反応室にて連続して行う（点線 128）。

【0025】

ここで、エッチングマスクとしては、レジストマスクを用いることが一般的であり、第 13 の工程 126 には、レジスト剥離液が用いられることが多い。第 11 の工程 122 により、エッチング加工された直後の活性なバックチャネルがレジスト剥離液に暴露されることを防止することができる。

【0026】

なお、半導体膜は積層膜であることが好ましい。該積層膜では、ゲート絶縁層と接する側に半導体膜が設けられ、導電膜と接する側に不純物半導体膜が設けられているとよい。好ましくは、該積層膜では、ゲート絶縁層と接する側に結晶性半導体膜が設けられ、該結晶性半導体膜上に「非晶質半導体を含む膜」が設けられ、導電膜と接する側に不純物半導体膜が設けられているとよい。または、「非晶質半導体を含む膜」に代えて非晶質半導体膜が設けられていてもよい。

【0027】

なお、本明細書において「非晶質半導体を含む膜」とは、大部分が非晶質である半導体膜をいう。「非晶質半導体を含む膜」は、好ましくは、非晶質半導体と微小半導体結晶粒を有し、従来の非晶質半導体と比較して、一定光電流法（CPM: Constant Photocurrent Method）やフォトルミネッセンス分光測定で測定される

Urbach 端のエネルギーが小さく、欠陥吸収スペクトル量が少ない半導体膜である。このような半導体膜は、従来の非晶質半導体膜と比較して欠陥が少なく、価電子帯のバンド端（移動度端）における準位のテイル（裾）の傾きが急峻である秩序性の高い半導体膜である。

【0028】

なお、本発明の一態様である半導体装置の作製方法は、第8の工程116から第12の工程124までは、同一の反応室にて連続して行えば、図1に限定されるものではない。

【0029】

図1を参照して説明した半導体装置の作製方法について、図2及び図3を参照して、より詳細に説明する。本実施の形態にて説明する本発明の一態様は、基板200上の第1の導電層202を覆って設けられた第1の絶縁層204上に第1の半導体膜206を形成し、第1の半導体膜206上に第2の半導体膜208を形成し、第2の半導体膜208上に不純物半導体膜210を形成し、不純物半導体膜210上に第1のエッチングマスク212を位置選択的に形成し、第1のエッチングマスク212と重畳していない部分の第1の半導体膜206、第2の半導体膜208及び不純物半導体膜210を除去して島状に加工することで薄膜積層体214を形成し、第1のエッチングマスク212を除去し、薄膜積層体214上に導電膜216を形成し、導電膜216上に第2のエッチングマスク218を位置選択的に形成し、基板200を反応室に搬入し、少なくとも導電膜216を加工して第2の導電層220を形成し、前記反応室に半導体エッチング用のガスを導入し、前記反応室で半導体エッチング用のガスを用いてエッチングを行い、基板200を前記反応室から搬出し、その後第2のエッチングマスク218を除去する半導体装置の作製方法である。

【0030】

まず、基板200上に第1の導電層202を形成し、第1の導電層202を覆って第1の絶縁層204を形成する（図2（A））。なお、この工程は、図1における第1の工程102に相当する。

【0031】

基板200は、絶縁性基板である。基板200として、例えば、ガラス基板、石英基板、セラミック基板の他、本作製工程の処理温度に耐えうる程度の耐熱性を有するプラスチック基板などを用いることができる。基板200がガラス基板である場合には、第1世代（例えば、320mm×400mm）～第10世代（例えば、2950mm×3400mm）のものを用いればよいが、これに限定されるものではない。

【0032】

なお、基板200上に下地層が設けられていてもよい。

【0033】

第1の導電層202は、例えば、スパッタリング法を用いて導電膜（例えば、金属膜または一導電型の不純物元素が添加された半導体膜など）を形成し、該導電膜上にエッチングマスクを位置選択的に形成してエッチングを行うことで形成すればよい。または、インクジェット法などを用いて位置選択的に形成してもよい。なお、第1の導電層202となる導電膜は、単層で形成してもよいし、複数の層を積層して形成してもよい。例えば、Ti層によりAl層を挟持した3層の積層構造とすればよい。なお、第1の導電層202は、少なくとも走査線とゲート電極を構成するため、「ゲート電極層」と呼んでもよい。

【0034】

第1の絶縁層204は、例えば、プラズマCVD法を用いて絶縁性材料（例えば、窒化シリコン、窒化酸化シリコン、酸化窒化シリコンまたは酸化シリコンなど）膜を形成すればよい。なお、第1の絶縁層204は、単層で形成してもよいし、複数の層を積層して形成してもよい。ここでは、例えば、窒化シリコン層上に酸化窒化シリコン層が積層された2層の積層構造とする。なお、第1の絶縁層204は、少なくともゲート絶縁層を構成する。

【0035】

なお、「窒化酸化シリコン」とは、その組成として、酸素よりも窒素の含有量が多いものであって、好ましくは、ラザフォード後方散乱法（RBS：Rutherford Backscattering Spectrometry）及び水素前方散乱法（HFS：Hydrogen Forward Scattering）を用いて測定した場合に、組成範囲として酸素が5～30原子%、窒素が20～55原子%、シリコンが25～35原子%、水素が10～30原子%の範囲で含まれるものをいう。

【0036】

なお、「酸化窒化シリコン」とは、その組成として、窒素よりも酸素の含有量が多いものであって、好ましくは、RBS及びHFSを用いて測定した場合に、組成範囲として酸素が50～70原子%、窒素が0.5～15原子%、シリコンが25～35原子%、水素が0.1～10原子%の範囲で含まれるものをいう。

10

【0037】

ただし、酸化窒化シリコンまたは窒化酸化シリコンを構成する原子の合計を100原子%としたとき、窒素、酸素、シリコン及び水素の含有比率が前記範囲内に含まれるものとする。

【0038】

次に、第1の絶縁層204上に第1の半導体膜206と、第2の半導体膜208と、不純物半導体膜210と、第1のエッチングマスク212と、を形成する（図2（B））。なお、この工程は、図1における第2の工程104及び第3の工程106に相当する。なお、第1の半導体膜206を形成する前に第1の絶縁層204に酸素を含むガスによりプラズマ処理を行うことが好ましい。ここで、酸素を含むガスとは、酸素ガスまたは一酸化二窒素ガスなどが含まれるガスが挙げられる。また、第1のエッチングマスク212は、レジスト材料により位置選択的に形成すればよい。

20

【0039】

第1の半導体膜206は、大部分が結晶性である半導体膜である。結晶性半導体としては、例えば、微結晶半導体が挙げられる。ここで、微結晶半導体とは、非晶質と結晶構造（単結晶、多結晶を含む。）の中間的な構造の半導体をいう。微結晶半導体は、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な半導体であり、結晶粒径が2nm以上200nm以下、好ましくは10nm以上80nm以下、より好ましくは20nm以上50nm以下の柱状または針状の結晶粒が基板表面に対して法線方向に成長している半導体である。このため、柱状または針状の結晶粒の界面には、粒界が形成されることもある。なお、ここでの結晶粒径は、基板表面に対して平行な面における結晶粒の最大直径である。そして、結晶粒は、非晶質半導体領域と、単結晶とみなせる微小結晶である結晶子を有する。なお、結晶粒は双晶を有する場合もある。

30

【0040】

微結晶半導体としては、例えば、微結晶シリコンを用いればよい。微結晶半導体の一である微結晶シリコンでは、そのラマンスペクトルのピークが単結晶シリコンを示す 520 cm^{-1} よりも低波数側にシフトしている。すなわち、単結晶シリコンを示す 520 cm^{-1} と非晶質シリコンを示す 480 cm^{-1} の間に微結晶シリコンのラマンスペクトルのピークがある。また、未結合手（ダングリングボンド）を終端するために、水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。さらに、He、Ar、KrまたはNeなどの希ガス元素を含ませて格子歪みを更に助長させると、安定性が増し良好な微結晶半導体が得られる。

40

【0041】

なお、結晶性半導体膜に含まれる酸素及び窒素の濃度（二次イオン質量分析法による測定値）を低くし、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とすると、結晶性を高めることができる。

【0042】

なお、結晶性半導体膜は、2段階または3段階の形成処理により形成することが好まし

50

く、２段階の形成処理においては、例えば、第１段階では５００Pa程度の圧力下で厚さ５nm程度の微結晶シリコン膜を形成し、第２段階では５０００Pa程度の圧力下で所望の厚さの微結晶シリコン膜を形成するとよい。第２段階においては、第１段階よりもシランの流量比を小さくし、高希釈な条件とするとよい。３段階の形成処理は、第１段階では初期核を発生させ、第２段階では結晶核間の隙間（「鬆」と呼ばれる部分）を充填し、第３段階では結晶性を向上させるとよい。例えば、第１段階では１０００Pa程度の圧力下で厚さ５nm程度の微結晶シリコン膜を形成し、第２段階では１００００Pa程度の圧力下で厚さ２５nm程度の微結晶シリコン膜を形成し、第３段階では導入する堆積ガスの流量を大小で交互に切り替えつつ堆積とエッチングを行うことで、結晶性の高い部分のみ成長させるとよい。

10

【００４３】

第２の半導体膜２０８は、バッファ層として機能し、大部分が非晶質である半導体膜である。好ましくは、前記「非晶質半導体を含む膜」である。

【００４４】

第２の半導体膜２０８には、ハロゲン及び窒素を含んでいてもよい。第２の半導体膜２０８に窒素が含まれる場合には、NH基またはNH₂基として含んでいてもよい。

【００４５】

なお、ここで、第１の半導体膜２０６と第２の半導体膜２０８の界面領域は、微結晶半導体領域と当該微結晶半導体領域の間に充填される非晶質半導体領域を有する。具体的には、第１の半導体膜２０６から錐形状に伸びた微結晶半導体領域と、第２の半導体膜２０

20

【００４６】

本発明の一態様である半導体装置においては、第２の半導体膜２０８によりバッファ層が設けられるため、トランジスタのオフ電流を小さくすることができる。また、前記界面領域において、錐形状に伸びた微結晶半導体領域を有するため、縦方向（厚さ方向）の抵抗、すなわち、第２の半導体膜２０８と、不純物半導体膜２１０により構成されるソース領域またはドレイン領域と、の間の抵抗を低くすることができ、トランジスタのオン電流を高めることができる。すなわち、「非晶質半導体を含む膜」を適用することで従来の非晶質半導体を適用した場合よりも、オフ電流を十分に低減させつつ、オン電流の低下をも抑制することができ、トランジスタのスイッチング特性を高くすることができる。

30

【００４７】

なお、完成したトランジスタにおいて、第１の半導体膜２０６により形成される第１の半導体層が薄くなるとオン電流が低下し、第１の半導体膜２０６により形成される第１の半導体層が厚くなると、第１の半導体膜２０６により形成される第１の半導体層と後に形成される第２の導電層の接触面が広くなり、オフ電流が増大する。従って、オンオフ比を高くするためには、第１の半導体膜２０６を厚くし、更には後述するように、第１の半導体膜２０６により形成される第１の半導体層を含む薄膜積層体２１４の側壁に絶縁化処理を行うことが好ましい。

【００４８】

前記微結晶半導体領域は、第１の半導体膜２０６から第２の半導体膜２０８に向かって先端が細くなる錐形状の結晶粒により大部分が構成されているとよい。または、第１の半導体膜２０６から第２の半導体膜２０８に向かって幅が広がる結晶粒により大部分が構成されていてもよい。

40

【００４９】

前記界面領域において、微結晶半導体領域が、第１の半導体膜２０６から第２の半導体膜２０８に向かって先端が細くなる錐形状に伸びた結晶粒である場合には、第１の半導体膜２０６側のほうが、第２の半導体膜２０８側と比較して、微結晶半導体領域の占める割合が高い。微結晶半導体領域は、第１の半導体膜２０６の表面から厚さ方向に成長するが、原料ガスにおいて堆積性ガス（例えば、シラン）に対する水素ガスの流量が小さく（すなわち、希釈率が低く）、または窒素を含む原料ガスの濃度が高いと、微結晶半導体領域

50

における結晶成長が抑制され、結晶粒が錐形状になり、堆積されて形成される半導体は、大部分が非晶質半導体となる。

【0050】

なお、前記界面領域は、窒素、特にNH基またはNH₂基を含有することが好ましい。これは、微結晶半導体領域に含まれる結晶の界面、微結晶半導体領域と非晶質半導体領域の界面において、窒素、特にNH基またはNH₂基がシリコン原子のダングリングボンドと結合すると、欠陥を低減させ、キャリアが流れやすくなるためである。このため、窒素、好ましくはNH基またはNH₂基を $1 \times 10^{20} \text{ atoms/cm}^3$ 乃至 $1 \times 10^{21} \text{ atoms/cm}^3$ の濃度で含有させると、シリコン原子のダングリングボンド間を架橋しやすくなり、キャリアがより流れやすくなる。この結果、結晶粒界や欠陥におけるキャリアの移動を促進する結合ができ、前記界面領域のキャリア移動度が向上する。そのため、トランジスタの電界効果移動度が向上する。

10

【0051】

なお、前記界面領域の酸素濃度を低減させることにより、微結晶半導体領域と非晶質半導体領域の界面または結晶粒間の界面における欠陥密度を低減させ、キャリアの移動を阻害する結合を低減させることができる。

【0052】

不純物半導体膜210は、一導電型を付与する不純物元素を添加した半導体により形成する。トランジスタがn型である場合には、一導電型を付与する不純物元素を添加した半導体として、例えば、PまたはAsを添加したシリコンが挙げられる。または、トランジスタがp型である場合には、一導電型を付与する不純物元素として、例えば、Bを添加することも可能であるが、トランジスタはn型とすることが好ましい。そのため、ここでは、一例として、Pを添加したシリコンを用いる。なお、不純物半導体膜210は、非晶質半導体により形成してもよいし、微結晶半導体などの結晶性半導体により形成してもよい。

20

【0053】

不純物半導体膜210を非晶質半導体により形成する場合には、堆積性ガスの流量に対する希釈ガスの流量を1倍以上10倍未満、好ましくは1倍以上5倍以下とすればよい。不純物半導体膜210を結晶性半導体により形成する場合には、堆積性ガスの流量に対する希釈ガスの流量を10倍以上2000倍以下、好ましくは50倍以上200倍以下とすればよい。

30

【0054】

なお、第1の絶縁層204から不純物半導体膜210までは同一反応室（チャンバー）内で連続して形成することが好ましい。第1の絶縁層204から不純物半導体膜210までの各々の層間の界面に大気成分などが含まれてしまうことを防止するためである。

【0055】

次に、第1のエッチングマスク212を用いて第1の半導体膜206と、第2の半導体膜208と、不純物半導体膜210と、をエッチングする。その後、第1のエッチングマスク212を除去することで、薄膜積層体214を得ることができる（図2（C））。なお、これらの工程は、それぞれ図1における第4の工程108及び第5の工程110に相当する。

40

【0056】

なお、ここで、上述したように、薄膜積層体214の側壁に対して絶縁化処理を行うことが好ましい。なぜなら、完成したトランジスタの第1の半導体層と第2の導電層（ソース電極及びドレイン電極層）が接するとオフ電流が増大してしまうことが多いからである。ここで絶縁化処理としては、薄膜積層体214の側壁を酸素プラズマ若しくは窒素プラズマに曝す処理、または薄膜積層体214の側壁が露出された状態で絶縁膜を形成し、該絶縁膜を異方性の高いエッチング方法により基板200の表面に垂直な方向にエッチングすることで、薄膜積層体214の側壁に接してサイドウォール絶縁層を形成する処理が挙げられる。なお、酸素プラズマは、酸素ガスにより発生させるプラズマに限定されず、酸

50

素を含むガスにより発生させるプラズマであればよい。同様に、窒素プラズマは、窒素ガスにより発生させるプラズマに限定されず、窒素を含むガスにより発生させるプラズマであればよい。

【0057】

次に、第1の絶縁層204及び薄膜積層体214上に導電膜216を形成する。導電膜216上には第2のエッチングマスク218を形成する(図2(D))。なお、これらの工程は、図1における第6の工程112及び第7の工程114に相当する。

【0058】

導電膜216は、第1の導電層202と同様に、導電性材料(例えば、金属または一導電型の不純物元素が添加された半導体など)により形成すればよい。なお、導電膜216は、単層で形成してもよいし、複数の層を積層して形成してもよい。例えば、Ti層によりAl層を挟持した3層の積層構造とする。

10

【0059】

次に、基板200を反応室に搬入する。なお、この工程は、図1における第8の工程116に相当する。

【0060】

次に、第2のエッチングマスク218を用いて導電膜216をエッチングすることで第2の導電層220を形成しつつ、薄膜積層体214のエッチングを行う(図3(A))。なお、この工程は、図1における第9の工程118に相当する。

【0061】

なお、第2の導電層220は、少なくとも信号線、ソース電極及びドレイン電極を構成するため、「ソース電極及びドレイン電極層」と呼んでもよい。

20

【0062】

ここで、導電膜216及び薄膜積層体214のエッチングには塩素系ガスを用いればよく、例えば、三塩化ホウ素ガスと塩素ガスの混合ガスを用いることが好ましい。ただし、これに限定されず、塩素ガスのみを用いてもよい。または、導電膜216をエッチングすることができる他のガスを用いてもよい。

【0063】

なお、薄膜積層体214のエッチングによって第1の半導体層222を露出させることが好ましい。

30

【0064】

次に、第9の工程118を行った反応室に半導体エッチング用のガスを導入し、半導体エッチング用のガスでエッチングを行う。なお、この工程は、図1における第10の工程120及び第11の工程122に相当する。

【0065】

ここで、半導体エッチング用のガスとしては、HBrガス及びCF₄ガスが挙げられるが、これらのうち少なくともいずれか一方を反応室に導入して半導体エッチング用のガスでエッチングを行えばよい。好ましくは、HBrガスとCF₄ガスの混合ガスを用いる。

【0066】

半導体エッチング用のガスでエッチングすることにより、第1の半導体層222のチャネル部が露出される。

40

【0067】

次に、基板200を反応室から搬出する。なお、この工程は、図1における第12の工程124に相当する。

【0068】

次に、第2のエッチングマスク218を除去する(図3(B))。第2のエッチングマスク218は、レジスト剥離液を用いて直接剥離してもよいが、好ましくは酸素プラズマ処理(アッシング)を行った後にレジスト剥離液を用いて剥離する。当該酸素プラズマ処理により、第2のエッチングマスク218は縮小される。なお、この工程は、図1における第13の工程126に相当する。

50

【0069】

バックチャネル部が半導体エッチング用のガスでエッチングされると、第2のエッチングマスク218の除去に用いられるレジスト剥離液によるオフ電流の増大とキャリア移動度の低下を抑制することができる。

【0070】

ただし、第2のエッチングマスク218を除去するに際して、酸素プラズマ処理（アッシング）のみを用いてもよい。

【0071】

その後、第1の半導体層222は、 H_2O プラズマに曝すとよい。または、 H_2O プラズマに代えて、水素と酸素の混合ガスにより生じさせたプラズマを用いてもよい。

10

【0072】

以上説明したように、トランジスタを作製することができる。このようなトランジスタは、表示装置の画素に用いる画素トランジスタに適用することができる。

【0073】

その後、これらを覆って第2の絶縁層228を形成する。なお、第2の絶縁層228は、少なくとも第1の半導体層222の露出された部分を覆って形成する。その後、第2の絶縁層228に開口部230を形成する（図3（C））。

【0074】

開口部230は、第2の絶縁層228上にエッチングマスクを形成してエッチングを行うことにより形成する。

20

【0075】

次に、開口部230を介して第2の導電層220により形成されるソース電極及びドレイン電極の一方に電氣的に接続されるように第3の導電層232を位置選択的に形成する。

【0076】

第3の導電層232は、画素トランジスタに接続される画素電極を構成することから、透光性を有する材料により形成するとよい。第3の導電層232は、第2の絶縁層228上に導電膜を形成し、この導電膜上にエッチングマスクを形成してエッチングを行うことにより形成する。

【0077】

第3の導電層232は、透光性を有する導電性高分子（導電性ポリマーともいう。）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した第3の導電層232は、シート抵抗が $10000\Omega/\square$ 以下であり、且つ波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1\Omega\cdot cm$ 以下であることが好ましい。

30

【0078】

なお、導電性高分子としては、いわゆる π 電子共役系導電性高分子を用いることができる。例えば、ポリアニリン若しくはその誘導体、ポリピロール若しくはその誘導体、ポリチオフェン若しくはその誘導体、またはアニリン、ピロール及びチオフェンの2種以上の共重合体若しくはその誘導体などがあげられる。

40

【0079】

第3の導電層232は、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと記す。）、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物などを用いて形成することができる。

【0080】

なお、図示していないが、第2の絶縁層228と第3の導電層232との間に、スピンコーティング法などにより形成した有機樹脂により形成される絶縁層を有していてもよい。

50

【0081】

なお、本実施の形態の薄膜トランジスタは好ましい一形態であり、これに限定されるものではない。例えば、第1の半導体膜206は微結晶半導体膜でなくてもよいし、第2の半導体膜208には微小半導体結晶粒が含まれていなくてもよい。

【0082】

以上説明したように、電気的特性が良好な（例えば、オフ電流が小さい）薄膜トランジスタを作製することができる。

【0083】

（実施の形態2）

実施の形態1で説明した薄膜トランジスタには、チャネル形成領域と重畳して第3の導電層232が設けられており、これがバックゲート電極として機能する。本実施の形態では、薄膜トランジスタへのバックゲート電極の配し方について説明する。

【0084】

図4（A）乃至（D）は、バックゲート電極が設けられた薄膜トランジスタの上面図を示す。なお、断面構造は、実施の形態1で説明したものと同様である。

【0085】

まず、図4（A）に示すように、バックゲート308Aは、ゲート300Aと電氣的に接続させることなく、独立に引き回して形成することができる。図4（A）に示すようにバックゲート308Aを配することで、バックゲート308Aに供給する電位と、ゲート300Aに供給する電位を制御し、各々の電位を独立したものとすることができる。このため、薄膜トランジスタのしきい値電圧を制御することができる。また、キャリアが流れる領域が、第1の半導体層により構成されるチャネル形成領域のゲート側及びバックゲート側の双方に形成されるため薄膜トランジスタのオン電流を大きくすることができる。

【0086】

なお、図4（A）に示すゲート300Aは、ゲート電極とゲート配線であり、実施の形態1における第1の導電層202により構成されるものである。

【0087】

なお、図4（A）に示す配線302Aは、ソース電極とソース配線であり、実施の形態1における第2の導電層220により構成されるものである。

【0088】

なお、図4（A）に示す電極304Aは、ドレイン電極であり、実施の形態1における第2の導電層220により構成されるものである。

【0089】

なお、図4（A）に示す電極306Aは、画素電極であり、実施の形態1における第3の導電層232により構成されるものである。

【0090】

なお、図4（A）に示すバックゲート308Aは、バックゲート電極とバックゲート配線であり、実施の形態1における第3の導電層232により構成されるものである。

【0091】

なお、図4（A）に示す開口部310Aは、実施の形態1における開口部230に相当する。

【0092】

または、図4（B）に示すように、バックゲートは、ゲートと電氣的に接続させてもよい。図4（B）では、ゲート300Bとバックゲート308Bが、開口部312で電氣的に接続されている。このため、ゲートの電位とバックゲートの電位は、ほぼ等しいものとなる。従って、図4（A）と同様に、キャリアが流れる領域が、第1の半導体層により構成されるチャネル形成領域のゲート側及びバックゲート側の双方に形成されるため薄膜トランジスタのオン電流を大きくすることができる。

【0093】

なお、図4（B）に示すゲート300Bは、ゲート電極とゲート配線であり、実施の形

10

20

30

40

50

態 1 における第 1 の導電層 2 0 2 により構成されるものである。

【0094】

なお、図 4 (B) に示す配線 3 0 2 B は、ソース電極とソース配線であり、実施の形態 1 における第 2 の導電層 2 2 0 により構成されるものである。

【0095】

なお、図 4 (B) に示す電極 3 0 4 B は、ドレイン電極であり、実施の形態 1 における第 2 の導電層 2 2 0 により構成されるものである。

【0096】

なお、図 4 (B) に示す電極 3 0 6 B は、画素電極であり、実施の形態 1 における第 3 の導電層 2 3 2 により構成されるものである。

10

【0097】

なお、図 4 (B) に示すバックゲート 3 0 8 B は、バックゲート電極であり、実施の形態 1 における第 3 の導電層 2 3 2 により構成されるものである。

【0098】

なお、図 4 (B) に示す開口部 3 1 0 B は、実施の形態 1 における開口部 2 3 0 に相当する。

【0099】

なお、図 4 (B) に示す開口部 3 1 2 は、実施の形態 1 における開口部 2 3 0 と同一の工程により設けられたものである。開口部 3 1 2 において、ゲート 3 0 0 B とバックゲート 3 0 8 B が接続されている。

20

【0100】

または、図 4 (C) に示すように、バックゲートは、ゲート電極と電氣的に接続させず、且つ独立に引き回すことなく、フローティングにしてもよい。

【0101】

なお、図 4 (C) に示すゲート 3 0 0 C は、ゲート電極とゲート配線であり、実施の形態 1 における第 1 の導電層 2 0 2 により構成されるものである。

【0102】

なお、図 4 (C) に示す配線 3 0 2 C は、ソース電極とソース配線であり、実施の形態 1 における第 2 の導電層 2 2 0 により構成されるものである。

【0103】

なお、図 4 (C) に示す電極 3 0 4 C は、ドレイン電極であり、実施の形態 1 における第 2 の導電層 2 2 0 により構成されるものである。

30

【0104】

なお、図 4 (C) に示す電極 3 0 6 C は、画素電極であり、実施の形態 1 における第 3 の導電層 2 3 2 により構成されるものである。

【0105】

なお、図 4 (C) に示すバックゲート 3 0 8 C は、バックゲート電極であり、実施の形態 1 における第 3 の導電層 2 3 2 により構成されるものである。

【0106】

なお、図 4 (C) に示す開口部 3 1 0 C は、実施の形態 1 における開口部 2 3 0 に相当する。

40

【0107】

または、図 4 (D) に示すように、バックゲートは、ソース電極及びドレイン電極と重畳して設けられていてもよい。ここでは、図 4 (A) に示す構造の薄膜トランジスタについて示したが、図 4 (B) 及び図 4 (C) に示すバックゲートも同様に第 2 の導電層 2 2 0 により構成されるソース電極及びドレイン電極と重畳していてもよい。

【0108】

なお、図 4 (D) に示すゲート 3 0 0 D は、ゲート電極とゲート配線であり、実施の形態 1 における第 1 の導電層 2 0 2 により構成されるものである。

【0109】

50

なお、図4(D)に示す配線302Dは、ソース電極とソース配線であり、実施の形態1における第2の導電層220により構成されるものである。

【0110】

なお、図4(D)に示す電極304Dは、ドレイン電極であり、実施の形態1における第2の導電層220により構成されるものである。

【0111】

なお、図4(D)に示す電極306Dは、画素電極であり、実施の形態1における第3の導電層232により構成されるものである。

【0112】

なお、図4(D)に示すバックゲート308Dは、バックゲート電極とバックゲート配線であり、実施の形態1における第3の導電層232により構成されるものである。

10

【0113】

なお、図4(D)に示す開口部310Dは、実施の形態1における開口部230に相当する。

【0114】

(実施の形態3)

実施の形態1及び実施の形態2にて作製した薄膜トランジスタを適用した半導体装置としては、電子ペーパーが挙げられる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍(電子ブック)、ポスター、デジタルサイネージ、PID(Public Information Display)、電車などの乗り物の車内広告、クレジットカードなどの各種カードにおける表示などに適用することができる。電子機器の一例を図5に示す。

20

【0115】

図5は、電子書籍の一例を示している。例えば、電子書籍400は、筐体401及び筐体403の2つの筐体で構成されている。筐体401及び筐体403は、軸部411により一体とされており、該軸部411を軸として開閉動作を行うことができる。このような構成により、紙の書籍と同様に取り扱うことが可能となる。

【0116】

筐体401には表示部405及び光電変換装置406が組み込まれ、筐体403には表示部407及び光電変換装置408が組み込まれている。表示部405及び表示部407は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部(図5では表示部405)に文章を表示し、左側の表示部(図5では表示部407)に画像を表示することができる。

30

【0117】

また、図5では、筐体401に操作部などを備えた例を示している。例えば、筐体401において、電源421、操作キー423、スピーカ425などを備えている。操作キー423により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子(イヤホン端子、USB端子、またはACアダプタ及びUSBケーブルなどの各種ケーブルと接続可能な端子など)、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍400は、電子辞書としての機能を持たせた構成としてもよい。

40

【0118】

また、電子書籍400は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0119】

(実施の形態4)

実施の形態1及び実施の形態2にて作製した薄膜トランジスタを適用した半導体装置としては、電子ペーパー以外にもさまざまな電子機器(遊技機も含む)が挙げられる。電子

50

機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【0120】

図6（A）は、テレビジョン装置の一例を示している。テレビジョン装置500は、筐体501に表示部503が組み込まれている。表示部503により、映像を表示することが可能である。また、ここでは、スタンド505により筐体501を支持した構成を示している。

【0121】

テレビジョン装置500の操作は、筐体501が備える操作スイッチや、別体のリモコン操作機510により行うことができる。リモコン操作機510が備える操作キー509により、チャンネルや音量の操作を行うことができ、表示部503に表示される映像を操作することができる。また、リモコン操作機510に、当該リモコン操作機510から出力する情報を表示する表示部507を設ける構成としてもよい。

【0122】

なお、テレビジョン装置500は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【0123】

図6（B）は、デジタルフォトフレームの一例を示している。例えば、デジタルフォトフレーム520は、筐体521に表示部523が組み込まれている。表示部523は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【0124】

なお、デジタルフォトフレーム520は、操作部、外部接続用端子（USB端子、USBケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部523に表示させることができる。

【0125】

また、デジタルフォトフレーム520は、無線で情報を送受信できる構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【0126】

図7は携帯型のコンピュータの一例を示す斜視図である。

【0127】

図7の携帯型のコンピュータは、上部筐体541と下部筐体542とを接続するヒンジユニットを開状態として表示部543を有する上部筐体541と、キーボード544を有する下部筐体542とを重ねた状態とすることができ、持ち運ぶことが便利であるとともに、使用者がキーボード入力する場合には、ヒンジユニットを開状態として、表示部543を見て入力操作を行うことができる。

【0128】

また、下部筐体542はキーボード544の他に入力操作を行うポインティングデバイス546を有する。また、表示部543をタッチ入力パネルとすれば、表示部の一部に触れることで入力操作を行うこともできる。また、下部筐体542はCPUやハードディスクなどの演算機能部を有している。また、下部筐体542は他の機器、例えばUSBの通信規格に準拠した通信ケーブルが差し込まれる外部接続ポート545を有している。

【0129】

10

20

30

40

50

上部筐体 5 4 1 には更に上部筐体 5 4 1 内部にスライドさせて収納可能な表示部 5 4 7 を有しており、広い表示画面を実現することができる。また、収納可能な表示部 5 4 7 の画面の向きを使用者は調節できる。また、収納可能な表示部 5 4 7 をタッチ入力パネルとすれば、収納可能な表示部の一部に触れることで入力操作を行うこともできる。

【0 1 3 0】

表示部 5 4 3 または収納可能な表示部 5 4 7 は、液晶表示パネル、有機発光素子または無機発光素子などの発光表示パネルなどの映像表示装置を用いる。

【0 1 3 1】

また、図 7 の携帯型のコンピュータは、受信機などを備えた構成として、テレビ放送を受信して映像を表示部に表示することができる。また、上部筐体 5 4 1 と下部筐体 5 4 2 とを接続するヒンジユニットを閉状態としたまま、表示部 5 4 7 をスライドさせて画面全面を露出させ、画面角度を調節して使用者がテレビ放送を見ることがもできる。この場合には、ヒンジユニットを閉状態として表示部 5 4 3 を表示させず、さらにテレビ放送を表示するだけの回路の起動のみを行うため、最小限の消費電力とすることができ、バッテリー容量の限られている携帯型のコンピュータにおいて有用である。

【実施例 1】

【0 1 3 2】

本実施例では、実施の形態 1 にて説明した本発明の一態様である半導体装置（薄膜トランジスタ）の作製方法を適用して作製した電気的特性を比較した結果について説明する。作製したサンプルは、本発明の一態様である半導体装置の作製方法を適用した実施例サンプル 1 乃至実施例サンプル 5 と、本発明の一態様である半導体装置の作製方法を適用していない比較例サンプルである。

【0 1 3 3】

まず、基板 2 0 0 上に下地層として厚さ 2 0 0 nm の S i O N 膜をプラズマ C V D 法により形成した。次に、該下地層上にスパッタリング法により第 1 の導電層 2 0 2 となる導電膜を形成し、該導電膜を加工して第 1 の導電層 2 0 2 を形成した。第 1 の導電層 2 0 2 は、厚さ 5 0 nm の T i 層、厚さ 1 0 0 nm の A l 層、厚さ 5 0 nm の T i 層が積層された構造とした。

【0 1 3 4】

次に、第 1 の導電層 2 0 2 を覆って厚さ 3 0 0 nm の窒化シリコンからなる第 1 の絶縁層 2 0 4 をプラズマ C V D 法により形成した。ここで、プラズマ C V D 法の詳細な条件は以下の通りである。

モノシラン (S i H ₄) ガス流量 = 1 5 s c c m

アンモニア (N H ₃) ガス流量 = 5 0 0 s c c m

窒素 (N ₂) ガス流量 = 1 8 0 s c c m

水素 (H ₂) ガス流量 = 2 0 0 s c c m

反応室内圧力 = 1 0 0 P a

上部電極と下部電極の間隔 = 3 0 m m

高周波電力周波数 = 1 3 . 5 6 M H z

高周波電力 = 2 0 0 W

上部電極の温度 = 2 5 0 ° C

下部電極の温度 = 2 9 0 ° C

【0 1 3 5】

次に、第 1 の絶縁層 2 0 4 の表面に対してプラズマ処理を行った。ここで、プラズマ処理の詳細な条件は以下の通りである。

水素 (H ₂) ガス流量 = 8 0 0 s c c m

酸素 (O ₂) ガス流量 = 2 0 0 s c c m

反応室内圧力 = 1 2 5 0 P a

上部電極と下部電極の間隔 = 1 5 m m

高周波電力周波数 = 1 3 . 5 6 M H z

高周波電力 = 900 W
上部電極の温度 = 250 °C
下部電極の温度 = 290 °C

【0136】

次に、プラズマ処理後の第1の絶縁層204上に第1の半導体膜206をプラズマCVD法により形成した。なお、本実施例では、第1の半導体膜206は、3段階の形成処理により形成した。3段階の形成処理において、第1段階では厚さ5 nmの微結晶シリコン膜を形成し、第2段階では厚さ25 nmの微結晶シリコン膜を形成し、第3段階では厚さ40 nmの微結晶シリコン膜を形成した。ここで、プラズマCVD法の詳細な条件は以下の通りである。

10

<第1段階>

モノシラン (SiH₄) ガス流量 = 3 sccm
アルゴン (Ar) ガス流量 = 750 sccm
水素 (H₂) ガス流量 = 750 sccm
反応室内圧力 = 1250 Pa
上部電極と下部電極の間隔 = 15 mm
高周波電力周波数 = 13.56 MHz
高周波電力 = 90 W
上部電極の温度 = 250 °C
下部電極の温度 = 290 °C

20

<第2段階>

モノシラン (SiH₄) ガス流量 = 2 sccm
アルゴン (Ar) ガス流量 = 1500 sccm
水素 (H₂) ガス流量 = 1500 sccm
反応室内圧力 = 10000 Pa
上部電極と下部電極の間隔 = 7 mm
高周波電力周波数 = 13.56 MHz
高周波電力 = 350 W
上部電極の温度 = 250 °C
下部電極の温度 = 290 °C

30

<第3段階>

モノシラン (SiH₄) ガス流量 = 0.1 sccm、1 sccm
アルゴン (Ar) ガス流量 = 1500 sccm
水素 (H₂) ガス流量 = 1500 sccm
反応室内圧力 = 10000 Pa
上部電極と下部電極の間隔 = 7 mm
高周波電力周波数 = 13.56 MHz
高周波電力 = 350 W
上部電極の温度 = 250 °C
下部電極の温度 = 290 °C

40

【0137】

なお、第3段階では導入する堆積ガスの流量を0.1 sccmと1 sccmで交互に切り替えることで、結晶性の高い部分のみを成長させている。

【0138】

次に、第1の半導体膜206上に厚さ80 nmの第2の半導体膜208を形成した。ここで、プラズマCVD法の詳細な条件は以下の通りである。

モノシラン (SiH₄) ガス流量 = 20 sccm
水素希釈アンモニアガス流量 = 50 sccm
アルゴン (Ar) ガス流量 = 750 sccm
水素 (H₂) ガス流量 = 700 sccm

50

反応室内圧力 = 3 5 0 P a
上部電極と下部電極の間隔 = 2 5 m m
高周波電力周波数 = 1 3 . 5 6 M H z
高周波電力 = 6 0 W
上部電極の温度 = 2 5 0 °C
下部電極の温度 = 2 9 0 °C

【0139】

なお、ここで、水素希釈アンモニアガスとは、アンモニアガスを水素ガスにより体積比で1000ppmまで希釈したガスをいう。

【0140】

次に、第2の半導体膜208上に厚さ50nmの不純物半導体膜210をプラズマCVD法により形成した。ここで、プラズマCVD法の詳細な条件は以下の通りである。

モノシラン (S i H₄) ガス流量 = 9 9 s c c m
水素希釈ホスフィンガス流量 = 1 8 0 s c c m
水素 (H₂) ガス流量 = 1 2 2 1 s c c m
反応室内圧力 = 1 0 5 0 P a
上部電極と下部電極の間隔 = 1 5 m m
高周波電力周波数 = 1 3 . 5 6 M H z
高周波電力 = 6 0 W
デューティ比 = 3 0 %
正弦波交流波形の周波数 = 1 k H z
上部電極の温度 = 2 5 0 °C
下部電極の温度 = 2 9 0 °C

【0141】

なお、デューティ比とは、パルス周期に対して、上部電極に電圧が掛かっている時間（上部電極に電位が供給されている時間）をいう。すなわち、デューティ比が100%になると連続放電になる。

【0142】

なお、ここで、水素希釈ホスフィンガスとは、ホスフィンガスを水素ガスにより体積比で0.5パーセントまで希釈したガスをいう。

【0143】

次に、不純物半導体膜210上にレジスト材料により第1のエッチングマスク212を形成した。そして、第1のエッチングマスク212を用いて、第1の半導体膜206、第2の半導体膜208及び不純物半導体膜210をエッチングして、薄膜積層体214を形成した。ここで、該エッチングはICPにより行った。ここで、エッチングの詳細な条件は以下の通りである。

三塩化ホウ素 (B C l₃) ガス流量 = 3 6 s c c m
四フッ化メタン (C F₄) ガス流量 = 3 6 s c c m
酸素 (O₂) ガス流量 = 8 s c c m
反応室内圧力 = 2 . 0 P a
上部電極と下部電極の間隔 = 1 2 2 m m
高周波電力周波数 = 1 3 . 5 6 M H z
高周波電力 = 4 5 0 W
上部電極と下部電極の間のバイアス電力 = 1 0 0 W
上部電極の温度 = 1 0 0 °C
下部電極の温度 = 7 0 °C

【0144】

次に、薄膜積層体214に対して酸素プラズマ処理を行った。ここで、プラズマ処理の詳細な条件は以下の通りである。

酸素 (O₂) ガス流量 = 1 0 0 s c c m

10

20

30

40

50

反応室内圧力 = 0.67 Pa

上部電極と下部電極の間隔 = 200 mm

高周波電力周波数 = 13.56 MHz

高周波電力 = 2000 W

上部電極と下部電極の間のバイアス電力 = 350 W

上部電極と下部電極の間のバイアス電力周波数 = 3.2 MHz

下部電極の温度 = -10 °C

【0145】

その後、第1のエッチングマスク212を除去した。

【0146】

10

次に、薄膜積層体214を覆って厚さ300 nmの導電膜216をスパッタリング法により形成した。導電膜216上には、第2のエッチングマスク218を形成した。導電膜216は、厚さ50 nmのTi層、厚さ200 nmのAl層、厚さ50 nmのTi層が積層された構造とした。

【0147】

そして、第2のエッチングマスク218を用いて導電膜216をエッチングして、第2の導電層220を形成しつつ、薄膜積層体214の上部もエッチングした。このエッチングは第1の半導体膜206により形成される半導体層を露出させない程度に行った。ここで、エッチングの詳細な条件は以下の通りである。

三塩化ホウ素 (BCl₃) ガス流量 = 60 sccm

20

塩素 (Cl₂) ガス流量 = 20 sccm

反応室内圧力 = 1.9 Pa

上部電極と下部電極の間隔 = 122 mm

高周波電力周波数 = 13.56 MHz

高周波電力 = 450 W

上部電極と下部電極の間のバイアス電力 = 100 W

上部電極の温度 = 100 °C

下部電極の温度 = 70 °C

【0148】

ここで、実施例サンプル1乃至実施例サンプル5についてのみ、半導体エッチング用のガスでエッチングを行った。ここで、半導体エッチング用のガスで行ったエッチングの詳細な条件は以下の通りである。

30

<実施例サンプル1>

臭化水素 (HBr) ガス流量 = 130 sccm

反応室内圧力 = 1.4 Pa

上部電極と下部電極の間隔 = 122 mm

高周波電力周波数 = 13.56 MHz

高周波電力 = 500 W

上部電極と下部電極の間のバイアス電力 = 50 W

上部電極の温度 = 100 °C

40

下部電極の温度 = 70 °C

<実施例サンプル2>

4フッ化メタン (CF₄) ガス流量 = 60 sccm

反応室内圧力 = 1.0 Pa

上部電極と下部電極の間隔 = 122 mm

高周波電力周波数 = 13.56 MHz

高周波電力 = 500 W

上部電極と下部電極の間のバイアス電力 = 50 W

上部電極の温度 = 100 °C

下部電極の温度 = 70 °C

50

<実施例サンプル 3>

臭化水素 (HBr) ガス流量 = 125 sccm
 酸素 (O₂) ガス流量 = 5 sccm
 反応室内圧力 = 1.4 Pa
 上部電極と下部電極の間隔 = 122 mm
 高周波電力周波数 = 13.56 MHz
 高周波電力 = 500 W
 上部電極と下部電極の間のバイアス電力 = 50 W
 上部電極の温度 = 100 °C
 下部電極の温度 = 70 °C

10

<実施例サンプル 4>

臭化水素 (HBr) ガス流量 = 125 sccm
 4フッ化メタン (CF₄) ガス流量 = 5 sccm
 反応室内圧力 = 1.4 Pa
 上部電極と下部電極の間隔 = 122 mm
 高周波電力周波数 = 13.56 MHz
 高周波電力 = 500 W
 上部電極と下部電極の間のバイアス電力 = 50 W
 上部電極の温度 = 100 °C
 下部電極の温度 = 70 °C

20

<実施例サンプル 5>

臭化水素 (HBr) ガス流量 = 120 sccm
 4フッ化メタン (CF₄) ガス流量 = 5 sccm
 酸素 (O₂) ガス流量 = 5 sccm
 反応室内圧力 = 1.4 Pa
 上部電極と下部電極の間隔 = 122 mm
 高周波電力周波数 = 13.56 MHz
 高周波電力 = 500 W
 上部電極と下部電極の間のバイアス電力 = 50 W
 上部電極の温度 = 100 °C
 下部電極の温度 = 70 °C

30

【0149】

次に、酸素 (O₂) ガス雰囲気中でアッシングを行った後に第2のエッチングマスク218を除去した。ここで、アッシングは反応室内圧力を6.7 Paとして行った。

【0150】

次に、第1の半導体層222の露出された部分にプラズマ処理を行った。ここで、プラズマ処理の詳細な条件は以下の通りである。

水素 (H₂) ガス流量 = 800 sccm
 酸素 (O₂) ガス流量 = 200 sccm
 反応室内圧力 = 1250 Pa
 上部電極と下部電極の間隔 = 15 mm
 高周波電力周波数 = 13.56 MHz
 高周波電力 = 600 W
 上部電極の温度 = 250 °C
 下部電極の温度 = 290 °C

40

【0151】

次に、第1の半導体層222、第2の半導体層224、不純物半導体層226、第2の導電層220を覆って厚さ300 nmの窒化シリコンからなる第2の絶縁層228となる絶縁膜をプラズマCVD法により形成した。ここで、プラズマCVD法の詳細な条件は以下の通りである。

50

モノシラン (SiH_4) ガス流量 = 15 sccm

アンモニア (NH_3) ガス流量 = 500 sccm

窒素 (N_2) ガス流量 = 180 sccm

水素 (H_2) ガス流量 = 200 sccm

反応室内圧力 = 100 Pa

上部電極と下部電極の間隔 = 30 mm

高周波電力周波数 = 13.56 MHz

高周波電力 = 200 W

上部電極の温度 = 250 °C

下部電極の温度 = 290 °C

10

【0152】

次に、該絶縁膜上にエッチングマスクを形成し、該エッチングマスクを用いて該絶縁膜をエッチングして開口部230を形成することで、第2の絶縁層228を形成した。開口部230は、第2の導電層220のソース電極またはドレイン電極となる部分と重畳して形成した。

【0153】

次に、第2の絶縁層228上に厚さ50 nmの第3の導電層232となる導電膜をスパッタリング法により形成した。ここでは、導電膜としてITO膜を用いた。その後、該導電膜上にエッチングマスクを形成してエッチングを行い、第3の導電層232を形成した。

20

【0154】

以上のように形成した実施例サンプル1乃至実施例サンプル5及び比較例サンプルの $I_{ds}-V_{gs}$ カーブを取得した。図8(A)は、実施例サンプル1について取得した $I_{ds}-V_{gs}$ カーブを示し、図8(B)は、実施例サンプル2について取得した $I_{ds}-V_{gs}$ カーブを示し、図9(A)は、実施例サンプル3について取得した $I_{ds}-V_{gs}$ カーブを示し、図9(B)は、実施例サンプル4について取得した $I_{ds}-V_{gs}$ カーブを示し、図10は、実施例サンプル5について取得した $I_{ds}-V_{gs}$ カーブを示す。図11は、比較例サンプル1について取得した $I_{ds}-V_{gs}$ カーブを示す。

【0155】

ここで、 I_{ds} は、ソース電極とドレイン電極の間を流れる電流（ドレイン電流）であり、 V_{gs} は、ソース電極の電位を基準としたゲート電極の電位との電位差（ゲート電圧）である。

30

【0156】

また、実施例サンプル1乃至実施例サンプル5及び比較例サンプルのオン電流、オフ電流、電界効果移動度を表1に示す。

【0157】

【表1】

	$I_{on}[\mu A]$ ($V_{g}=15V$)	$I_{off}[pA]$ (最小値)	$I_{off}[pA]$ (V_{g} =最小値における $V_{g}=10V$)	$\mu FE_{sat.}$ [$cm^2/V \cdot s$]
実施例サンプル1	19.23	2.07	27.22	2.51
実施例サンプル2	18.13	1.36	33.08	2.4
実施例サンプル3	19.13	1.99	30.18	2.53
実施例サンプル4	19.11	1.68	30.11	2.54
実施例サンプル5	18.97	2.08	32.36	2.49
比較例サンプル	7.8	47.16	172.49	2.11

40

【0158】

なお、 I_{on} ($V_{g} = 15 V$) はゲート電圧 V_{g} が 15 V のときのオン電流であり、 I

50

I_{off} (最小値) はオフ電流の最小値であり、 I_{off} (V_g = 最小値における $V_g - 10$ V) は、「ゲート電圧 V_g が、オフ電流の最小値におけるゲート電圧よりも 10 V 小さいとき」のオフ電流であり、 $\mu F E_{sat}$ は電界効果移動度である。

【0159】

以上、本実施の形態にて説明したように、本発明の一態様である半導体装置の作製方法を適用することで、オフ電流を小さくし、電界効果移動度を向上させることができる。

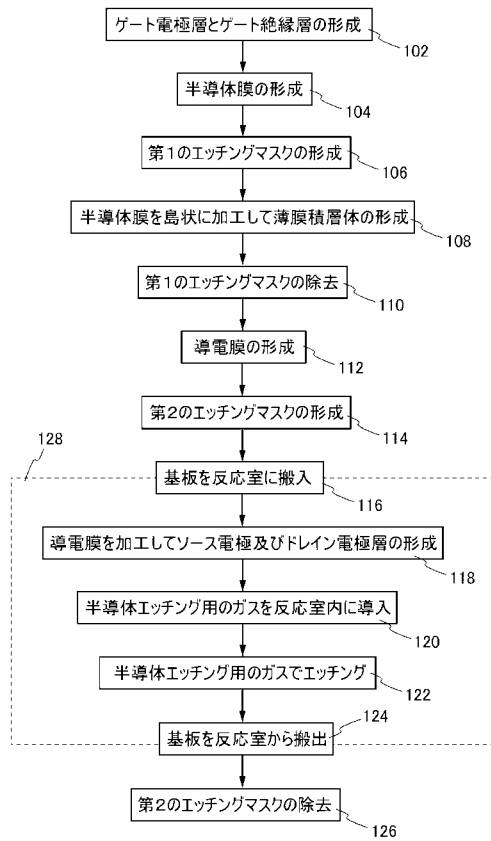
【符号の説明】

【0160】

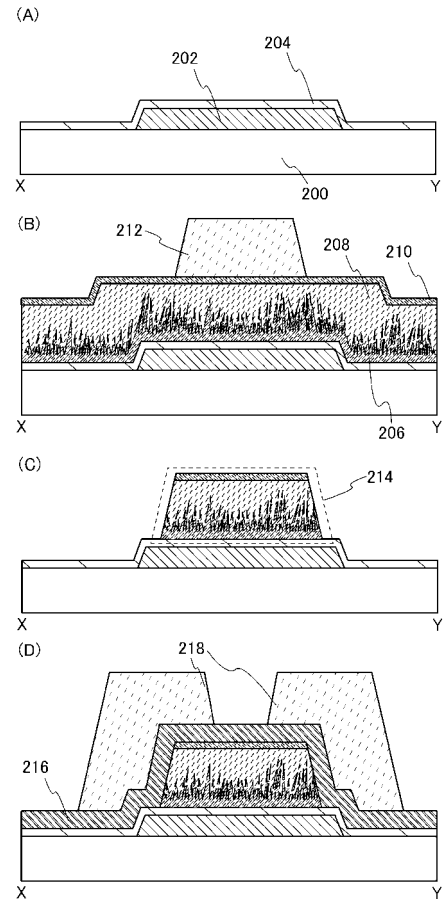
102	第1の工程	
104	第2の工程	10
106	第3の工程	
108	第4の工程	
110	第5の工程	
112	第6の工程	
114	第7の工程	
116	第8の工程	
118	第9の工程	
120	第10の工程	
122	第11の工程	
124	第12の工程	20
126	第13の工程	
128	点線	
200	基板	
202	第1の導電層	
204	第1の絶縁層	
206	第1の半導体膜	
208	第2の半導体膜	
210	不純物半導体膜	
212	第1のエッチングマスク	
214	薄膜積層体	30
216	導電膜	
218	第2のエッチングマスク	
222	第1の半導体層	
220	第2の導電層	
224	第2の半導体層	
226	不純物半導体層	
228	第2の絶縁層	
230	開口部	
232	第3の導電層	
300A	ゲート	40
300B	ゲート	
300C	ゲート	
300D	ゲート	
302A	配線	
302B	配線	
302C	配線	
302D	配線	
304A	電極	
304B	電極	
304C	電極	50

3 0 4 D	電 極	
3 0 6 A	電 極	
3 0 6 B	電 極	
3 0 6 C	電 極	
3 0 6 D	電 極	
3 0 8 A	バ ッ ク ゲ ー ト	
3 0 8 B	バ ッ ク ゲ ー ト	
3 0 8 C	バ ッ ク ゲ ー ト	
3 0 8 D	バ ッ ク ゲ ー ト	
3 1 0 A	開 口 部	10
3 1 0 B	開 口 部	
3 1 0 C	開 口 部	
3 1 0 D	開 口 部	
3 1 2	開 口 部	
4 0 0	電 子 書 籍	
4 0 1	筐 体	
4 0 3	筐 体	
4 0 5	表 示 部	
4 0 6	光 電 変 換 装 置	
4 0 7	表 示 部	20
4 0 8	光 電 変 換 装 置	
4 1 1	軸 部	
4 2 1	電 源	
4 2 3	操 作 キ ー	
4 2 5	ス ピ ー カ	
5 0 0	テ レ ビ ジ ョ ン 装 置	
5 0 1	筐 体	
5 0 3	表 示 部	
5 0 5	ス タ ン ド	
5 0 7	表 示 部	30
5 0 9	操 作 キ ー	
5 1 0	リ モ コ ン 操 作 機	
5 2 0	デ ジ タ ル フ ォ ト フ レ ー ム	
5 2 1	筐 体	
5 2 3	表 示 部	
5 4 1	上 部 筐 体	
5 4 2	下 部 筐 体	
5 4 3	表 示 部	
5 4 4	キ ー ボ ー ド	
5 4 5	外 部 接 続 ポ ー ト	40
5 4 6	ポ イ ン テ ィ ン グ デ バ イ ス	
5 4 7	表 示 部	

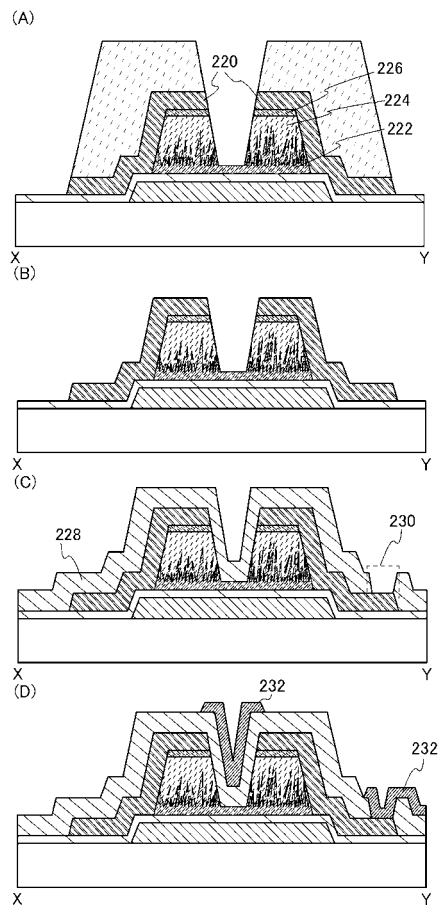
【図 1】



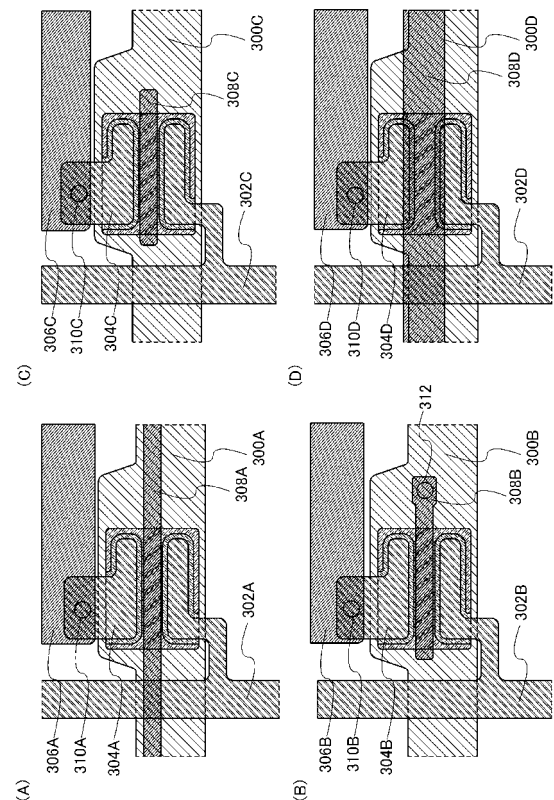
【図 2】



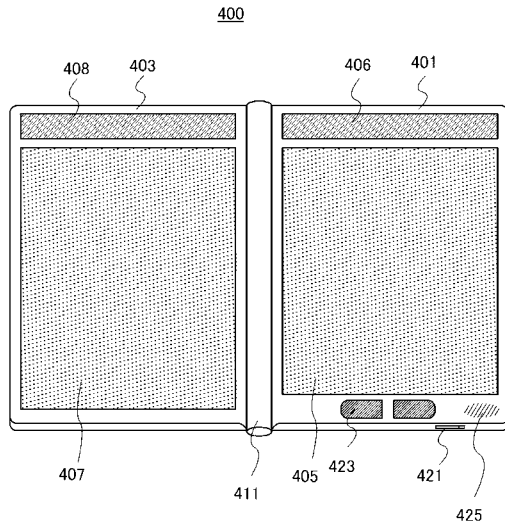
【図 3】



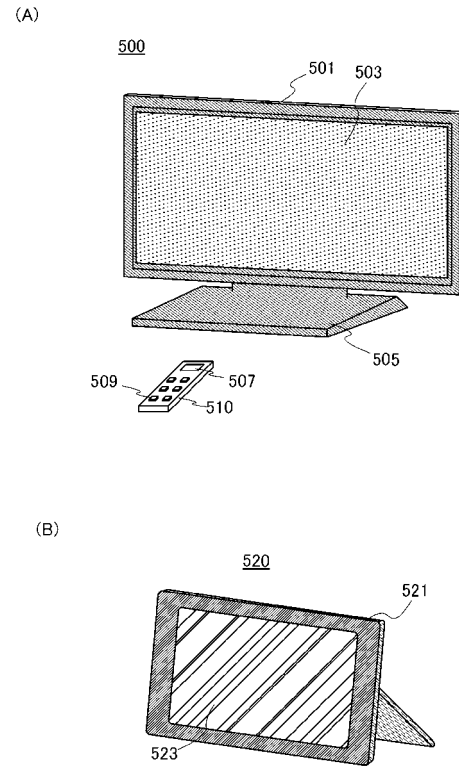
【図 4】



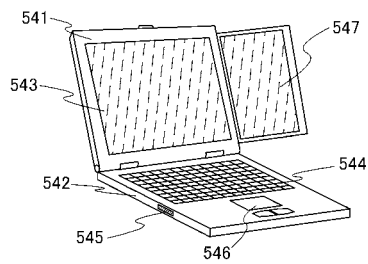
【図 5】



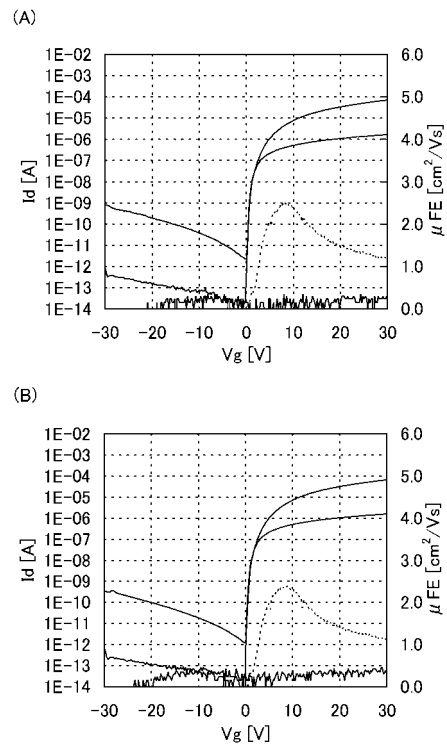
【図 6】



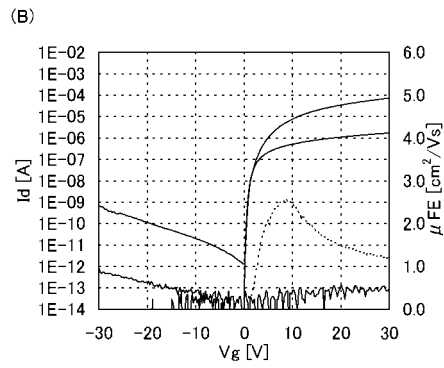
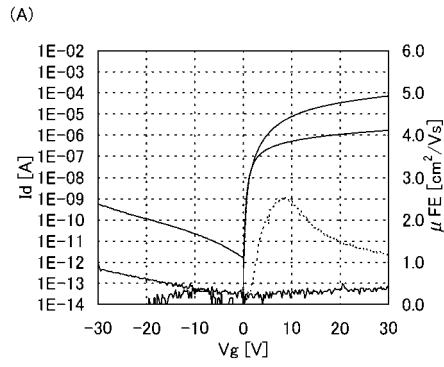
【図 7】



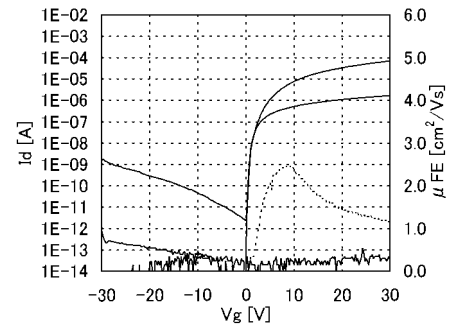
【図 8】



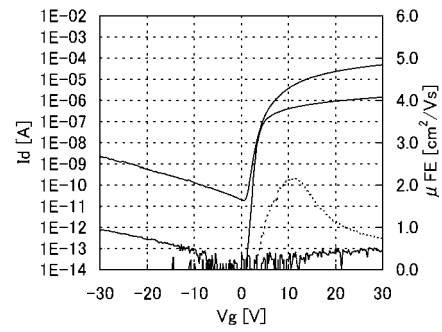
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
H O 1 L 21/31 C

Fターム(参考) 5F045 AA08 AB02 AC01 AC16 AC19 AD06 AE21 AE23 AF07 BB16
CA15 DA52 DA61 EH19 HA11 HA13
5F110 AA03 AA06 AA07 AA08 CC07 DD01 DD02 DD03 DD12 DD15
EE01 EE03 EE04 EE07 EE14 EE15 EE30 EE38 EE42 EE44
FF01 FF02 FF03 FF04 FF09 FF30 FF36 GG02 GG06 GG14
GG15 GG16 GG19 GG22 GG25 GG32 GG33 GG34 GG39 GG57
GG58 HK03 HK04 HK08 HK16 HK21 HK22 HK25 HK32 HK33
HK42 NN02 NN27 QQ03 QQ04 QQ06 QQ09 QQ21