(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5552614号
(P5552614)

(45)発行日　平成26年7月16日(2014.7.16)　(24)登録日　平成26年6月6日(2014.6.6)

(51)Int.Cl.		F I		
H04R 3/00	(2006.01)	H04R	3/00	310
H04R 9/02	(2006.01)	H04R	9/02	102E
H04R 9/04	(2006.01)	H04R	9/04	102
H04R 15/00	(2006.01)	H04R	15/00	
H04R 19/02	(2006.01)	H04R	19/02	

請求項の数 6　(全 30 頁)　最終頁に続く

(21)出願番号　特願2008-314438(P2008-314438)
(22)出願日　平成20年12月10日(2008.12.10)
(65)公開番号　特開2010-28783(P2010-28783A)
(43)公開日　平成22年2月4日(2010.2.4)
審査請求日　平成23年12月8日(2011.12.8)
(31)優先権主張番号　特願2008-156284(P2008-156284)
(32)優先日　平成20年6月16日(2008.6.16)
(33)優先権主張国　日本国(JP)

(73)特許権者　506173569
株式会社　Ｔｒｉｇｅｎｃｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ
東京都千代田区外神田４－１３－５
(74)代理人　110000408
特許業務法人高橋・林アンドパートナーズ
(72)発明者　岡村　淳一
東京都千代田区九段北３－３－９　法政大学新一口坂校舎６Ｆ　株式会社Ｔｒｉｇｅｎｃｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ内
(72)発明者　安田　彰
東京都千代田区九段北３－３－９　法政大学新一口坂校舎６Ｆ　株式会社Ｔｒｉｇｅｎｃｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ内

最終頁に続く

(54)【発明の名称】デジタルスピーカー駆動装置，デジタルスピーカー装置，アクチュエータ，平面ディスプレイ装置及び携帯電子機器

(57)【特許請求の範囲】
【請求項１】
ｓ個のデジタル入力端子を有するデジタルスピーカーと，
デジタル入力信号及び電源に接続され前記デジタルスピーカーを駆動するデジタルスピーカー駆動装置とから構成され，
前記デジタルスピーカー駆動装置は，
デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と，
前記ΔΣ変調器に接続され，ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと，
それぞれ前記ｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と，
前記ΔΣ変調器，前記後置フィルター及び前記ｓ個の駆動素子に電源を供給する電源回路と，
から構成され，前記ｓ個の駆動回路は前記ｓ個のデジタル入力端子に対応し，
前記デジタルスピーカー駆動装置は，前記デジタルスピーカーのコイル群の近傍に配置されていることを特徴とするデジタルスピーカー装置。
【請求項２】
前記デジタルスピーカー駆動装置は，前記デジタルスピーカーのコイル群の直後に配置されていることを特徴とする請求項１に記載のデジタルスピーカー装置。
【請求項３】

請求項１記載のデジタルスピーカー装置において，前記電源回路は，前記ｓ個の駆動素子に可変電圧を供給することにより，前記ｓ個の駆動回路のデジタル信号の出力の振幅を調整することを特徴とするデジタルスピーカー装置。

【請求項４】

請求項１記載のデジタルスピーカー装置において，さらに，前記デジタル入力信号に所定の演算処理を施して前記ΔΣ変調器に入力させることにより，前記デジタルスピーカーの音量を調整するデジタル減衰器を有することを特徴とするデジタルスピーカー装置。

【請求項５】

請求項１記載のデジタルスピーカー装置において，前記ΔΣ変調器，前記後置フィルター及び前記ｓ個の駆動回路は単一の半導体上に形成されるか，もしくは，単一のパッケージに同封されることを特徴とするデジタルスピーカー装置。

【請求項６】

請求項１から５のいずれかに記載のデジタルスピーカ装置において，

前記ｓ個の駆動回路それぞれは，それぞれに対応するデジタル入力端子の第１の入力端子に接続される第１の出力回路と，前記デジタル入力端子の前記第１の入力端子と対をなす第２の入力端子に接続される第２の出力回路を有し，

前記駆動回路は，前記第１の出力回路に入力される第１のデジタル信号と前記第２の出力回路に入力される第２のデジタル信号との組み合わせに応じて少なくとも３つのデジタル信号出力の状態をとることを特徴とするデジタルスピーカ装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、デジタルスピーカー駆動装置，デジタルスピーカー装置，アクチュエータ，平面ディスプレイ装置及び携帯電子機器に関する。より詳細には、デジタル信号をアナログ音声に直接変換するデジタルスピーカー装置を使ったデジタル音響システム及びそのアプリケーションに関する。

【背景技術】

【０００２】

デジタル信号をアナログ音声に直接変換するデジタルスピーカー技術が提案されている。

【０００３】

ＷＯ２００７／１３５９２８Ａ１の図２２では、Ｘ（Ｌ）およびＹ（Ｒ）の二つのデジタル音声信号を入力として、ΔΣ変調器とミスマッチシェーピングフィルター回路により複数のデジタル信号を出力する回路と、前記複数のデジタル信号により駆動される複数のスピーカー、もしくは複数の駆動素子により、アナログ音声を直接変換する方法が示されている。

【０００４】

このような、デジタル信号をアナログ音声に直接変換するデジタルスピーカー技術を用いたデジタルスピーカー装置は、アナログ電気信号により駆動されていたアナログスピーカー装置に比べて、消費電力が小さいという特徴があるのに加えて、複数のスピーカー素子もしくは複数の駆動素子（コイル等）を使うことから、従来の一つのスピーカー素子もしくは単一の駆動素子を使ったスピーカーに比べて、低い駆動電圧で大きな音圧を出すことが可能である。

【０００５】

しかしながら、従来のスピーカー装置は、アナログ信号を入力することが前提となっているために、デジタルスピーカー装置を従来のデジタル音響システムに組み込むためには、入力されたアナログ信号をデジタル信号に変換することが必要であり、デジタルスピーカー装置を使ったデジタル音響システムを実現するのに大きな問題があった。

【０００６】

従来のアナログスピーカー装置を使ったデジタル音響システムの代表的な例を図１に示

す。図１（ａ）は、デジタル信号源とアナログスピーカー装置を使ったデジタル音響システムの第１の実施形態を示している。この例では、デジタル信号源の信号はＤ／Ａ変換器によりアナログ信号に変換され、アナログ増幅器により振幅増幅された後にアナログスピーカー装置に入力される。従来のアナログアンプとスピーカーを使った音響システムとの整合が一番良い実施形態である。

【０００７】

図１（ｂ）は、デジタル信号源とアナログスピーカー装置を使ったデジタル音響システムの第２の実施形態を示している。この例では、デジタル信号源の信号はＤ／Ａ変換器によりアナログ信号に変換され増幅装置に入力される。増幅装置では、入力されたアナログ信号をＡ／Ｄ変換器により一度デジタル信号に変換したのちに、ＰＷＭ変調されてからデジタル振幅増幅（Ｄクラス増幅）された後、Ｄ／Ａ変換器（通常はＬＣフィルター）でアナログ信号に変換され、アナログスピーカー装置に入力される。図１（ａ）に比べると複雑なシステムであるが、デジタル振幅増幅（Ｄクラス増幅）はアナログ増幅装置に比べると電力効率が高く増幅器の省電力・省スペースが図れるために、近年徐々に使われるようになってきている実施形態である。

【０００８】

図１（ｃ）は、デジタル信号源とアナログスピーカー装置を使ったデジタル音響システムの第３の実施形態を示している。この例では、デジタル信号源の信号はデジタル信号として直接増幅器に入力される。増幅装置では、入力されたデジタル信号をＰＷＭ変調してからデジタル振幅増幅（Ｄクラス増幅）した後に、Ｄ／Ａ変換器（通常はＬＣフィルター）でアナログ信号に変換し、アナログスピーカー装置に入力する。パーソナルコンピューターや携帯電話に代表されるデジタル機器では、インターネットやデータ配信によるデジタル信号源と増幅装置が同一機器の中に設置される場合あり、このような実施形態のシステムが使われるようになってきている。

【０００９】

図１（ｂ）と図１（ｃ）ではデジタル振幅増幅（Ｄクラス増幅）した後に、Ｄ／Ａ変換器（通常はＬＣフィルター）でアナログ信号に変換し、アナログスピーカー装置に入力しているが、大きな音圧を出すためには、デジタル振幅増幅を高電圧で駆動しなければならず、高電圧用の特殊な半導体技術を用いたデジタル振幅増幅用の半導体素子が必要で、コストの低減が難しいという問題があった。また、高電圧でデジタル振幅増幅すると電磁輻射（ＥＭＩ）が大きくなるため、この電磁輻射を抑えるために新たなコストがかかるという問題もあった。

【００１０】

これらの従来例では、スピーカー装置に入力される信号としてアナログ信号を使っているために、ＷＯ２００７／１３５９２８Ａ１で提案されているようなΔΣ変調器とミスマッチシェーピングフィルター回路により複数のデジタル信号を出力する回路と複数のデジタル信号により駆動される複数のスピーカーを使ったデジタルスピーカー装置を従来のデジタル音響システムに活用しようとすると、スピーカー装置に入力されるアナログ信号をデジタル信号に変換することが必要になるので、デジタルスピーカー装置を実現するのにＡ／Ｄ変換装置をさらに追加せねばならず、デジタルスピーカー装置が複雑になるのに加えて、新たに必要となるＡ／Ｄ変換器で消費される電力が増えるという問題があった。また、デジタル信号源とデジタルスピーカー装置の間のＡ／Ｄ（Ｄ／Ａ）変換器でのアナログ信号とのデジタル信号の間の音質の劣化が避けられないという問題もあった。

【００１１】

【特許文献１】ＷＯ２００７／１３５９２８Ａ１

【発明の開示】

【発明が解決しようとする課題】

【００１２】

本発明は、ΔΣ変調器とミスマッチシェーピングフィルター回路により複数のデジタル信号を出力する回路と、前記複数のデジタル信号により駆動される一または複数のスピー

カーによりアナログ音声を直接変換するデジタルスピーカー装置に最適なデジタル音響システムなどを提案することを目的とする。

【課題を解決するための手段】

【００１３】

上記目的を達成するため，本発明の一実施形態においては，ｓ個のデジタル信号端子を有するデジタルスピーカーを駆動するデジタルスピーカー駆動装置において，デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と，ΔΣ変調器に接続され，ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと，それぞれｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と，ΔΣ変調器，後置フィルター及びｓ個の駆動素子に電源を供給する電源回路と，から構成され，ｓ個の駆動回路はｓ個のデジタル信号端子に対応していることを特徴とするデジタルスピーカー駆動装置を提供する。

【００１４】

電源回路は，ｓ個の駆動素子に可変電圧を供給することにより，ｓ個の駆動回路のデジタル信号の出力の振幅を調整することが望ましい。さらに，デジタル入力信号に所定の演算処理を施してΔΣ変調器に入力させることにより，デジタルスピーカーの音量を調整するデジタル減衰器を有することが望ましい。さらに，デジタル入力信号に応答して電源回路を制御することが望ましい

【００１５】

上記目的を達成するため，本発明の一実施形態においては，デジタルスピーカーのデジタル信号端子に接続されるデジタルスピーカー駆動装置において，デジタルスピーカーのデジタル信号端子の第１の入力端子に接続される第１の出力回路と，デジタルスピーカーのデジタル信号端子の，第１の入力端子と対をなす第２の入力端子に接続される第２の出力回路と，第１の出力回路と第２の出力回路には反転した信号が供給されることを特徴とするデジタルスピーカー駆動装置を提供する。

【００１６】

さらに，第１の出力回路と第２の出力回路はいずれも第１，第２及び第３の電圧からなる信号を出力し，第１の出力回路が第１の電圧を出力し第２の出力回路が第３の電圧を出力することにより，第１のデジタル信号出力の状態をとり，第１の出力回路が第３の電圧を出力し第２の出力回路が第１の電圧を出力することにより，第２のデジタル信号出力の状態をとり，第１の出力回路及び第２の出力回路がいずれも第２の電圧を出力することにより，第３のデジタル信号出力の状態をとることが望ましい。

【００１７】

さらに，上記デジタルスピーカー駆動装置においては，ΔΣ変調器，後置フィルター及びｓ個の駆動回路は単一の半導体上に形成されるか，もしくは，単一のパッケージに同封されることが望ましい。

【００１８】

上記目的を達成するため，本発明の一実施形態においては，複数の入力端子を有するデジタルスピーカーと，デジタル入力信号及び電源に接続されデジタルスピーカーを駆動するデジタルスピーカー駆動装置とから構成され，デジタルスピーカー駆動装置は，デジタルスピーカーのコイル群の直後に配置されていることを特徴とするデジタルスピーカー装置が提供される。

【００１９】

上記目的を達成するため，本発明の一実施形態においては，デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と，ΔΣ変調器に接続され，ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと，それぞれｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と，それぞれが，対応するｓ個の駆動回路によって駆動されるｓ個の駆動素子と，それぞれが，ｓ個の駆動素子の一部によって駆動されるｒ枚の振動膜とを有し，ｓ及びｒはいずれも２以上であることを特徴とするデジタルスピーカー装置が提供される。

【００２０】
上記目的を達成するため，本発明の一実施形態においては，ΔΣ変調器及びデジタルスピーカーを含むデジタルスピーカー装置において，デジタルスピーカーは，それぞれが異なったデジタル信号によって駆動され共通の振動膜を震動させる複数本のコイルを有することを特徴とするデジタルスピーカー装置が提供される。
【００２１】
複数本のコイルは撚って巻かれていることが望ましい。
【００２２】
上記目的を達成するため，本発明の一実施形態においては，磁歪素子と，それぞれが異なったデジタル信号によって駆動され磁歪素子に磁場を加える複数本のコイルを有することを特徴とするデジタルアクチュエータが提供される。
【００２３】
上記目的を達成するため，本発明の一実施形態においては，デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と，ΔΣ変調器に接続され，ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと，それぞれｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と，それぞれが，対応するｓ個の駆動回路によって駆動されるｓ個の静電型素子と，を有することを特徴とするデジタルスピーカー装置が提供される。
【００２４】
上記デジタルスピーカー装置において，ΔΣ変調器，後置フィルター，ｓ個の駆動回路及びｓ個の静電型素子は，同一基板状に形成されていることが望ましい。
【００２５】
上記目的を達成するため，本発明の一実施形態においては，ｓ個のデジタル信号端子を有するデジタルスピーカーを駆動するデジタルスピーカー駆動装置において，デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と，ΔΣ変調器に接続され，ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと，ｍビットのデジタル信号を遅延制御して遅延されたｍビットのデジタル信号を出力するデジタル遅延制御回路と，それぞれ遅延されたｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路とからなり，制御信号に応じて，デジタル遅延制御回路の遅延時間が，出力毎に制御されることを特徴とするデジタルスピーカー駆動装置が提供される。
【００２６】
上記目的を達成するため，本発明の一実施形態においては，平面ディスプレイと，この平面ディスプレイの少なくとも一辺に複数個並べて配置した複数のデジタルスピーカーと，制御信号に応じて，複数のデジタルスピーカーに供給される駆動信号の遅延時間を制御する遅延制御回路とを有することを特徴とする平面ディスプレイ装置が提供される。
【００２７】
上記目的を達成するため，本発明の一実施形態においては，携帯デジタル音源再生装置と接続するポートと，ポートから入力されたデジタル信号をデジタルのまま処理する回路と，この回路によって駆動されるデジタルスピーカーとから構成され，電池によって駆動されることを特徴とするデジタルスピーカー装置が提供される。
【００２８】
上記目的を達成するため，本発明の一実施形態においては，デジタルスピーカーと，デジタル信号をアナログ信号に変換することなくデジタルスピーカーを駆動する駆動装置とから構成され，電池によって駆動されることを特徴とする携帯電子機器が提供される。
【００２９】
上記目的を達成するため，本発明の一実施形態においては，携帯デジタル音源再生装置と接続するポートと，ポートから入力されたデジタル信号をデジタルのまま処理する駆動装置と，この駆動装置によって駆動されるデジタルスピーカーとから構成され，電池によって駆動されることを特徴とする携帯電子機器が提供される。

【００３０】
上記目的を達成するため，本発明の一実施形態においては，デジタルスピーカーと，デジタル信号をアナログ信号に変換することなくデジタルスピーカーを駆動するデジタルスピーカー駆動装置と，マイクとから構成され，デジタルスピーカー駆動装置は，マイクからの信号に基づいてから周囲の雑音をキャンセルするよう制御することを特徴とするデジタルスピーカー装置が提供される。
【００３１】
上記目的を達成するため，本発明の一実施形態においては，デジタル信号を受信する無線受信機と，無線受信機の出力をアナログ信号に変換することなく複数の駆動信号を生成するデジタルスピーカー駆動装置と，複数の駆動信号により駆動されるデジタルスピーカーとから構成される携帯電子機器が提供される。
【００３２】
また、本発明の一実施形態においては、第１の入力端子と第２の入力端子の組を備えるデジタル信号端子をｓ組有するデジタルスピーカーを駆動するデジタルスピーカシステムであって、デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と、そのΔΣ変調器に接続され、出力されるｎビットのデジタル信号をスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと、ｓ組のデジタル信号端子に対応し、出力されるｍビットのデジタル信号の一部がそれぞれ入力されデジタル信号を出力するｓ個の駆動回路と、を有し、そのｓ個の駆動回路それぞれは、それぞれに対応するデジタル信号端子の第１の入力端子に接続される第１の出力回路と、その第１の入力端子と対をなす第２の入力端子に接続される第２の出力回路を有し、その駆動回路は、その第１の出力回路に入力される第１のデジタル信号とその第２の出力回路に入力される第２のデジタル信号との組み合わせに応じて少なくとも３つのデジタル信号出力の状態をとるデジタルスピーカー駆動装置が提供される。
【００３３】
また、本発明の一実施形態においては、それぞれがｓ個のデジタル信号端子を有する複数のデジタルスピーカーを駆動するデジタルスピーカー駆動装置であって、デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と、そのΔΣ変調器に接続され、ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと、出力されたｍビットのデジタル信号を遅延制御して遅延されたｍビットのデジタル信号を出力するデジタル遅延制御回路と、それぞれ遅延されたｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と、周囲に存在する人または物体に関する情報を感知するセンサを有し、そのセンサにより感知された情報に基づいて生成される制御信号に応じて、そのデジタル遅延制御回路の遅延時間が制御され、複数のデジタルスピーカーにより再生される音声の指向性が前記センサにより検出された人または物体の方向または位置へ制御されることを特徴とするデジタルスピーカー駆動装置が提供される。
【００３４】
また、本発明の一実施形態においては、ｓ個のデジタル信号端子を有するデジタルスピーカーを駆動するデジタルスピーカー駆動装置であって、デジタル入力信号を変調しｎビットのデジタル信号を出力するΔΣ変調器と、そのΔΣ変調器に接続され、ｎビットのデジタル信号をミスマッチシェーピングしたｍビットのデジタル信号を出力する後置フィルターと、出力されたｍビットのデジタル信号を遅延制御して遅延されたｍビットのデジタル信号を出力するデジタル遅延制御回路と、それぞれ遅延されたｍビットのデジタル信号の一部が入力されデジタル信号を出力するｓ個の駆動回路と、周囲の音を検出するマイクロフォンを有し、そのマイクロフォンで検出された音とは逆位相の音声が前記デジタルスピーカーにより生成されることを特徴とするデジタルスピーカー駆動装置が提供される。
【００３５】
この場合、さらに別のデジタルスピーカーが備えられていていることにより、複数のデジタルスピーカーを有し、デジタル遅延制御回路は、出力されたｍビットのデジタル信号

制の遅延時間をデジタルスピーカー毎に御して遅延されたｍビットのデジタル信号を出力するようになっていてもよい。

【００３６】

なお、図１（ｄ）に本発明の、デジタル信号源とデジタルスピーカー装置を使ったデジタル音響システムの実施形態の一つを示す。本発明ではデジタル信号源の信号はデジタル信号としてデジタルスピーカー装置に入力される。デジタルスピーカー装置では、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声に直接変換するデジタルスピーカー装置である。

【発明の効果】

【００３７】

本発明によれば、デジタルスピーカーの本来の特性である、低消費電力特性を損なうことなく、従来のアナログ音響システムに比べ単純な装置の組み合わせでデジタル音響システムを構築することが出来るため、デジタル音響システムのコストの低減が可能になる。デジタルスピーカー装置は低い駆動電圧で大きな音圧が出せるので、デジタル信号処理回路を半導体上に一体形成する場合、高電圧を扱うための特殊な半導体技術を用いなくても良いので、デジタル音響システムに必要なデジタルスピーカー駆動装置のコストの低減が可能となる。低い駆動電圧で駆動しているために電磁輻射（ＥＭＩ）が小さく、電磁輻射を抑えるためのコストを低減することが可能になる。デジタル信号源とデジタルスピーカー装置の間のＡ／Ｄ（Ｄ／Ａ）変換器が無いので音質の劣化を避けることが可能になる。

【発明を実施するための最良の形態】

【００３８】

以下，本発明の実施の形態を図面を用いて説明する。なお、本願発明は、以下の実施例に何ら限定されるものではない。本願発明は、発明の属する通常の技術などに基づいて以下の実施例を種々に変形して実施することができる。

【００３９】

（実施例１）

図１（ｅ）にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第１の実施例を示す。１ｂｉｔのデジタル入力信号（２１０）はΔΣ変調器（２０１）に入力される、ΔΣ変調器（２０１）でｎｂｉｔの複数のデジタル信号（２１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（２０２）でミスマッチシェーピングされたｍ個のデジタル信号（２１２）に変換される。ｍ個のデジタル信号は、スピーカー駆動回路（２０３１～２０３ｓ）によりｓ個の駆動素子（２０４１～２０４ｓ）を駆動してアナログ音声を振動膜（２１３）により直接変換する。前記ΔΣ変調器（２０１）と後置フィルター（２０２）とスピーカー駆動回路（２０３１～２０３ｓ）とそれらの回路に電源を供給する電源回路（２０５）がデジタルスピーカー装置（２００）の構成要素である。

【００４０】

図２ａに前記第１の実施例における電源回路（２０５）の内部構成を示す。外部電源もしくは電池等からの電源（２５１）は、複数のレギュレータ回路（２５２１～２５２ｎ）があり、それぞれΔΣ変調器（２０１）と後置フィルター（２０２）とスピーカー駆動回路（２０３１～２０３ｓ）に供給線（２５３１～２５３ｎ）を介して供給されている。スピーカー駆動回路（２０３１～２０３ｓ）に電源を供給するレギュレータ回路（２５２ａ）は供給電圧を可変する手段（２５４）を持つことができる。これにより、デジタルスピーカーを駆動するデジタル信号の振幅を調整することが可能となり、デジタルスピーカーの音量の調整が可能となる。

【００４１】

（実施例２）

図２ｂにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第２の実施例を示す。本実施例では、デジタルスピーカーの音量の調整をするために、スピーカー駆

動回路（２０３１～２０３ｓ）に電源を供給するレギュレータ回路（２５２ａ）が供給電圧を可変する手段（２５４）を持たなくても、デジタルスピーカー装置に入力される１ｂｉｔのデジタル入力信号（２１０）からデジタル的に調整している。

【００４２】

（実施例３）

図２ｃにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第３の実施例を示す。本実施例では、デジタルスピーカーの音量の調整をするために、スピーカー駆動回路（２０３１～２０３ｓ）に電源を供給するレギュレータ回路（２５２ａ）の供給電圧を可変する手段（２５４）として、デジタルスピーカー装置に入力される１ｂｉｔのデジタル入力信号（２１０）の情報をもとにデジタル的に調整している。

【００４３】

図２ａ～図２ｃに示したような、スピーカー駆動回路（２０３１～２０３ｓ）がそれぞれ２値（－１，１）を持つ回路だとすると、デジタルスピーカーの駆動状態としてｓ＋１個のレベルを持つことが可能である。この場合ｍ＝ｓであり、ΔΣ変調器（２０１）には２ｎ＞（ｓ＋１）の関係を満たしている。図３ａに２値の駆動状態を持つスピーカー駆動回路（３００ａ）の実施例を示す。ＰＭＯＳ素子（３０１）とＮＭＯＳ素子（３０２）からなる２種類のスイッチ回路がそれぞれ出力端子を介してスピーカー駆動素子（２０４）に接続されている。２値のデジタル信号である入力信号Ａは反転回路（３０３）を介して一方のスイッチ回路の入力に接続されている。入力信号Ａの状態に応じてスピーカー駆動回路（３００ａ）は２値（－１，１）の状態を持つ。

【００４４】

図２ａ～図２ｃに示したような、スピーカー駆動回路（２０３１～２０３ｓ）がそれぞれ３値（－１，０，１）を持つ回路だとすると、デジタルスピーカーの駆動状態として２×ｓ＋１個のレベルを持つことが可能である。この場合ｍ＝２×ｓであり、ΔΣ変調器（２０１）には２ｎ＞（２×ｓ＋１）の関係を満たしている。図３ｂに３値の駆動状態を持つスピーカー駆動回路（３００ｂ）の実施例を示す。ＰＭＯＳ素子（３０１）とＮＭＯＳ素子（３０２）からなる２種類のスイッチ回路がそれぞれ出力端子を介してスピーカー駆動素子（２０４）に接続されている。２値のデジタル信号である入力信号Ａはイネーブル端子付きのバッファー回路（３０４ｂ）と反転回路（３０３ａ）を介してそれぞれのスイッチ回路の入力に接続されている。入力信号ＡとＢの状態に応じてスピーカー駆動回路（３００ｂ）は３値（－１，０，１）の状態を持つ。このような回路を一般にＨブリッジ回路と呼ぶ。

【００４５】

図３ａと図３ｂに示したようなスイッチ回路では、相補型のＭＯＳトランジスタであるＰＭＯＳとＮＭＯＳを使っているが、ＮＭＯＳトランジスタのみ、もしくはＰＭＯＳトランジスタのみを利用してスイッチ回路を構成することも可能である。またＭＯＳトランジスタ以外の半導体を利用したスイッチング素子を利用してスイッチ回路を構成することも可能である。

【００４６】

図２に示したような、ΔΣ変調器と後置フィルター回路と複数のスピーカー駆動回路と駆動素子からなるデジタルスピーカー装置の実施例においては、ΔΣ変調器以降の伝送信号本数が複数必要なことから、必要な配線本数を削減するためにはΔΣ変調器と後置フィルター回路と複数のスピーカー駆動回路は一体で構成することが望ましい。ΔΣ変調器と後置フィルター回路と複数のスピーカー駆動回路と駆動素子からなる、デジタル信号処理回路は半導体上に一体形成されるか、もしくは同一パッケージに同封されること形態をとることで必要な信号線の本数を削減することが可能である。

【００４７】

（実施例４）

ΔΣ変調器と後置フィルター回路と複数のスピーカー駆動回路と駆動素子からなるデジ

タルスピーカー装置の第４の実施例を、図４ａ（裏面図）、図４ｂ（側面図）に、ΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路を半導体上に一体形成するか、もしくは同一パッケージに同封したデジタルスピーカー駆動装置（４０２）と複数のスピーカー駆動素子からなるデジタルスピーカー装置（４００）のシステム実施形態として示す。１ｂｉｔのデジタル入力信号（４０３）はΔΣ変調器と後置フィルター回路と複数のデジタル信号を駆動回路が内蔵されたデジタルスピーカー駆動装置（４０２）に入力され、複数のデジタルスピーカー駆動信号（４０１）が出力される。電源供給線（４０４）はデジタルスピーカー駆動回路（４０２）に電源を供給する。複数のデジタルスピーカー駆動信号（４０１）とスピーカー駆動素子の間の距離が短くなるように、デジタルスピーカー駆動回路（４０２）はスピーカー駆動素子の近傍に配置する。図４にあるようにスピーカーの真後ろに配置することで配線距離を最短にすることが可能になる。

【００４８】

以上述べてきたような、本特許の第１から４の実施例によれば、デジタルスピーカー装置に入力されたデジタル入力信号は、デジタルスピーカー装置の中で一度もアナログ信号に変換されることなく、複数のデジタル信号が複数のスピーカー駆動素子を駆動することで、デジタル信号をアナログ音声に直接変換することが可能になる。途中でアナログ信号に変換されないので、アナログ変換に必要なＡ／Ｄ変換回路が不要になり、消費電力や必要な半導体面積の削減が可能になり、低価格なデジタルスピーカー装置を提供することが出来る。デジタルスピーカー装置は低い駆動電圧で大きな音圧が出せるので、デジタル信号処理回路を半導体上に一体形成する場合、高電圧を扱うための特殊な半導体技術を用いなくても良く、低電圧用の半導体技術を用いてデジタルスピーカー装置に必要な一体型のデジタルスピーカー駆動装置を提供することが出来る。低い駆動電圧で駆動しているために電磁輻射（ＥＭＩ）が小さく、電磁輻射を抑えるためのコストを低減することが可能になる。デジタル信号源とデジタルスピーカー装置の間のＡ／Ｄ（Ｄ／Ａ）変換器が無いので音質の劣化を避けることが可能になる。

【００４９】

（実施例５）

図５にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第５の実施例を示す。１ｂｉｔのデジタル入力信号（５１０）はΔΣ変調器（５０１）に入力され、ΔΣ変調器（５０１）でｎｂｉｔの複数のデジタル信号（５１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（５０２）でミスマッチシェーピングされたｍ個のデジタル信号（５１２）に変換される。ｍ個のデジタル信号は、スピーカー駆動回路（５０３１～５０３ｓ）によりｓ個の駆動素子（５０４１～５０４ｓ）を駆動してアナログ音声を振動膜（５１３）により直接変換する。前記ΔΣ変調器（５０１）と後置フィルター（５０２）とスピーカー駆動回路（５０３１～５０３ｓ）とそれらの回路に電源を供給する電源回路（５０５）がデジタルスピーカー装置（５００）の構成要素である。本実施例では、ｓ個の複数の駆動素子が組み合わさって複数（２個）のスピーカーの振動膜（５１３ａ，５１３ｂ）を駆動している。複数の駆動素子をΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路が複数のスピーカー素子を駆動してアナログ音声を直接変換するのであれば、駆動素子数（ｓ）とスピーカー振動膜の枚数（ｒ）の間に任意の組み合わせが可能である。一般にｒ≧１でｓ＞１であればよい。

【００５０】

（実施例６）

図６にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第６の実施例を示す。１ｂｉｔのデジタル入力信号（６１０）はΔΣ変調器（６０１）に入力され、ΔΣ変調器（６０１）でｎｂｉｔの複数のデジタル信号（６１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（６０２）でミスマッチシェーピングされたｍ個のデジタル信号（６１２）に変換される。ｍ個のデジタル信号は、スピーカー駆動回路（６

０３１～６０３ｓ）によりｓ個の駆動素子（６０４１～６０４ｓ）を駆動してアナログ音声を振動膜（６１３）により直接変換する。前記ΔΣ変調器（６０１）と後置フィルター（６０２）とスピーカー駆動回路（６０３１～６０３ｓ）とそれらの回路に電源を供給する電源回路（６０５）がデジタルスピーカー装置（６００）の構成要素である。

【００５１】

本実施例では、ｓ個の複数の駆動素子が組み合わさってスピーカーの振動膜（６１３）を駆動するために複数のコイルを束ねて巻いている。複数のコイルを巻く場合、複数のコイル線を撚って（６０４ａ）巻いても良いし、並べて（６０４ｂ）巻いても良い。また、一部のコイルだけ独立させても良い。デジタルスピーカー装置に必要な複数の駆動素子は一般に任意の配置が可能である。

【００５２】

（実施例７）

図７にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第７の実施例を示す。１ｂｉｔのデジタル入力信号（７１０）はΔΣ変調器（７０１）に入力され、ΔΣ変調器（７０１）でｎｂｉｔの複数のデジタル信号（７１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（７０２）でミスマッチシェーピングされたｍ個のデジタル信号（７１２）に変換される。ｍ個のデジタル信号は、駆動回路（７０３１～７０３ｓ）によりｓ個の駆動コイル（７０４１～７０４ｓ）を駆動して磁歪素子（７１３）に磁場を加える。磁歪素子（７１３）と機械的に接続された駆動部（７１４）により音声信号を直接変換する。前記ΔΣ変調器（７０１）と後置フィルター（７０２）と駆動回路（７０３１～６０３ｓ）とそれらの回路に電源を供給する電源回路（７０５）がデジタルスピーカー装置（７００）の構成要素である。

【００５３】

本実施例では、ｓ個の複数の駆動素子が組み合わさって磁歪素子（７１３）と機械的に接続された駆動部（７１４）を駆動するために複数のコイルを巻いている。磁歪素子（７１３）はコイルや磁石等による外部からの磁界に応じてｎｓｅｃ～μｓｅｃの速さで素子寸法が変化するものであり。通常のボイスコイルに代わって磁歪素子（７１３）を使えば、骨伝導用のデジタルスピーカー装置（７００）を実現出来る。本実施例は骨伝導用のデジタルスピーカー装置（７００）以外にも、磁歪素子を使ってアナログ値を制御する、自動車用部品用途の噴射弁、ポンプ、ポジショナー、リニアアクチュエータ等のアクチュエータ、トルクセンサ等のセンサのデジタル制御にも応用可能である。

【００５４】

（実施例８）

図８ａ～図８ｃにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数の静電型スピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第８の実施例を示す。１ｂｉｔのデジタル入力信号（８１０）はΔΣ変調器（８０１）に入力され、ΔΣ変調器（８０１）でｎｂｉｔの複数のデジタル信号（８１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（８０２）でミスマッチシェーピングされたｍ個のデジタル信号（８１２）に変換される。ｍ個のデジタル信号は、駆動回路（８０３１～８０３ｓ）によりｓ個の静電型素子（８０４１～８０４ｓ）を駆動して音声信号を得る。前記ΔΣ変調器（８０１）と後置フィルター（８０２）と駆動回路（８０３１～８０３ｓ）とそれらの回路に電源を供給する電源回路（８０５）がデジタルスピーカー装置（８００）の構成要素である。

【００５５】

図８ｂには、ΔΣ変調器（８０１）と後置フィルター（８０２）と駆動回路（８０３１～８０３４）と４個の静電型素子（８０４１～８０４４）を同一基板上に一体で形成（８２０）した実施例を示している。このような一体型のデジタルスピーカー装置（８２０）はたとえばシリコンプロセス技術を使いデジタル回路と静電スピーカー素子を同じシリコン基板上に作ることで実現可能であり、さらに図８ｃのようなデジタルスピーカー装置を

使ったヘッドフォン装置（８３０）への組み込みが容易である。

【００５６】

（実施例９）

図９ａにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置のシステム形態の第９の実施例を示す。１ｂｉｔのデジタル入力信号（９１０）はΔΣ変調器（９０１）に入力され、ΔΣ変調器（９０１）でｎｂｉｔの複数のデジタル信号（９１１）に変換する。ｎｂｉｔの複数のデジタル信号は後置フィルター（９０２）でミスマッチシェーピングされたｍ個のデジタル信号（９１２）に変換される。ｍ個のデジタル信号は、デジタル信号（９２０）で制御されたデジタル遅延制御回路（９０５）により遅延を個別に制御された後に、駆動回路（９０３１～９０３ｓ）によりｓ個のスピーカー（９０４１～９０４ｓ）を駆動して音声信号を得る。前記ΔΣ変調器（９０１）と後置フィルター（９０２）と駆動回路（９０３１～９０３ｓ）とデジタル遅延制御回路（９０５）とそれらの回路に電源を供給する電源回路（９０６）がデジタルスピーカー装置（９００）の構成要素である。

【００５７】

図９ｂには、前記ΔΣ変調器（９０１）と後置フィルター（９０２）と駆動回路（９０３１～９０３ｓ）とデジタル遅延制御回路（９０５）とそれらの回路に電源を供給する電源回路（９０６）がデジタルスピーカー装置（９００）を大画面の平面テレビ（９３０）に接続した場合の実施形態を表わしている。複数のスピーカーを平面テレビの上下左右に配置し、それぞれのスピーカーを駆動する信号の遅延を制御することで再生音の指向性を変化させることが可能になる。たとえば家庭用ゲーム機器（９４０）からの信号でデジタルスピーカー装置（９００）の複数のスピーカーへのデジタル信号の遅延時間を制御するようにすれば、ゲームの内容に応じて音声を上下左右に振り分けたりすることで、ゲームの臨場感を増すことが可能になる。

【００５８】

同様に平面テレビのリモートコントロール機器からの信号でデジタルスピーカー装置（９００）の複数のスピーカーへのデジタル信号の遅延時間を制御するようにすれば、視聴している番組の内容に応じて、画面中央部に集中するように再生音の指向性をつけたり、部屋のどこにいても聞こえるように再生音に無指向性をつけたりすることが可能になる。

【００５９】

実施例１～９にあるような、ΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置に、デジタル信号源の信号をデジタル信号として入力することで、デジタルスピーカー装置を使ったデジタル音響システムを構築することが可能である。

【００６０】

（実施例１０）

図１０にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（１００２）に、デジタル信号源（１００３）としての　携帯デジタル音源再生装置であるからのデジタル信号を接続（１００１）し、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声に直接変換するデジタルスピーカー装置を使ったデジタル音響システムの第１０の実施例を示す。本実施例ではデジタルスピーカー装置に給電する電源として電池（１００４）を使っているが、外部から別電源で給電することも可能である。

【００６１】

（実施例１１）

図１１にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（１１０２）に、デジタル信号源（１１０３）としての携帯電話装置からのデジタル信号を接続（１１０１）し、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声

に直接変換するデジタルスピーカー装置を使ったデジタル音響システムの第１１の実施例を示す。本実施例ではデジタルスピーカー装置にヘッドフォン型のデジタルスピーカー装置を使っているが、ヘッドフォン型以外の任意のデジタルスピーカー装置を使うことが可能である。

【００６２】

（実施例１２）

図１２にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（１２０２）に、デジタル信号源（１２０３）としてのパーソナルコンピューター装置からのデジタル信号を接続し、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声に直接変換するデジタルスピーカー装置を使ったデジタル音響システムの第１２の実施例を示す。一つの振動膜に複数のコイルを配置したデジタルスピーカー装置を使っているが、複数のスピーカーを配置したデジタルスピーカー装置を使うことも可能である。

【００６３】

（実施例１３）

図１３にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（１３０２）に、デジタル信号源（１３０３）としてのアクティブ消音用のデジタル音声処理装置からのデジタル信号を接続し、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声に直接変換するデジタルスピーカー装置を使ったデジタル音響システムの第１３の実施例を示す。集音用マイク（１３０４）からの周囲のノイズを打ち消す信号をデジタル音声処理装置で計算してデジタルスピーカー装置（１３０２）に入力することで低消費電力のアクティブ消音用のデジタル音響システムが構築可能である。本実施例はテレビ電話や遠隔会議用のエコーキャンセル用のデジタル音響システムにも応用可能である。本実施例は同様にコンサートや球場等の大規模拡声装置の遅延制御用のデジタル音響システムにも応用可能である。

【００６４】

（実施例１４）

図１４にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（１４０２）に、デジタル信号源（１４０３）としての携帯電話装置からのデジタル信号を無線通信技術（Ｂｌｕｅｔｏｏｔｈ等）により接続（１４０１）し、入力されたデジタル信号をアナログ信号に変換することなくアナログ音声に直接変換するデジタルスピーカー装置を使ったデジタル音響システムの第１４の実施例を示す。本実施例ではデジタルスピーカー装置にヘッドフォン型のデジタルスピーカー装置を使っているが、ヘッドフォン型以外の任意のデジタルスピーカー装置を使うことが可能である。また、本実施例ではデジタル信号源（１４０３）としての携帯電話装置を使った例を示しているが、本実施例はデジタル信号源から、デジタルスピーカー装置（１４０２）にデジタル信号を無線通信技術により接続する任意のデジタル音響システムに応用可能である。

【００６５】

（実施例１５）

図１５ａにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第１５の実施例を示す。１ｂｉｔのデジタル入力信号（１５１０）はΔΣ変調器（１５０１）に入力され、ΔΣ変調器（１５０１）でｎｂｉｔの複数のデジタル信号（１５１１）に変換する。ｎｂｉｔの複数のデジタル信号はフォーマッター（１５０２ａ）によりｍ個のデジタル信号（１５１２ａ）に変換されフィルター（１５０２ｂ）でミスマッチシェーピングされたｍ個のデジタル信号（１５１２ｂ）に変換される。ｍ個のデジタル信号は、スピーカー駆動回路（１５０３１～１５０３ｓ）によりｓ個の駆動素子（１５０４１～１５０４ｓ）を駆動してアナログ音声を振動膜（１５１３）により直接変換する。前記ΔΣ変調器（

１５０１）とフォーマッター（１５０２ａ）とフィルター（１５０２ｂ）とスピーカー駆動回路（１５０３１～１５０３ｓ）とそれらの回路に電源を供給する電源回路（１５０５）がデジタルスピーカー装置（１５００）の構成要素である。

【００６６】

図１５ｂに本実施例で使われるフィルター回路（１５０２ｂ）の構成要素を示す。ミスマッチシェーピングするために、選択回路（１５０５）に入力されたｍ個のデジタル信号（１５１２ａ）は、選択回路のｍ個のデジタル信号の出力を遅延素子と加算器で構成された積分回路（１５０６ａ）と積分回路（１５０６ｂ）により選択回路のｍ個のデジタル信号の使用頻度を計算して使用頻度の小さい順に選択するように働いている。

【００６７】

（実施例１６）

図１６にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子からなるデジタルスピーカー装置のシステム形態の第１６の実施例を示す。本実施例で使われるフィルター回路（１６０２ｂ）の構成要素を示す。ミスマッチシェーピングするために、選択回路（１６０５）に入力されたｍ個のデジタル信号（１６１２ａ）は、選択回路のｍ個のデジタル信号の出力を遅延素子と加算器で構成されたｎ段の積分回路（１６０６１～１６０６ｎ）により選択回路のｍ個のデジタル信号の使用頻度を計算して使用頻度の小さい順に選択するように働いている。本実施例のようにフィルター回路は１段以上の任意の段数の積分回路で構成することが出来る。

【００６８】

（実施例１７）

図１７ａにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と３値のスイッチング増幅器からなる複数のスピーカー駆動素子で構成されたデジタルスピーカー装置のシステム形態の第１７の実施例を示す。１ｂｉｔのデジタル入力信号（１７１０）はΔΣ変調器（１７０１）に入力される。ΔΣ変調器（１７０１）は、そのデジタル入力信号をｎ　ｂｉｔの複数のデジタル信号（１７１１）に変換する。ｎ　ｂｉｔの複数のデジタル信号はフォーマッター（１７０２ａ）によりｍ個のデジタル信号（１７１２ａ）に変換される。ｍ個のデジタル信号（１７１２ａ）は、フィルター（１７０２ｂ）に入力されてミスマッチシェーピングされ、ｍ個のデジタル信号（１７１２ｂ）に変換される。スピーカー駆動回路（１７０３１～１７０３ｓ）は、それぞれがｍ個のデジタル信号の一部が入力されるｓ個の駆動素子（１７０４１～１７０４ｓ）を駆動してアナログ音声を振動膜（１７１３）により直接生成する。なお、駆動素子（１７０４１～１７０４ｓ）は、ｓ個の３値のスイッチング増幅器からなる。前記ΔΣ変調器（１７０１）とフォーマッター（１７０２ａ）とフィルター（１７０２ｂ）と３値のスイッチング増幅器からなるスピーカー駆動回路（１７０３１～１７０３ｓ）とそれらの回路に電源を供給する電源回路（１７０５）がデジタルスピーカー装置（１７００）の構成要素である。

【００６９】

例えば、ｓ＝８の場合において、８個の３値のスイッチング増幅器からなるスピーカー駆動回路でデジタルスピーカー装置を構成する場合を考える。それぞれの駆動装置は、－１、０、＋１の３値の状態を持つことが出来る。したがって、８個の３値のスイッチング増幅器からなるスピーカー駆動回路は、－８，－７・・・－１、０、＋１・・・＋７、＋８（＝１７通り）の状態を持つことが出来るので、フォーマッター（１７０２ａ）が出力するデジタル信号（１７１２ａ）のｂｉｔ数はｍ＝１７になる。同様にｍ＝１７の状態をバイナリーで記述する為に必要なビット数は５　ｂｉｔなので、１　ｂｉｔのデジタル入力信号（１７１０）をｎ＝５　ｂｉｔのデジタル信号（１７１１）に変換するΔΣ変調器（１７０１）を用意すれば良い。

【００７０】

図１７ｂに３値のスイッチング増幅器からなるスピーカー駆動回路の実施例を示す。図１７ｂでは、符号１７０３１から１７０３ｓが付されたうちの一例としてスピーカー駆動回路１７０３ｓの回路を示す。スピーカー駆動回路１７０３ｓは、第１と第２のソースト

ランジスタ３０１と第１と第２のシンクトランジスタを有している。第１のソーストランジスタと第１のシンクトランジスタとは直列に接続されており、それぞれのゲートに入力信号Ａが入力される。また、第２のソーストランジスタと第２のシンクトランジスタとは直列に接続されており、それぞれのゲートに入力信号／Ａが入力される。また、第１のソーストランジスタ及び第１のシンクトランジスタとの接続点と第２のソーストランジスタ及び第２のシンクトランジスタとの接続点とが、それぞれデジタルスピーカーの対をなすデジタル信号端子に接続される。なお、このような回路は、モーターの制御の分野においては一般にＨブリッジ回路と呼ばれている。

【００７１】

図１７ｂの表により表されるように、入力信号／ＡとＡの状態に応じてスピーカー駆動回路（１７０３ｓ）は３値（－１，０，１）の状態を持つ。なお、一般には、／ＡはＡの反転を表すが、本実施例では、／ＡとＡとは同じ値になる場合もある。

【００７２】

図１７ａ、１７ｂで示されるような、ΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と３値のスイッチング増幅器からなる複数のスピーカー駆動素子で構成されたデジタルスピーカー装置のシステムでは、入力されるデジタル信号の振幅が小さい時には、スピーカー駆動回路（１７００ｂ）が０の状態を多くなるように駆動されるように構成でき、無駄なスイッチング動作を避けることが可能となり低消費電力のデジタルスピーカー装置を実現することが可能になる。同時に、スイッチング動作に起因するノイズや電磁輻射等も削減する効果がある。

【００７３】

（実施例１８）

図１８にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と３値のスイッチング増幅器からなる複数のスピーカー駆動素子で構成されたデジタルスピーカー装置のシステム形態の第１８の実施例を示す。１　ｂｉｔのデジタル入力信号（１８１０）はΔΣ変調器（１８０１）に入力される、ΔΣ変調器（１８０１）でｎ　ｂｉｔの複数のデジタル信号（１８１１）に変換する。ｎ　ｂｉｔの複数のデジタル信号はフォーマッター（１８０２ａ）によりｍ個のデジタル信号（１８１２ａ）に変換される。ｍ子のデジタル信号（１８１２ａ）は、フィルター（１８０２ｂ）に入力されてミスマッチシェーピングされ、ｍ個のデジタル信号（１８１２ｂ）に変換される。スピーカー駆動回路（１８０３１～１８０３ｓ）は、それぞれがｍ個のデジタル信号の一部が入力されるｓ個の駆動素子（１８０４１～１８０４ｓ）を駆動してアナログ音声を振動膜（１８１３）により直接生成する。なお、駆動素子（１８０４１～１８０４ｓ）は、ｓ個の３値のスイッチング増幅器からなる。

【００７４】

１ｂｉｔのデジタル入力信号（１８１０）はピーク感知器（１８０６）にも入力され、デジタル入力信号の振幅値に応じた制御信号（１８１６）を出力する。ピーク感知器（１８０６）は、デジタル入力信号の表す音声の振幅値を算出し、制御信号（１８１６）は、この算出の結果に応じて出力される。例えば、振幅値は所定の長さの間の音声の大きさとして算出される。制御信号（１８１６）は前記フォーマッター（１８０２ａ）に入力される。前記フォーマッター（１８０２ａ）は、前記振幅値に応じて前記フィルター（１８０２ｂ）へ入力されるデジタル信号（１８１２ａ）のｂｉｔ数を最大ｍ　ｂｉｔまでの間で変更する制御を行う。すなわち、前記振幅値が０または小さければ、０ビットまたは０に近い少ないビット数のデジタル信号（１８１２ａ）がフォーマッターにより出力され、前記振幅値が大きければ、ｍに近い大きなビット数のデジタル信号（１８１２ａ）がフォーマッターにより出力される。なお、例えば、デジタル信号（１８１２ａ）のｂｉｔ数は、所定の時間の間、同じ値となる信号を除いて算出される。

【００７５】

前記ΔΣ変調器（１８０１）とフォーマッター（１８０２ａ）とフィルター（１８０２ｂ）と３値のスイッチング増幅器からなるスピーカー駆動回路（１８０３１～１８０３ｓ

）とピーク感知器（１８０６）とそれらの回路に電源を供給する電源回路（１８０５）がデジタルスピーカー装置（１８００）の構成要素である。

【００７６】

以上のように、図１８などを参照して、ΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と３値のスイッチング増幅器からなる複数のスピーカー駆動素子で構成されたデジタルスピーカー装置にピーク感知器を加えて入力されるデジタル信号の振幅に応じてフィルターへ入力されるデジタル信号のｂｉｔ数を動的に制御するようなシステムを説明した。このようなシステムでは、入力されるデジタル信号の振幅が小さい時には、フィルターでミスマッチシェーピングを行う際の、動作するユニット数が少なくなるので、ユニットの特性バラツキの範囲が小さくなる。これにより、効果的に雑音の抑制を行うことが可能となるので、高品質の音声再生が可能なデジタルスピーカー装置を実現することが可能になる。同時に、スイッチング動作に起因するノイズや電磁輻射等も削減する効果がある。

【００７７】

（実施例１９）

図１９にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と３値のスイッチング増幅器からなる複数のスピーカー駆動素子で構成されたデジタルスピーカー装置のシステム形態の第１９の実施例を示す。１ｂｉｔのデジタル入力信号（１９１０）はシリアルパラレル変換器（１９０１ａ）に入力される、シリアルパラレル変換器（１９０１ａ）でｐ　ｂｉｔのデジタル音声信号（１９１１ａ）に変換する。例えば１ｂｉｔのデジタル入力信号（１９１０）がコンパクトディスク（ＣＤ）に記録された音声データの再生により得られる場合には、１６　ｂｉｔのデジタル音声信号に変換されるのが好ましい。ｐ　ｂｉｔのデジタル音声信号（１９１１ａ）はΔΣ変調器（１９０１ｃ）でオーバーサンプリングされる際に不要な高域の折り返し周波数成分を除去するために、補間フィルター（１９０１ｂ）に入力されｑ　ｂｉｔのデジタル音声信号（１９１１ｂ）が出力される。ｑ　ｂｉｔのデジタル音声信号（１９１１ｂ）はΔΣ変調器（１９０１ｃ）でオーバーサンプリングされてΔΣ変調器（１９０１）でｎ　ｂｉｔの複数のデジタル信号（１９１１ｃ）に変換される。本実施例では、ｎ＜ｐ，ｑ且つｎ＞２の関係が成り立つ。ｎ　ｂｉｔの複数のデジタル信号はフォーマッター（１９０２ａ）によりｍ個のデジタル信号（１９１２ａ）に変換される。ｍ個のデジタル信号（１９１２ａ）は、フィルター（１９０２ｂ）に入力され、ミスマッチシェーピングされたｍ個のデジタル信号（１９１２ｂ）に変換される。スピーカー駆動回路（１９０３１～１９０３ｓ）は、それぞれがｍ個のデジタル信号の一部が入力されるｓ個の駆動素子（１９０４１～１９０４ｓ）を駆動してアナログ音声を振動膜（１９１３）により直接変換する。なお、駆動素子（１９０４１～１９０４ｓ）は、ｓ個の３値のスイッチング増幅器からなる。前記ΔΣ変調器（１９０１ｃ）とフォーマッター（１９０２ａ）とフィルター（１９０２ｂ）と３値のスイッチング増幅器からなるスピーカー駆動回路（１９０３１～１９０３ｓ）とそれらの回路に電源を供給する電源回路（１９０５）がデジタルスピーカー装置（１９００）の構成要素である。

【００７８】

第１９の実施例に示されたように、本願の第１～第１８までの実施例に示されたΔΣ変調器（１９０１ｃ）の内部では入力された１ｂｉｔのデジタル信号をシリアルパラレル変換器（１９０１ａ）でｐ　ｂｉｔのデジタル音声信号（１９１１ａ）に変換している。また、オーバーサンプリングされる際に不要な高域の折り返し周波数成分を除去するために、補間フィルター（１９０１ｂ）が挿入される場合もある。これらの構成要素は、本願の構成要素として必須のものではない。本願の第１～第１８までの実施例ではΔΣ変調器に１　ｂｉｔのデジタル信号が入力されている。ただし、実際には、１　ｂｉｔのデジタル信号により、任意のｂｉｔ数のデジタル音声信号を表現することができる。例えばＣＤの場合１６ｂｉｔであり、Ｄｉｇｉｔａｌ　Ｖｅｒｓａｔｉｌｅ　Ｄｉｓｃ（ＤＶＤ）の規格では１６ｂｉｔのほかに２４ｂｉｔ等の規格が定められている。

【００７９】
本願の構成要素のΔΣ変調器には任意のｂｉｔ数のデジタル音声信号を表現するデジタル信号が入力可能である。この際ΔΣ変調器に入力されるデジタル音声信号のｂｉｔ数よりもΔΣ変調器から出力されるデジタル信号のｂｉｔ数が少ないことが本願の特徴の一つである。これによりデジタル音声信号のｂｉｔ数で表現される音声の振幅階調よりも少ない個数のスピーカー駆動回路により音声信号を復号することができる。
【００８０】
例えば、１６ｂｉｔの音声信号を忠実に再生する場合、従来技術では、$2^{16}-1=65535$個のユニットが必要になるのに比べ、本実施例では８個程度のユニットであっても従来技術と同等あるいはそれ以上の高品質な音声の再生が可能である。
【００８１】
以上のように、本願によれば音声の振幅階調よりも少ない個数のスピーカー駆動回路をデジタル音声信号で直接駆動することで音声信号を復号することが出来るので、デジタル音声復調に必要なコストを大幅に削減できる。同時に複数のスピーカー駆動回路を利用して、指向性等の音響効果の付与が容易となる。
【００８２】
（実施例２０）
図２０にΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（２００１）とデジタル広告表示装置（２００２）を組み合わせ、センサ装置（２００３）からの信号を前記デジタルスピーカー装置（２００１）の指向性を制御する制御装置（２００４）に接続したデジタルスピーカー装置を使ったデジタル音響システムの第２０の実施例を示す。
【００８３】
本実施例では、実施例９から実施例１４におけるように、複数のスピーカーが用いられ、実施例９のようにデジタル遅延回路によりそれぞれのスピーカーを駆動する信号の遅延が制御される。これにより、センサ装置により検出された人や物体の存在する方向や位置へ向けて再生音の指向性を変化させる。
【００８４】
センサ装置（２００３）は、何らかのその周囲の情報を感知する。例えば、センサ装置（２００３）は撮像装置であり、センサ装置（２００３）の周囲に映像を撮影する。撮影された映像を解析することで、センサ装置（２００３）の周囲に人または物体が存在するかどうかを検出する。また、人または物体が存在する方向、位置も算出することができる。この場合、複数のセンサ装置（２００３）で感知された情報を用いることで、より正確に方向、位置を算出することができる。また、センサ装置（２００３）は、赤外線のセンサであってもよい。この場合、人や動物の体温などにより生ずる赤外線などが検出され、検出の結果により人や動物などの有無、方向、位置が算出される。また、光を含む電磁波の検出に限らず、デジタルスピーカー装置（２００１）などから超音波を発生して、人や物体で反射された超音波を検出してもよい。また、路面や床面にスイッチなどを設け、そのスイッチなどのＯＮ／ＯＦＦなどにより、人や動物の位置を検出することもできる。
【００８５】
センサ装置（２００３）による検出の結果は、マイクロコンピュータなどの制御装置（２００４）により分析され、デジタルスピーカー装置（２００１）および／またはデジタル広告表示装置（２００２）の制御に用いられる。
【００８６】
本実施例では、算出された方向、位置により、ΔΣ変調器およびフォーマッターからの信号に、遅延回路を用いてデジタル的に遅延をかけることで各駆動装置への信号の移相を制御する。これにより、空間で放射される音響信号の指向性を変化させることが可能となる。例えば、スピーカー装置（２００１）において、３つのスピーカーＳＰ１、ＳＰ２、ＳＰ３がこの順に等間隔で一直線に並んでいると仮定する。このとき、スピーカー間の距

離をｄ、 信号の波長をλｓ、 スピーカー装置（２００１）の正面を０ラジアンとしたときの偏角をθとした場合、ＳＰ３に対してＳＰ２の位相を(2πd sin θ)/λsだけ遅らせ、ＳＰ１の位相を(4πd sin θ)/ λs となるようにすることにより、θだけＳＰ１側に指向特性を持たせることが可能となる。

【００８７】

センサ装置（２００３）で感知した情報に応じて、デジタルスピーカーが再生する音声の指向性を動的に制御することが可能になる。すなわち、人などの音声を伝達する対象が所定の範囲内に存在する場合、その存在の位置に向けて音声を発するように制御が行われる。本願のデジタル広告表示装置では、広告媒体に興味がある対象にのみ必要な音声情報を効果的に伝えることが可能になるのに加えて、不必要に大きな音量で音声情報を再生することが不要になるので、騒音問題にも対応可能である。本実施例はデジタル広告表示装置以外にも、美術館・科学館等の展示説明装置や、駅・空港・ホテル等の構内広告装置、バス・電車・車等の公共機関の広告装置、病院・役所等の公共機関での構内案内装置にも応用可能である。

【００８８】

（実施例２１）

図２１ａにΔΣ変調器と後置フィルター回路により複数のデジタル信号を出力する回路と複数のスピーカー駆動素子と複数のスピーカーからなるデジタルスピーカー装置（２１０３）と表示装置（２１０２）を組み合わせ、前記デジタルスピーカー装置（２１０３）の指向性を制御できるデジタルスピーカー装置を使った車載用デジタル音響システムの第２１の実施例を示す。本実施例のような車載用途の場合、特に表示装置をリアプロジェクターとして、主に後部座席に座る同乗者へのエンターテーメント装置（ＤＶＤやＴＶの視聴装置）として応用する場合、安全確保のためには、時々の状況に応じて運転者にはなるべく小さな音量にする等の工夫が必要になる。本願のデジタルスピーカーが再生する音声の指向性を動的に制御することが可能になるので、このような車載用途へも広く応用可能である。

【００８９】

上述の時々の状況は、振動センサや加速度センサなどにより、車体に加わる振動や加速度などの検出に基づいて判断する。例えば、急カーブが連続することなどにより、連続して加速度の大きさを超える変化があるかどうかを判断する。また、マイクロフォンにより車外の音を検出し、緊急自動車のサイレンや踏切の警報機の音の有無などを判断する。もし、急カーブが連続するなどと判断されたり、サイレンなどが検出されたりすると、運転者を運転に集中させるために、運転者にはエンターテーメント装置の音声がなるべく小さくなるように制御を行う。また、ＧＰＳ（Ｇｌｏｂａｌ Ｐｏｓｉｔｉｏｎｉｎｇ Ｓｙｓｔｅｍ）を用いて、現在位置を検出し、山道など危険な場所を走行しているかどうかを判断し、運転者を運転に集中させるために、運転者にはエンターテーメント装置の音声がなるべく小さくなるように制御を行う。

【００９０】

上述のように、車外の情報をモニターしてそれに対応した車内音響環境を構築するためは例えば、車外用モニターカメラ（２１０４）等を配置し、図２１ｂに示すように集中制御装置（２１０５）と（光）デジタル信号を伝達する車内ＬＡＮ（２１０６）を使い接続する。車外用モニターカメラ（２１０４）等により検出された情報を集中制御装置（２１０５）で分析を行い、その分析の結果に基づいて、デジタルスピーカーを制御する。本願のデジタルスピーカーはデジタル信号により音量だけでなく指向性等の音響特性を制御することが可能である。また、デジタル信号を用いているので、このような車内ＬＡＮ(２１０６)に容易に接続することが可能である。したがって、車内ＬＡＮ（２１０６）に本願のデジタルスピーカーを接続することにより、運転者と同乗者に快適で安全な車を提供することが可能である。

【００９１】

本実施例は、エンターテーメントに限らず、ロードノイズなどの低減のためにアクティ

ブノイズキャンセル装置として本願のデジタルスピーカーを用いることも可能である。すなわち、図示されていないマイクロフォンによりロードノイズなどを検出し、それとは逆の位相の音声が生成されるようにする。また、その際に指向性を制御することで、例えば運転者が聞こえるロードノイズだけを低減したり助手席や後部座席の同乗者が聞こえるロードノイズだけを低減したりすることも可能になる。本実施例は車載用デジタル音響システム以外にも、航空機やモーターバイク、バス、電車などの乗り物にも適用できる。また、カプセルホテル等のベッドや視聴覚室、コンサートホールなどにおけるデジタル音響システムやノイズキャンセル用途にも応用可能である。

【図面の簡単な説明】

【００９２】

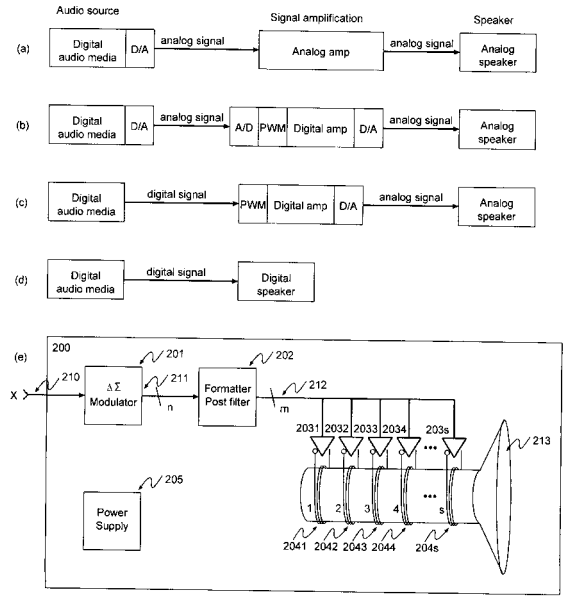
【図１】デジタル音響システムの例及びデジタル音響システムの第１の実施例の構成図
【図２ａ】デジタル音響システムの第１の実施例における電源回路の実施例の構成図
【図２ｂ】デジタル音響システムの第２の実施例における電源回路の実施例の構成図
【図２ｃ】デジタル音響システムの第３の実施例における電源回路の実施例の構成図
【図３ａ】デジタル音響システムのスピーカー駆動回路の実施例の構成図
【図３ｂ】デジタル音響システムのスピーカー駆動回路の別の実施例の構成図
【図４】デジタル音響システムの第４の実施例の構成図
【図５】デジタル音響システムの第５の実施例の構成図
【図６】デジタル音響システムの第６の実施例の構成図
【図７】デジタル音響システムの第７の実施例の構成図
【図８ａ】デジタル音響システムの第８の実施例の構成図
【図８ｂ】デジタル音響システムの第８の実施例の構成図
【図８ｃ】デジタル音響システムの第８の実施例の構成図
【図９ａ】デジタル音響システムの第９の実施例の構成図
【図９ｂ】デジタル音響システムの第９の実施例の構成図
【図１０】デジタル音響システムの第１０の実施例の構成図
【図１１】デジタル音響システムの第１１の実施例の構成図
【図１２】デジタル音響システムの第１２の実施例の構成図
【図１３】デジタル音響システムの第１３の実施例の構成図
【図１４】デジタル音響システムの第１４の実施例の構成図
【図１５ａ】デジタル音響システムの第１５の実施例の構成図
【図１５ｂ】デジタル音響システムの第１５の実施例の構成図
【図１６】デジタル音響システムの第１６の実施例の構成図
【図１７ａ】デジタル音響システムの第１７の実施例の構成図
【図１７ｂ】３値のスイッチング増幅器からなるスピーカー駆動回路の構成図
【図１８】デジタル音響システムの第１８の実施例の構成図
【図１９】デジタル音響システムの第１９の実施例の構成図
【図２０】デジタル音響システムの第２０の実施例の構成図
【図２１ａ】デジタル音響システムの第２１の実施例の構成図
【図２１ｂ】集中制御装置（２１０５）とデジタル信号を伝達する車内ＬＡＮの構成図

【符号の説明】

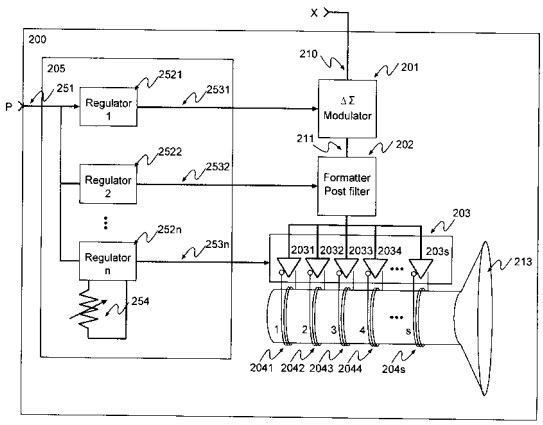
【００９３】

２００...デジタルスピーカー装置、２０１...ΔΣ変調器、２０２...後置フィルター、２０３１～２０３ｓ...スピーカー駆動回路、２０４１～２０４ｓ...駆動素子、２０５...電源回路、２５１...電源、２５４...供給電圧を可変する手段、２１０...デジタル入力信号、２１１...デジタル信号、２１２...デジタル信号、２１３...振動膜、２５２１～２５２ｎ...レギュレータ回路、２５３１～２５３ｎ...供給線

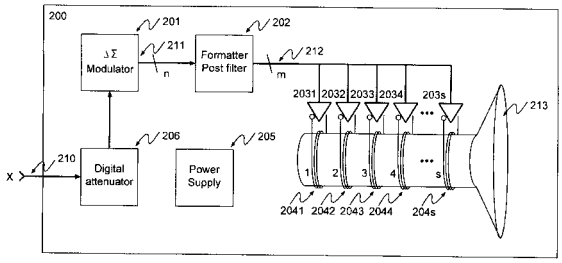
【図１】



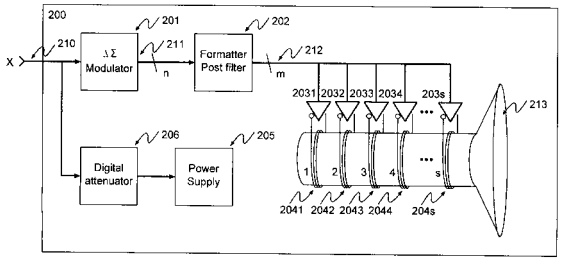
【図２ａ】



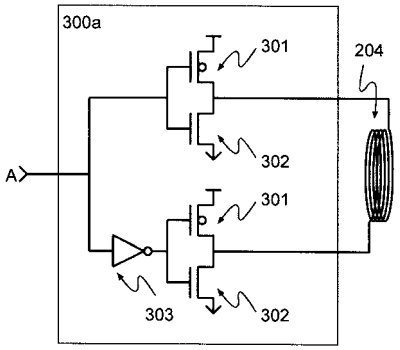
【図２ｂ】



【図２ｃ】

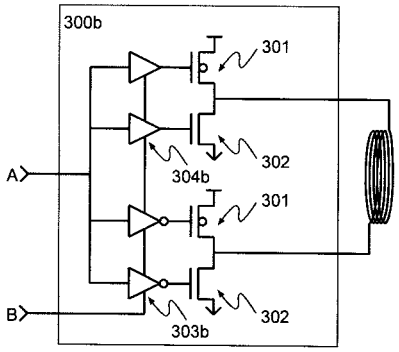


【図３ａ】



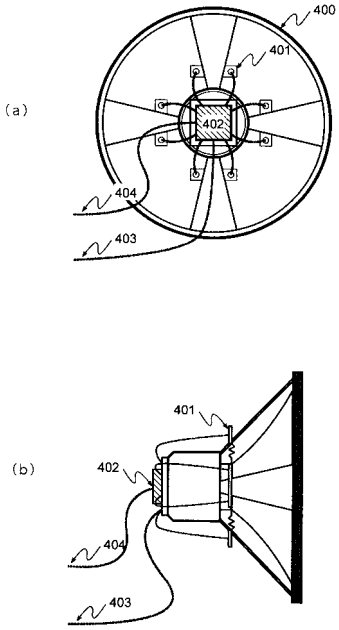
A	state
0	-1
1	1

【図３ｂ】

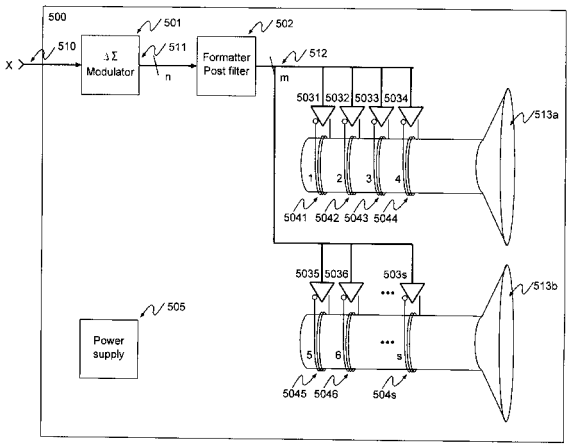


A	B	state
0	1	-1
1	1	1
x	0	0

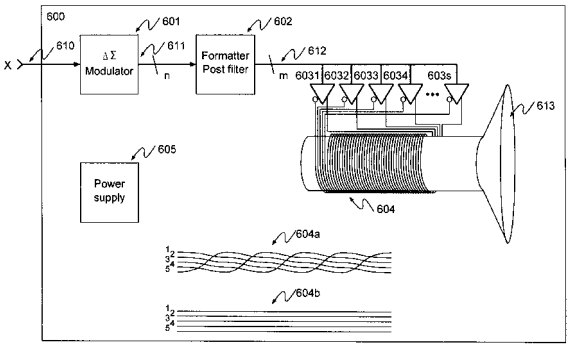
【図４】



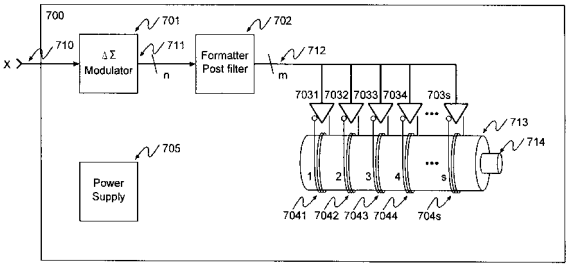
【図５】



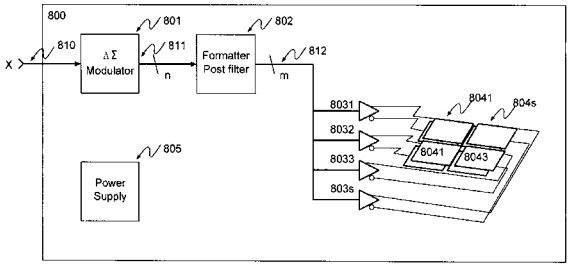
【図６】



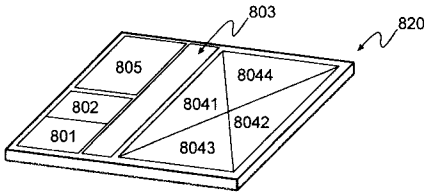
【図７】



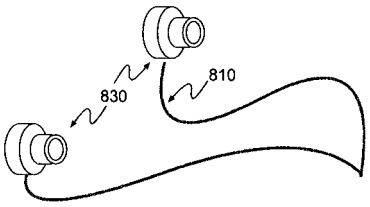
【図８ａ】



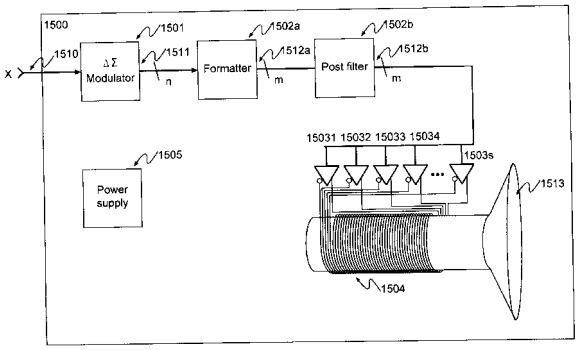
【図８ｂ】



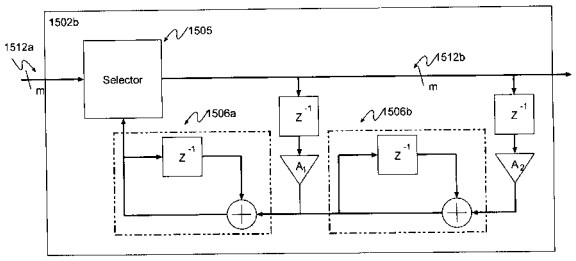
【図８ｃ】



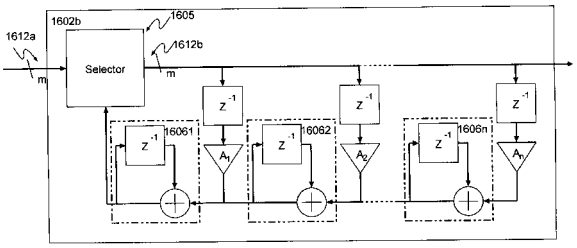
【図１５ａ】



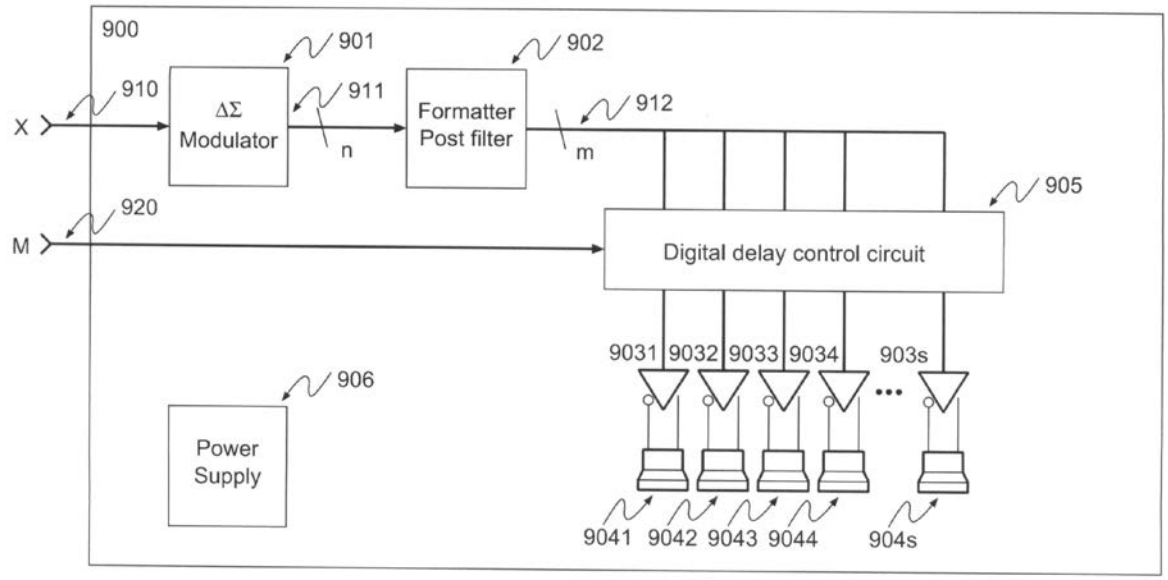
【図１５ｂ】



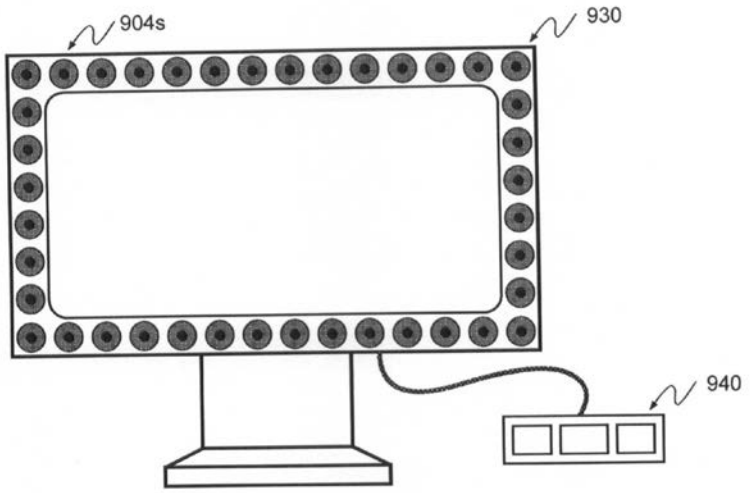
【図１６】



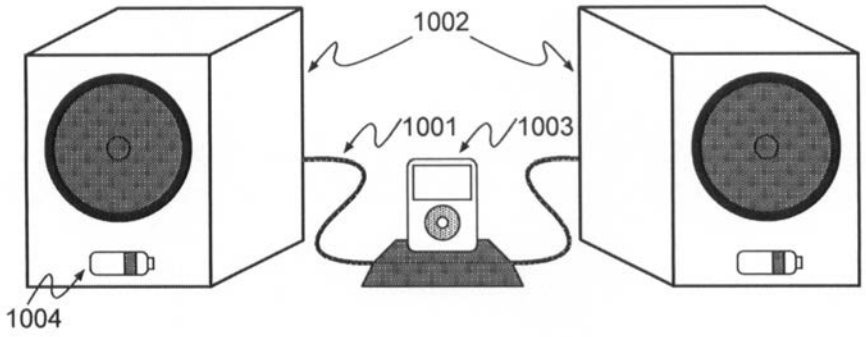
【図９ａ】


900
901
902
910
911
912
X
ΔΣ
Modulator
Formatter
Post filter
n
m
905
920
M
Digital delay control circuit
9031
9032
9033
9034
903s
906
Power
Supply
9041
9042
9043
9044
904s

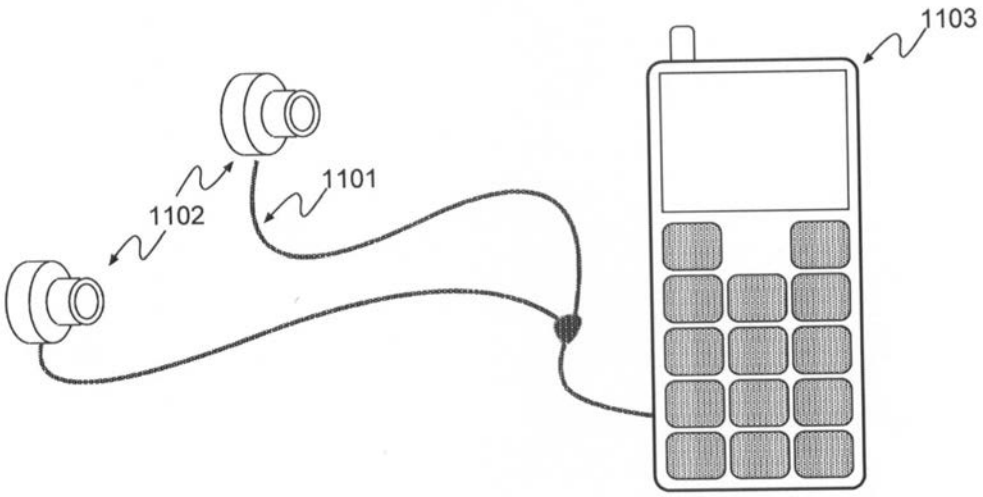
【図９ｂ】


904s
930
940

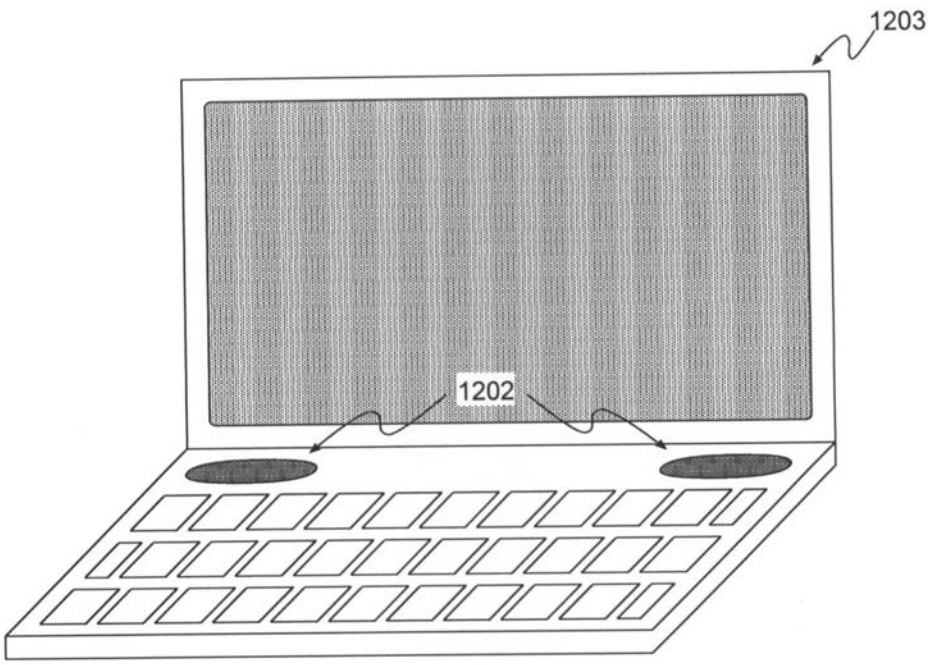
【図１０】


1002
1001
1003
1004

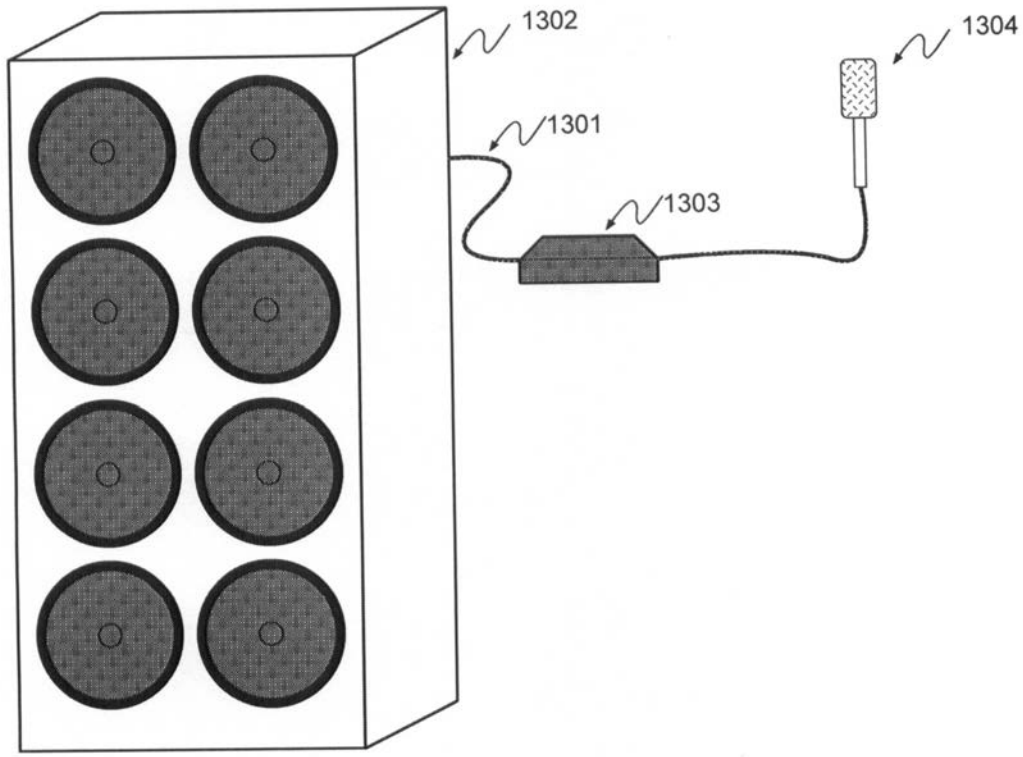
【図１１】



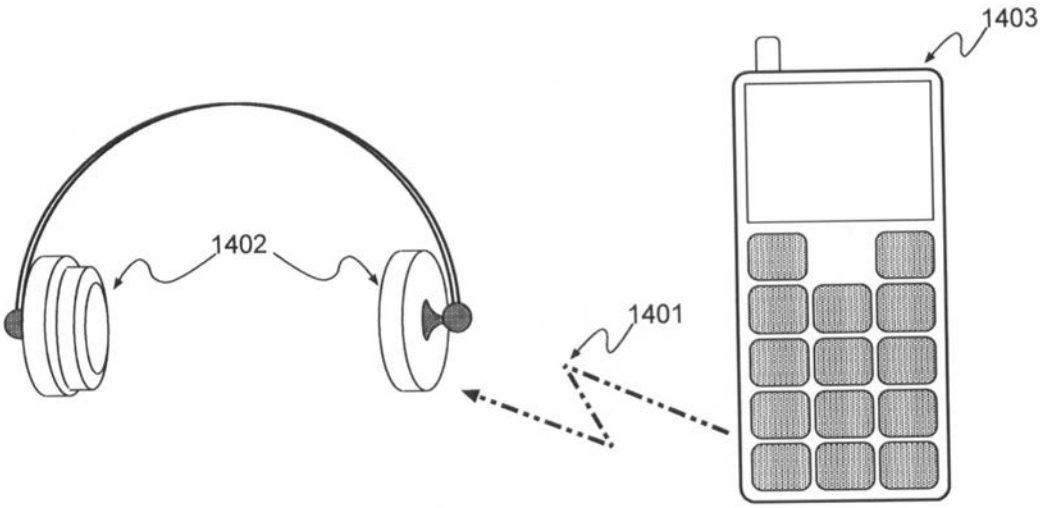
【図１２】



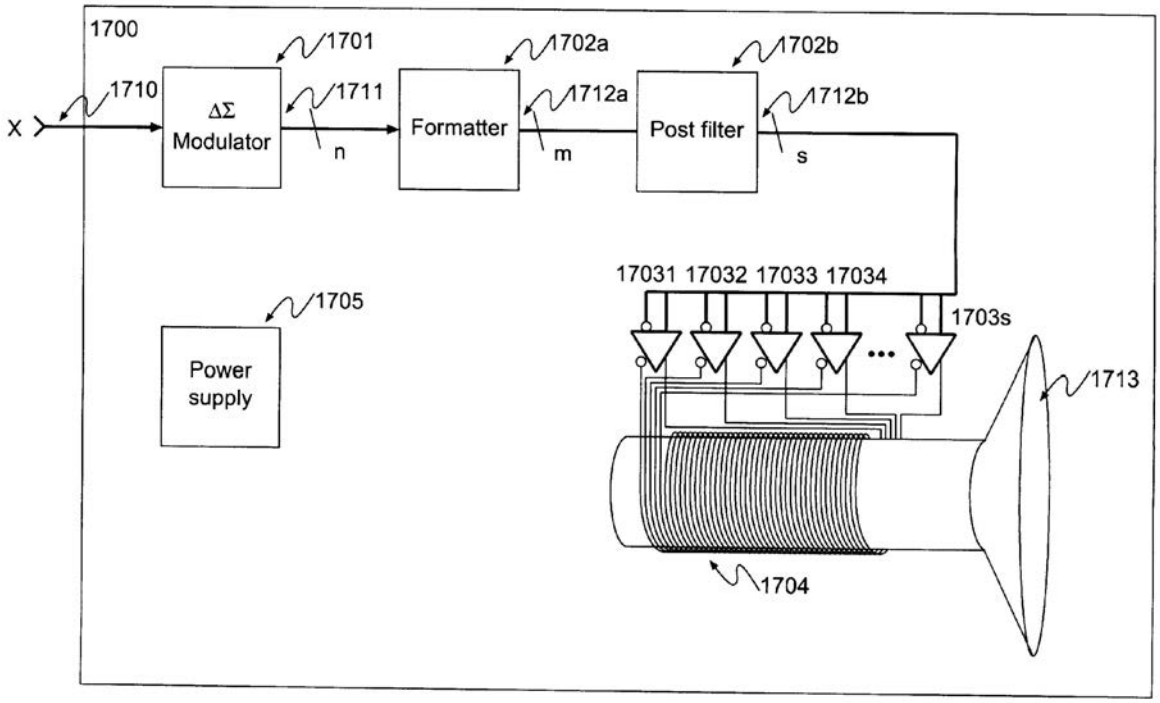
【図１３】



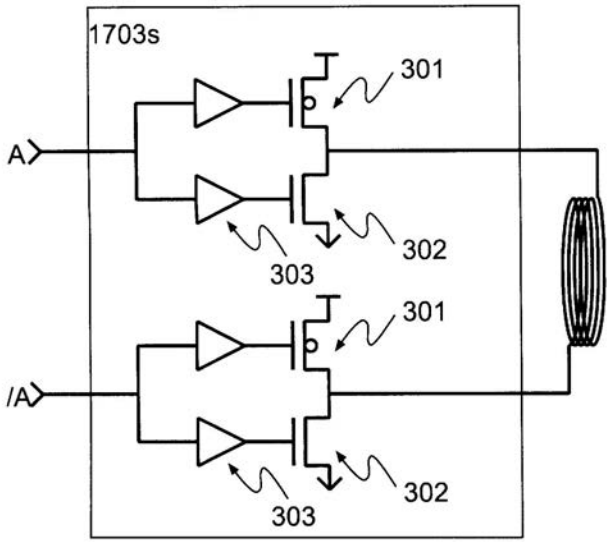
【図１４】



【図１７ａ】

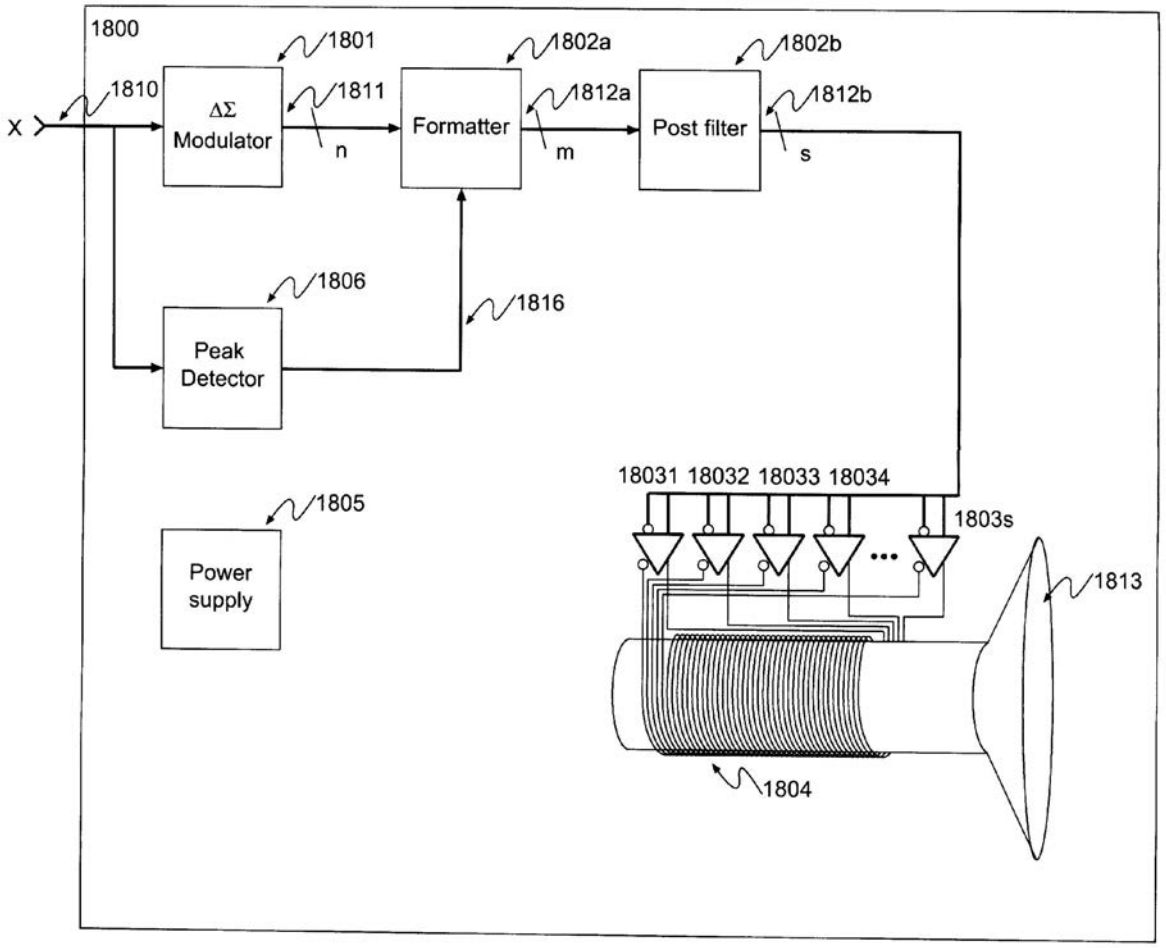


【図１７ｂ】

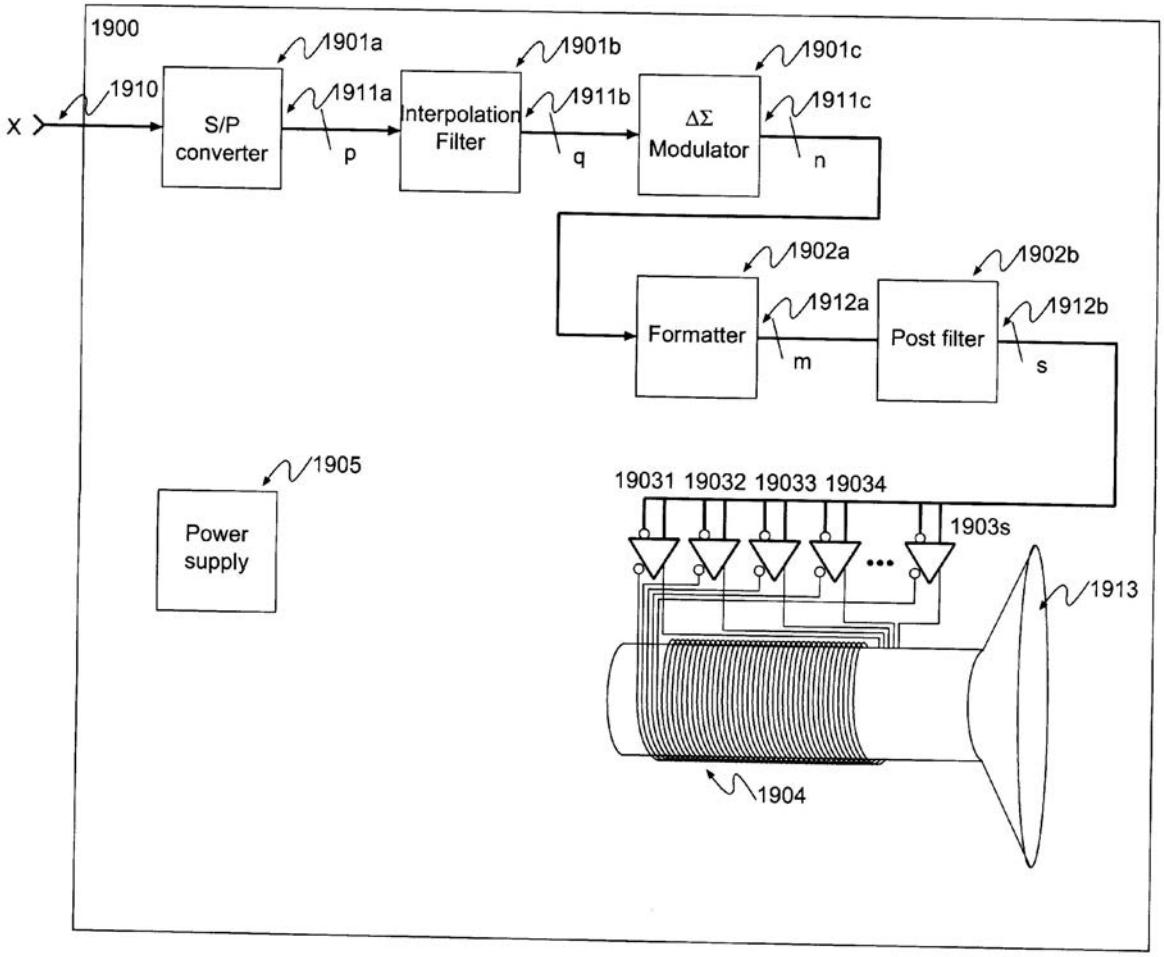


A	/A	state
0	0	0
0	1	-1
1	0	+1
1	1	0

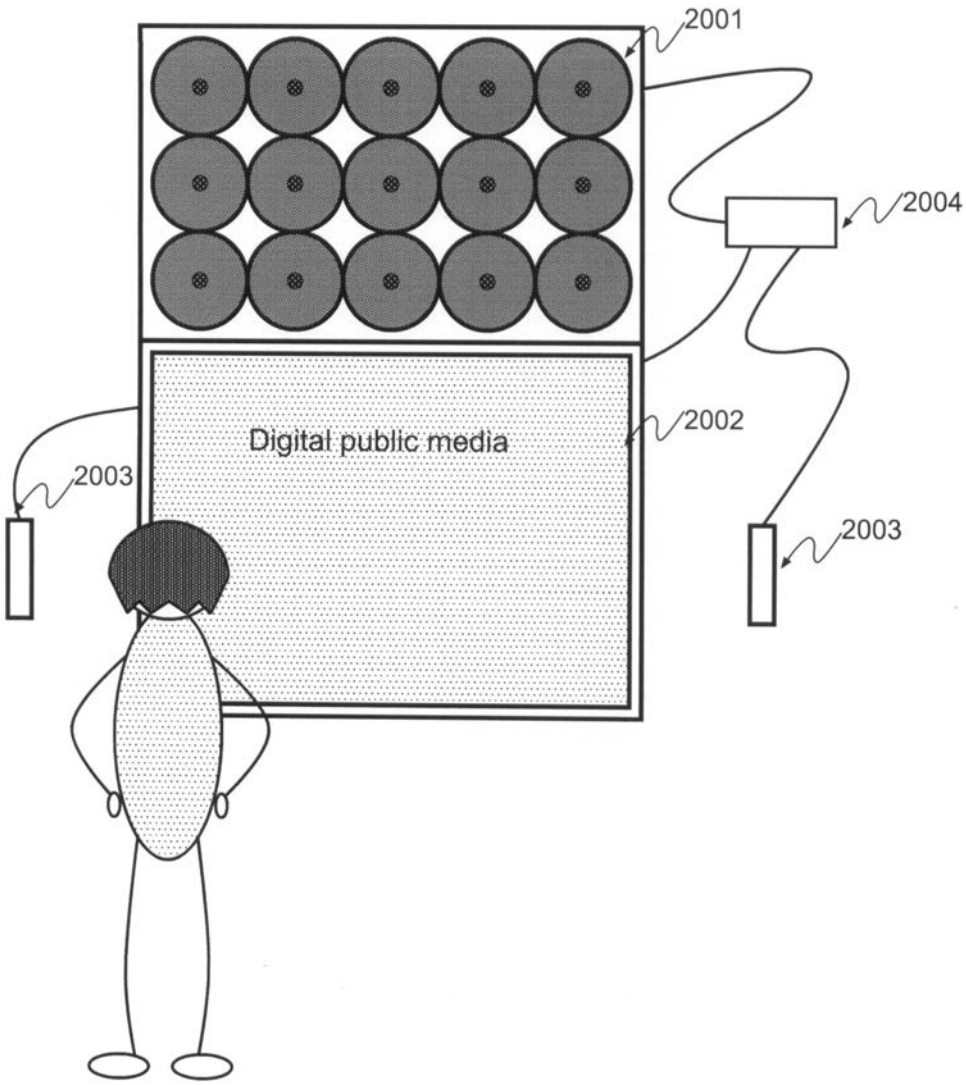
【図１８】


1800
1801
1802a
1802b
1810
X
ΔΣ
Modulator
1811
n
Formatter
1812a
m
Post filter
1812b
s
1806
1816
Peak
Detector
18031 18032 18033 18034
1803s
1805
Power
supply
1813
1804

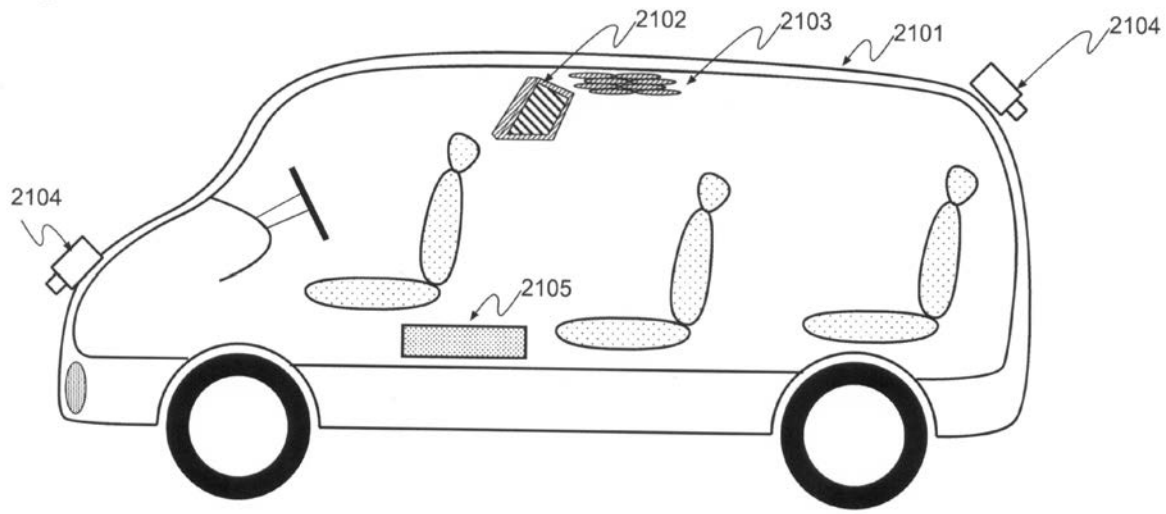
【図１９】


1900
1910
X
S/P converter
1901a
1911a
p
Interpolation Filter
1901b
1911b
q
ΔΣ Modulator
1901c
1911c
n
Formatter
1902a
1912a
m
Post filter
1902b
1912b
s
Power supply
1905
19031 19032 19033 19034
1903s
1913
1904

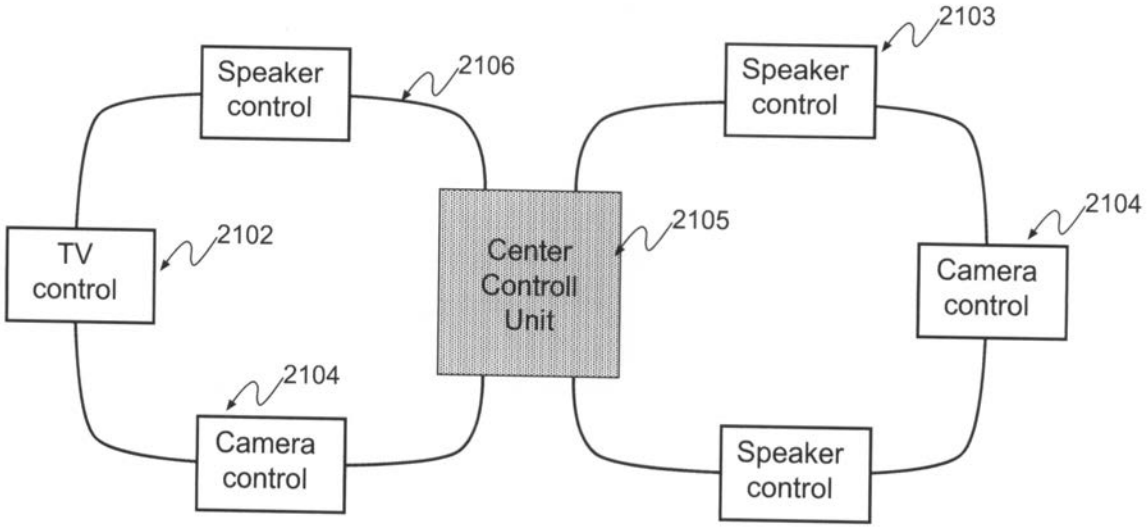
【図２０】


2001
2004
Digital public media
2002
2003
2003

【図２１ａ】


2102
2103
2101
2104
2104
2105

【図２１ｂ】


Speaker control
2106
2103
Speaker control
TV control
2102
Center Controll Unit
2105
2104
Camera control
2104
Camera control
Speaker control

フロントページの続き

(51)Int.Cl. FI
H04R 1/40 (2006.01) H04R 1/40 310

審査官 武田 裕司

(56)参考文献 国際公開第２００７／１３５９２８（WO, A1）
特開２００６－３０３６１８（JP, A）
特開平１０－０１３９８６（JP, A）
特開平０６－３３５０８２（JP, A）
特開平０９－０４６７８７（JP, A）

(58)調査した分野(Int.Cl., DB名)
H04R 3／００
H04R 1／４０
H04R 9／０２
H04R 9／０４
H04R １５／００
H04R １９／０２