

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 3 区分
【発行日】平成 17 年 9 月 8 日 (2005.9.8)

【公開番号】特開 2003-87100 (P2003-87100A)
【公開日】平成 15 年 3 月 20 日 (2003.3.20)
【出願番号】特願 2002-120264 (P2002-120264)
【国際特許分類第 7 版】

H 0 3 K 5/08

H 0 3 M 1/36

【F I】

H 0 3 K 5/08 E

H 0 3 M 1/36

【手続補正書】

【提出日】平成 17 年 3 月 10 日 (2005.3.10)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 9

【補正方法】変更

【補正の内容】

【0 0 2 9】

比較段 4 は比較器として機能する第 1 の差動増幅回路 1 0 により構成され、ラッチ段 6 は第 1 の差動増幅回路 1 0 が出力する差動信号 1 2 を入力信号として取り込むと共に同信号に対応するレベルの差動信号 Z P、Z N を出力する。帰還回路 8 は、このラッチ段 6 が出力する差動信号 Z P、Z N を第 1 の差動増幅回路 1 0 に負帰還させる。