



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 24 06 81
(21) (PV 4792-81)

(40) Zveřejněno 27 08 82

(45) Vydáno 15 10 85

220032
(11) (B1)

(51) Int. Cl.³
G 06 F 3/04

(75)

Autor vynálezu

BUŠTA PAVEL ing., ŘÍČKA JAN ing., POPOV PETR ing., PRAHA

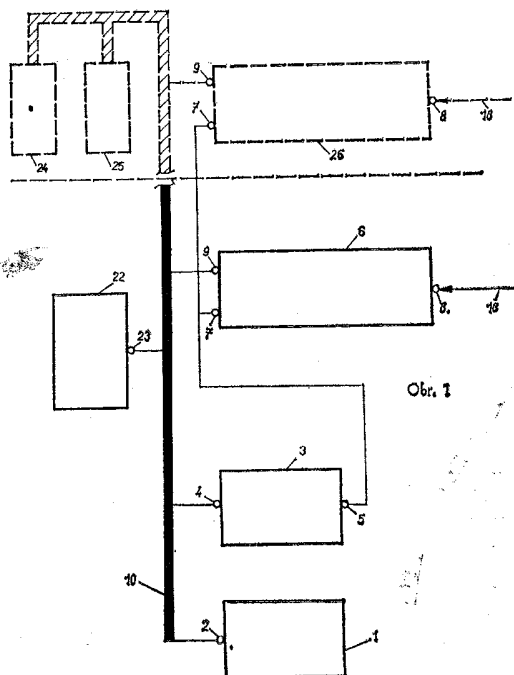
(54) Zapojení pro přenos dvouhodnotových asynchronních signálů pro jednotky styku počítačů nebo mikropočítačů s průmyslovým prostředím

1

Vynález řeší problém zjednodušené synchronizace a odstranění rušivých signálů při přenosu dvouhodnotových asynchronních signálů v prostředí se silným rušením. Je určen pro jednotky styku počítačů či mikropočítačů s průmyslovým prostředím a pro zpracování signálů v automatizační technice.

Zapojení dle vynálezu nahrazuje obvykle používané RC filtry a synchronizační obvody.

2



Vynález se týká zapojení pro přenos dvouhodnotových asynchronních signálů pro jednotky styku počítačů nebo mikropočítačů s průmyslovým prostředím. Zapojení je vhodné zejména v prostředí se silným rušením a všude tam, kde je velký počet nezávisle se měnících vstupních dvouhodnotových signálů.

Nevýhodou dosud známých zapojení pro přenos nezávisle se měnících signálů z průmyslového prostředí je, že zapojení musí obvykle obsahovat RC filtr proti rušení magnetickými a elektrostatickými poli, Schmidtův klopný obvod a dále synchronizační obvod, který musí zabezpečit, aby při přenosu asynchronních signálů z prostředí do počítače se v okamžiku přenosu informace neměnila, což by mohlo způsobit tak zvané metastabilní stavy v systému a tyto pak mohou vést i k chybným výsledkům.

Tyto nevýhody odstraňuje zapojení pro přenos dvouhodnotových asynchronních signálů pro jednotky styku počítačů nebo mikropočítačů s průmyslovým prostředím podle vynálezu, jehož podstatou je, že blok přímého přístupu DMA je svou vstupně výstupní svorkou spojen s komunikační sběrnici počítače. Přes tuto sběrnici je spojen i se vstupní svorkou bloku taktovacích signálů, s výstupní svorkou bloku digitálního filtru a se vstupně výstupní svorkou bloku přidělovač sběrnice. Blok taktovacích signálů je svou výstupní svorkou spojen s první vstupní svorkou bloku digitálního filtru, výstup z procesu je spojen s druhou vstupní svorkou bloku digitálního filtru.

Pokrok dosažený vynálezem je charakterizován užitím pouze jednoho synchronizačního obvodu, tj. přidělovač sběrnice, pro libovolný počet asynchronních dvouhodnotových vstupů z procesu, odstraněním těžce diagnostikovatelných a obtížně nastavitelných RC filtrů.

Na výkresech je znázorněno zapojení pro přenos dvouhodnotových asynchronních signálů podle vynálezu.

Na obr. 1 je schéma obvodu a na obr. 2 je znázorněna vnitřní struktura bloku digitálního filtru.

Zapojení na obr. 1 sestává z bloku 1 přímého přístupu, který je svou vstupně výstupní svorkou 2 připojen na komunikační sběrnici 10 počítače, zároveň na tutéž komunikační sběrnici 10 je připojen svou vstupní svorkou 4 blok 3 taktovacích signálů, svou výstupní svorkou 9 blok 6 digitálního filtru a svou vstupně výstupní svorkou 23 blok 22 přidělovač sběrnice. Výstupní svorka 5 bloku 3 taktovacích signálů je spojena s první vstupní svorkou 7 bloku 6 digitálního filtru, jehož druhá vstupní svorka 8 je spojena s výstupem 18 procesu. V obr. 1 je čárkovane znázorněno připojení bloku 24 počítače a bloku 25 paměti počítače ke komunikační sběrnici 10 a zároveň připojení dalšího bloku 26 digitálního filtru, které slouží pouze pro lepší pochopení činnosti obvodu.

Výstup 18 z procesu je připojen na druhou vstupní svorku 8 bloku 6 digitálního filtru. Tato svorka je spojena se vstupní svorkou 20 bloku 19 optotronu, jehož výstupní svorka 21 je spojena s první vstupní svorkou 12 bloku 11 paměti posledních N stavů, jehož druhá vstupní svorka 13 je spojena s první vstupní svorkou 7 digitálního filtru 6. Výstupní svorka 14 bloku 11 paměti posledních N stavů je spojena přes vstupní svorku 16 s blokem 15 majoritního obvodu M z N, jehož výstupní svorka 17 je spojena s výstupní svorkou 9 bloku 6 digitálního filtru.

Blok 1 přímého přístupu DMA svou vstupně výstupní svorkou 2 žádá přes komunikační sběrnici 10 blok 22 přidělovač sběrnice o přidělení komunikační sběrnice 10. Po přidělení komunikační sběrnice 10 bloku 1 DMA tento místo obvyklého adresování a přenosu informace do paměti počítače adresuje na komunikační sběrnici svou vstupně výstupní svorkou 2 blok 3 taktovacích signálů, tento blok v okamžiku svého adresování generuje taktovací signál na svou výstupní svorku 5, která je spojena s první vstupní svorkou 7 bloku 6 digitálního filtru. Zde je třeba si uvědomit, že v okamžiku, kdy se vytváří taktovací signál na výstupní svorce 5 bloku 3 taktovacích signálů, nemůže být komunikační sběrnice 10 přidělena blokem 22 přidělovač sběrnice jinému bloku na této sběrnici, např. bloku počítače, ke čtení informace z bloku 6 digitálního filtru. Blok 6 digitálního filtru zpracuje v okamžiku taktovacího signálu informaci z procesu způsobem, jak je popsáno dále a v okamžiku přidělení sběrnice jinému bloku nabízí již ustálenou informaci z procesu.

Zapojení na obr. 2 ukazuje vnitřní strukturu bloku 6 digitálního filtru. Signál na výstupu 18 z procesu je zapojen na druhou vstupní svorku 8 bloku 6 digitálního filtru, z této svorky je zapojen na vstupní svorku 20 bloku 19 optotronu. Tento blok odděluje galvanicky vysokofrekvenční zem počítačového systému a řízeného procesu a dále filtruje vysokofrekvenční rušení jako dolnoproustní filtr do frekvence cca 100 kHz. Signál z procesu takto filtrovaný se objeví na výstupní svorce 21 a přichází na první vstupní svorku 12 paměti 11 posledních N stavů. Taktovací signál z první vstupní svorky 7 přichází na druhou vstupní svorku 13 bloku 11 paměti posledních N stavů. Taktovací signál zapíše do bloku nejnovější stav své první vstupní svorky 12 a časově nejstarší stav, nyní již $N + 1$, se zapomene. N posledních stavů z výstupní svorky 14 bloku 11 paměti posledních N stavů přichází do vstupní svorky 16 bloku 15 majoritního obvodu M z N. Majoritní obvod M z N provede rozhodnutí o stavu signálu z procesu dle pravidla, že je-li minimálně M stavů z posledních N stavů shodných, platí pro hodnotu výstupní proměnné hodnota M sta-

vů. Poznamenáváme, že N je vždy liché číslo. Majoritní obvod M z N filtruje nahodilé rušení středního a nízkofrekvenčního rozsahu. Rozsah filtrování je dán frekvencí taktovacích signálů 5 (viz obr. 1), což je vlastně frekvence žádosti bloku 1 přímého přístupu DMA o přidělení komunikační sběrnice 10. Majoritní obvod 15 M z N přenese na výstupní svorku 17 filtrovanou informaci (hodnota M stavů), tato výstupní svor-

ka je spojena s výstupní svorkou 9 bloku 6 digitální filtr a tato dále s komunikační sběrnici 10 (viz obr. 1). Popsaná činnost bloků 11 posledních N stavů a majoritní obvod 15 M z N pracuje velice rychle a v okamžiku přidělení komunikační sběrnice 10 jinému bloku na komunikační sběrnici 10 je informace na výstupní svorce 9 bloku 6 digitální filtr ustálena až do dalšího přidělení sběrnice bloku 1 DMA.

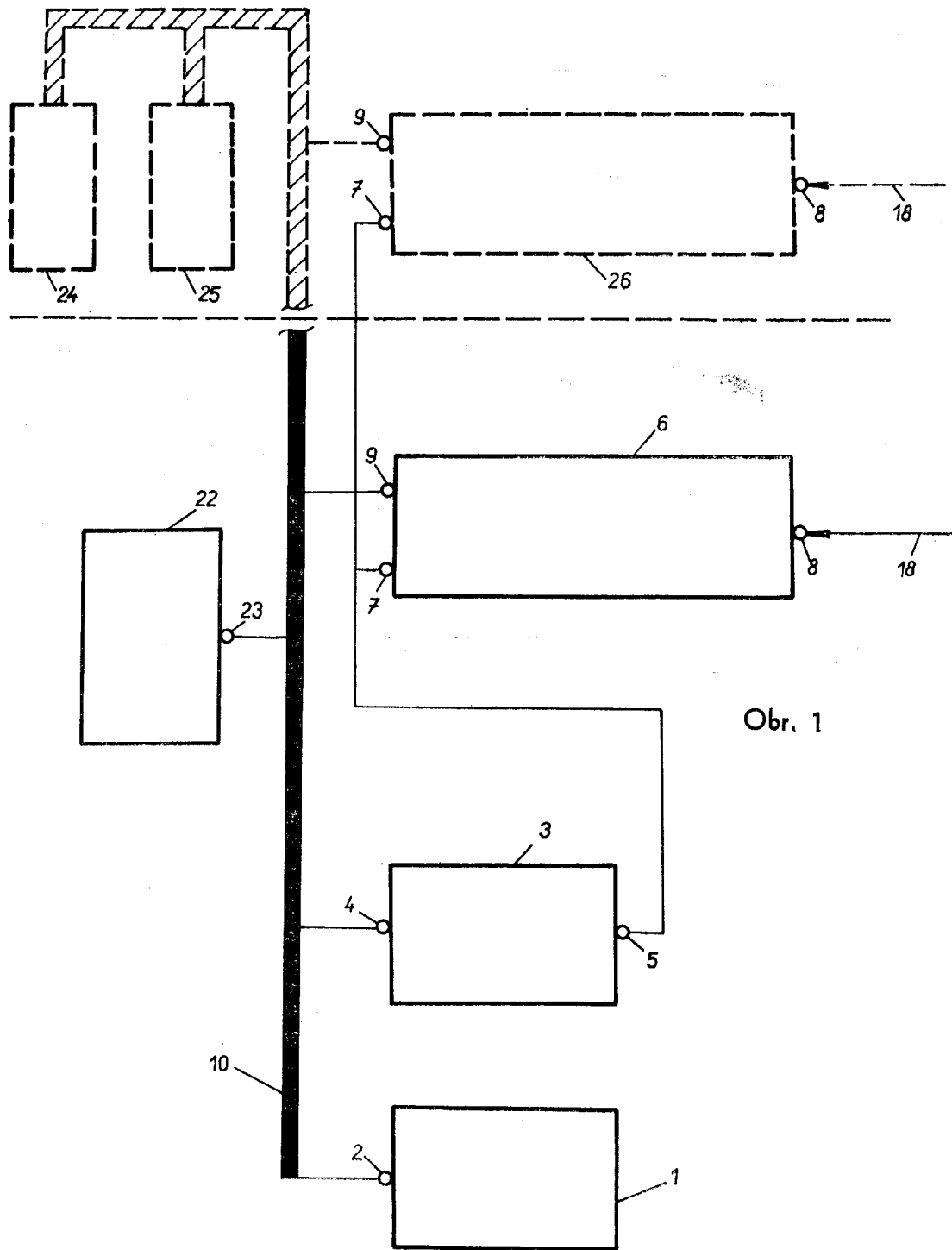
PŘEDMĚT VYNÁLEZU

1. Zapojení pro přenos dvouhodnotových asynchronních signálů pro jednotky styku počítačů nebo mikropočítačů s průmyslovým prostředím, sestávající z bloku přímého přístupu DMA, bloku taktovacích signálů, bloku digitálního filtru a bloku přidělovače sběrnice, vyznačené tím, že blok (1) přímého přístupu DMA je svou vstupně výstupní svorkou (2) spojen s komunikační sběrnici (10) počítače, dále pak přes tuto sběrnici je spojen se vstupní svorkou (4) bloku (3) taktovacích signálů, s výstupní svorkou (9) bloku (6) digitálního filtru a se vstupně výstupní svorkou (23) bloku (22) přidělovače sběrnice, blok (3) taktovacích signálů je svou výstupní svorkou (5) spojen s první vstupní svorkou (7) bloku (6) digitálního filtru, výstup (18) z procesu je spojen s druhou vstupní svorkou (8) bloku (6) digitálního filtru.

2. Zapojení pro přenos dvouhodnotových asynchronních signálů podle bodu 1, vyznačené tím, že v bloku (6) digitálního filtru je na druhou vstupní svorku (8) připojen svou vstupní svorkou (20) blok (19) optotronu, který je svou výstupní svorkou (21) spojen s první vstupní svorkou (12) bloku (11) paměti posledních N stavů, jehož výstupní svorka (14) je spojena se vstupní svorkou (16) bloku (15) majoritního obvodu M z N, výstupní svorka (17) bloku (15) majoritního obvodu M z N je spojena s výstupní svorkou (9) bloku (6) digitálního filtru, jehož první vstupní svorka (7) je spojena s druhou vstupní svorkou (13) bloku (11) paměti posledních N stavů.

3. Zapojení pro přenos dvouhodnotových asynchronních signálů podle bodů 1 a 2 vyznačené tím, že blok (1) přímého přístupu DMA je tvořen blokem počítače či mikropočítače.

2 listy výkresů



Obr. 1

