

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5703839号
(P5703839)

(45) 発行日 平成27年4月22日 (2015. 4. 22)

(24) 登録日 平成27年3月6日 (2015. 3. 6)

(51) Int. Cl. F I
 HO 4 N 21/236 (2011. 01) HO 4 N 21/236
 HO 4 N 21/238 (2011. 01) HO 4 N 21/238

請求項の数 7 (全 27 頁)

(21) 出願番号	特願2011-41804 (P2011-41804)	(73) 特許権者	000002185
(22) 出願日	平成23年2月28日 (2011. 2. 28)		ソニー株式会社
(65) 公開番号	特開2012-178795 (P2012-178795A)		東京都港区港南1丁目7番1号
(43) 公開日	平成24年9月13日 (2012. 9. 13)	(74) 代理人	100082131
審査請求日	平成26年2月6日 (2014. 2. 6)		弁理士 稲本 義雄
		(74) 代理人	100121131
			弁理士 西川 孝
		(72) 発明者	高橋 宏雄
			東京都港区港南1丁目7番1号 ソニー株式会社内
		(72) 発明者	ロックラン ブルース マイケル
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 送信装置、情報処理方法、プログラム、および送信システム

(57) 【特許請求の範囲】

【請求項1】

送信対象のデータを取得する入力部と、

前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1の伝送制御情報を取得し、他のデータを伝送するための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報を取得する取得部と、

前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルを生成する第1の生成部と、

前記第2の伝送制御情報を表すプリアンブルシンボルを生成する第2の生成部と、

前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号を生成するフレーム生成部と、

前記フレーム生成部により生成された前記第1のフレーム信号を、前記第1のフレーム信号と前記他の送信装置により生成された前記第2のフレーム信号とを統合して前記統合後の信号を出力する信号処理装置に送信する送信部と

を備える送信装置。

【請求項2】

前記第1の伝送制御情報と前記第2の伝送制御情報はDVB-C2のL1情報であり、

10

20

前記フレーム生成部は、前記送信対象のデータを表す前記データシンボルと、前記第2の伝送制御情報を表す前記プリアンブルシンボルとから構成されるC2 Frameを生成する請求項1に記載の送信装置。

【請求項3】

前記フレーム生成部により生成された前記C2 Frameが、周波数軸上において前記他の送信装置により生成された他のC2 Frameに隣接する場合、前記C2 Frameの両端のうちの、前記他のC2 Frameに隣接する一方の端にEdge Pilotを挿入せずに、前記他のC2 Frameに隣接しない他方の端が前記統合後の信号であるC2 Systemの端である場合、前記他方の端にEdge Pilotを挿入する挿入部をさらに備える

請求項2に記載の送信装置。

10

【請求項4】

前記取得部は、前記第1の伝送制御情報を前記第2の伝送制御情報に基づいて生成する制御装置から出力された前記第1の伝送制御情報を取得し、前記制御装置から出力された前記第2の伝送制御情報を取得する

請求項1乃至3のいずれかに記載の送信装置。

【請求項5】

送信対象のデータを取得し、

前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1の伝送制御情報を取得し、

他のデータを伝送するための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報を取得し、

20

前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルを生成し、

前記第2の伝送制御情報を表すプリアンブルシンボルを生成し、

前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号を生成し、

生成した前記第1のフレーム信号を、前記第1のフレーム信号と前記他の送信装置により生成された前記第2のフレーム信号とを統合して前記統合後の信号を出力する信号処理装置に出力する

30

ステップを含む情報処理方法。

【請求項6】

送信対象のデータを取得し、

前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1の伝送制御情報を取得し、

他のデータを伝送するための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報を取得し、

前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルを生成し、

40

前記第2の伝送制御情報を表すプリアンブルシンボルを生成し、

前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号を生成し、

生成した前記第1のフレーム信号を、前記第1のフレーム信号と前記他の送信装置により生成された前記第2のフレーム信号とを統合して前記統合後の信号を出力する信号処理装置に出力する

ステップを含む処理をコンピュータに実行させるプログラム。

【請求項7】

送信対象のデータを取得する入力部と、

前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1

50

の伝送制御情報を取得し、他のデータを伝送するための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報を取得する取得部と、

前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルを生成する第1の生成部と、

前記第2の伝送制御情報を表すプリアンブルシンボルを生成する第2の生成部と、
前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号を生成するフレーム生成部と、

前記フレーム生成部により生成された前記第1のフレーム信号を信号処理装置に送信する送信部と

を有する送信装置と、

送信対象の前記他のデータを取得する入力部と、

前記他のデータを伝送するための前記第2のフレーム信号の生成に用いられる他の前記第1の伝送制御情報を取得し、前記送信装置に入力される情報と同じ情報である前記第2の伝送制御情報を取得する取得部と、

前記他のデータの処理を、他の前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記他のデータを表すデータシンボルを生成する第1の生成部と、

前記第2の伝送制御情報を表すプリアンブルシンボルを生成する第2の生成部と、
前記データシンボルと前記プリアンブルシンボルとから構成される前記第2のフレーム信号を生成するフレーム生成部と、

前記フレーム生成部により生成された前記第2のフレーム信号を前記信号処理装置に送信する送信部と

を有する前記他の送信装置と、

前記送信装置から送信された前記第1のフレーム信号と、前記他の送信装置から送信された前記第2のフレーム信号とを統合する統合部と、

前記統合部により生成された前記統合後の信号を出力する出力部と

を有する前記信号処理装置と

を備える送信システム。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、送信装置、情報処理方法、プログラム、および送信システムに関し、特に、広帯域の信号を容易に送信することができるようにした送信装置、情報処理方法、プログラム、および送信システムに関する。

【背景技術】

【0002】

地上波デジタルテレビジョン放送などの従来の放送方式においては、一般的に、図1に示すように、一定の周波数間隔を空けてチャンネル（物理チャンネル）を規定し、チャンネル毎に独立した信号を送るようになっている。図1の例においては周波数間隔が8MHzとされており、チャンネル間干渉などの観点から、所定の帯域幅のガードバンドが各チャンネルの間に設定される。

【0003】

各チャンネルの間にガードバンドを設定した場合、1チャンネルの帯域幅はチャンネル間隔以下に制限される。番組データなどを伝送する1チャンネル分の送信信号を生成する送信機が出力する信号の帯域幅はチャンネル間隔以下となる。例えば日本の地上デジタル放送規格であるISDB-Tの場合、チャンネル間隔が6MHzであるため、送信機に必要な帯域幅（送信機に要求される、出力可能な信号の周波数帯域幅）は最大6MHz程度となる。

【先行技術文献】

10

20

30

40

50

【特許文献】

【0004】

【特許文献1】特開2000-261403号公報

【特許文献2】特開平11-66637号公報

【特許文献3】特開2001-298437号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、欧州の第2世代のケーブルデジタル放送の規格としてDVB-C2がある。Receiver Tuning Window内にBroadband Notchを含むData Sliceを受信できるようにする為には、DVB-C2では、送信機を8MHz以上の帯域幅の送信信号に対応させる必要がある。

10

【0006】

しかし、現状、1つの送信機に8MHz以上の帯域幅の信号を送信させるのは困難である。また、8MHz以上の帯域幅の信号を送信可能な送信機を用意しようとした場合、回路規模が大きく複雑になってしまうことなどもあって非常に高価になると考えられる。

【0007】

本技術はこのような状況に鑑みてなされたものであり、広帯域の信号を容易に送信することができるようにするものである。

【課題を解決するための手段】

【0008】

20

本技術の一側面の送信装置は、送信対象のデータを取得する入力部と、前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1の伝送制御情報を取得し、他のデータを伝送するための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報を取得する取得部と、前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルを生成する第1の生成部と、前記第2の伝送制御情報を表すプリアンブルシンボルを生成する第2の生成部と、前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号を生成するフレーム生成部と、前記フレーム生成部により生成された前記第1のフレーム信号を、前記第1のフレーム信号と前記他の送信装置により生成された前記第2のフレーム信号とを統合して前記統合後の信号を出力する信号処理装置に出力する出力部とを備える。

30

【0011】

前記第1の伝送制御情報と前記第2の伝送制御情報はDVB-C2のL1情報であり、前記フレーム生成部には、前記送信対象のデータを表す前記データシンボルと、前記第2の伝送制御情報を表す前記プリアンブルシンボルとから構成されるC2 Frameを生成させることができる。

【0013】

前記フレーム生成部により生成された前記C2 Frameが、周波数軸上において前記他の送信装置により生成された他のC2 Frameに隣接する場合、前記C2 Frameの両端のうちの、前記他のC2 Frameに隣接する一方の端にEdge Pilotを挿入せずに、前記他のC2 Frameに隣接しない他方の端が前記統合後の信号であるC2 Systemの端である場合、前記他方の端にEdge Pilotを挿入する挿入部をさらに設けることができる。

40

【0014】

前記第1の取得部には、前記第1の伝送制御情報を前記第2の伝送制御情報に基づいて生成する制御装置から出力された前記第1の伝送制御情報を取得させ、前記制御装置から出力された前記第2の伝送制御情報を取得させることができる。

【0018】

本技術においては、送信対象のデータが取得され、前記送信対象のデータを伝送するための第1のフレーム信号の生成に用いられる第1の伝送制御情報と、他のデータを伝送す

50

るための第2のフレーム信号を生成する他の送信装置に入力される情報と同じ情報であり、前記第1のフレーム信号と前記第2のフレーム信号との統合後の信号に関するパラメータを含む第2の伝送制御情報が取得される。また、前記送信対象のデータの処理を、前記第1の伝送制御情報に含まれるパラメータに従って行うことによって前記送信対象のデータを表すデータシンボルが生成され、前記第2の伝送制御情報を表すプリアンブルシンボルが生成される。前記データシンボルと前記プリアンブルシンボルとから構成される前記第1のフレーム信号が生成され、生成された前記第1のフレーム信号が、前記第1のフレーム信号と前記他の送信装置により生成された前記第2のフレーム信号とを統合して前記統合後の信号を出力する信号処理装置に出力される。

【発明の効果】

10

【0019】

本技術によれば、広帯域の信号を容易に送信することができる。

【図面の簡単な説明】

【0020】

【図1】チャンネルの例を示す図である。

【図2】DVB-C2の信号の例を示す図である。

【図3】Receiver Tuning Windowの設定の例を示す図である。

【図4】送信データの処理の概念を示す図である。

【図5】C2 Frameの構成を示す図である。

【図6】C2 Frameのキャリア配置を示す図である。

20

【図7】Edge Pilotの状態を示す図である。

【図8】L1情報に含まれるパラメータを示す図である。

【図9】送信システムの構成例を示すブロック図である。

【図10】信号の統合の概念を示す図である。

【図11】送信装置の構成例を示す図である。

【図12】Edge Pilotの挿入の例を示す図である。

【図13】Edge Pilotの挿入の他の例を示す図である。

【図14】送信装置の処理について説明するフローチャートである。

【図15】信号処理装置の処理について説明するフローチャートである。

【図16】統合後のC2 Systemの例を示す図である。

30

【図17】L1情報の具体例を示す図である。

【図18】送信システムの他の構成例を示すブロック図である。

【図19】送信システムのさらに他の構成例を示すブロック図である。

【図20】図19の送信装置の構成例を示す図である。

【図21】コンピュータの構成例を示すブロック図である。

【発明を実施するための形態】

【0021】

< DVB-C2 >

はじめに、DVB-C2について説明する。

【0022】

40

図2は、DVB-C2の信号の例を示す図である。図2の横軸は周波数を表す。DVB-C2の1つの信号はC2 Systemと呼ばれ、Preamble SymbolとData Symbolから構成される。規格上、1つのC2 Systemは最大3.5GHz程度の帯域幅を有する信号となる。

【0023】

Preamble Symbolは、伝送制御情報であるL1情報(L1 signalling part 2 data)の伝送に用いられるシンボルである。L1情報の詳細については後述する。Preamble Symbolを用いて、3408キャリア周期(OFDM(Orthogonal Frequency Division Multiplex)の3408のサブキャリア周期)で同じ情報が繰り返し送信される。3408キャリアは7.61MHzの周波数帯域に相当する。

【0024】

50

Data Symbolは番組データなどのTS(Transport Stream)等の伝送に用いられるシンボルである。Data SymbolはData Sliceと呼ばれるブロックに分割される。例えばData Slice 1 (DS1)とData Slice 2 (DS2)とではそれぞれ異なる番組のデータが伝送される。Data Sliceの数などの、各Data Sliceに関するパラメータがL1情報に含まれる。

【 0 0 2 5 】

図 2 において黒で塗りつぶして示すように、C2 SystemにはNotchを含めることが可能とされる。Notchは、FM放送、警察用の無線放送、軍事用の無線放送などに用いられる周波数帯域であり、C2 Systemの送信には用いられない。送信機が出力する送信信号のうちのNotchの区間は無信号の区間になる。Notchには、帯域幅が48キャリア未満のNarrowband Notchと、47キャリアを超える(47キャリアを含まず)Broadband Notchとがある。Notchの数や帯域幅などの、各Notchに関するパラメータもL1情報に含まれる。

10

【 0 0 2 6 】

このように、DVB-C2においては、各チャンネルの間にガードバンドを設ける必要がなく、また、Notchに挟まれた比較的狭い帯域をもデータの伝送に使うことができるため、周波数帯域の有効利用が可能になっている。受信機は、図 3 に示すような7.61MHzの帯域幅のReceiver Tuning Windowを設定してその範囲内の信号を受信し、L1情報を復号した後、復号したL1情報に基づいて番組データを復号する。

【 0 0 2 7 】

図 4 は、送信機において行われる送信データの処理の概念を示す図である。

【 0 0 2 8 】

20

番組データなどの送信データの符号化はPLP(Physical Layer Pipe)単位で行われる。図 4 の例においては、送信機に入力されたPLPのデータ毎に、BCH符号化、LDPC符号化、IQ平面上のシンボルへのマッピングがその順に行われている。各処理によって得られた3つのPLPのシンボル全体に対して時間インタリーブが施され、続けて周波数インタリーブが施されることによって、1つのData Sliceが生成される。このように、送信機は、データの符号化処理をPLP単位で行い、インタリーブをData Slice単位で行う。

【 0 0 2 9 】

このようにして生成された複数のData SliceからData Symbolが構成され、Preamble Symbolとともに送信される。Preamble Symbolは、L1情報に対して符号化処理などを施すことによって生成される。

30

【 0 0 3 0 】

図 5 は、C2 Frameの構成を示す図である。C2 Frameは、少なくとも1つのPreamble Symbolと、複数のData Symbolとから構成される。図 5 の横軸は周波数を表し、縦軸は時間(シンボル)を表す。

【 0 0 3 1 】

Preamble Symbolは、時間方向に見たときに1~8シンボルの間、3408キャリア周期で繰り返し送信される。図 5 において同じ数字を付して示すPreamble Symbolのブロックは同じL1情報の送信に用いられているPreamble Symbolを表す。

【 0 0 3 2 】

また、Preamble Symbolに続けて、448シンボルの間、Data Symbolが送信される。図 5 の例においては、Data Slice 0乃至3のデータがそれぞれ448のData Symbolを用いて送信されている。

40

【 0 0 3 3 】

図 6 は、C2 Frameのキャリア配置を示す図である。白抜き丸印がPreamble SymbolまたはData Symbolシンボルを表し、色や柄を付して示す丸印がPilot信号を表す。

【 0 0 3 4 】

図 6 に示すように、Preamble Symbolには6キャリア周期でPreamble Pilotが挿入される。また、Data Symbolには、周期的にScattered Pilotが挿入され、定常的にContinual Pilotが挿入される。Data Symbolの両端にはEdge Pilotが挿入される。

【 0 0 3 5 】

50

例えば、図 2 の構成を有する C2 System には、Data Slice 0 の Data Symbol の左端と、Data Slice 5 の Data Symbol の右端に Edge Pilot が挿入される。また、Data Slice 6 の Data Symbol の左端、Data Slice 7 の Data Symbol の右端、および、Data Slice 8 の Data Symbol の両端にも、それぞれ Edge Pilot が挿入される。すなわち、C2 System 全体で見ただけの場合、Edge Pilot は、C2 System の両端（周波数が最も低いシンボルの位置と最も高いシンボルの位置）と、Notch を挟む位置に挿入される。

【 0 0 3 6 】

従って、Pilot 信号として Preamble Symbol 中の Preamble Pilot と Data Symbol 中の Edge Pilot を示した場合、C2 System に Notch が含まれないときには、Edge Pilot の状態は、図 7 A に示すように C2 System の両端に挿入された状態になる。また、C2 System に Notch が含まれるときには、Edge Pilot の状態は、C2 System の両端と、図 7 B に示すように Notch に隣接する両端に挿入された状態になる。

10

【 0 0 3 7 】

図 8 は、L1 情報に含まれるパラメータを示す図である。主なパラメータについて説明する。

【 0 0 3 8 】

3 行目の START_FREQUENCY は、C2 System の開始位置となる周波数を表す。開始位置は 0 Hz を起点して絶対周波数により表される。4 行目の C2_BANDWIDTH は、C2 System の帯域幅を表す。

【 0 0 3 9 】

5 行目の GUARD_INTERVAL は、各シンボルに含まれるガードインターバルのサイズを表す。6 行目の C2_FRAME_LENGTH は、C2 Frame に含まれる Data Symbol の数を表す。図 6 の例の場合、C2_FRAME_LENGTH には 448 を表す値が設定される。

20

【 0 0 4 0 】

8 行目の NUM_DSLSICE は、C2 Frame に含まれる Data Slice の数を表す。9 行目の NUM_NOTCH は、C2 Frame に含まれる Notch の数を表す。10 行目から 14 行目までの各パラメータが Data Slice 毎に記述される。

【 0 0 4 1 】

11 行目の DSLICE_ID は、C2 System における Data Slice の ID を表す。12 行目の DSLICE_TUNE_POS は、START_FREQUENCY により表される周波数を基準として、Data Slice を受信するためのチューニングポイントとなる位置（中心周波数）を表す。15 行目の DSLICE_TIDEPH は、時間インターリーブの Depth を表す。

30

【 0 0 4 2 】

21 行目の DSLICE_LEFT_NOTCH は、Data Slice の左側に Notch があるか否かを表す。22 行目の DSLICE_NUM_PLP は、Data Slice に含まれる PLP の数を表す。23 行目から 33 行目までの各パラメータが PLP 毎に記述される。

【 0 0 4 3 】

46 行目から 50 行目までの各パラメータが Notch 毎に記述される。47 行目の NOTCH_START は、START_FREQUENCY により表される周波数を基準として Notch の位置を表す。48 行目の NOTCH_WIDTH は、Notch の帯域幅を表す。

40

【 0 0 4 4 】

DVB-C2 の詳細については「Digital Video Broadcasting (DVB); Frame structure channel coding and modulation for a second generation digital transmission system for cable systems (DVB-C2)」(DVB Document A138) に記載されている。

【 0 0 4 5 】

[第 1 の実施の形態]

< 送信システムの構成 >

図 9 は、本技術の一実施形態に係る送信システムの構成例を示すブロック図である。

【 0 0 4 6 】

図 9 の送信システムは、送信装置 1 A 乃至 1 C、および信号処理装置 2 から構成される

50

。送信装置 1 A 乃至 1 C は、8MHz などの所定の帯域幅を有する C2 Frame の信号を生成して出力する装置であり、それぞれ同じ構成を有する。

【 0 0 4 7 】

送信装置 1 A 乃至 1 C には、それぞれ、番組データなどの送信対象となるデータが入力されるとともに、C2 Frame の信号の生成に用いられる L1 情報が入力される。

【 0 0 4 8 】

送信装置 1 A には、送信装置 1 A に割り当てられたデータを伝送するための C2 Frame の信号の生成に用いられる信号生成用の L1 情報が入力される。また、送信装置 1 B には、送信装置 1 B に割り当てられたデータを伝送するための C2 Frame の信号の生成に用いられる信号生成用の L1 情報が入力される。送信装置 1 C には、送信装置 1 C に割り当てられたデータを伝送するための C2 Frame の信号の生成に用いられる信号生成用の L1 情報が入力される。

10

【 0 0 4 9 】

送信装置 1 A 乃至 1 C に入力される信号生成用の L1 情報は、それぞれの装置が送信するデータやそれぞれの装置がデータの送信に用いる周波数帯域などに応じて、少なくとも一部のパラメータの値が異なる情報である。

【 0 0 5 0 】

また、送信装置 1 A 乃至 1 C には、信号生成用の L1 情報とは別に、送信対象のデータとともに C2 Frame の信号によって送信するための送信用の L1 情報が入力される。送信装置 1 A に入力された送信用の L1 情報と、送信装置 1 B に入力された送信用の L1 情報と、送信装置 1 C に入力された送信用の L1 情報は、同じ情報である。

20

【 0 0 5 1 】

送信装置 1 A は、送信対象として入力されたデータに対して信号生成用の L1 情報に基づいて処理を施し、送信対象のデータを表す Data Symbol を生成する。また、送信装置 1 A は、入力された送信用の L1 情報を表す Preamble Symbol を生成する。送信装置 1 A は、生成した送信対象のデータを表す Data Symbol と送信用の L1 情報を表す Preamble Symbol とを合わせて C2 Frame を生成し、C2 Frame の信号を信号処理装置 2 に出力する。

【 0 0 5 2 】

同様に、送信装置 1 B は、送信対象として入力されたデータに対して信号生成用の L1 情報に基づいて処理を施し、送信対象のデータを表す Data Symbol を生成する。また、送信装置 1 B は、入力された送信用の L1 情報を表す Preamble Symbol を生成する。送信装置 1 B は、生成した送信対象のデータを表す Data Symbol と送信用の L1 情報を表す Preamble Symbol とを合わせて C2 Frame を生成し、C2 Frame の信号を信号処理装置 2 に出力する。

30

【 0 0 5 3 】

送信装置 1 C は、送信対象として入力されたデータに対して信号生成用の L1 情報に基づいて処理を施し、送信対象のデータを表す Data Symbol を生成する。また、送信装置 1 C は、入力された送信用の L1 情報を表す Preamble Symbol を生成する。送信装置 1 C は、生成した送信対象のデータを表す Data Symbol と送信用の L1 情報を表す Preamble Symbol とを合わせて C2 Frame を生成し、C2 Frame の信号を信号処理装置 2 に出力する。

【 0 0 5 4 】

信号処理装置 2 は、送信装置 1 A 乃至 1 C から供給された C2 Frame の信号を周波数を基準として並べることによって 1 つの C2 System の信号に統合し、出力する。信号処理装置 2 から出力された信号は、ケーブル回線を介して受信側の装置に送信される。

40

【 0 0 5 5 】

図 1 0 は、信号の統合の概念を示す図である。

【 0 0 5 6 】

図 1 0 の左側に示す周波数 $f_0 \sim f_1$ の帯域の信号 S 1 は、送信装置 1 A により生成された C2 Frame の信号である。信号 S 1 は Data Slice 1 ~ 4 の Data Symbol と送信用の L1 情報を表す Preamble Symbol (L1 block) から構成される。例えば周波数 $f_0 \sim f_1$ の帯域幅は 7.61M Hz である。

50

【 0 0 5 7 】

このような狭帯域の信号が送信装置 1 B と送信装置 1 C においても生成され、白抜き矢印の先に示すように信号処理装置 2 により統合される。

【 0 0 5 8 】

図 1 0 の例においては、周波数 $f_2 \sim f_3$ の帯域の信号 S_2 は、送信装置 1 B により生成された C2 Frame の信号である。信号 S_2 は Data Slice 1 1 ~ 1 4 の Data Symbol と送信用の L1 情報を表す Preamble Symbol から構成される。周波数 $f_2 \sim f_3$ の帯域幅も 7.61MHz である。

【 0 0 5 9 】

周波数 $f_4 \sim f_6$ の帯域の信号 S_3 は、送信装置 1 C により生成された C2 Frame の信号である。周波数 $f_4 \sim f_6$ のうちの周波数 $f_4 \sim f_5$ の帯域には Notch が含まれている。信号 S_3 は Data Slice 2 1 の Data Symbol と送信用の L1 情報を表す Preamble Symbol から構成される。周波数 $f_4 \sim f_6$ の帯域幅も 7.61MHz である。

10

【 0 0 6 0 】

信号処理装置 2 は、信号 $S_1 \sim S_3$ を周波数を基準として並べることによって、1 つの広帯域の C2 System の信号を生成する。信号処理装置 2 により生成された統合後の C2 System の信号は、1 つの送信装置が単独で出力可能な 7.61MHz 以上の帯域幅を有する信号になる。

【 0 0 6 1 】

信号 S_1 の終端の周波数である周波数 f_1 と、信号 S_2 の先端の周波数である周波数 f_2 の間の帯域には Notch # 1 が形成される。また、信号 S_2 の終端の周波数である周波数 f_3 と、信号 S_3 のうちの Data Slice 2 1 の先端の周波数である周波数 f_5 の間の帯域には Notch # 2 が形成される。

20

【 0 0 6 2 】

信号 S_1 乃至 S_3 のそれぞれに共通して含まれる送信用の L1 情報には、Data Slice 1 ~ 4, 1 1 ~ 1 4, 2 1 のそれぞれの Data Slice に関するパラメータと、Notch # 1, # 2 に関するパラメータが含まれる。すなわち、統合後の C2 System 全体に関するパラメータが、送信用の L1 情報として送信装置 1 A 乃至 1 C にそれぞれ入力されることになる。

【 0 0 6 3 】

これにより、1 つの送信装置によって対応可能な帯域幅を超える広帯域の信号を容易に生成することが可能になる。また、広帯域の信号を生成可能な 1 つの送信装置を用意する場合に較べて、コストを抑えることが可能になる。上述したように、広帯域の信号を生成可能な 1 つの送信装置を用意とした場合、回路規模が大きく複雑になってしまうことなどからコストが高くなってしまいが、そのようなことを防ぐことができる。

30

【 0 0 6 4 】

さらに、統合後の信号に含まれる L1 情報は統合後の C2 System 全体に関するパラメータを含む情報であるから、受信側の装置は、所定の区間に含まれる L1 情報を復号することによって、統合後の信号に含まれる所定のデータを取得することが可能になる。

【 0 0 6 5 】

後述するように、送信装置 1 A 乃至 1 C においては IFFT (Inverse Fast Fourier Transform) 等の信号処理が行われる。広帯域の信号を 1 つの送信装置において生成とした場合、帯域内に Broadband Notch が含まれ、その幅が大きいときには無信号区間を含めて信号処理を行うことになり無駄が多くなってしまいが、そのようなことを防ぐこともできる。

40

【 0 0 6 6 】

< 送信装置の構成 >

図 1 1 は、送信装置 1 A の構成例を示す図である。図 1 1 に示す信号処理部 1 1 が、送信装置 1 B と送信装置 1 C にも設けられる。

【 0 0 6 7 】

送信対象のデータであるそれぞれの Data Slice を構成する PLP のデータが Data Slice 生成部 2 1 - 1 乃至 2 1 - n に入力される。Data Slice 1 を構成する PLP のデータは Data S

50

lice生成部 2 1 - 1 に入力され、Data Slice n を構成する PLP のデータは Data Slice 生成部 2 1 - n に入力される。例えば、信号生成用の L1 情報に含まれる NUM_DSLICE (図 8 の 8 行目) によって n の値が制御される。

【 0 0 6 8 】

また、入力端子 3 1 A に入力された信号生成用の L1 情報と、入力端子 3 1 B に入力された送信用の L1 情報が L1 情報選択部 3 2 に入力される。例えば、入力端子 3 1 A と入力端子 3 1 B にはケーブルを介してコンピュータが接続される。図 9 の送信システムの管理者がコンピュータを操作することによって入力した信号生成用の L1 情報と送信用の L1 情報が、コンピュータから信号処理部 1 1 の入力端子 3 1 A と入力端子 3 1 B に供給される。以下、適宜、信号生成用の L1 情報を単に信号生成用 L1 情報といい、送信用の L1 情報を単に送信用 L1 情報という。

10

【 0 0 6 9 】

送信装置 1 A の筐体の所定の位置には、複数の送信装置の出力を合わせて広帯域の信号を生成するモードである広帯域送信モードのオン/オフを切り替えるときに操作されるスイッチが設けられる。送信システムの管理者がスイッチを操作したとき、広帯域送信モードのオン/オフを表す信号が L1 情報選択部 3 2 、左端 EP 付加選択部 3 9 、および右端 EP 付加選択部 4 0 に供給される。

【 0 0 7 0 】

Data Slice 生成部 2 1 - 1 は、L1 情報選択部 3 2 から供給された信号生成用 L1 情報に含まれるパラメータに従って処理を行い、Data Slice 1 を生成する。Data Slice 生成部 2 1 - 1 は、Data Slice 1 のデータをインタリーブ部 2 2 - 1 に出力する。

20

【 0 0 7 1 】

Data Slice 生成部 2 1 - 1 は、入力部 5 1 - 1 乃至 5 1 - m 、誤り訂正符号化部 5 2 - 1 乃至 5 2 - m 、マッピング部 5 3 - 1 乃至 5 3 - m 、および Data Slice ビルダ部 5 4 から構成される。例えば、信号生成用 L1 情報に含まれる Data Slice 1 についての DSLICE_NUM_PLP (図 8 の 2 2 行目) によって m の値が制御される。入力部 5 1 - 1 、誤り訂正符号化部 5 2 - 1 、マッピング部 5 3 - 1 について説明するが、入力部 5 1 - m 、誤り訂正符号化部 5 2 - m 、マッピング部 5 3 - m においても同様の処理が行われる。

【 0 0 7 2 】

入力部 5 1 - 1 は、番組データなどの、送信装置 1 A に割り当てられた送信対象のデータのうちの 1 つの PLP のデータを取得し、誤り訂正符号化部 5 2 - 1 に出力する。

30

【 0 0 7 3 】

誤り訂正符号化部 5 2 - 1 は、図 4 を参照して説明したようにしてデータの誤り訂正符号化を行う。誤り訂正符号化部 5 2 - 1 は、BCH 符号化と LDPC 符号化を行うことによって得られた符号化データに対してビットインタリーブなどの処理を施し、マッピング部 5 3 - 1 に出力する。

【 0 0 7 4 】

マッピング部 5 3 - 1 は、誤り訂正符号化部 5 2 - 1 から供給された符号化データを IQ 平面上のシンボルとしてマッピングし、Data Slice ビルダ部 5 4 に出力する。

【 0 0 7 5 】

40

Data Slice ビルダ部 5 4 は、マッピング部 5 3 - 1 から供給された各シンボルのデータを図 6 を参照して説明したようにして配置し、Data Slice 1 を生成する。例えば、Data Slice 1 の周波数などが、L1 情報選択部 3 2 により選択された信号生成用 L1 情報に含まれるパラメータに基づいて特定され、Data Slice 1 が生成される。Data Slice ビルダ部 5 4 は、Data Slice 1 のデータをインタリーブ部 2 2 - 1 に出力する。

【 0 0 7 6 】

インタリーブ部 2 2 - 1 は、Data Slice 生成部 2 1 - 1 から供給された Data Slice 1 の Data Symbol に対して、時間インタリーブと周波数インタリーブを施す。例えば、インタリーブ部 2 2 - 1 は、時間インタリーブを行うとき、L1 情報選択部 3 2 により選択された信号生成用 L1 情報に含まれる Data Slice 1 の DSLICE_TI_DEPTH (図 8 の 1 5 行目) によ

50

り表されるDepthに従って処理を行う。

【0077】

また、インタリーブ部22-1は、Data Slice 1にEdge Pilotを挿入する場合、Edge Pilotを避け、Data Symbolを対象としてインタリーブを行う。左端EP付加選択部39からは、送信装置1Aが出力するData Symbolの左端にEdge Pilotを挿入するか否かを表す情報が供給される。また、右端EP付加選択部40からは、送信装置1Aが出力するData Symbolの右端にEdge Pilotを挿入するか否かを表す情報が供給される。

【0078】

インタリーブ部22-1は、時間インタリーブと周波数インタリーブを施して得られたData Slice 1のデータをFrameビルダ部38に出力する。

10

【0079】

Data Slice生成部21-nは、入力部51-1乃至51-m'、誤り訂正符号化部52-1乃至52-m'、マッピング部53-1乃至53-m'、およびData Sliceビルダ部54から構成される。例えば、信号生成用L1情報に含まれるData Slice nについてのDSLICE_NUM_PLPによってm'の値が制御される。Data Slice生成部21-nは、Data Slice生成部21-1と同様に、入力されたデータに対して符号化処理、マッピング処理などを施すことによってData Slice nを生成し、インタリーブ部22-nに出力する。

【0080】

インタリーブ部22-nは、インタリーブ部22-1と同様に、Data Slice生成部21-nから供給されたData Slice nのData Symbolに対して、時間インタリーブと周波数インタリーブを施す。インタリーブ部22-nは、時間インタリーブを行うとき、L1情報選択部32により選択された信号生成用L1情報に含まれるData Slice nのDSLICE_TI_DEPTHにより表されるDepthに従って処理を行う。また、インタリーブ部22-nは、Data Slice nの右端にEdge Pilotを挿入する場合、Edge Pilotを避け、Data Symbolを対象としてインタリーブを行う。

20

【0081】

インタリーブ部22-nは、時間インタリーブと周波数インタリーブを施して得られたData Slice nのデータをFrameビルダ部38に出力する。

【0082】

L1情報選択部32は、広帯域送信モードがオンである場合、入力端子31Aに入力された信号生成用L1情報を取得し、Data Slice生成部21-1乃至21-n、インタリーブ部22-1乃至22-nに出力する。L1情報選択部32から出力された信号生成用L1情報は上述したようにして各Data Sliceの生成に用いられる。また、L1情報選択部32は、広帯域送信モードがオンである場合、入力端子31Bに入力された送信用L1情報を取得し、誤り訂正符号化部33に出力する。L1情報選択部32は、信号生成用L1情報を取得する取得部と、送信用L1情報を取得する取得部としての機能を有する。

30

【0083】

なお、広帯域送信モードがオフである場合、L1情報選択部32は、信号生成用L1情報をData Slice生成部21-1乃至21-n、インタリーブ部22-1乃至22-nに出力するとともに誤り訂正符号化部33にも出力する。

40

【0084】

誤り訂正符号化部33は、L1情報選択部32から供給された送信用L1情報の符号化を行う。誤り訂正符号化部33は、BCH符号化とLDPC符号化を行うことによって得られた符号化データに対してビットインタリーブなどの処理を施し、マッピング部34に出力する。

【0085】

マッピング部34は、誤り訂正符号化部33から供給された送信用L1情報の符号化データをIQ平面上のシンボルとしてマッピングし、時間インタリーブ部35に出力する。

【0086】

時間インタリーブ部35は、マッピング部34から供給された送信用L1情報を表すシンボルに対して時間インタリーブを施し、L1ブロックビルダ部36に出力する。

50

【 0 0 8 7 】

L1ブロックビルダ部 3 6 は、時間インタリーブ部 3 5 から供給された送信用L1情報を表す各シンボルを図 6 を参照して説明したようにして配置し、Preamble SymbolからなるL1 blockを生成する。L1ブロックビルダ部 3 6 は、L1 blockのデータを周波数インタリーブ部 3 7 に出力する。

【 0 0 8 8 】

周波数インタリーブ部 3 7 は、L1ブロックビルダ部 3 6 から供給されたL1 blockを構成するPreamble Symbolに対して周波数インタリーブを施し、Frameビルダ部 3 8 に出力する。

【 0 0 8 9 】

Frameビルダ部 3 8 は、インタリーブ部 2 2 - 1 から供給されたData Slice 1のデータと、インタリーブ部 2 2 - nから供給されたData Slice nのデータに基づいてData Symbolを生成する。また、Frameビルダ部 3 8 は、Data Slice 1 ~ nのData Symbolに周波数インタリーブ部 3 7 から供給された送信用L1情報を表すPreamble Symbolを付加し、C2 Frameを生成する。Frameビルダ部 3 8 は、生成したC2 FrameのデータをIFFT・GI / パイロット挿入部 4 1 に出力する。

【 0 0 9 0 】

左端EP付加選択部 3 9 は、送信装置 1 A が出力するData Symbolの左端にEdge Pilotを挿入するか否かを選択し、挿入するか否かを表す情報を出力する。左端EP付加選択部 3 9 が出力する情報は、例えば送信装置 1 A に設けられるスイッチに対する管理者の操作に応じて切り替えられる。

【 0 0 9 1 】

右端EP付加選択部 4 0 は、送信装置 1 A が出力するData Symbolの右端にEdge Pilotを挿入するか否かを選択し、挿入するか否かを表す情報を出力する。右端EP付加選択部 4 0 が出力する情報も、例えば送信装置 1 A に設けられるスイッチに対する管理者の操作に応じて切り替えられる。左端EP付加選択部 3 9 と右端EP付加選択部 4 0 から出力された情報は、インタリーブ部 2 2 - 1 乃至 2 2 - nとIFFT・GI / パイロット挿入部 4 1 に供給される。

【 0 0 9 2 】

IFFT・GI / パイロット挿入部 4 1 は、Frameビルダ部 3 8 から供給されたC2 Frameに対してIFFTを施し、ガードインターバル (GI) を挿入する。

【 0 0 9 3 】

また、IFFT・GI / パイロット挿入部 4 1 は、Frameビルダ部 3 8 から供給されたC2 Frameに対してPilot信号を挿入する。すなわち、IFFT・GI / パイロット挿入部 4 1 は、図 6 を参照して説明したようにして、Preamble Symbolに6キャリア周期でPreamble Pilotを挿入し、Data SymbolにScattered PilotとContinual Pilotを挿入する。IFFT・GI / パイロット挿入部 4 1 は、左端EP付加選択部 3 9 と右端EP付加選択部 4 0 から供給された情報を参照して、適宜、C2 Frameを構成するData Symbolの端にEdge Pilotを挿入する。

【 0 0 9 4 】

例えば、左端EP付加選択部 3 9 から供給された情報により、Data Symbolの左端にEdge Pilotを挿入することが表されている場合、IFFT・GI / パイロット挿入部 4 1 は、Data Symbolの左端 (Data Slice 1の左端) にEdge Pilotを挿入する。一方、Data Symbolの左端にEdge Pilotを挿入しないことが表されている場合、IFFT・GI / パイロット挿入部 4 1 は、Data Symbolの左端にEdge Pilotを挿入しない。

【 0 0 9 5 】

また、右端EP付加選択部 4 0 から供給された情報により、Data Symbolの右端にEdge Pilotを挿入することが表されている場合、IFFT・GI / パイロット挿入部 4 1 は、Data Symbolの右端 (Data Slice nの右端) にEdge Pilotを挿入する。一方、Data Symbolの右端にEdge Pilotを挿入しないことが表されている場合、IFFT・GI / パイロット挿入部 4 1 は、Data Symbolの右端にEdge Pilotを挿入しない。

10

20

30

40

50

【 0 0 9 6 】

このように、送信装置 1 A が出力する Data Symbol の端に Edge Pilot を挿入するか否かを選択することができるようにすることにより、異なる送信装置により生成された Data Symbol を周波数軸上で連続した位置に配置することが可能になる。

【 0 0 9 7 】

図 1 2 は、送信装置 1 A により生成された C2 Frame と送信装置 1 B により生成された C2 Frame の統合の例を示す図である。

【 0 0 9 8 】

図 1 2 の例においては、送信装置 1 A により生成された C2 Frame の両端であるキャリア番号 A 0 の Data Symbol の位置とキャリア番号 A 3408 の Data Symbol の位置にそれぞれ Edge Pilot が挿入されている。また、送信装置 1 B により生成された C2 Frame の両端であるキャリア番号 B 0 の Data Symbol の位置とキャリア番号 B 3408 の Data Symbol の位置にそれぞれ Edge Pilot が挿入されている。

10

【 0 0 9 9 】

DVB-C2 においては、帯域 (C2 System) の端以外で Edge Pilot を挿入することができる位置は Notch の両端のみとされている。すなわち、この場合、送信装置 1 A の出力と送信装置 1 B の出力の間は、破線の円で示すように Notch として扱う必要があり、送信装置 1 A の出力と送信装置 1 B の出力を周波数上に連続して配置することができない。

【 0 1 0 0 】

そこで、図 1 3 に示すように送信装置 1 A の出力の右端と送信装置 1 B の出力の左端に Edge Pilot を挿入しないことにより、送信装置 1 A の出力と送信装置 1 B の出力の間を Notch として扱う必要がなくなり、それぞれの出力を周波数上に連続して配置することが可能になる。

20

【 0 1 0 1 】

図 1 3 の例においては、送信装置 1 A により生成された C2 Frame の右端であるキャリア番号 A 3408 の Data Symbol の位置には Edge Pilot が挿入されていない (キャリア番号 A 3408 のデータがない)。このことは、送信装置 1 A の左端 EP 付加選択部 3 9 から IFFT・GI / パイロット挿入部 4 1 に対して、左端に Edge Pilot を挿入することを表す情報が出力され、右端 EP 付加選択部 4 0 から IFFT・GI / パイロット挿入部 4 1 に対して、右端に Edge Pilot を挿入しないことを表す情報が出力されることによって実現される。

30

【 0 1 0 2 】

また、図 1 3 の例においては、送信装置 1 B により生成された C2 Frame の左端であるキャリア番号 B 0 の Data Symbol の位置には、Edge Pilot の代わりに、通常のデータキャリアが挿入されている。このことは、送信装置 1 B の左端 EP 付加選択部 3 9 から IFFT・GI / パイロット挿入部 4 1 に対して、左端に Edge Pilot を挿入しないことを表す情報が出力され、右端 EP 付加選択部 4 0 から IFFT・GI / パイロット挿入部 4 1 に対して、右端に Edge Pilot を挿入することを表す情報が出力されることによって実現される。

【 0 1 0 3 】

このように、IFFT・GI / パイロット挿入部 4 1 は、Frame ビルダ部 3 8 により生成された C2 Frame が周波数軸上において他の送信装置により生成された C2 Frame に隣接する場合、C2 Frame の両端のうちの、他の送信装置により生成された C2 Frame に隣接する方の端に挿入しないようにして、Edge Pilot の挿入を制御する。IFFT・GI / パイロット挿入部 4 1 は、IFFT 等の処理を施した C2 Frame のデータをベースバンド信号として乗算部 4 2 に出力する。

40

【 0 1 0 4 】

なお、C2 Frame の一方の端だけでなく、両端に Edge Pilot を挿入しないようにすることも可能である。例えば、送信装置 1 A により生成された C2 Frame と、送信装置 1 B により生成された C2 Frame と、送信装置 1 C により生成された C2 Frame とを周波数軸上にその順番で並べて C2 System を生成する場合を考える。送信装置 1 B により生成された C2 Frame は、送信装置 1 A と送信装置 1 C により生成された双方の C2 Frame に挟まれることになる

50

。

【 0 1 0 5 】

この場合、C2 Systemの両端となる送信装置 1 A により生成されたC2 Frameの左端と送信装置 1 C により生成されたC2 Frameの右端にのみEdge Pilotが挿入され、他のC2 Frameの端にはEdge Pilotが挿入されない。

【 0 1 0 6 】

送信装置 1 A においては、左端にEdge Pilotを挿入することを表す情報が左端EP付加選択部 3 9 から出力され、右端にEdge Pilotを挿入しないことを表す情報が右端EP付加選択部 4 0 から出力されることになる。また、送信装置 1 B においては、左端にEdge Pilotを挿入しないことを表す情報が左端EP付加選択部 3 9 から出力され、右端にEdge Pilotを挿入しないことを表す情報が右端EP付加選択部 4 0 から出力されることになる。さらに、送信装置 1 C においては、左端にEdge Pilotを挿入しないことを表す情報が左端EP付加選択部 3 9 から出力され、右端にEdge Pilotを挿入することを表す情報が右端EP付加選択部 4 0 から出力されることになる。

10

【 0 1 0 7 】

図 1 1 の乗算部 4 2 は、IFFT・GI / パイロット挿入部 4 1 から供給されたベースバンド信号とLocal Oscillator 4 3 から供給された所定の周波数の信号とを乗算することによって周波数変換を行う。乗算部 4 2 は、周波数変換後の信号をDAC(Digital Analog Converter) 4 4 に出力する。

【 0 1 0 8 】

DAC 4 4 は、乗算部 4 2 から供給された信号のD/A変換を行い、D/A変換によって得られたIF信号を出力端子 4 5 から出力する。出力端子 4 5 から出力されたIF信号は、送信装置 1 B と送信装置 1 C の出力端子 4 5 から出力されたIF信号とともに信号処理装置 2 に供給される。

20

【 0 1 0 9 】

< 送信システムの動作 >

次に、図 1 4 のフローチャートを参照して、送信装置 1 A の処理について説明する。ここでは、広帯域送信モードがオンであるものとする。送信装置 1 B と送信装置 1 C においても同様の処理が行われる。

【 0 1 1 0 】

ステップ S 1 において、L1情報選択部 3 2 は、入力端子 3 1 A に入力された信号生成用L1情報と、入力端子 3 1 B に入力された送信用L1情報を取得する。L1情報選択部 3 2 は、信号生成用L1情報をData Slice生成部 2 1 - 1 乃至 2 1 - n、インタリーブ部 2 2 - 1 乃至 2 2 - n に出力し、送信用L1情報を誤り訂正符号化部 3 3 に出力する。

30

【 0 1 1 1 】

ステップ S 2 において、Data Slice生成部 2 1 - 1 乃至 2 1 - n は、信号生成用L1情報に含まれるパラメータに従って送信対象のデータの誤り訂正符号化処理、マッピング処理などを行い、Data Slice 1 乃至 n を生成する。

【 0 1 1 2 】

ステップ S 3 において、インタリーブ部 2 2 - 1 乃至 2 2 - n は、それぞれ、Data Slice生成部 2 1 - 1 乃至 2 1 - n から供給されたData Sliceのデータに対してインタリーブ(時間インタリーブと周波数インタリーブ)を施す。インタリーブ部 2 2 - 1 乃至 2 2 - n は、インタリーブを施して得られたData SliceのデータをFrameビルダ部 3 8 に出力する。

40

【 0 1 1 3 】

ステップ S 4 において、誤り訂正符号化部 3 3 は送信用L1情報の誤り訂正符号化処理を行う。また、マッピング部 3 4 は、送信用L1情報の符号化データのマッピング処理を行い、時間インタリーブ部 3 5 は時間インタリーブを行う。L1ブロックビルダ部 3 6 はPreamble SymbolからなるL1 blockを生成し、周波数インタリーブ部 3 7 はPreamble Symbolの周波数インタリーブを行う。

50

【 0 1 1 4 】

ステップ S 5 において、Frameビルダ部 3 8 は、Data Slice 1 ~ n のData Symbolに送信信用L1情報を表すPreamble Symbolを付加し、C2 Frameを生成する。

【 0 1 1 5 】

ステップ S 6 において、IFFT・GI / パイロット挿入部 4 1 は、C2 Frameに対してIFFTを施し、ガードインターバルとPilot信号を挿入する。Edge Pilotの挿入は、適宜、上述したようにC2 Frameの両端の少なくとも一方の端に挿入しないように制御される。

【 0 1 1 6 】

ステップ S 7 において、乗算部 4 2 は、IFFT・GI / パイロット挿入部 4 1 により生成されたC2 Frameの信号の周波数変換を行う。

10

【 0 1 1 7 】

ステップ S 8 において、DAC 4 4 は、周波数変換後のC2 Frameの信号のD/A変換を行う。DAC 4 4 は、D/A変換によって得られたIF信号を出力し、処理を終了させる。

【 0 1 1 8 】

次に、図 1 5 のフローチャートを参照して、信号処理装置 2 の処理について説明する。

【 0 1 1 9 】

ステップ S 2 1 において、信号処理装置 2 は、送信装置 1 A 乃至 1 C から出力されたC2 Frameの信号を取得する。

【 0 1 2 0 】

ステップ S 2 2 において、信号処理装置 2 は、それぞれのC2 Frameの信号を周波数を基準として並べることによって1つのC2 Systemの信号に統合する。統合後のC2 Systemの信号は、信号処理装置 2 から出力され、受信側の装置に対して送信される。

20

【 0 1 2 1 】

< 統合の具体例 >

図 1 6 は、統合後のC2 Systemの例を示す図である。ここでは、送信装置 1 A と送信装置 1 B の出力を統合する場合について説明する。

【 0 1 2 2 】

送信装置 1 A と送信装置 1 B が出力するC2 Frameの信号の帯域幅はいずれも7.61MHzである。統合後のC2 Systemの帯域幅は15.22MHzとなる。送信装置 1 A により生成されたC2 Frameの信号の開始位置は486.2MHzであり、送信装置 1 B により生成されたC2 Frameを含む信号の開始位置は493.8MHzである。送信装置 1 B により生成された信号には、開始位置を493.8MHzとし、帯域幅が3.805MHzのNotch (Broadband Notch) が含まれる。送信装置 1 A と送信装置 1 B により生成されたC2 Frameはそれぞれ1つのData Sliceから構成されるものとする。

30

【 0 1 2 3 】

このようなC2 Systemを生成する場合に送信装置 1 A に入力される信号生成用L1情報、送信装置 1 B に入力される信号生成用L1情報、および、送信装置 1 A と送信装置 1 B に入力される送信信用L1情報を図 1 7 に示す。

【 0 1 2 4 】

例えば、図 1 7 の 4 行目に示すように、C2_BANDWIDTHは、送信装置 1 A に入力される信号生成用L1情報と送信装置 1 B に入力される信号生成用L1情報においては142dとなり、送信信用L1情報においては284dとなる。C2_BANDWIDTHが142dであることは、送信装置 1 A と送信装置 1 B が出力するC2 Frameの信号の帯域幅が7.61MHz(=142*24/448us)であることを表す。C2_BANDWIDTHが284dであることは、統合後のC2 Systemの帯域幅が15.22MHz(=284*24/448us)であることを表す。

40

【 0 1 2 5 】

8 行目に示すように、NUM_DSLSICEは、送信装置 1 A に入力される信号生成用L1情報と送信装置 1 B に入力される信号生成用L1情報においては1となり、送信信用L1情報においては2となる。NUM_DSLSICEが1であることは、送信装置 1 A と送信装置 1 B が出力するC2 Frameの信号に含まれるData Sliceの数が1個であることを表す。また、NUM_DSLSICEが2であるこ

50

とは、統合後のC2 Systemに含まれるData Sliceの数が2個であることを表す。

【 0 1 2 6 】

9 行目に示すように、NUM_NOTCHは、送信装置 1 A に入力される信号生成用L1情報においては0となり、送信装置 1 B に入力される信号生成用L1情報においては1となる。送信用L1情報においてもNUM_NOTCHは1となる。NUM_NOTCHが0であることは、送信装置 1 A が出力するC2 Frameの信号にNotchが含まれていないことを表す。また、NUM_NOTCHが1であることは、送信装置 1 B が出力する信号と、統合後のC2 Systemに含まれるNotchの数が1個であることを表す。

【 0 1 2 7 】

1 0 行目に示すように、DSLICE_IDは、送信装置 1 A に入力される信号生成用L1情報と送信装置 1 B に入力される信号生成用L1情報においては0となり、送信用L1情報においては0, 1となる。図 1 7 の送信用L1情報の欄において、上下に 2 段に分けて示すパラメータは、上段のパラメータが送信装置 1 A の出力に関するものであり、下段のパラメータが送信装置 1 B の出力に関するものであることを表す。

【 0 1 2 8 】

DSLICE_IDが0, 1であることは、統合後のC2 Systemにおいて、送信装置 1 A から出力されたC2 Frameの信号に含まれるData SliceがID_0で識別され、送信装置 1 B から出力されたC2 Frameの信号に含まれるData SliceがID_1で識別されることを表す。DSLICE_IDは 1 つのC2_system内でユニークである必要があるから、IDの振り直しが送信用L1情報において行われることになる。

【 0 1 2 9 】

1 1 行目に示すように、DSLICE_TUNE_POSは、送信装置 1 A に入力される信号生成用L1情報においては71dとなり、送信装置 1 B に入力される信号生成用L1情報においては213dとなる。送信用L1情報においては、DSLICE_TUNE_POSは71d, 213dとなる。DSLICE_TUNE_POSが71dであることは、ID_0で識別されるData Sliceの中心周波数が490MHz ($= (71 \cdot 24 + 352E0h) / 448us$) であることを表す。DSLICE_TUNE_POSが213dであることは、ID_1で識別されるData Sliceの中心周波数が497.6MHz ($= (213 \cdot 24 + 352E0h) / 448us$) であることを表す。

【 0 1 3 0 】

1 7 行目に示すように、DSLICE_LEFT_NOTCHは、送信装置 1 A に入力される信号生成用L1情報と送信装置 1 B に入力される信号生成用L1情報においては0となり、送信用L1情報においては0, 1となる。DSLICE_LEFT_NOTCHが0であることは、送信装置 1 A が出力するC2 Frameの信号に含まれるData Sliceの左側と送信装置 1 B が出力する信号に含まれるData Sliceの左側にNotchがないことを表す。また、DSLICE_LEFT_NOTCHが0, 1であることは、統合後のC2 Systemにおいて、送信装置 1 A から出力されたC2 Frameの信号に含まれるData Sliceの左側にはNotchがないが、送信装置 1 B から出力されたC2 Frameの信号に含まれるData Sliceの左側にはNotchがあることを表す。

【 0 1 3 1 】

3 0 行目に示すように、NOTCH_STARTは、送信装置 1 A に入力される信号生成用L1情報においては無効データ (-) となり、送信装置 1 B に入力される信号生成用L1情報においては142dとなる。送信用L1情報においては、NOTCH_STARTは142dとなる。NOTCH_STARTが142dであることは、送信装置 1 B から出力された信号に含まれるNotchの開始位置が493.8MHz ($= (142 \cdot 24 + 352E0h + 1) / 448us$) であり、統合後のC2 Systemにおいても、Notchの開始位置が493.8MHzであることを表す。

【 0 1 3 2 】

3 1 行目に示すように、NOTCH_WIDTHは、送信装置 1 A に入力される信号生成用L1情報においては無効データとなり、送信装置 1 B に入力される信号生成用L1情報においては71dとなる。送信用L1情報においては、NOTCH_WIDTHは71dとなる。NOTCH_WIDTHが71dであることは、送信装置 1 B から出力された信号に含まれるNotchの帯域幅が3.804MHz ($= (71 \cdot 24) / 448us$ 、EPを含む場合は3.805MHz) であり、統合後のC2 Systemにおいても、Notchの帯域幅が3.804MHzであることを表す。

10

20

30

40

50

【 0 1 3 3 】

また、32行目に示すように、送信装置1Aに入力される信号生成用L1情報のReserve_3の伝送パラメータとして無効データが入力される。Reserve_3が無効データであることは、送信装置1Aから出力されるC2 Frameの信号にはNotchが含まれていないことを表す。

【 0 1 3 4 】

図17に示すようなL1情報が入力された場合、図16に示すC2 Systemが信号処理装置2から出力される。なお、信号生成用L1情報とは別に、Data Symbolの右端にEdge Pilotを挿入せずに、左端にEdge Pilotを挿入することを指示する情報が送信装置1Aに入力され、送信装置1Aの左端EP付加選択部39、右端EP付加選択部40によりEdge Pilotの挿入が制御されるようにしてもよい。また、信号生成用L1情報とは別に、Data Symbolの右端と左端にEdge Pilotを挿入することを指示する情報が送信装置1Bに入力され、送信装置1Bの左端EP付加選択部39、右端EP付加選択部40によりEdge Pilotの挿入が制御されるようにしてもよい。

10

【 0 1 3 5 】

[第2の実施の形態]

図18は、送信システムの他の構成例を示すブロック図である。図18に示す構成のうち、図9に示す構成と同じ構成には同じ符号を付してある。

【 0 1 3 6 】

図18の送信システムの構成は、コントローラ101が追加して設けられている点で図9の構成と異なる。コントローラ101には送信用L1情報が入力される。

20

【 0 1 3 7 】

コントローラ101は、入力された送信用L1情報に基づいて、送信装置1A用の信号生成用L1情報、送信装置1B用の信号生成用L1情報、および送信装置1C用の信号生成用L1情報をそれぞれ生成する。コントローラ101は、送信用L1情報を送信装置1A乃至1Cにそれぞれ出力する。また、コントローラ101は、送信装置1A用の信号生成用L1情報を送信装置1Aに出力し、送信装置1B用の信号生成用L1情報を送信装置1Bに出力し、送信装置1C用の信号生成用L1情報を送信装置1Cに出力する。

【 0 1 3 8 】

すなわち、図18の送信システムにおいては、送信装置1A乃至1Cに対する信号生成用L1情報を管理者が直接入力するのではなく、送信用L1情報に基づいてコントローラ101が生成し、コントローラ101が入力するようになされている。例えば、図16に示すC2 Systemを生成する場合、図17の送信用L1情報に基づいて送信装置1A用の信号生成用L1情報と送信装置1B用の信号生成用L1情報がコントローラ101により生成され、送信装置1Aと送信装置1Bに入力されることになる。

30

【 0 1 3 9 】

送信装置1Aは、送信対象として入力されたデータに対して、コントローラ101から供給された信号生成用L1情報に基づいて処理を施し、送信対象のデータを表すData Symbolを生成する。また、送信装置1Aは、コントローラ101から供給された送信用L1情報に基づいて送信装置1Aは、生成した送信対象のデータを表すData Symbolと送信用のL1情報に基づいて送信装置1Aは、生成した送信対象のデータを表すData Symbolと送信用のL1情報とを合わせてC2 Frameを生成し、C2 Frameの信号を信号処理装置2に出力する。

40

【 0 1 4 0 】

同様に、送信装置1Bは、送信対象として入力されたデータに対して、コントローラ101から供給された信号生成用のL1情報に基づいて処理を施し、送信対象のデータを表すData Symbolを生成する。また、送信装置1Bは、コントローラ101から供給された送信用L1情報に基づいて送信装置1Bは、生成した送信対象のデータを表すData Symbolと送信用のL1情報に基づいて送信装置1Bは、生成した送信対象のデータを表すData Symbolと送信用のL1情報とを合わせてC2 Frameを生成し、C2 Frameの信号を信号処理装置2に出力する。

【 0 1 4 1 】

送信装置1Cは、送信対象として入力されたデータに対して、コントローラ101から

50

供給された信号生成用のL1情報に基づいて処理を施し、送信対象のデータを表すData Symbolを生成する。また、送信装置1Cは、コントローラ101から供給された送信用L1情報を表すPreamble Symbolを生成する。送信装置1Cは、生成した送信対象のデータを表すData Symbolと送信用のL1情報を表すPreamble Symbolとを合わせてC2 Frameを生成し、C2 Frameの信号を信号処理装置2に出力する。

【0142】

信号処理装置2は、図9の信号処理装置2と同様に、送信装置1A乃至1Cから供給されたC2 Frameの信号を周波数を基準として並べることによって1つのC2 Systemの信号に統合し、出力する。

【0143】

これにより、送信システムの管理者は、送信装置毎に信号生成用L1情報を入力する必要がなく、最終的に生成したいC2 Systemの構成を想定してL1情報(送信用L1情報)を入力するだけでその通りの信号を生成させることが可能になる。コントローラ101はコンピュータにより構成され、例えば、コンピュータに設けられる操作部が管理者により操作されることによって送信用L1情報が入力される。

【0144】

[変形例]

<第1の変形例>

図19は、送信システムのさらに他の構成例を示すブロック図である。図19に示す構成のうち、図18に示す構成と同じ構成には同じ符号を付してある。重複する説明については適宜省略する。

【0145】

図19の送信システムにおいては、送信装置1A乃至1Cが共通のクロック信号であるリファレンスクロックに従って動作し、共通の同期信号であるフレーム同期信号に従ってC2 Frameの信号を出力するようになされている。

【0146】

このように、共通のクロック信号と同期信号を用いて送信装置1A乃至1Cの同期(周波数同期と時間同期)をとることにより、受信側の装置は、異なる送信装置の出力に跨った形でReceiver Tuning Window(図3)を設定し、信号を受信することが可能になる。また、送信システム側において、図13等を参照して説明したようにしてC2 Frameの端にEdge Pilotを挿入しないようにすることが可能になる。

【0147】

図19の送信装置1Aは、マスターの送信装置として機能し、リファレンスクロックとフレーム同期信号を生成して出力する。送信装置1Aから出力されたリファレンスクロックとフレーム同期信号は送信装置1Bと送信装置1Cに入力される。また、送信装置1Aから出力されたリファレンスクロックはPLL(Phase Lock Loop)111にも入力される。

【0148】

PLL111は、送信装置1Aから供給されたリファレンスクロックに基づいて周波数 f_1 、 f_2 、 f_3 のそれぞれのクロック信号を生成する。PLL111により生成された周波数 f_1 のクロック信号はLocal Oscillator 113Aに供給され、周波数 f_2 のクロック信号はLocal Oscillator 113Bに供給される。また、周波数 f_3 のクロック信号はLocal Oscillator 113Cに供給される。

【0149】

乗算部112Aは、送信装置1Aにより生成されたC2 FrameのIF信号とLocal Oscillator 113Aから供給された周波数 f_1 の信号とを乗算することによって周波数変換を行い、周波数変換後の信号を信号処理装置2に出力する。

【0150】

乗算部112Bは、送信装置1Bにより生成されたC2 FrameのIF信号とLocal Oscillator 113Bから供給された周波数 f_2 の信号とを乗算することによって周波数変換を行い、周波数変換後の信号を信号処理装置2に出力する。

10

20

30

40

50

【 0 1 5 1 】

乗算部 1 1 2 C は、送信装置 1 C により生成された C2 Frame の IF 信号と Local Oscillator 1 1 3 C から供給された周波数 f_3 の信号とを乗算することによって周波数変換を行い、周波数変換後の信号を信号処理装置 2 に出力する。

【 0 1 5 2 】

図 2 0 は、図 1 9 の送信装置 1 A の構成例を示す図である。図 2 0 に示す構成と同じ構成が図 1 9 の送信装置 1 B と送信装置 1 C にも設けられる。図 2 0 に示す構成のうち、図 1 1 に示す構成と同じ構成には同じ符号を付してある。重複する説明については適宜省略する。

【 0 1 5 3 】

図 2 0 に示す信号処理部 1 1 の構成は、フレーム同期信号生成部 1 3 2 が追加して設けられる点で図 1 1 の構成と異なる。また、図 2 0 の例においては、信号処理部 1 1 の外部に、クロック生成部 1 2 2、クロック選択部 1 2 3、およびフレーム同期信号選択部 1 3 3 が設けられる。管理者による操作に従って、外部クロック入力のオン/オフを表す情報がクロック選択部 1 2 3 に入力され、外部フレーム同期信号入力のオン/オフを表す情報がフレーム同期信号選択部 1 3 3 に入力される。

【 0 1 5 4 】

外部クロック入力のオンは、外部から入力されたクロック信号に従って動作を行うときに選択される。一方、外部クロック入力のオフは、内部で生成したクロック信号に従って動作を行うとともに、そのクロック信号をリファレンスクロックとして外部に出力するときに選択される。図 1 9 の例の場合、マスターとして機能する送信装置 1 A においては外部クロック入力がオフとされ、送信装置 1 B と送信装置 1 C においては外部クロック入力がオンとされる。

【 0 1 5 5 】

外部フレーム同期信号入力のオンは、外部から入力されたフレーム同期信号に従って C2 Frame の信号を出力するときに選択される。一方、外部フレーム同期信号入力のオフは、内部で生成したフレーム同期信号に従って C2 Frame の信号を出力するとともに、そのフレーム同期信号を外部に出力するときに選択される。図 1 9 の例の場合、マスターとして機能する送信装置 1 A においては外部フレーム同期信号入力がオフとされ、送信装置 1 B と送信装置 1 C においては外部フレーム同期信号入力がオンとされる。

【 0 1 5 6 】

クロック生成部 1 2 2 は、所定の周波数のクロック信号を生成し、クロック選択部 1 2 3 に出力する。

【 0 1 5 7 】

クロック選択部 1 2 3 は、外部クロック入力がオンである場合、外部クロック入力端子 1 2 1 に入力されたリファレンスクロックを選択し、出力する。クロック選択部 1 2 3 により選択されたリファレンスクロックは信号処理部 1 1 に供給されるとともに、リファレンスクロック出力端子 1 2 4 から他の送信装置（マスターとして機能していない送信装置）に供給される。信号処理部 1 1 の各部の動作のタイミングは、クロック選択部 1 2 3 から供給されたリファレンスクロックに従って制御される。

【 0 1 5 8 】

また、クロック選択部 1 2 3 は、外部クロック入力がオフである場合、クロック生成部 1 2 2 により生成されたクロック信号を選択し、出力する。クロック選択部 1 2 3 により選択されたクロック信号は信号処理部 1 1 に供給されるとともに、リファレンスクロックとして、リファレンスクロック出力端子 1 2 4 から他の送信装置に供給される。信号処理部 1 1 の各部の動作のタイミングは、クロック選択部 1 2 3 から供給されたクロック信号に従って制御される。

【 0 1 5 9 】

信号処理部 1 1 のフレーム同期信号生成部 1 3 2 は、例えば L1 ブロックビルダ部 3 6 の動作を監視し、L1 ブロックビルダ部 3 6 が L1 block を出力するタイミングを検出する。フ

10

20

30

40

50

フレーム同期信号生成部 1 3 2 は、L1ブロックビルダ部 3 6 がL1 blockを出力したタイミングを表す同期信号を生成し、フレーム同期信号としてフレーム同期信号選択部 1 3 3 に出力する。

【 0 1 6 0 】

フレーム同期信号選択部 1 3 3 は、外部フレーム同期信号入力が入オンである場合、外部フレーム同期信号入力端子 1 3 1 に入力されたフレーム同期信号を選択し、出力する。フレーム同期信号選択部 1 3 3 により選択されたフレーム同期信号はFrameビルダ部 3 8 に供給されるとともに、フレーム同期信号出力端子 1 3 4 から他の送信装置（マスターとして機能していない送信装置）に供給される。

【 0 1 6 1 】

また、フレーム同期信号選択部 1 3 3 は、外部フレーム同期信号入力が入オフである場合、フレーム同期信号生成部 1 3 2 により生成されたフレーム同期信号を選択し、出力する。フレーム同期信号選択部 1 3 3 により選択されたフレーム同期信号はFrameビルダ部 3 8 に供給されるとともに、フレーム同期信号出力端子 1 3 4 から他の送信装置に供給される。Frameビルダ部 3 8 がC2 Frameを出力するタイミングは、フレーム同期信号選択部 1 3 3 から供給されたフレーム同期信号に従って制御される。

【 0 1 6 2 】

以上のようにして送信装置 1 A乃至 1 C間の同期をとることは、図 1 8 の送信システムだけでなく、図 9 の送信システムに適用することも可能である。

【 0 1 6 3 】

< 他の変形例 >

以上においては、各送信装置の出力を周波数軸上に隣接するように並べることによってC2 Frameの信号の統合が行われるものとしたが、周波数間隔を離して統合するようにしてもよい。この場合、各送信装置から出力されたC2 Frameの信号の間の無信号となる区間にはNotchがあるものとして扱われ、そのNotchに関するパラメータが送信用L1情報に記述される。各送信装置の出力が重複あるいは近接する場合、相互に干渉する恐れがあるが、周波数間隔を離して統合することにより、そのような恐れをなくすることが可能になる。

【 0 1 6 4 】

上述した一連の処理は、ハードウェアにより実行することもできるし、ソフトウェアにより実行することもできる。一連の処理をソフトウェアにより実行する場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または汎用のパーソナルコンピュータなどに、プログラム記録媒体からインストールされる。

【 0 1 6 5 】

図 2 1 は、上述した一連の処理をプログラムにより実行するコンピュータのハードウェアの構成例を示すブロック図である。

【 0 1 6 6 】

CPU(Central Processing Unit) 2 0 1、ROM(Read Only Memory) 2 0 2、RAM(Random Access Memory) 2 0 3 は、バス 2 0 4 により相互に接続されている。

【 0 1 6 7 】

バス 2 0 4 には、さらに、入出力インタフェース 2 0 5 が接続されている。入出力インタフェース 2 0 5 には、キーボード、マウスなどよりなる入力部 2 0 6、ディスプレイ、スピーカなどよりなる出力部 2 0 7 が接続される。また、入出力インタフェース 2 0 5 には、ハードディスクや不揮発性のメモリなどよりなる記憶部 2 0 8、ネットワークインタフェースなどよりなる通信部 2 0 9、リムーバブルメディア 2 1 1 を駆動するドライブ 2 1 0 が接続される。

【 0 1 6 8 】

以上のように構成されるコンピュータでは、CPU 2 0 1 が、例えば、記憶部 2 0 8 に記憶されているプログラムを入出力インタフェース 2 0 5 及びバス 2 0 4 を介してRAM 2 0 3 にロードして実行することにより、上述した一連の処理が行われる。

10

20

30

40

50

【 0 1 6 9 】

CPU 2 0 1 が実行するプログラムは、例えばリムーバブルメディア 2 1 1 に記録して、あるいは、ローカルエリアネットワーク、インターネット、デジタル放送といった、有線または無線の伝送媒体を介して提供され、記憶部 2 0 8 にインストールされる。

【 0 1 7 0 】

なお、コンピュータが実行するプログラムは、本明細書で説明する順序に沿って時系列に処理が行われるプログラムであっても良いし、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで処理が行われるプログラムであっても良い。

【 0 1 7 1 】

本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

10

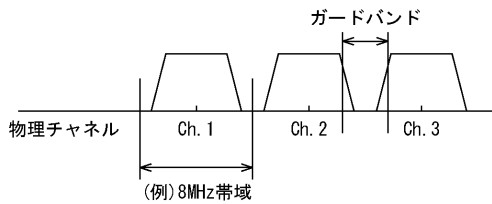
【符号の説明】

【 0 1 8 5 】

1 A 乃至 1 C 送信装置, 2 信号処理装置, 1 0 1 コントローラ

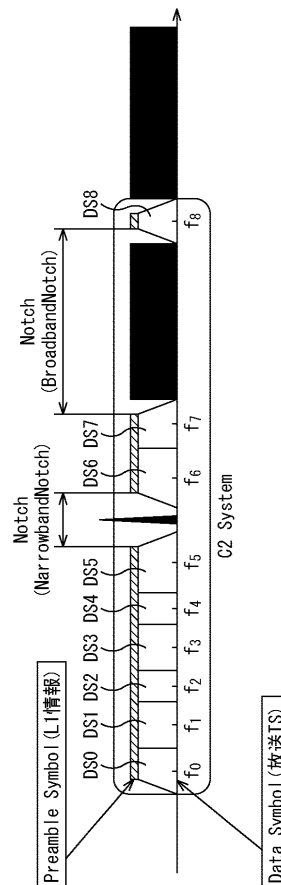
【 図 1 】

図1

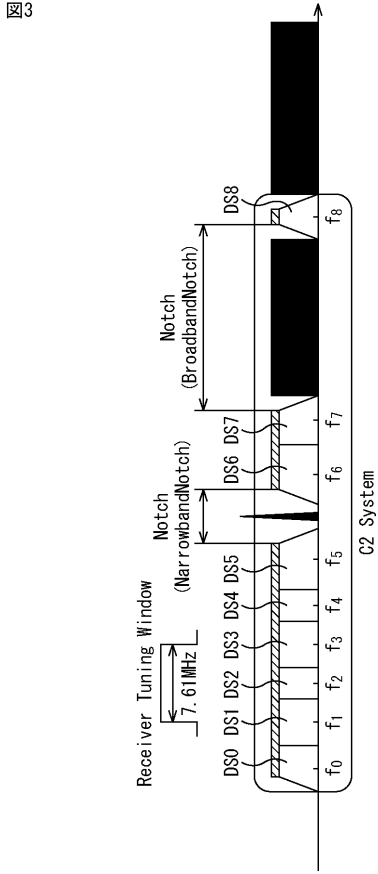


【 図 2 】

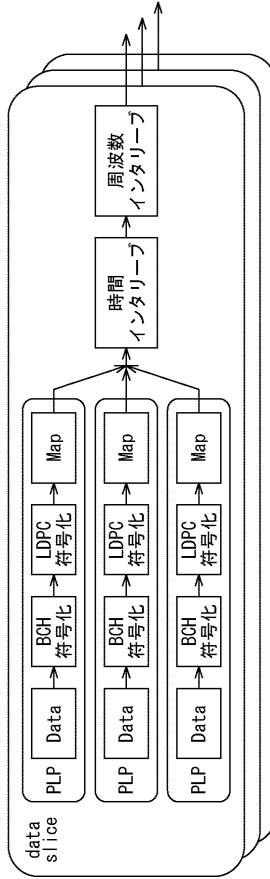
図2



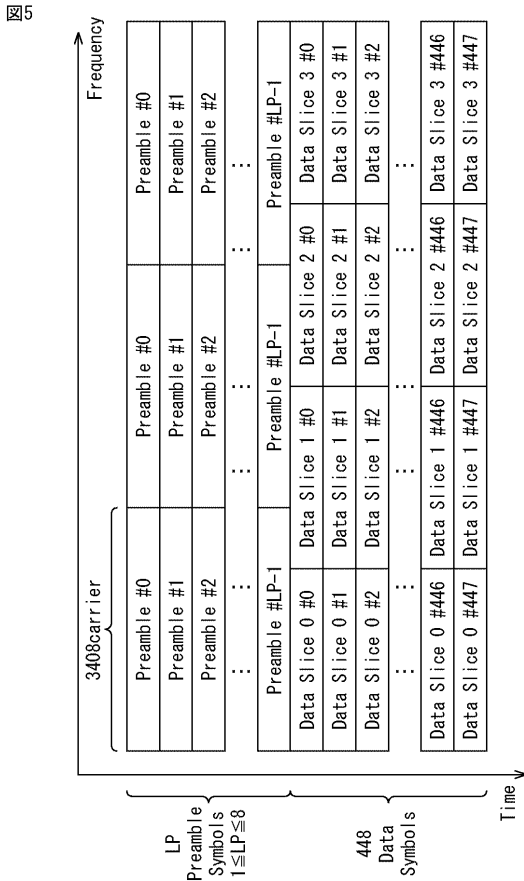
【 図 3 】



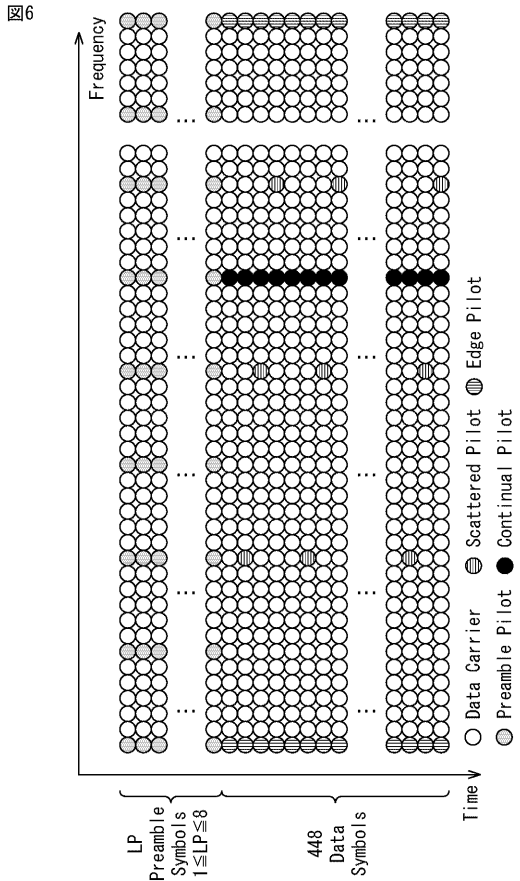
【 図 4 】



【 図 5 】

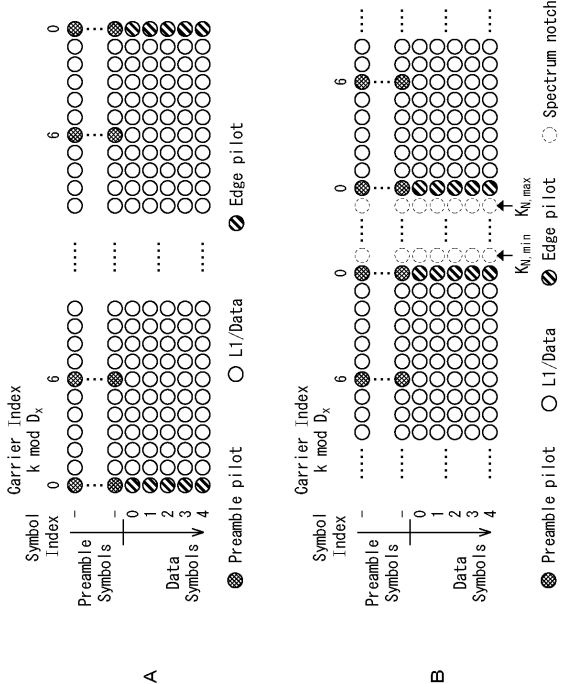


【 図 6 】



【 図 7 】

図7



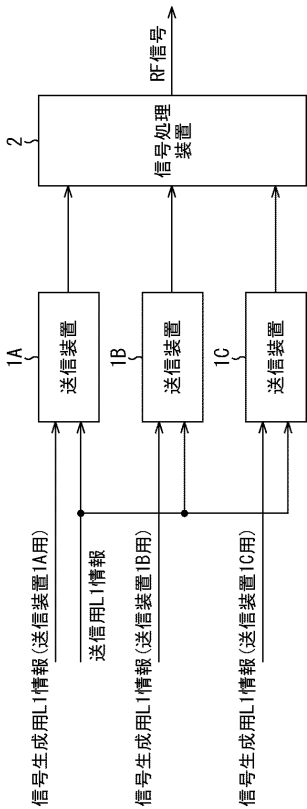
【 図 8 】

図8

Field	Size(bits)
1 NETWORK_ID	16
2 C2_SYSTEM_ID	16
3 START_FREQUENCY	24
4 C2_BANDWIDTH	16
5 GUARD_INTERVAL	2
6 C2_FRAME_LENGTH	10
7 L1_PART2_CHANGE_COUNTER	8
8 NUM_DSLICE	8
9 NUM_NOTCH	4
10 For i=0..NUM_DSLICE-1 {	
11 DSLICE_ID	8
12 DSLICE_TUNE_POS	14 or 13
13 DSLICE_OFFSET_LEFT	9 or 8
14 DSLICE_OFFSET_RIGHT	9 or 8
15 DSLICE_TL_DEPTH	2
16 DSLICE_TYPE	1
17 if DSLICE_TYPE==1 {	
18 FEC_HEADER_TYPE	1
19 }	
20 DSLICE_CONST_CONF	1
21 DSLICE_LEFT_NOTCH	1
22 DSLICE_NUM_PLP	8
23 for i=0..DSLICE_NUM_PLP-1 {	
24 PLP_ID	8
25 PLP_BUNDLED	1
26 PLP_TYPE	2
27 PLP_PAYLOAD_TYPE	5
28 if PLP_TYPE==00 or 01 {	
29 PLP_GROUP_ID	8
30 }	
31 if DSLICE_TYPE==0 {	
32 PLP_START	14
33 PLP_FEC_TYPE	1
34 PLP_MOD	3
35 PLP_COD	3
36 }	
37 PSI/SI_REPROCESSING	1
38 if PSI/SI_REPROCESSING==0 {	
39 transport_stream_id	16
40 original_network_id	16
41 }	
42 RESERVED_1	8
43 }	
44 RESERVED_2	8
45 }	
46 for i=0..NUM_NOTCH-1 {	
47 NOTCH_START	14 or 13
48 NOTCH_WIDTH	9 or 8
49 RESERVED_3	8
50 }	
51 RESERVED_TONE	1
52 RESERVED_4	16

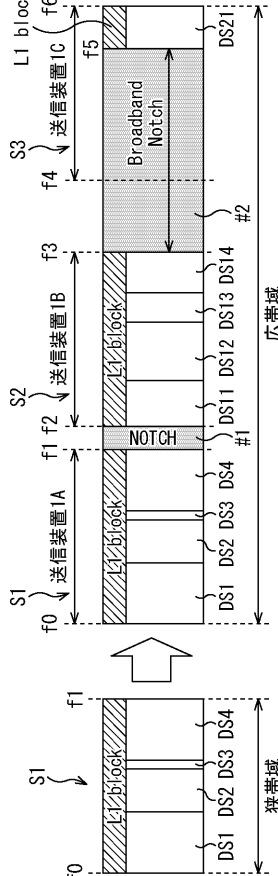
【 図 9 】

図9

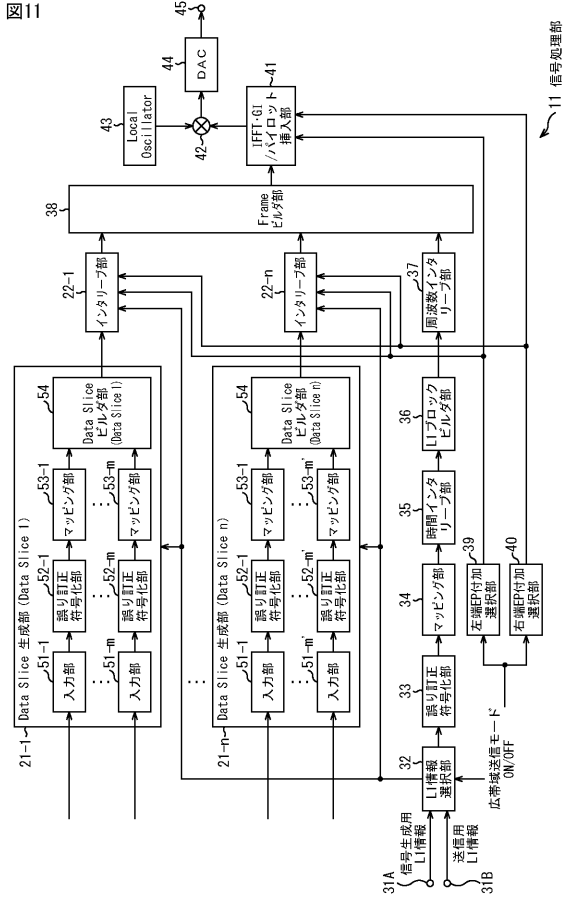


【 図 10 】

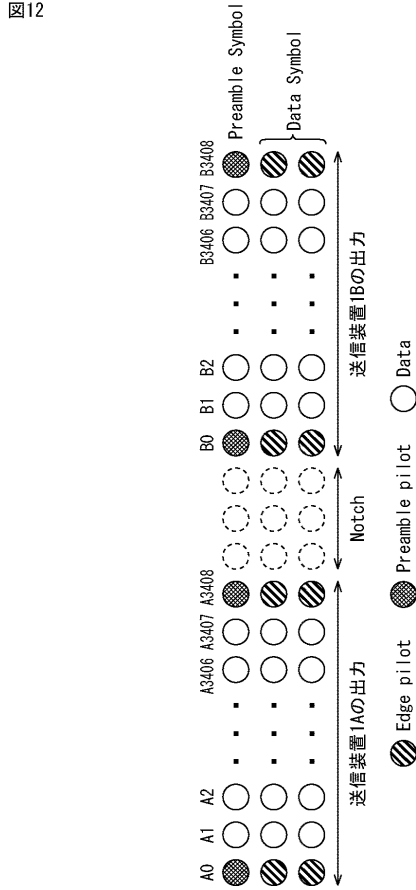
図10



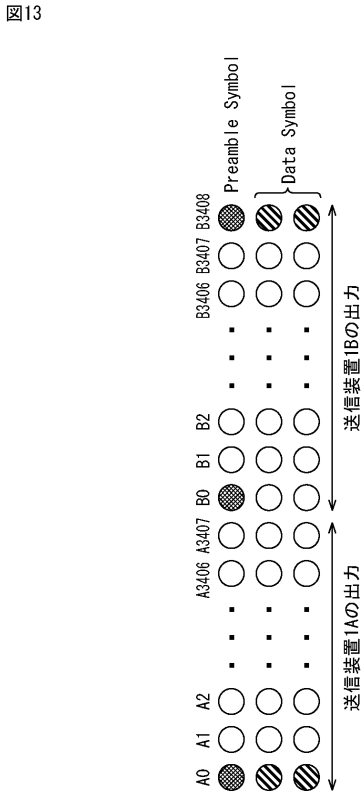
【図11】



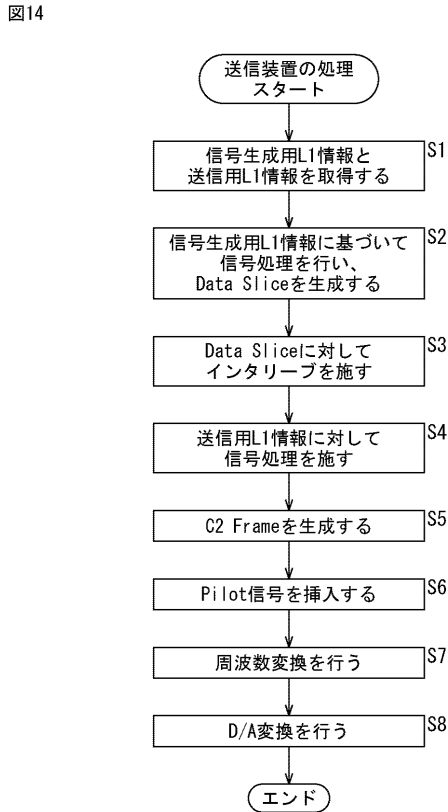
【図12】



【図13】

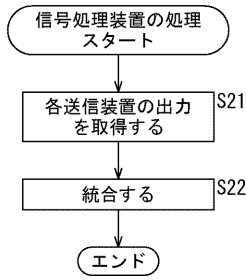


【図14】



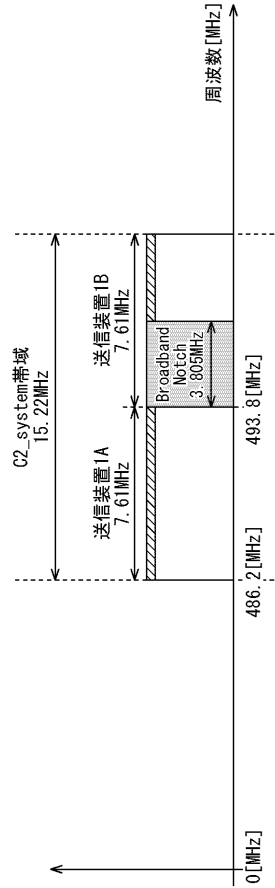
【図15】

図15



【図16】

図16



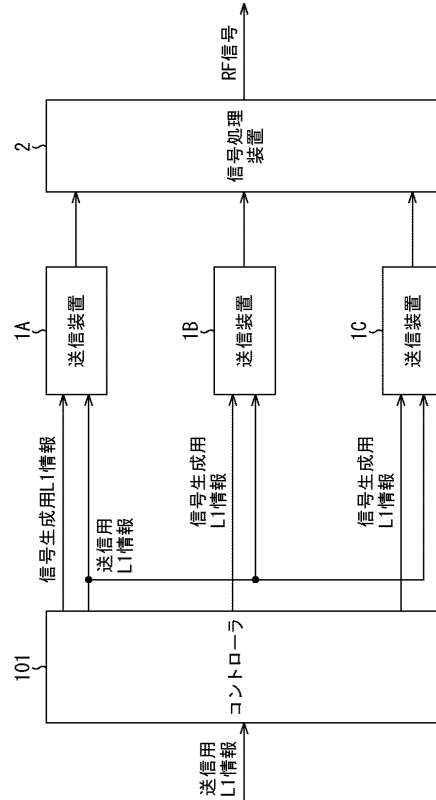
【図17】

図17

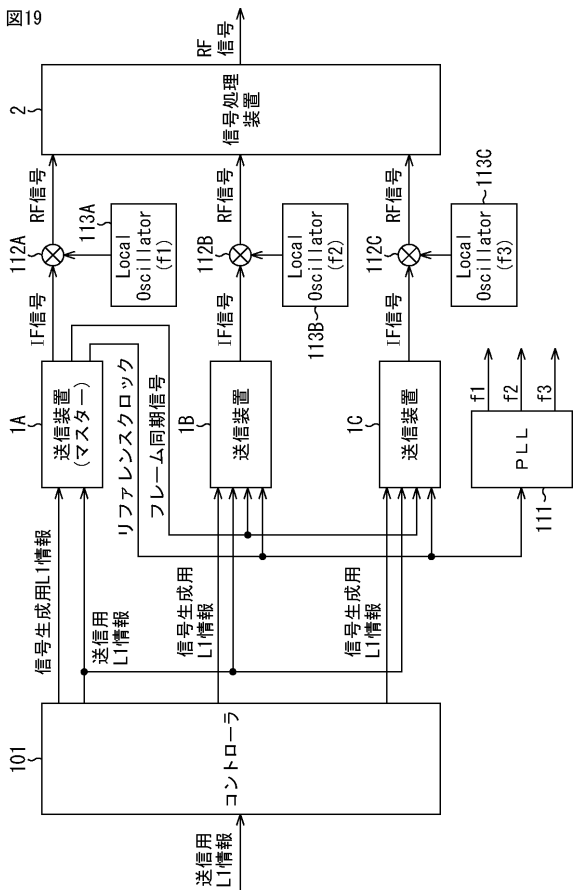
Field	送信用L1情報	信号生成用L1情報 (送信装置1A用)	信号生成用L1情報 (送信装置1B用)
1 NETWORK_ID	0	0	0
2 C2_SYSTEM_ID	0	0	0
3 START_FREQUENCY	0352E0h	0352E0h	0352E0h
4 C2_BANDWIDTH	284d	142d	142d
5 GUARD_INTERVAL	0	0	0
6 C2_FRAME_LENGTH	111000000	111000000	111000000
7 L1_PART2_CHANGE_COUNTER	0	0	0
8 NUM_DS_LICE	2	1	1
9 NUM_NOTCH	1	0	1
10 DS_LICE_ID	0 1	0 0	0 0
11 DS_LICE_TUNE_POS	71d 213d	71d	213d
12 DS_LICE_OFFSET_LEFT	-71d -71d	-71d	-71d
13 DS_LICE_OFFSET_RIGHT	71d 71d	71d	71d
14 DS_LICE_TI_DEPTH	1 1	1	1
15 DS_LICE_TYPE	1 1	1	1
16 DS_LICE_CONST_CONF	1 1	1	1
17 DS_LICE_LEFT_NOTCH	0 1	0	0
18 DS_LICE_NUM_PLP	1 1	1	1
19 PLP_ID	0 0	0	0
20 PLP_BUNDLED	0 0	0	0
21 PLP_TYPE	10 10	10	10
22 PLP_PAYLOAD_TYPE	11 11	11	11
23 PLP_START	10 10	10	10
24 PLP_FEC_TYPE	1 1	1	1
25 PLP_MOD	11 11	11	11
26 PLP_COD	100 100	100	100
27 PSI/SI_REPROCESSING	1 1	1	1
28 RESERVED_1	0 0	0	0
29 RESERVED_2	0 0	0	0
30 NOTCH_START	142d	-	142d
31 NOTCH_WIDTH	71d	-	71d
32 RESERVED_3	0	-	0
33 RESERVED_TONE	0	0	0
34 RESERVED_4	0	0	0

【図18】

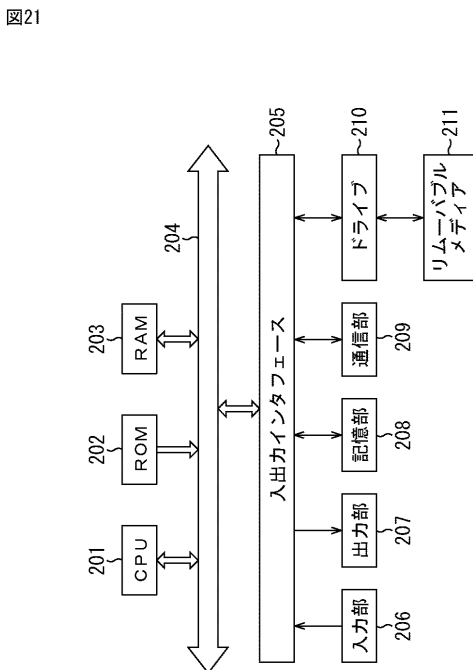
図18



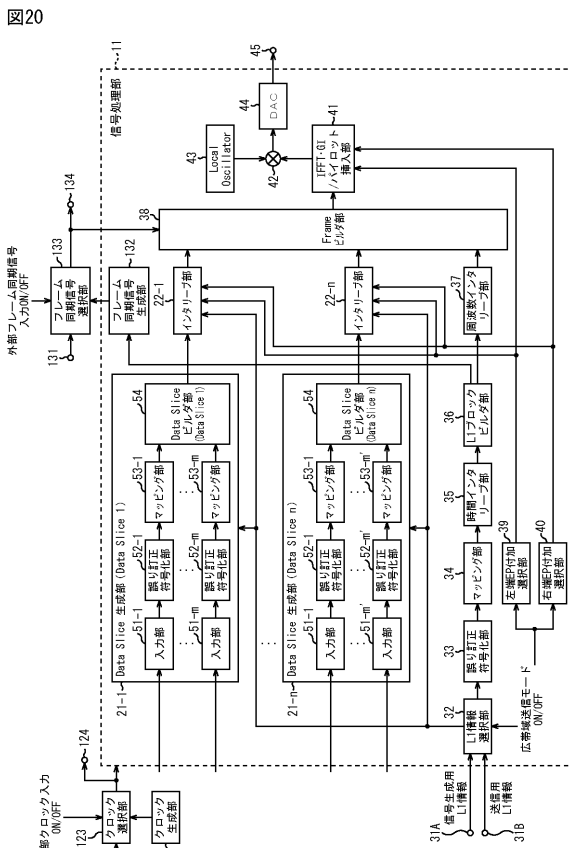
【図 19】



【図 21】



【図 20】



フロントページの続き

- (72)発明者 横川 峰志
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 吉持 直樹
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 岡田 隆宏
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 矢野 光治

- (56)参考文献 特開2009-296586(JP,A)
特開2009-153109(JP,A)
国際公開第2010/047513(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
H04N 21/00 - 21/858