



(12)实用新型专利

(10)授权公告号 CN 207884978 U

(45)授权公告日 2018.09.18

(21)申请号 201820047216.7

(22)申请日 2018.01.11

(30)优先权数据

62/445,973 2017.01.13 US

(73)专利权人 株式会社村田制作所

地址 日本京都府

(72)发明人 山浦正志

(74)专利代理机构 上海专利商标事务所有限公司

司 31100

代理人 韩俊

(51)Int.Cl.

H05K 1/18(2006.01)

H01L 23/49(2006.01)

H01L 21/60(2006.01)

(ESM)同样的发明创造已同日申请发明专利

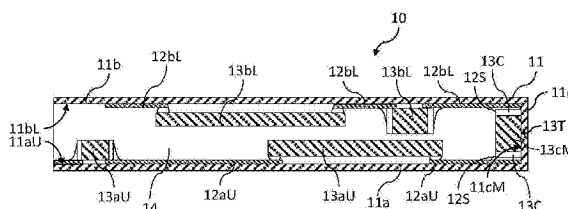
权利要求书1页 说明书6页 附图8页

(54)实用新型名称

元器件模块

(57)摘要

一种元器件模块,能使强度得到提高。元器件模块(10)包括:具有第一基部(11a)、与第一基部相对的第二基部(11b)和与第一基部及第二基部连接的侧部(11c)的电路基板(11);形成于第一基部的与第二基部相对的第一相对面(11aU)、第二基部的与第一基部相对的第二相对面(11bL)和侧部(11c)的与第一基部及第二基部延伸的方向相对的侧部相对面(11cM)中至少任一个的配线图案(12);与第一相对面、第二相对面和侧部相对面中至少一个接触的电子元器件(13cM);形成于由第一相对面、第二相对面及侧部相对面围成的区域,以将电子元器件封装的封装部(14)。



1. 一种元器件模块,其特征在于,包括:

电路板,所述电路板具有第一基部、与所述第一基部相对的第二基部和与所述第一基部及所述第二基部连接的侧部;

配线图案,所述配线图案形成于所述第一基部的与所述第二基部相对的第一相对面、所述第二基部的与所述第一基部相对的第二相对面和所述侧部的与所述第一基部及所述第二基部延伸的方向相对的侧部相对面中的至少任一个;

电子元器件,所述电子元器件与所述第一相对面、所述第二相对面和所述侧部相对面中的至少一个接触;以及

封装部,所述封装部形成于由所述第一相对面、所述第二相对面及所述侧部相对面围成的区域,以将所述电子元器件封装。

2. 如权利要求1所述的元器件模块,其特征在于,

所述电子元器件与所述第一相对面、所述第二相对面及所述侧部相对面接触。

3. 如权利要求1或2所述的元器件模块,其特征在于,

还包括安装于所述第一相对面的另一电子元器件。

4. 如权利要求3所述的元器件模块,其特征在于,

所述另一电子元器件通过电线安装而被安装于所述第一相对面。

5. 如权利要求1所述的元器件模块,其特征在于,

还包括又一电子元器件,所述又一电子元器件与所述第一相对面及所述第二相对面接触且与所述侧部相对面不接触。

6. 如权利要求1所述的元器件模块,其特征在于,

所述侧部由柔性基板形成,

所述第一基部的至少一部分由硬质基板形成。

7. 如权利要求1所述的元器件模块,其特征在于,

所述第一基部的至少一部分由多个电路板层叠而形成。

8. 如权利要求1所述的元器件模块,其特征在于,

在所述第一基部设有第一贯穿孔,所述第一贯穿孔将所述第一相对面与所述第一基部的、和所述第一相对面相反一侧的第一相反面连接,

所述配线图案还形成于所述第一贯穿孔内及所述第一相反面,

还包括安装于所述第一相反面的再一电子元器件。

元器件模块

技术领域

[0001] 本实用新型涉及一种元器件模块。

背景技术

[0002] 随着近年的电子设备的小型化、薄型化和高性能化,对安装于印刷电路基板的电子元器件的高密度安装和安装有电子元器件的电路板的高性能化的要求不断提高。在这种状况下,开发出一种元器件内置模块,具有层叠有多个电路基板的结构,上述多个电路基板安装有电子元器件。

[0003] 例如,在专利文献1中公开了一种图10A和图10B所示的元器件内置模块100。图10A是元器件内置模块100的示意立体图,图10B是沿元器件内置模块100的图10A所示的V-V'线的示意剖视图。元器件内置模块100具有:绝缘性片状基体110,上述绝缘性片状基体110构成为包括上侧表面110a、下侧表面110b和将上侧表面110a和下侧表面110b连接的侧面110c;配线图案120,上述配线图案120从上侧表面110a经由侧面110c朝下侧表面110b延伸;以及电子元器件130,上述电子元器件130配置在绝缘性片状基体110内。

[0004] 使用图11A~图11E,对专利文献1所记载的元器件内置模块的制造方法进行说明。首先,在树脂制的载片140上形成由金属箔形成的规定的配线图案120(图11A)。接着,在配线图案120上安装各种电子元器件130(图11B)。接着,在载片140上涂覆处于使固化反应停止在中间阶段的状态(B阶段状态)的热固性树脂,以将配线图案120和电子元器件130覆盖,从而形成绝缘性片状基体110(图11C)。接着,通过去除载片140,从而获得元器件内置模块形成构件A(图11D)。接着,将元器件内置模块形成部件A弯折,以使热固性树脂彼此通过由虚线111表示的平面成为接触状态(图11E)。接着,通过对获得的结构体进行加热和加压使其完全固化,从而获得元器件内置模块100。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1:日本专利特开2005-244211号公报

[0008] 在上述元器件内置模块100中,在绝缘性片状基体110的弯折部分的内侧仅填充有强度比较弱的树脂。因而,当较大的力施加于元器件内置模块100的情况下,存在上述弯折部分的形状破坏的情形。此外,在元器件内置模块100的制造方法中,当将元器件内置模块形成构件A进行弯折时,很难弯折成所需的形状。

实用新型内容

[0009] 本实用新型的目的在于提供一种弯折部分的形状稳定化的元器件模块。

[0010] 本实用新型的元器件模块包括:电路板,上述电路板具有第一基部、与第一基部相对的第二基部和与第一基部及第二基部连接的侧部;配线图案,上述配线图案形成于第一基部的与第二基部相对的第一相对面、第二基部的与第一基部相对的第二相对面和侧部的与第一基部及第二基部延伸的方向相对的侧部相对面中的至少一个;电子元器件,上

述电子元器件与第一相对面、第二相对面和侧部相对面中的至少一个接触；以及封装部，上述封装部形成于由第一相对面、第二相对面及侧部相对面围成的区域，以将电子元器件封装。

[0011] 根据本实用新型，能提供一种弯折部分的形状稳定化的元器件模块。

附图说明

- [0012] 图1A是本实用新型第一实施方式的元器件模块10的示意立体图。
- [0013] 图1B是元器件模块10的沿图1A所示的A1—A1'线的示意剖视图。
- [0014] 图1C是元器件模块10的沿图1A所示的A2—A2'线的示意剖视图。
- [0015] 图2A是从图1A所示的B方向观察元器件模块10的示意透视俯视图。
- [0016] 图2B是从图1A所示的C方向观察元器件模块10的示意透视侧视图。
- [0017] 图3A是用于对元器件模块10的制造方法进行说明的图。
- [0018] 图3B是用于对元器件模块10的制造方法进行说明的图。
- [0019] 图3C是用于对元器件模块10的制造方法进行说明的图。
- [0020] 图4A是用于对元器件模块10的制造方法进行说明的图。
- [0021] 图4B是用于对元器件模块10的制造方法进行说明的图。
- [0022] 图5是本实用新型第二实施方式的元器件模块20的示意剖视图。
- [0023] 图6是本实用新型第三实施方式的元器件模块30的示意剖视图。
- [0024] 图7是本实用新型第四实施方式的元器件模块40的示意剖视图。
- [0025] 图8是本实用新型第五实施方式的元器件模块50的示意剖视图。
- [0026] 图9是本实用新型第六实施方式的元器件模块60的示意剖视图。
- [0027] 图10A是现有例的元器件内置模块100的示意立体图。
- [0028] 图10B是元器件内置模块10的沿图10A所示的V—V'线的示意剖视图。
- [0029] 图11A是用于对元器件内置模块100的制造方法进行说明的图。
- [0030] 图11B是用于对元器件内置模块100的制造方法进行说明的图。
- [0031] 图11C是用于对元器件内置模块100的制造方法进行说明的图。
- [0032] 图11D是用于对元器件内置模块100的制造方法进行说明的图。
- [0033] 图11E是用于对元器件内置模块100的制造方法进行说明的图。
- [0034] (符号说明)
- | | | |
|--------|-------------------|----------|
| [0035] | 10、20、30、40、50、60 | 元器件模块； |
| [0036] | 11 | 电路基板； |
| [0037] | 12 | 配线图案； |
| [0038] | 13 | 电子元器件； |
| [0039] | 14 | 封装树脂； |
| [0040] | 100 | 元器件内置模块； |
| [0041] | 110 | 绝缘性片状基体； |
| [0042] | 120 | 配线； |
| [0043] | 130 | 电子元器件； |
| [0044] | 140 | 载体。 |

具体实施方式

[0045] 以下,参照附图,对本实用新型的各种实施方式进行说明。然而,希望留意的是,本实用新型的技术范围并不局限于上述实施方式,而遍及于权利要求书记载的实用新型及其等同物这点。

[0046] [第一实施方式]

[0047] 图1A是元器件模块10的示意立体图,图1B是元器件模块10的沿图1A所示的A1-A1'线的示意剖视图,图1C是元器件模块10的沿图1A所示的A2-A2'线的示意剖视图。此外,图2A是从图1A所示的B方向观察元器件模块10的示意透视俯视图,图2B是从图1A所示的C方向观察元器件模块10的示意透视侧视图。另外,图2A和图2B是为了易于掌握后文所述的各电子元器件13的位置的示意性的透视图,其以适当省略各构件的详细部分的方式示出。

[0048] (1) 各部分的结构

[0049] (1-1) 元器件模块10

[0050] 元器件模块10具有:折叠的电路板11;配线图案12,上述配线图案12形成于电路板11的规定的表面;电子元器件13,上述电子元器件13配置成被折叠的电路板11包围;以及封装树脂14,上述封装树脂14将电子元器件13封装。

[0051] (1-2) 电路板11

[0052] 电路板11具有:大致矩形的第一基部11a;与第一基部11a大致平行配置的第二基部11b;以及与第一基部11a和第二基部11b连接的侧部11c。第一基部11a、第二基部11b和侧部11c构成使用绝缘性树脂一体形成的所谓柔性基板。

[0053] 将第一基部11a的与第二基部11b相对的表面设为第一相对面11aU。将第二基部11b的与第一基部11a相对的表面设为第二相对面11bL。将侧部11c的与第一基部11a和第二基部11b延伸的方向(图1B的左侧方向)相对的表面设为侧部相对面11cM。

[0054] (1-3) 配线图案12

[0055] 在第一相对面11aU上形成有金属制的配线图案12aU,在第二相对面11bL上形成有金属制的配线图案12bL,在侧部相对面11cM上形成有金属制的配线图案12cM。配线图案12aU、配线图案12bL和配线图案12cM相互电连接,以一体地形成配线图案12。

[0056] (1-4) 电子元器件13

[0057] 电子元器件13包括以下说明的第一电子元器件13cM、第二电子元器件13aU和第三电子元器件13bL。在图2A和图2B中,第一电子元器件13cM通过在内部设有斜线的长方形表示,第二电子元器件13aU通过虚线的长方形表示,第三电子元器件13bL通过实线的长方形表示。

[0058] (1-4-1) 第一电子元器件13cM

[0059] 第一电子元器件13cM是例如芯片元器件(芯片电感器、芯片电容器或芯片电阻等)。在第一电子元器件13cM的两端分别设有电性的端子13C。第一电子元器件13cM具有至少一个在上述两个端子13C之间延伸的接触面13T。

[0060] 第一电子元器件13cM与第一相对面11aU及第二相对面11bL接触。在此,电子元器件与相对面“接触”是指,电子元器件的一部分直接或是通过粘接构件与相对面接触,抑或是设于电子元器件的端子与设于相对面的配线图案电连接。如图1B所示,第一电子元器件

13cM的一方的端子13C与设于第一相对面11aU的配线图案12aU电连接,而另一方的端子13C与设于第二相对面11bL的配线图案12bL电连接。此外,第一电子元件13cM的接触面13T与侧部相对面11cM接触。

[0061] 如上所述,第一电子元件13cM与第一基部11a、第二基部11b和侧部11c接触。因而,根据上述结构,第一电子元件13cM成为用于保持第一基部11a与第二基部11b之间的间隙的支柱,因此,元件模块的强度提高。

[0062] (1-4-2) 第二电子元件13aU和第三电子元件13bL

[0063] 第二电子元件13aU和第三电子元件13bL也可以是例如芯片元件(芯片电感器、芯片电容器或芯片电阻等)、半导体元件(例如裸片等)之类的任意的电子元件。

[0064] 在第一相对面11aU上,以与配线图案12aU电连接的方式安装有至少一个第二电子元件13aU。在第二相对面11bL上,以与配线图案12bL电连接的方式安装有至少一个第三电子元件13bL。

[0065] (1-5) 封装树脂14

[0066] 封装树脂14形成于由第一相对面11aU、第二相对面11bL和侧部相对面11cM围成的区域,以将各电子元件13封装。

[0067] (2) 制造方法

[0068] 使用图3A~图3C和图4A及图4B,对元件模块10的制造方法进行说明。

[0069] 首先,如图3A所示,使用铜箔,在通过使绝缘性树脂固化而获得的片状的电路板11的表面形成配线图案12(配线图案12aU、配线图案12bL和配线图案12cM)。另外,由于配线图案12cM不会出现在图3A的剖视图中,因此,省略了配线图案12cM的图示。

[0070] 接着,如图3B所示,将各电子元件13(第一电子元件13cM、第二电子元件13aU和第三电子元件13bL)安装在电路板11上,以使各电子元件13与配线图案12电连接。具体而言,通过焊锡12S将第二电子元件13aU的端子连接于配线图案12aU,通过焊锡12S将第三电子元件13bL的端子连接于配线图案12bL。

[0071] 此时,通过焊锡12S将第一电子元件13cM的仅一方的端子13C连接于配线图案12bL,并且将进行锡焊之前的焊锡材料12S' 载置在第一电子元件13cM的另一方的端子13C上。

[0072] 接着,如图3C所示,将安装有配线图案12和电子元件13的片状的电路板11在第一相对面11aU与侧部相对面11cM的边界处弯折成大致直角,以使第一电子元件13cM的接触面13T与侧部相对面11cM接触。

[0073] 接着,如图4A所示,将在第一相对面11aU与侧部相对面11cM的边界处弯折成大致直角的电路板11在第二相对面11bL与侧部相对面11cM的边界处弯折成大致直角。此外,通过利用局部加热对第一电子元件13cM的另一方的端子13C附近进行加热,从而将载置在上述端子上的焊锡材料12S' 熔融,以将上述端子13C连接于配线图案12bL。

[0074] 接着,如图4B所示,通过将封装树脂14形成于由折叠成如上所述的剖视观察时呈大致コ字状的电路板11的第一基部11a、第二基部11b和侧部11c围成的空间中,从而能获得元件模块10。

[0075] 根据以上说明的方法,能获得第一电子元件13cM经由端子13C而与第一基部11a及第二基部11b接触且经由接触面13T而与侧部11c接触的元件模块10。因而,能获得强度

得到提高的元器件模块。

[0076] 此外,根据上述制造方法,由于在形成封装树脂14之前,将安装有各电子元器件13的电路板11弯折,因此,能使安装于第一基部11a的第二电子元器件13aU与安装于第二基部11b的第三电子元器件13bL之间的间隔更小。即,例如,也能采用使第二电子元器件13aU的位置与第三电子元器件13bL的位置在元器件模块10的厚度方向上重叠的形态。藉此,元器件模块的整合性提高。

[0077] 以下,对作为其它实施方式的元器件模块进行说明。以下,对各实施方式的结构中的、与第一实施方式的结构不同的点进行说明,并适当省略与第一实施方式的结构相同的结构。

[0078] [第二实施方式]

[0079] 图5是作为第二实施方式的元器件模块20的示意剖视图。

[0080] 如图5所示,元器件模块20具有通过电线安装而被安装于第一相对面11aU的电子元器件23aUW。在电子元器件23aUW的上表面设有两个端子。上述两个端子分别通过电线22W与配线图案12aU电连接。根据上述结构,元器件模块的设计自由度提高。

[0081] 另外,元器件模块20也可以不仅具有安装于第一基部11a的电子元器件23aUW,还具有同样通过电线安装而被安装于第二基部11b的电子元器件23bUW。

[0082] [第三实施方式]

[0083] 图6是作为第三实施方式的元器件模块30的示意剖视图。

[0084] 如图6所示,元器件模块30还具有第四电子元器件33ab。第四电子元器件33ab与第一相对面31aU和第二相对面31bL电连接,第四电子元器件33ab的端子33C分别与形成于第一相对面31aU的配线图案32aU和形成于第二相对面31bL的配线图案32bL电连接。此外,第四电子元器件配线于与端部相对面不接触的位置。

[0085] 根据上述结构,第四电子元器件33ab能通过端子33C而与第一基部11a和第二基部11b接触。因而,除了第一电子元器件33cM之外,第四电子元器件33ab也成为用于保持第一基部11a与第二基部11b之间的间隔的支柱,因此,元器件模块的强度进一步提高。

[0086] [第四实施方式]

[0087] 图7是作为第四实施方式的元器件模块40的示意剖视图。

[0088] 如图7所示,元器件模块40具有由硬质基板形成的第一基部41aR。根据上述结构,元器件模块的强度提高。

[0089] 另外,也可以将第一基部形成为由柔性基板与硬质基板接合而成的基板作为。此外,既可以将第二基部形成为硬质基板,也可以将第二基部形成为由柔性基板与硬质基板接合而成的基板。

[0090] [第五实施方式]

[0091] 图8是作为第五实施方式的元器件模块50的示意剖视图。

[0092] 如图8所示,元器件模块50具有第一基部51a,上述第一基部51a由多个硬质基板51a1、51a2层叠而成。在硬质基板51a1的内部设有与配线图案12一体形成的导通孔(日文:ビア)(金属配线)。此外,在硬质基板51a1与硬质基板51a2之间设有配线图案,上述配线图案与硬质基板51a1所具有的上述导通孔电连接。此外,在硬质基板51a2的内部设有导通孔,上述导通孔与设于硬质基板51a1与硬质基板51a2之间的上述配线图案电连接。根据上述结

构,元器件模块的设计自由度提高。

[0093] 另外,并不局限于第一基部51a,对于第二基部,也可以采用将在内部设有导通孔的多个硬质基板层叠而成的结构。

[0094] [第六实施方式]

[0095] 图9是作为第六实施方式的元器件模块60的示意剖视图。

[0096] 如图9所示,在元器件模块60中,在第一基部61a的与第一相对面61aU相反的一侧设有第一相反面61aL。在第一相反面61aL上形成有配线图案62aL。在第一基部61a上设有导通孔,上述导通孔将形成于第一相对面61aU的配线图案62aU与形成于第一相反面61aL的配线图案62aL电连接。此外,在第一相反面61aL安装有第五电子元器件63aL。根据上述结构,元器件模块的设计自由度提高。

[0097] 另外,元器件模块60也可以还包括封装树脂,上述封装树脂将安装于第一相反面61aL的第五电子元器件63aL封装。此外,与上述同样地,也可以将配线图案设于第二基部的与第二相对面相反一侧的第二相反面,并将电子元器件安装于上述第二相反面。

[0098] 以上,对本实用新型的例示的实施方式进行说明。如第一实施方式所示,第一电子器件13cM分别与第一基部11a的第一相对面11aU、第二基部11b的第二相对面11bL及侧部11c的侧部相对面11cM接触。因而,第一电子器件13cM能从内侧对电路板11的弯折部分进行支承。因此,元器件模块的弯折部分的形状稳定化。

[0099] 此外,如第二实施方式所示,元器件模块20具有通过电线安装而被安装于第一相对面11aU的电子元器件23aUW。因而,元器件模块的设计自由度提高。

[0100] 此外,如第三实施方式所示,元器件模块30与第一相对面31aU及第二相对面31bL接触,且不与端部相对面31cM接触。因而,第四电子元器件33ab能从内侧对电路板11的弯折部分之外的部分进行支承。因此,元器件模块的强度提高。

[0101] 此外,如第四实施方式所示,元器件模块40具有由硬质基板形成的第一基部41aR。因此,元器件模块的强度提高。

[0102] 此外,如第五实施方式所示,元器件模块50具有由多个硬质基板51a1、51a2层叠而成的第一基部51a。在硬质基板51a1的内部设有与配线图案12一体形成的导通孔。此外,在硬质基板51a1与硬质基板51a2之间设有配线图案,上述配线图案与硬质基板51a1所具有的上述导通孔电连接。此外,在硬质基板51a2的内部设有导通孔,上述导通孔与设于硬质基板51a1与硬质基板51a2之间的上述配线图案电连接。因而,元器件模块的设计自由度提高。

[0103] 此外,如第六实施方式所示,在元器件模块60中,在第一基部61a的设于与第一相对面61aU相反一侧的第一相反面61aL上形成有配线图案62aL。在第一基部61a上设有导通孔,上述导通孔与形成于第一相对面61aU的配线图案62aU及形成于第一相反面61aL的配线图案62aL电连接。此外,在第一相反面61aL上安装有第五电子元器件63aL。因而,元器件模块的设计自由度提高。

[0104] 以上说明的实施方式是为了便于理解本实用新型的实施方式,并非限定解释本实用新型的实施方式。实施方式所包括的各要素及其配置、材料、条件、形状和尺寸等均不局限于例示的内容,能适当地变更。此外,能将不同的实施方式所示的结构彼此进行局部地替换或组合。

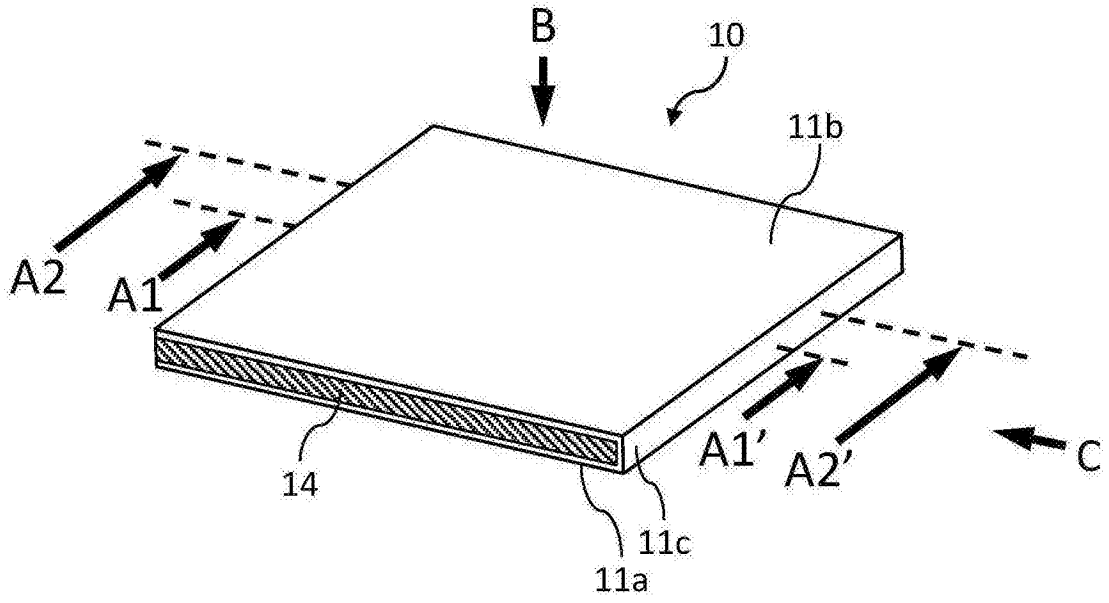


图1A

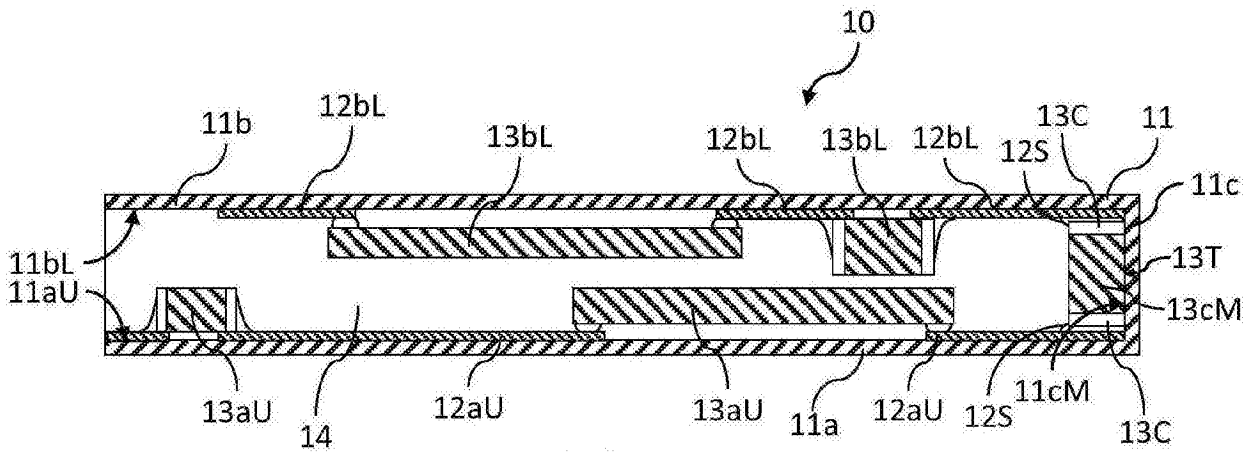


图1B

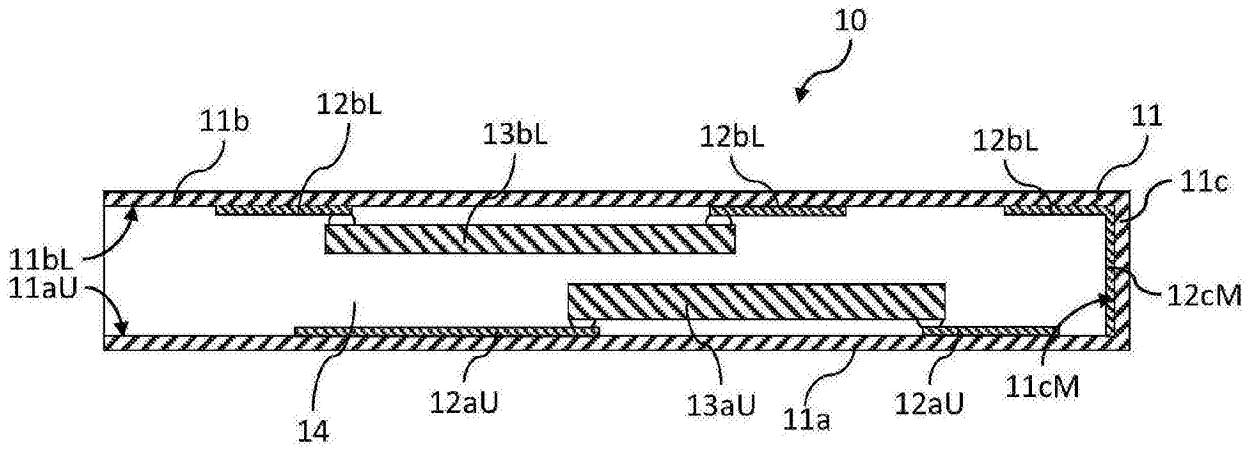


图1C

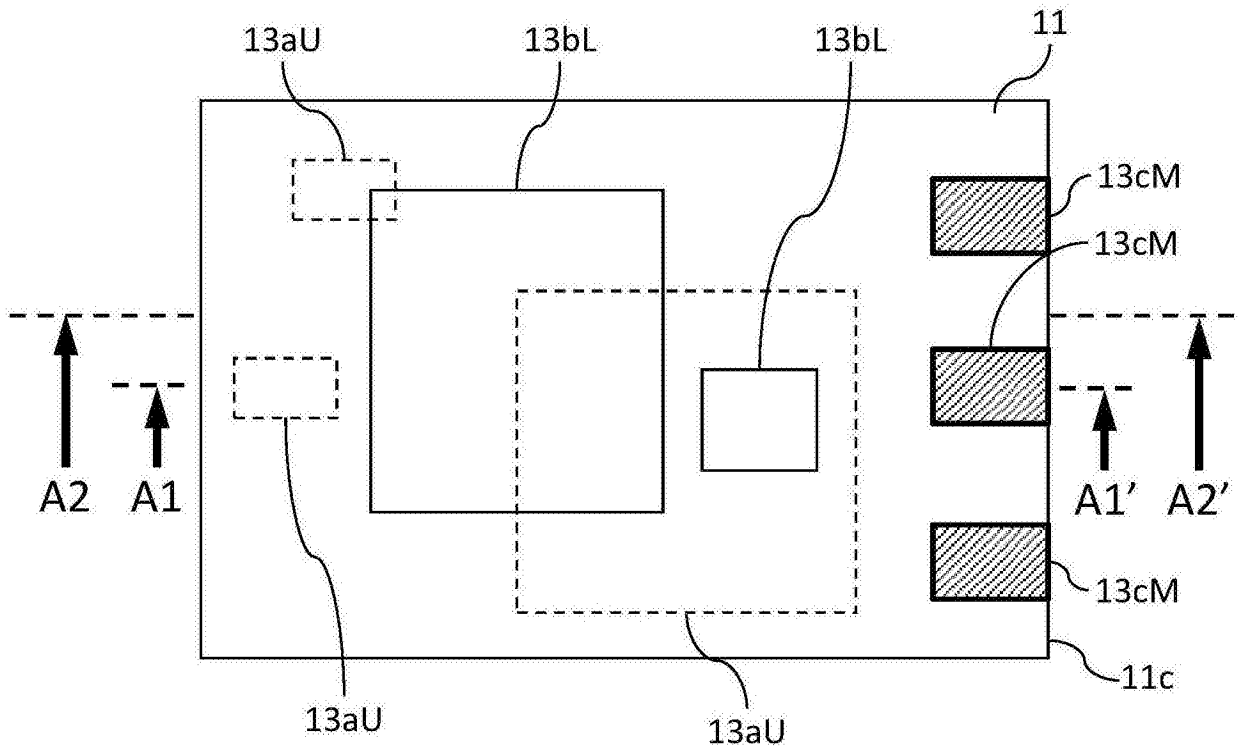


图2A

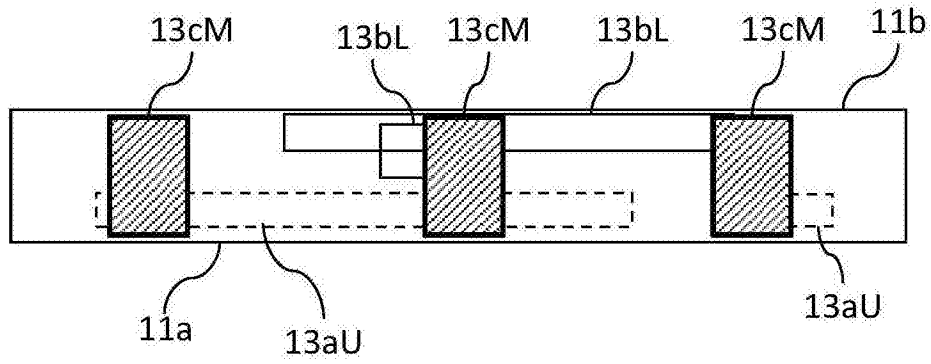


图2B

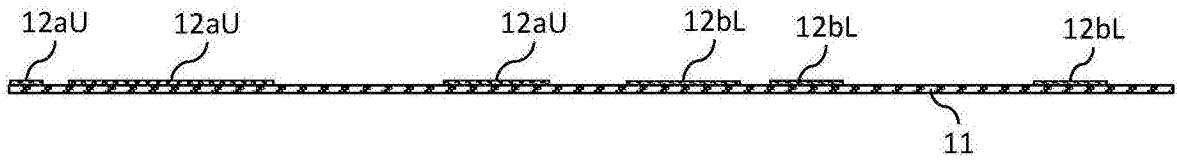


图3A

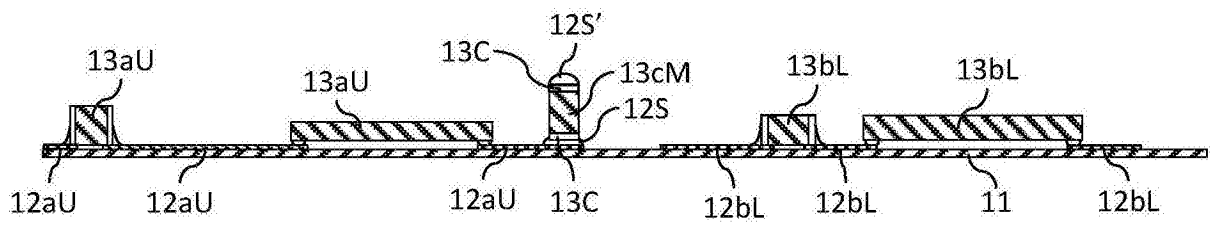


图3B

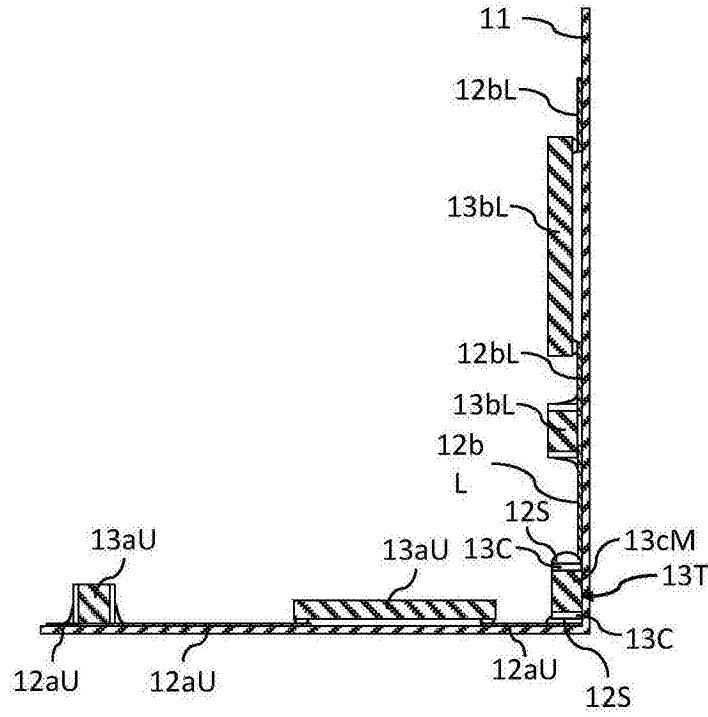


图3C

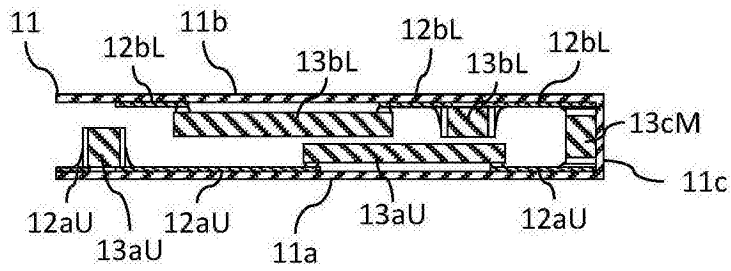


图4A

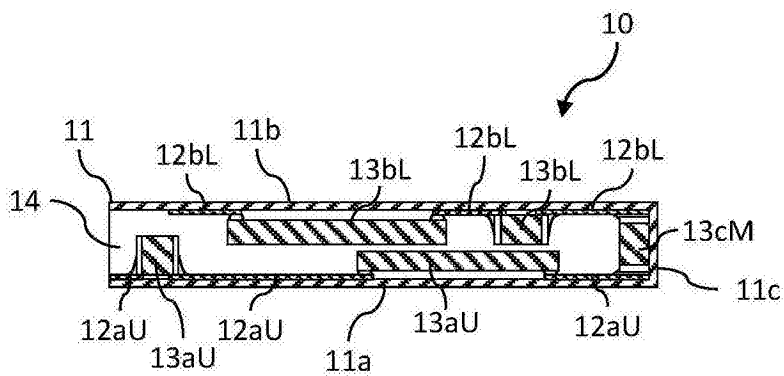


图4B

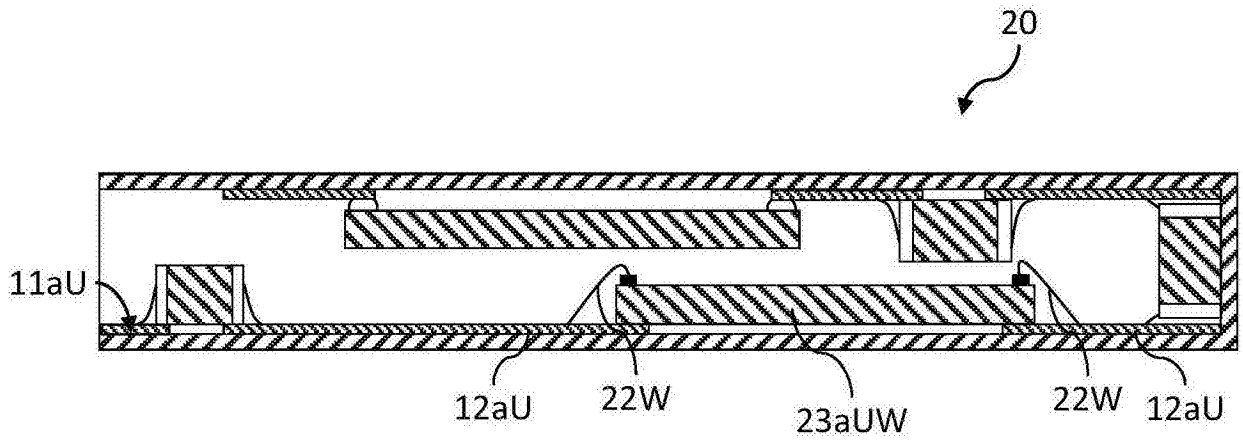


图5

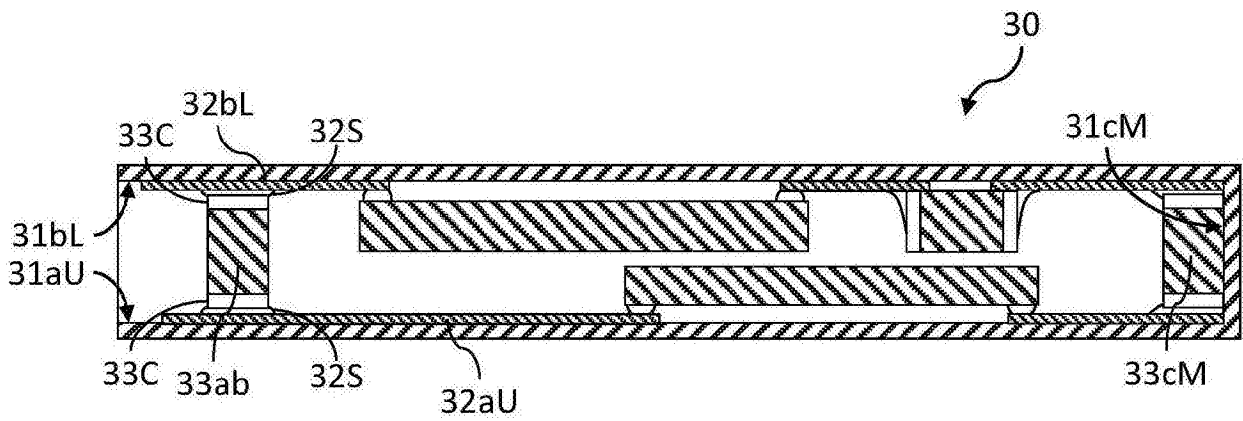


图6

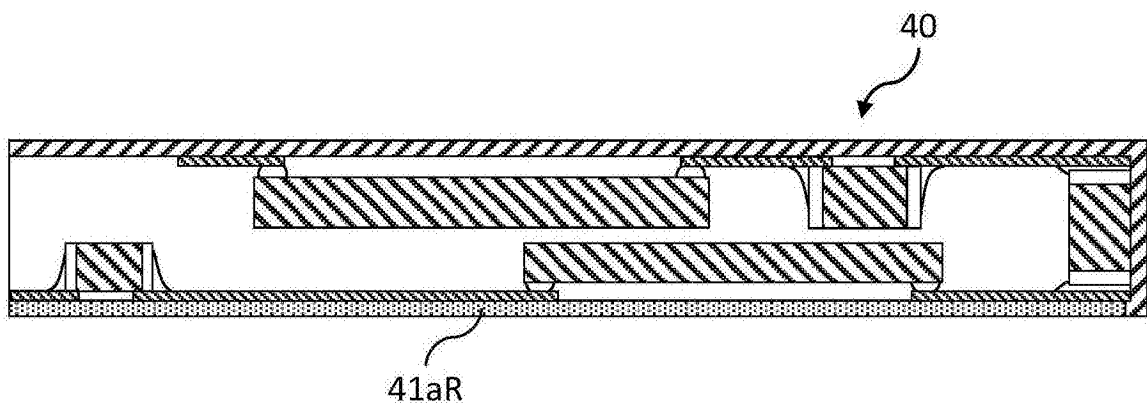


图7

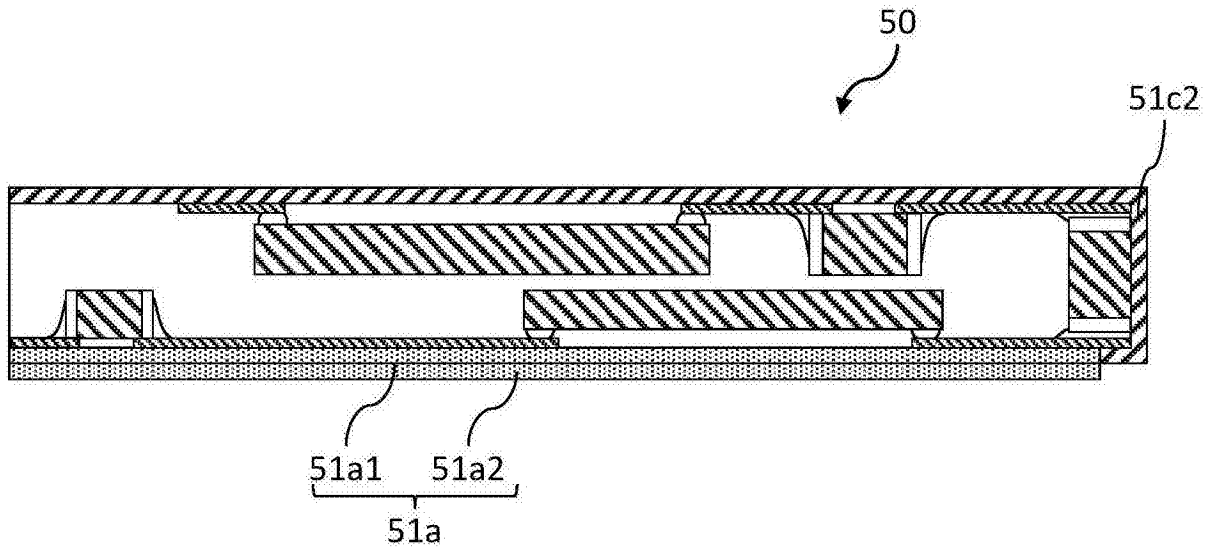


图8

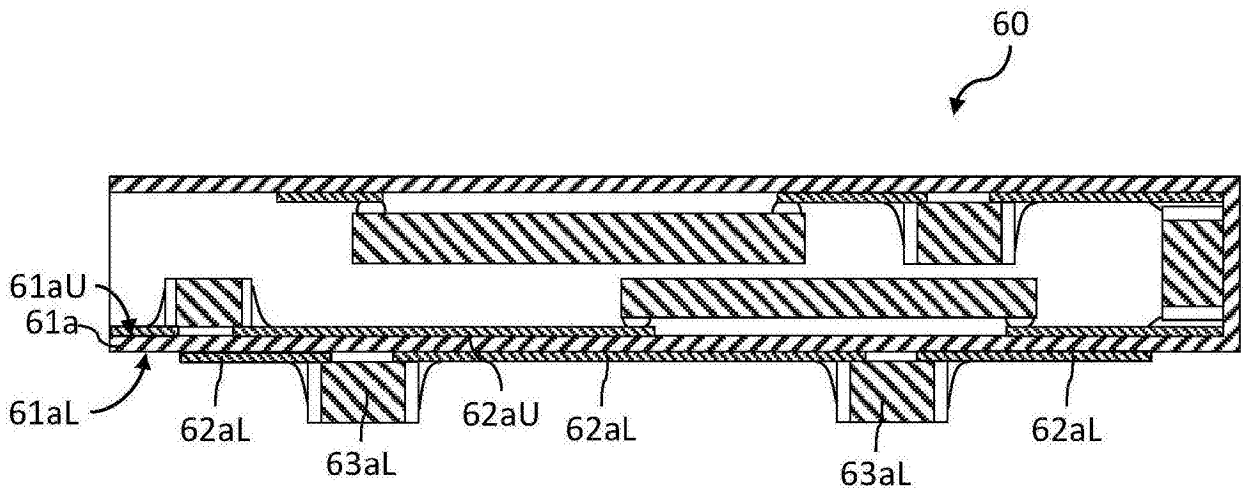


图9

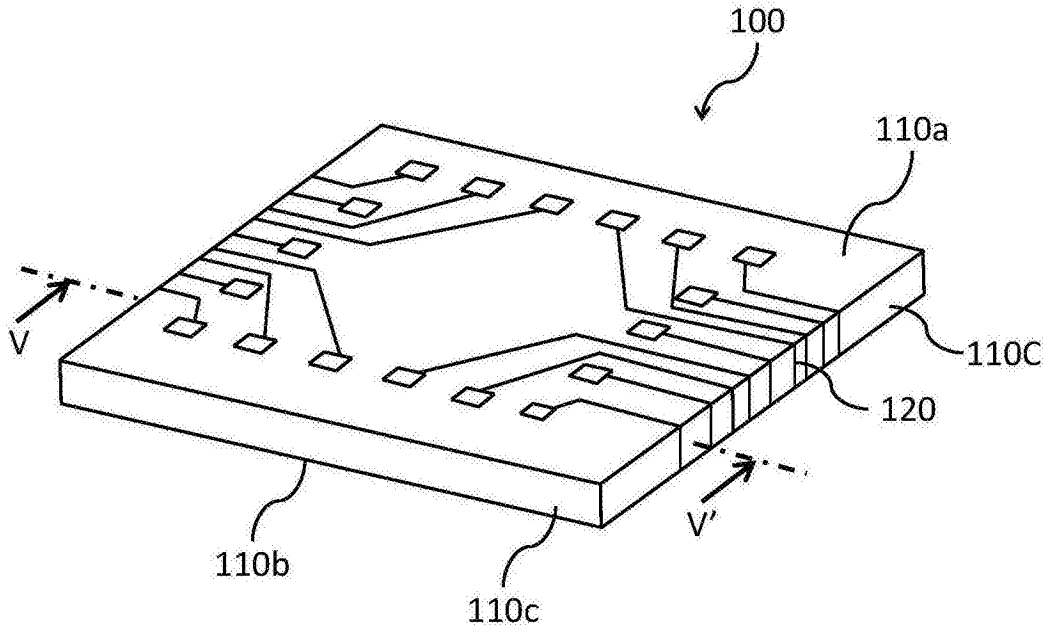


图10A

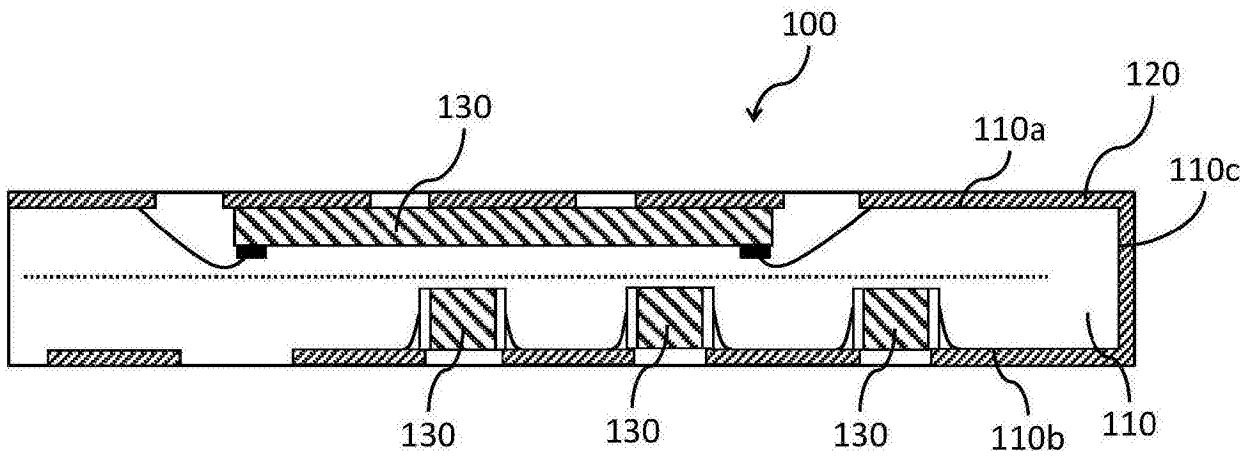


图10B

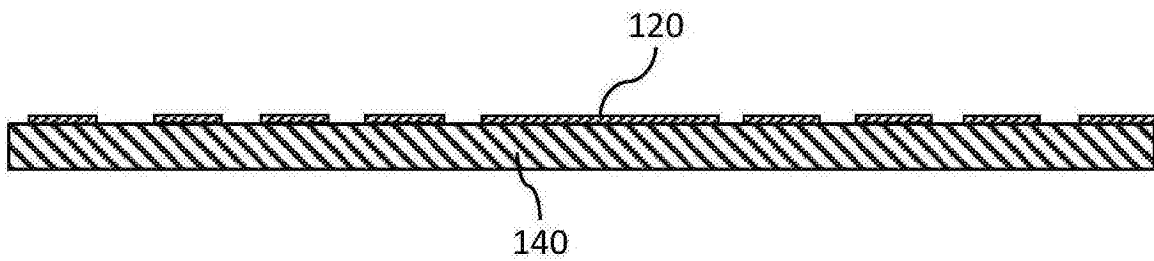


图11A

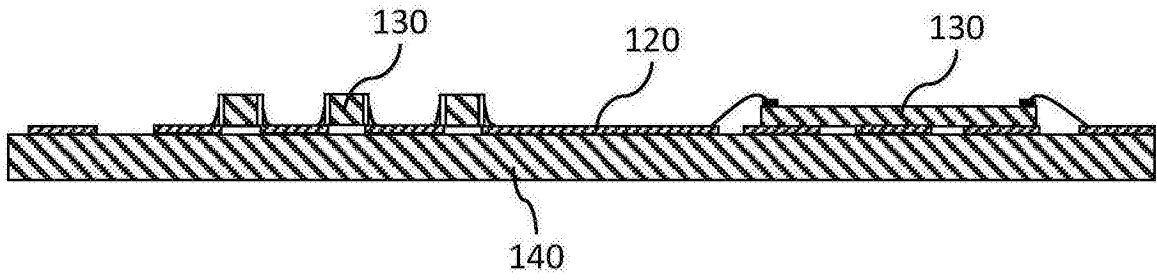


图11B

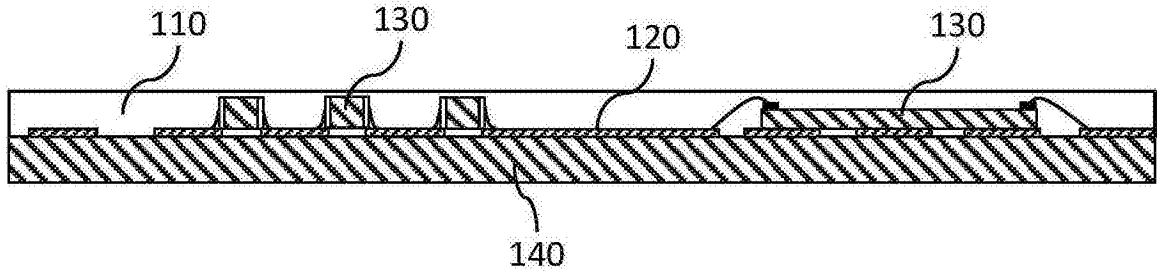


图11C

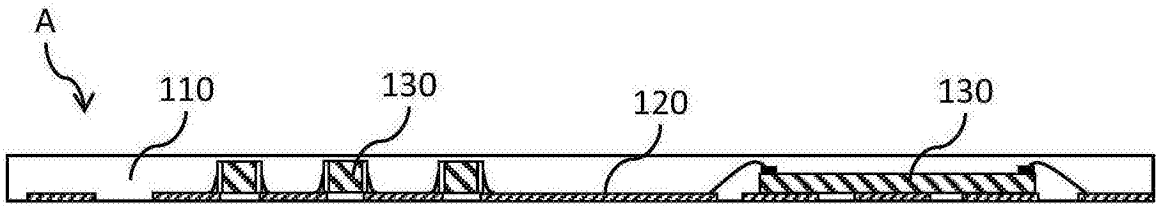


图11D

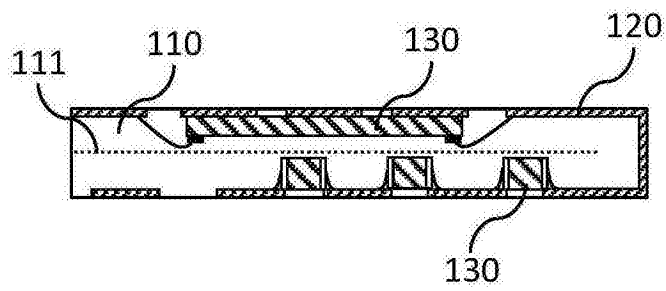


图11E