

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
27. März 2014 (27.03.2014)



(10) Internationale Veröffentlichungsnummer
WO 2014/044592 A1

- (51) Internationale Patentklassifikation:
H01L 33/38 (2010.01) H01L 33/00 (2010.01)
- (21) Internationales Aktenzeichen: PCT/EP2013/068889
- (22) Internationales Anmeldedatum:
12. September 2013 (12.09.2013)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
10 2012 108 883.7
20. September 2012 (20.09.2012) DE
- (71) Anmelder: OSRAM OPTO SEMICONDUCTORS
GMBH [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).
- (72) Erfinder: PFEUFFER, Alexander, F.; Safferlingstr. 21,
93053 Regensburg (DE).
- (74) Anwalt: EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH;
Schlossschmidstr. 5, 80639 Munich (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,

AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,
RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH,
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,
ZM, ZW.

- (84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,
RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE,
SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA,
GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

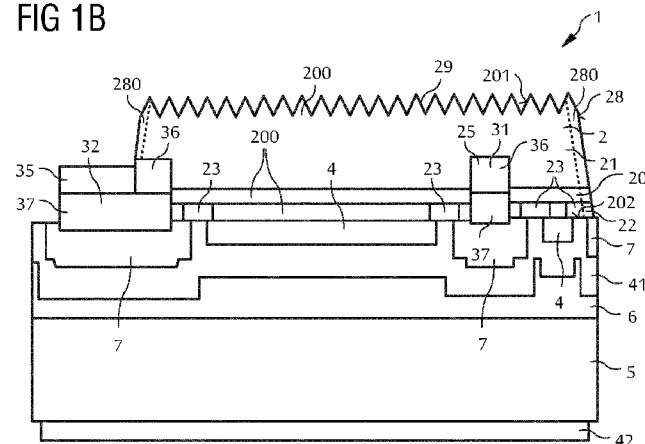
Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: OPTOELECTRONIC SEMICONDUCTOR CHIP AND METHOD FOR PRODUCTION THEREOF

(54) Bezeichnung : OPTOELEKTRONISCHER HALBLEITERCHIP UND VERFAHREN ZUR SEINER HERSTELLUNG

FIG 1B



(57) Abstract: An optoelectronic semiconductor chip (1) with a semiconductor body (2) and a carrier (5), on which the semiconductor body is arranged, is specified, wherein: the semiconductor body has a semiconductor layer sequence (200) with an active region (20) provided for generating or receiving radiation, a first semiconductor layer (21) and a second semiconductor layer (22); the active region is arranged between the first semiconductor layer and the second semiconductor layer; the first semiconductor layer is arranged on the side of the active region facing away from the carrier; a trench structure (25), which extends through the second semiconductor layer and the active region into the first semiconductor layer, is formed in the semiconductor body; an electrical contact structure (3) with a plurality of contact strips (31) is formed between the carrier and the semiconductor body; and the contact strips in the trench structure are connected in an electrically conductive manner to the first semiconductor layer. In addition, a method for manufacturing optoelectronic semiconductor chips is specified.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



Es wird ein optoelektronischer Halbleiterchip (1) mit einem Halbleiterkörper (2) und einem Träger (5), auf dem der Halbleiterkörper angeordnet ist, angegeben, wobei der Halbleiterkörper eine Halbleiterschichtenfolge (200) mit einem zum Erzeugen oder Empfangen von Strahlung vorgesehenen aktiven Bereich (20), einer ersten Halbleiterschicht (21) und einer zweiten Halbleiterschicht (22) aufweist; der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist; die erste Halbleiterschicht auf der dem Träger abgewandten Seite des aktiven Bereichs angeordnet ist; in dem Halbleiterkörper eine Grabenstruktur (25) ausgebildet ist, die sich durch die zweite Halbleiterschicht und den aktiven Bereich in die erste Halbleiterschicht hinein erstreckt; zwischen dem Träger und dem Halbleiterkörper eine elektrische Kontaktstruktur (3) mit einer Mehrzahl von Kontaktstegen (31) ausgebildet ist; und die Kontaktstege in der Grabenstruktur mit der ersten Halbleiterschicht elektrisch leitend verbunden sind. Weiterhin wird ein Verfahren zum Herstellen von optoelektronischen Halbleiterchips angegeben.

Beschreibung

OPTOELEKTRONISCHER HALBLEITERCHIP UND VERFAHREN ZUR SEINER HERSTELLUNG

5

Die vorliegende Anmeldung betrifft einen optoelektronischen Halbleiterchip sowie ein Verfahren zur Herstellung von optoelektronischen Halbleiterchips.

10

Bei strahlungsemittierenden Halbleiterchips können Kontaktfingerstrukturen für eine gleichmäßige Stromeinprägung vorgesehen sein. Solche auf der Strahlungsausstrittsfläche angeordneten metallischen Kontaktstrukturen behindern jedoch die Strahlungsauskopplung aus dem Bauelement.

15

Eine Aufgabe ist es, einen Halbleiterchip anzugeben, der sich durch eine homogene Stromeinprägung und gleichzeitig gute Strahlungsauskopplungseigenschaften auszeichnet. Weiterhin soll ein Verfahren angegeben werden, mit dem ein solcher

20

Halbleiterchip zuverlässig hergestellt werden kann.

Ein optoelektronischer Halbleiterchip weist gemäß einer Ausführungsform einen Halbleiterkörper und einen Träger auf, auf dem der Halbleiterkörper angeordnet ist. Der

25

Halbleiterkörper weist eine Halbleiterschichtenfolge mit einem zum Erzeugen oder Empfangen von Strahlung vorgesehenen aktiven Bereich, einer ersten Halbleiterschicht und einer zweiten Halbleiterschicht auf. Der aktive Bereich ist zwischen der ersten Halbleiterschicht und der zweiten

30

Halbleiterschicht angeordnet. Die erste Halbleiterschicht ist auf der dem Träger abgewandten Seite des aktiven Bereichs angeordnet. In dem Halbleiterkörper ist eine Grabenstruktur ausgebildet, die sich durch die zweite Halbleiterschicht und

den aktiven Bereich in die erste Halbleiterschicht hinein erstreckt. Zwischen dem Träger und dem Halbleiterkörper ist eine elektrische Kontaktstruktur mit einer Mehrzahl von Kontaktstegen ausgebildet. Die Kontaktstege sind in der
5 Grabenstruktur mit der ersten Halbleiterschicht elektrisch leitend verbunden.

Der Halbleiterkörper erstreckt sich in einer senkrecht zu einer Haupterstreckungsebene der Halbleiterschichten der Halbleiterschichtenfolge verlaufenden vertikalen Richtung
10 vorzugsweise zwischen einer ersten, dem Träger abgewandten Hauptfläche und einer dem Träger zugewandten zweiten Hauptfläche. Die erste Halbleiterschicht und die zweite Halbleiterschicht sind bezüglich ihres Leitungstyps
15 zweckmäßigerweise voneinander verschieden. Beispielsweise kann die erste Halbleiterschicht n-leitend und die zweite Halbleiterschicht p-leitend ausgeführt sein oder umgekehrt. Die erste Halbleiterschicht, die zweite Halbleiterschicht und/oder der aktive Bereich können mehrschichtig ausgebildet
20 sein.

Mittels der in der zweiten Hauptfläche des Halbleiterkörpers ausgebildeten Grabenstruktur ist die erste Halbleiterschicht rückseitig kontaktierbar. Die Grabenstruktur endet in
25 vertikaler Richtung in der ersten Halbleiterschicht. In Aufsicht auf den Halbleiterchip überdeckt der Halbleiterkörper, insbesondere die erste Halbleiterschicht, die Grabenstruktur und die Kontaktstege. Die als Strahlungsdurchtrittsfläche dienende erste Hauptfläche des
30 Halbleiterkörpers kann frei von einem externen Kontakt ausgebildet sein. Die Gefahr einer Abschattung durch eine Kontaktstruktur kann so vermieden werden.

Unter einer Grabenstruktur wird allgemein eine Struktur verstanden, die zumindest bereichsweise grabenförmig ausgebildet ist. Grabenförmig bedeutet, dass die Struktur zumindest bereichsweise eine größere Ausdehnung entlang einer Längsrichtung aufweist als in einer senkrecht zur Längsrichtung verlaufenden Querrichtung. Vorzugsweise ist die Ausdehnung in Längsrichtung von zumindest einem Graben der Grabenstruktur zumindest stellenweise mindestens doppelt so groß, besonders bevorzugt mindestens zehnmal so groß wie die zugehörige Ausdehnung in Querrichtung.

In einer bevorzugten Ausgestaltung grenzt an die zweite Hauptfläche eine Anschlussschicht an. Mittels der Anschlussschicht ist die zweite Halbleiterschicht elektrisch kontaktierbar. Vorzugsweise sind die Kontaktstruktur und die Anschlussschicht in Aufsicht auf den Halbleiterchip überlappungsfrei zueinander angeordnet. Das heißt, an keiner Stelle des Halbleiterchips ist sowohl die Anschlussschicht als auch die Kontaktstruktur vorhanden. Mit anderen Worten ist die zweite Hauptfläche unterteilt in Bereiche für die Kontaktierung der ersten Halbleiterschicht und in Bereiche für die Kontaktierung der zweiten Halbleiterschicht.

Die Kontaktstruktur ist zweckmäßigerweise zusammenhängend ausgebildet. Eine externe Kontaktierung über die Kontaktstruktur wird so vereinfacht. Weiterhin bevorzugt ist auch die Anschlussschicht zusammenhängend ausgebildet. Alternativ kann die Anschlussschicht insbesondere mittels der Grabenstruktur in voneinander beabstandete Bereiche geteilt sein, die über eine weitere Schicht elektrisch leitend miteinander verbunden sind.

Die Kontaktstege enthalten vorzugsweise ein Material, das für die im aktiven Bereich im Betrieb erzeugte oder zu detektierende Strahlung eine hohe Reflektivität aufweist. Im ultravioletten und sichtbaren Spektralbereich zeichnen sich
5 beispielsweise Silber, Rhodium und Iridium durch eine hohe Reflektivität aus. Alternativ oder ergänzend kann aber auch ein anderes Material Anwendung finden, beispielsweise Aluminium, Palladium, Nickel oder Chrom, oder eine metallische Legierung mit zumindest einem der genannten
10 Metalle. Im infraroten Spektralbereich zeichnet sich beispielsweise Gold durch eine hohe Reflektivität aus.

In einer weiteren bevorzugten Ausgestaltung weist die Kontaktstruktur einen Kontaktbereich auf, der mit den
15 Kontaktstegen elektrisch leitend verbunden ist. Der Kontaktbereich ist in lateraler Richtung neben dem Halbleiterkörper angeordnet. Mit anderen Worten ist der Kontaktbereich nicht von dem Halbleiterkörper überdeckt. Eine Querausdehnung der Kontaktstege nimmt vorzugsweise zumindest
20 bereichsweise mit zunehmendem Abstand von der Kontaktfläche ab. Vorzugsweise ist eine Querschnittsfläche der Kontaktstege an die an der jeweiligen Stelle auftretende Stromdichte angepasst. Typischerweise ist die Stromdichte nahe dem Kontaktbereich am höchsten und nimmt mit zunehmendem Abstand
25 von dem Kontaktbereich ab. Auf dem Kontaktbereich kann eine Kontaktfläche zur externen elektrischen Kontaktierung des Halbleiterchips, beispielsweise mittels einer Drahtbondverbindung, ausgebildet sein.

30 Für die Ausgestaltung der Kontaktstruktur können verschiedene Geometrien zweckmäßig sein. Bei einer Positionierung des Kontaktbereichs in einem Eckbereich des Halbleiterchips können die Kontaktstege beispielsweise strahlenförmig

angeordnet sein, wobei zueinander benachbarte Kontaktstege jeweils einen spitzen Winkel, etwa einen Winkel zwischen einschließlich 10° und einschließlich 50° , miteinander einschließen.

5

In einer weiteren Ausgestaltungsvariante ist einer der Kontaktstege ein Hauptsteg, von dem weitere Kontaktstege abzweigen. Der Hauptsteg kann in Aufsicht auf den Halbleiterchip insbesondere entlang einer Diagonalen des Halbleiterchips verlaufen. Vorzugsweise zweigen in Aufsicht auf den Halbleiterchip auf beiden Seiten des Hauptstegs jeweils weitere Kontaktstege ab.

Die weiteren Kontaktstege können zumindest bereichsweise oder entlang ihrer gesamten Länge schräg zu dem Hauptsteg verlaufen. Beispielsweise können weitere Kontaktstege in einem Winkel zwischen einschließlich 10° und einschließlich 60° , beispielsweise 45° , zum Hauptsteg angeordnet sein. Weiterhin können zumindest zwei der weiteren Kontaktstege oder auch alle weiteren Kontaktstege parallel zueinander verlaufen. Die weiteren Kontaktstege können gerade, also frei von einer Biegung oder einem Knick verlaufen. Alternativ können die weiteren Kontaktstege auch Teilbereiche aufweisen, die in unterschiedlichen Winkeln zum Hauptsteg verlaufen. Beispielsweise können zwei gerade Teilbereiche über einen Knick oder einen gekrümmten Bereich miteinander verbunden sein.

In einer bevorzugten Ausgestaltung grenzt die zweite Halbleiterschicht unmittelbar an die Kontaktstruktur an. In der zweiten Halbleiterschicht ist vorzugsweise ein Bereich ausgebildet, der verglichen zur restlichen zweiten Halbleiterschicht eine verringerte Leitfähigkeit aufweist.

Mittels dieses Bereichs kann ein elektrischer Kurzschluss zwischen der Anschlussschicht und der Kontaktstruktur vermieden werden. Mit anderen Worten trennt der Bereich denjenigen Teil der zweiten Halbleiterschicht, der mit der Anschlussschicht verbunden ist, von dem Bereich der Halbleiterschicht, der an die Kontaktstruktur angrenzt, insbesondere im Bereich der Grabenstruktur.

Alternativ oder zusätzlich kann zwischen der zweiten Halbleiterschicht und der Kontaktstruktur eine Isolationsschicht angeordnet sein, die die Kontaktstruktur von der zweiten Halbleiterschicht elektrisch isoliert. Auf einen Bereich verringerter Leitfähigkeit der zweiten Halbleiterschicht kann in diesem Fall verzichtet werden.

In lateraler Richtung, also in einer entlang der Haupterstreckungsebene der Halbleiterschichten der Halbleiterschichtenfolge verlaufenden Richtung, ist der Halbleiterkörper vorzugsweise durch eine Seitenfläche begrenzt. Die Seitenfläche kann senkrecht oder schräg zur lateralen Richtung ausgebildet sein.

In einer bevorzugten Weiterbildung ist ein an die Seitenfläche angrenzender Randbereich des Halbleiterkörpers elektrisch deaktiviert. Das heißt, das Material des Halbleiterkörpers ist in diesem Bereich derart behandelt, dass es nur eine vergleichsweise geringe elektrische Leitfähigkeit aufweist. Vorzugsweise ist das gesamte an die Seitenfläche angrenzende Material des Halbleiterkörpers zumindest auf Höhe des aktiven Bereichs elektrisch deaktiviert. Die Gefahr eines elektrischen Kurzschlusses kann so vermieden werden. Auf eine die Seitenfläche bedeckende Passivierungsschicht kann in diesem Fall verzichtet werden.

Alternativ oder ergänzend zur elektrischen Deaktivierung des an die Seitenfläche angrenzenden Materials kann aber auch eine solche Passivierungsschicht vorgesehen sein.

- 5 Bei einem Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterchips wird gemäß einer Ausführungsform eine Halbleiterschichtenfolge mit einer ersten Halbleiterschicht, einem aktiven Bereich und einer zweiten Halbleiterschicht bereitgestellt. Die
- 10 Halbleiterschichtenfolge kann beispielsweise auf einem Aufwachssubstrat für die epitaktische Abscheidung der Halbleiterschichtenfolge oder auf einem Hilfsträger bereitgestellt werden. Eine Grabenstruktur wird ausgebildet, die sich durch die zweite Halbleiterschicht und den aktiven
- 15 Bereich in die erste Halbleiterschicht hinein erstreckt. Eine Kontaktstruktur mit einer Mehrzahl von Kontaktstegen wird ausgebildet, wobei die Kontaktstege in der Grabenstruktur mit der ersten Halbleiterschicht elektrisch leitend verbunden sind. Die Halbleiterschichtenfolge wird an einem Träger
- 20 befestigt. Der Träger mit der am Träger befestigten Halbleiterschichtenfolge wird in die Mehrzahl von Halbleiterchips vereinzelt.

- Die Kontaktstruktur kann also ausgebildet werden, bevor die
- 25 Halbleiterschichtenfolge an dem Träger befestigt wird. Der Träger ist von dem Aufwachssubstrat für die Halbleiterschichtenfolge verschieden und kann daher unabhängig von seiner Eignung als epitaktisches Aufwachssubstrat im Hinblick auf andere Kriterien ausgewählt
- 30 werden, beispielsweise im Hinblick auf eine hohe elektrische und/oder thermische Leitfähigkeit.

In einer bevorzugten Ausgestaltung wird die Halbleiterschichtenfolge vor dem Vereinzeln in eine Mehrzahl von Halbleiterkörpern strukturiert. Die Strukturierung in Halbleiterkörper erfolgt vorzugsweise, nachdem die

5 Halbleiterschichtenfolge bereits an dem Träger befestigt ist. Davon abweichend kann die Strukturierung aber auch vor der Befestigung an dem Träger erfolgen.

Die Seitenflächen der Halbleiterkörper können zumindest

10 bereichsweise elektrisch deaktiviert werden. Die Deaktivierung kann beispielsweise mittels Ionenimplantation, eines Sputterverfahrens oder mittels einer Plasmabehandlung, etwa einer Behandlung mit einem Wasserstoffplasma erfolgen. Durch ein Sputterverfahren kann eine Kristallschädigung

15 erzielt werden, die eine elektrische Deaktivierung des Halbleitermaterials bewirkt.

In einer weiteren bevorzugten Ausgestaltung wird unmittelbar auf die zweite Halbleiterschicht bereichsweise eine

20 Anschlussschicht aufgebracht. Zur elektrischen Isolation der Anschlussschicht von der Kontaktstruktur kann in der zweiten Halbleiterschicht ein Bereich verringerter Leitfähigkeit ausgebildet werden. Die Ausbildung dieses Bereichs kann mittels Ionenimplantation oder mittels einer Plasmabehandlung

25 erfolgen.

In einer bevorzugten Weiterbildung werden die Kontaktstruktur und die Anschlussschicht als Masken beim Ausbilden des Bereichs verringerter Leitfähigkeit verwendet. Das Ausbilden

30 des Bereichs erfolgt also in selbstjustierter Weise. Von der Kontaktstruktur und der Anschlussschicht bedeckte Bereiche sind also während des Ausbildens des Bereichs verringerter

Leitfähigkeit durch die Kontaktstruktur und die Anschlussschicht geschützt.

In einer weiteren bevorzugten Ausgestaltung wird auf der Kontaktstruktur eine Kontaktfläche zur externen elektrischen Kontaktierung galvanisch abgeschieden. Insbesondere kann ein stromloses galvanisches Verfahren Anwendung finden. Die galvanische Abscheidung kann selbstjustierend erfolgen, so dass für das Ausbilden der Kontaktfläche keine zusätzliche Photolithographieebene erforderlich ist.

Mit dem beschriebenen Verfahren können auf einfache und zuverlässige Weise Halbleiterchips hergestellt werden, bei denen auf der Strahlungsdurchtrittsfläche keine Abschattung erfolgt und bei denen gleichzeitig Ladungsträger in lateraler Richtung homogen in den aktiven Bereich injiziert oder im Fall eines Strahlungsempfängers effizient aus dem aktiven Bereich abtransportiert werden können. Insbesondere zeichnet sich das Verfahren durch eine geringe Anzahl von Photolithographieebenen aus, wodurch der Herstellungsaufwand und damit die Herstellungskosten reduziert werden. Beispielsweise können bereits drei Photolithographieebenen ausreichend sein.

Das beschriebene Verfahren ist zur Herstellung eines weiter oben beschriebenen Halbleiterchips besonders geeignet. Im Zusammenhang mit dem Halbleiterchip ausgeführte Merkmale können daher auch für das Verfahren herangezogen werden und umgekehrt.

30

Weitere Merkmale, Ausgestaltungen und Zweckmäßigkeiten ergeben sich aus der folgenden Beschreibung der Ausführungsbeispiele in Verbindung mit den Figuren.

Es zeigen:

Die Figuren 1A und 1B ein Ausführungsbeispiel für einen Halbleiterchip in schematischer Aufsicht in Figur 1A und
5 zugehöriger Schnittansicht entlang der Linie AA' in Figur 1B;

die Figuren 2 und 3 jeweils weitere Ausführungsbeispiele für einen Halbleiterchip in schematischer Aufsicht; und

10 die Figuren 4A bis 4D ein Ausführungsbeispiel für ein Verfahren zum Herstellen von Halbleiterchips anhand von jeweils schematisch in Schnittansicht dargestellten Zwischenschritten.

15 Gleiche, gleichartige oder gleichwirkende Elemente sind in den Figuren mit denselben Bezugszeichen versehen.

Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als
20 maßstäblich zu betrachten. Vielmehr können einzelne Elemente zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben groß dargestellt sein.

Ein erstes Ausführungsbeispiel für einen Halbleiterchip 1 ist
25 in schematischer Aufsicht in Figur 1A und zugehöriger Schnittansicht entlang der Linie AA' in Figur 1B gezeigt. Der Halbleiterchip 1 weist einen Halbleiterkörper 2 auf, der an einem Träger 5 befestigt ist, beispielsweise mittels einer Verbindungsschicht 6, etwa einer Klebeschicht oder einer
30 Lotschicht.

Der Halbleiterkörper 2 weist eine Halbleiterschichtenfolge 200 auf, die den Halbleiterkörper bildet. Der

Halbleiterkörper erstreckt sich in einer senkrecht zu einer
Haupterstreckungsebene der Halbleiterschichten der
Halbleiterschichtenfolge verlaufenden vertikalen Richtung
zwischen einer dem Träger 5 abgewandten ersten Hauptfläche
5 201 und einer dem Träger zugewandten zweiten Hauptfläche 202.

Die Halbleiterschichtenfolge 200 weist einen zur Erzeugung
von Strahlung vorgesehenen aktiven Bereich 20 auf. Der aktive
Bereich ist zwischen einer ersten Halbleiterschicht 21 eines
10 ersten Leitungstyps und einer zweiten Halbleiterschicht 22
eines vom ersten Leitungstyp verschiedenen zweiten
Leitungstyps angeordnet. Beispielsweise kann die erste
Halbleiterschicht 21 n-leitend und die zweite
Halbleiterschicht p-leitend ausgebildet sein oder umgekehrt.
15

Der Halbleiterkörper 2, insbesondere der aktive Bereich 20,
weist vorzugsweise ein III-V-Verbindungs-Halbleitermaterial
auf.

20 III-V-Verbindungs-Halbleitermaterialien sind zur
Strahlungserzeugung im ultravioletten ($\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$) über
den sichtbaren ($\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$, insbesondere für blaue bis
grüne Strahlung, oder $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{P}$, insbesondere für gelbe
bis rote Strahlung) bis in den infraroten ($\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{As}$)
25 Spektralbereich besonders geeignet. Hierbei gilt jeweils
 $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x + y \leq 1$, insbesondere mit $x \neq 1$,
 $y \neq 1$, $x \neq 0$ und/oder $y \neq 0$. Mit III-V-Verbindungs-
Halbleitermaterialien, insbesondere aus den genannten
Materialsystemen, können weiterhin bei der
30 Strahlungserzeugung hohe interne Quanteneffizienzen erzielt
werden.

Von der zweiten Hauptfläche 202 her ist in dem Halbleiterkörper 2 eine Grabenstruktur 25 ausgebildet. In vertikaler Richtung erstreckt sich die Grabenstruktur vollständig durch die zweite Halbleiterschicht 22 und den
5 aktiven Bereich 20 hindurch in die erste Halbleiterschicht 21. Die Grabenstruktur 25 endet in der ersten Halbleiterschicht 21, so dass die erste Halbleiterschicht die Grabenstruktur in Aufsicht auf den Halbleiterchip 1 vollständig überdeckt. Die Grabenstruktur endet vorzugsweise
10 in einer Stromaufweitungsschicht und/oder einer Kontaktschicht innerhalb der epitaktischen Struktur der ersten Halbleiterschicht 21.

Weiterhin weist der Halbleiterchip 1 eine Kontaktstruktur 3
15 auf. Die Kontaktstruktur umfasst einen Kontaktbereich 32 und eine Mehrzahl von Kontaktstegen 31. In dem gezeigten Ausführungsbeispiel ist der Kontaktbereich 32 in einer Ecke des Halbleiterchips angeordnet. Von dem Kontaktbereich ausgehend verlaufen die Kontaktstege 31 strahlenförmig von
20 dem Kontaktbereich weg. Zueinander benachbarte Kontaktstege schließen jeweils miteinander einen spitzen Winkel ein. Je größer die Anzahl der Kontaktstege ist, desto kleiner ist zweckmäßigerweise der Winkel zwischen benachbarten Kontaktstegen. Der Winkel kann beispielsweise zwischen
25 einschließlich 10° und einschließlich 50° betragen.

Auf dem Kontaktbereich 32 der Kontaktstruktur 3 ist eine Kontaktfläche 35 ausgebildet. Die Kontaktfläche 35 ist zur externen elektrischen Kontaktierung, beispielsweise mittels
30 einer Drahtbondverbindung vorgesehen. Die Kontaktfläche 35 und der Halbleiterkörper 2 sind in lateraler Richtung nebeneinander angeordnet. Die Kontaktfläche überdeckt den Halbleiterkörper 2 also nicht. Anstelle der zusätzlich

vorgesehenen Schicht zur Bildung der Kontaktfläche 35 kann aber auch der Kontaktbereich 32 selbst eine solche Kontaktfläche bilden.

- 5 Von dem gezeigten Ausführungsbeispiel abweichend kann der Kontaktbereich auch an einer anderen Stelle des Halbleiterchips angeordnet sein, beispielsweise in der Mitte des Halbleiterchips. In diesem Fall können die Kontaktstege beispielsweise sternförmig von dem Kontaktbereich ausgehend
10 verlaufen.

Ein Querschnitt der Kontaktstege 31 nimmt in Aufsicht auf den Halbleiterchip mit zunehmendem Abstand von den Kontaktbereichen 32 ab. Nahe dem Kontaktbereich 32 weisen die
15 Kontaktstege somit einen geringen elektrischen Widerstand auf. In weiter vom Kontaktbereich 32 entfernten Bereichen der Kontaktstruktur 3 ist die Querausdehnung dagegen reduziert, um so den für die Ausbildung der Grabenstruktur 25 erforderlichen Abtrag des Strahlung erzeugenden aktiven
20 Bereichs 20 zu minimieren.

Auf der zweiten Hauptfläche 202 ist eine Anschlussschicht 4 angeordnet, die bereichsweise unmittelbar an die zweite Halbleiterschicht 22 angrenzt. Diese Anschlussschicht ist zur
25 Injektion von Ladungsträgern in die zweite Halbleiterschicht vorgesehen. Die Kontaktstege 31 und die Grabenstruktur 25 sind vorzugsweise derart ausgebildet, dass die Anschlussschicht 4 zusammenhängend ausgebildet ist. Vorzugsweise ist die Anschlussschicht als eine Spiegelschicht
30 für die im aktiven Bereich erzeugte oder im Falle eines Empfängers für die im aktiven Bereich zu empfangende Strahlung ausgebildet.

Die Kontaktstruktur 3 und die Anschlussschicht 4 sind zur Injektion von Ladungsträgern von unterschiedlichen Seiten des Halbleiterkörpers 2 in den aktiven Bereich 20 vorgesehen. Zur Vermeidung eines elektrischen Kurzschlusses innerhalb des Halbleiterchips 1 besteht zwischen der Anschlussschicht 4 und der Kontaktstruktur 3 an keiner Stelle ein direkter elektrischer Kontakt.

In Aufsicht auf den Halbleiterchip 1 verlaufen die Anschlussschicht 4 und die Kontaktstege 31 überlappungsfrei. An jeder Stelle der zweiten Hauptfläche 202 ist also nur eine der beiden Schichten oder keine der Schichten angeordnet.

In dem gezeigten Ausführungsbeispiel ist die Kontaktstruktur 3 mittels einer ersten Kontaktschicht 36 und einer zweiten Kontaktschicht 37 gebildet. Die erste Kontaktschicht grenzt unmittelbar an die erste Halbleiterschicht 21 an.

Die erste Kontaktschicht 36 und die zweite Kontaktschicht 37 können selbst jeweils mehrschichtig ausgebildet sein. Die erste Kontaktschicht 36 enthält vorzugsweise ein Material mit einer für die im aktiven Bereich 20 erzeugte Strahlung hohen Reflektivität, vorzugsweise mit einer Reflektivität von mindestens 60 %. Beispielsweise zeichnen sich Silber, Rhodium oder Iridium in sichtbaren und ultravioletten Spektralbereich durch eine hohe Reflektivität aus. Silber eignet sich insbesondere auch aufgrund seiner hohen elektrischen Leitfähigkeit. Für Strahlung im roten oder infraroten Spektralbereich eignet sich beispielsweise Gold.

30

Die erste Kontaktschicht 36 kann weiterhin einen Haftvermittler aufweisen, beispielsweise Titan.

Die zweite Kontaktschicht 37 dient vorzugsweise der Stromaufweitung und kann zusätzlich eine Diffusionsbarriere oder mehrere Diffusionsbarrieren und/oder eine Haftvermittlerschicht oder mehrere Haftvermittlerschichten aufweisen. Die zweite Kontaktschicht oder eine Teilschicht davon enthält bevorzugt eines der Materialien gewählt aus Aluminium, Kupfer, Gold, Silber, Platin, Titan oder Chrom oder eine metallische Legierung mit zumindest einem der genannten Metalle.

Aluminium, Kupfer, Gold und Silber weisen eine hohe elektrische Leitfähigkeit auf und eignen sich daher als Material für eine gute Stromaufweitung. Als Diffusionsbarriere eignet sich beispielsweise Platin. Als Haftvermittler kann beispielsweise Titan, Chrom oder Aluminium Anwendung finden. Diese Materialien zeichnen sich insbesondere durch eine gute Haftung an dielektrischem Material aus.

Für einen hinreichend geringen Serienwiderstand weisen die Kontaktstege in vertikaler Richtung vorzugsweise eine Dicke von mindestens 2 μm , besonders bevorzugt eine Dicke von mindestens 5 μm auf. Die Dicke der Kontaktstege ist vorzugsweise über die gesamte Länge konstant.

Je größer die Ausdehnung der Kontaktstege in vertikaler Richtung ist, desto kleiner kann die Querausdehnung der Kontaktstege in lateraler Richtung bei gleichem Widerstand sein.

Auf der dem Halbleiterkörper 2 abgewandten Seite der Anschlussschicht 4 ist eine weitere Anschlussschicht 41 ausgebildet. Die weitere Anschlussschicht überlappt mit der

Anschlussschicht 4 und mit der Kontaktstruktur 3.

Vorzugsweise ist die weitere Anschlussschicht 41 vollflächig ausgebildet. Weiterhin bevorzugt umläuft die weitere

Anschlussschicht 41 die Anschlussschicht 4 entlang deren

5 gesamten Umfang. Auf diese Weise ist die Anschlussschicht

mittels der weiteren Anschlussschicht verkapselt. Die

Anschlussschicht kann so besonders effizient vor äußeren

Einflüssen wie Feuchtigkeit geschützt werden. Weiterhin kann

die weitere Anschlussschicht dafür vorgesehen sein, eine

10 Migration von Material der Anschlussschicht 4 zu verhindern.

Beispielsweise kann die zweite Anschlussschicht 41 Rhodium

enthalten oder aus Rhodium bestehen. Rhodium zeichnet sich

durch eine hohe Korrosionsbeständigkeit und eine hohe

Reflektivität aus.

15

Die zweite Halbleiterschicht 22 ist in dem gezeigten

Ausführungsbeispiel über die Anschlussschicht 4, die weitere

Anschlussschicht 41 und die Verbindungsschicht 6 durch den

Träger 5 hindurch mittels einer auf der dem Halbleiterkörper

20 2 abgewandten Rückseite des Trägers 5 angeordneten weiteren

Kontaktfläche 42 elektrisch kontaktierbar.

Zwischen der weiteren Anschlussschicht 41 und der

Kontaktstruktur 3 ist eine Isolationsschicht 7 angeordnet.

25 Die Isolationsschicht dient der Vermeidung eines elektrischen

Kurzschlusses zwischen der Anschlussschicht 4 und der

Kontaktstruktur 3.

In dem gezeigten Ausführungsbeispiel sind in der zweiten

30 Halbleiterschicht 22 Bereiche 23 ausgebildet, die eine

verglichen mit der restlichen zweiten Halbleiterschicht

verringerte elektrische Leitfähigkeit aufweisen. Diese

Bereiche verringerter elektrischer Leitfähigkeit dienen der

Vermeidung eines elektrischen Kurzschlusses zwischen der Anschlussschicht 4 und der Kontaktstruktur 3 über die zweite Halbleiterschicht 22.

- 5 In Aufsicht auf den Halbleiterchip 1 überlappen die Bereiche verringerter Leitfähigkeit 23 bereichsweise mit den Bereichen der zweiten Hauptfläche, die frei von der Anschlussschicht 4 sind.
- 10 Von dem beschriebenen Ausführungsbeispiel abweichend kann die elektrische Isolation der Kontaktstruktur 3 von der zweiten Halbleiterschicht 22 auch mittels einer Isolationsschicht gebildet sein, die die Seitenflächen der Grabenstruktur 25 zumindest im Bereich der p-leitenden Halbleiterschicht 22
- 15 bedeckt. Auf die Bereiche verringerter Leitfähigkeit 23 der p-leitenden Schicht 22 kann in diesem Fall verzichtet werden.

In lateraler Richtung ist der Halbleiterkörper 2 durch Seitenflächen 28 begrenzt. In einem an die Seitenflächen 28

20 angrenzenden Randbereich 280 ist das Halbleitermaterial deaktiviert. Eine solche Deaktivierung kann beispielsweise durch eine Plasmabehandlung oder durch Ionenimplantation erzielt werden.

- 25 Für die Herstellung der deaktivierten Randbereiche 280 ist keine Photolithographieebene erforderlich. Der Aufwand bei der Herstellung kann so weitergehend reduziert werden. Mittels des deaktivierten Randbereichs kann ein Kurzschluss an den Seitenflächen effizient vermieden werden. Auf eine
- 30 Passivierungsschicht kann verzichtet werden. Alternativ oder ergänzend zu dem deaktivierten Bereich kann eine solche Passivierungsschicht jedoch vorgesehen sein.

Zur Erhöhung der Auskoppelleffizienz weist die erste Hauptfläche 201 eine Strukturierung 29 auf, beispielsweise eine Aufrauung oder eine regelmäßige Strukturierung.

5 Der in den Figuren 1A und 1B dargestellte Halbleiterchip 1 ist lediglich exemplarisch als ein strahlungsemittierender Halbleiterchip, beispielsweise eine Lumineszenzdiode, etwa eine Leuchtdiode ausgebildet. Davon abweichend kann der aktive Bereich 20 auch als Strahlungsempfänger vorgesehen
10 sein, beispielsweise als ein Strahlungsdetektor oder als eine Solarzelle. In diesem Fall dienen die Kontaktstege 31 der effizienten Abfuhr von im aktiven Bereich 20 erzeugten Ladungsträgern.

15 Das in Figur 2 dargestellte zweite Ausführungsbeispiel für einen Halbleiterchip entspricht im Wesentlichen dem im Zusammenhang mit den Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel. Die Figur zeigt schematisch den Verlauf der von dem Halbleiterkörper 2 in Aufsicht auf den
20 Halbleiterchip 1 überdeckten Kontaktstruktur. Die Grabenstruktur, in der die Kontaktstege 31 angeordnet sind, ist zur vereinfachten Darstellung nicht abgebildet.

Im Unterschied zum ersten Ausführungsbeispiel weist die
25 Kontaktstruktur 3 einen Hauptsteg 31a auf. Der Hauptsteg verläuft entlang einer Diagonalen des Halbleiterchips. Von dem Hauptsteg ausgehend erstrecken sich auf beiden Seiten des Hauptstegs jeweils weitere Kontaktstege 31b. Die weiteren Kontaktstege auf derselben Seite des Hauptstegs verlaufen
30 jeweils parallel zueinander. Mit der beschriebenen Kontaktstruktur kann auf einfache und zuverlässige Weise eine in lateraler Richtung gleichmäßige Ladungsträgerinjektion in den aktiven Bereich erzielt werden.

Das in Figur 3 dargestellte dritte Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit Figur 2 beschriebenen zweiten Ausführungsbeispiel. Im Unterschied hierzu weisen einige der weiteren Kontaktstege 31b, die vom Hauptsteg 31a abzweigen, teilweise einen Teilbereich 310 und einen weiteren Teilbereich 311 auf, wobei der Teilbereich und der weitere Teilbereich in unterschiedlichen Winkeln zum Hauptsteg 31a verlaufen. Die Struktur der Stege ähnelt dem Adersystem eines Blattes.

10

In dem gezeigten Ausführungsbeispiel verlaufen die jeweils an den Hauptsteg angrenzenden Teilbereiche 310 senkrecht zum Hauptsteg 31a. Die weiteren Teilbereiche verlaufen jeweils in einem Winkel von 45° zu dem Hauptsteg 31a. Zwischen dem Teilbereich 310 und dem weiteren Teilbereich 311 ist als Übergang ein Knick 312 ausgebildet. Davon abweichend kann anstelle eines Knicks auch eine Biegung Anwendung finden. Selbstverständlich können auch die Kontaktstege insgesamt eine bereichsweise gekrümmte oder entlang der gesamten Länge des Kontaktstegs eine gekrümmte Form aufweisen.

15
20

Mittels der in Figur 3 dargestellten Ausgestaltung der Kontaktstege kann die Gesamtlänge der Kontaktstege bei gleich hoher Homogenität der Ladungsträgerinjektion in den aktiven Bereich verringert werden.

25

Selbstverständlich können auch bei dem in den Figuren 2 und 3 dargestellten Ausführungsbeispielen die Kontaktstege mit zunehmendem Abstand zum Kontaktbereich eine verringerte Querausdehnung aufweisen. Beispielsweise kann die Leitungsbreite an Knotenpunkten zwischen Kontaktstegen in Abhängigkeit von der Anzahl der Kontaktstege gewählt werden.

30

Ein Ausführungsbeispiel für ein Verfahren zur Herstellung einer Mehrzahl von Halbleiterchips ist in den Figuren 4A bis 4D anhand von jeweils in schematischer Schnittansicht dargestellten Zwischenschritten gezeigt, wobei mit dem

5 Verfahren exemplarisch ein Halbleiterchip hergestellt wird, der wie in Zusammenhang mit den Figuren 1A und 1B beschrieben ausgeführt ist.

Wie in Figur 4A dargestellt, wird eine

10 Halbleiterschichtenfolge 200 mit einer ersten Halbleiterschicht 21, einem aktiven Bereich 20 und einer zweiten Halbleiterschicht 22 auf einem Substrat 27 bereitgestellt. Das Substrat kann beispielsweise das Aufwachssubstrat für die Halbleiterschichtenfolge sein. Auf
15 der dem Substrat abgewandten zweiten Hauptfläche 202 wird eine Grabenstruktur 25 ausgebildet, die sich durch die zweite Halbleiterschicht 22 und den aktiven Bereich 20 hindurch erstreckt. Das Ausbilden der Grabenstruktur kann beispielsweise mittels eines nasschemischen oder
20 trockenchemischen Ätzverfahrens erfolgen.

Nachfolgend werden, wie in Figur 4B dargestellt, auf der zweiten Hauptfläche 202 die Kontaktstruktur 3 und die Anschlussschicht 4 aufgebracht. Die Kontaktstruktur 3 und die
25 Anschlussschicht 4 sind überlappungsfrei auf der zweiten Hauptfläche 202 ausgebildet und können daher auch in einem gemeinsamen Schritt abgeschieden werden. Alternativ können die Kontaktstruktur 3 und die Anschlussschicht 4 auch nacheinander ausgebildet werden. Die Materialien für die
30 Kontaktstruktur und für die Anschlussschicht können so unabhängig voneinander gewählt werden.

Zur Vermeidung eines elektrischen Kurzschlusses der Anschlussschicht 4 mit der Kontaktstruktur 3 über die zweite Halbleiterschicht 22 wird in der zweiten Halbleiterschicht 22 ein Bereich 23 mit verringerter Leitfähigkeit ausgebildet.

5 Für das Ausbilden dieser Bereiche können auf der zweiten Hauptfläche 202 aufgebrachte Schichten, insbesondere die Kontaktstruktur 3 und die Anschlussschicht 4 als Maske dienen. Ein solcher Prozess ist selbstjustierend und erfordert keine zusätzliche Photolithographieebene oder
10 Maske. Das Ausbilden der Bereiche kann beispielsweise mittels eines Plasmaverfahrens, etwa mittels eines Wasserstoff-Plasmas, mittels Ionenimplantation oder mittels eines Sputterverfahrens erfolgen.

15 Auf der Kontaktstruktur 3 wird eine Isolationsschicht 7 aufgebracht, die die Kontaktstruktur 3 vollständig überdeckt. Das heißt, die Kontaktstruktur 3 ragt in Aufsicht auf den Halbleiterchip 1 an keiner Stelle über die Isolationsschicht 7 hinaus.

20

Nachfolgend wird eine weitere Anschlussschicht 41 aufgebracht. Das Aufbringen der weiteren Anschlussschicht 41 erfolgt vollflächig und erfordert deshalb ebenfalls keine zusätzliche Lithographieebene. Die weitere Anschlussschicht
25 41 grenzt bereichsweise unmittelbar an die zweite Halbleiterschicht 22 an und dient insbesondere der Verkapselung der Anschlussschicht 4. Mittels der zweiten Halbleiterschicht 22 und der weiteren Anschlussschicht 41 ist die Anschlussschicht 4 also vollständig verkapselt. Die
30 weitere Anschlussschicht 41 ist durch die Isolationsschicht 7 von der Kontaktstruktur 3 elektrisch isoliert.

Die Schichten der Kontaktstruktur 3, die Anschlussschicht 4, die weitere Anschlussschicht 41 und die Isolationsschicht 7 können beispielsweise jeweils mittels Aufdampfens oder Aufspatterns abgeschieden werden.

5

Nach dem Ausbilden der Schichten wird die Halbleiterschichtenfolge 200 mit den darauf abgeschiedenen Schichten an einem Träger 5 befestigt, Figur 4C. Der Träger dient der mechanischen Stabilisierung der

10 Halbleiterschichtenfolge, so dass das Substrat 27 hierfür nicht mehr erforderlich ist und entfernt werden kann. Für das Entfernen eines Substrats, insbesondere eines Aufwachssubstrats, eignet sich beispielsweise ein mechanisches Verfahren, beispielsweise Schleifen, Läppen oder
15 Polieren und/oder ein chemisches Verfahren, beispielsweise nasschemisches oder trockenchemisches Ätzen. Alternativ kann auch ein Laserablöseverfahren Anwendung finden. Ein Halbleiterchip, bei dem das Aufwachssubstrat entfernt ist, wird auch als Dünnschicht-Halbleiterchip bezeichnet.

20

Nach dem Entfernen des Substrats 27 wird die Halbleiterschichtenfolge 200 in voneinander getrennte Halbleiterkörper 2 strukturiert. Zur Erhöhung der Auskoppelleffizienz wird die erste Hauptfläche 201 mit einer
25 Strukturierung 29 versehen. Die Strukturierung kann beispielsweise durch ein nasschemisches Ätzverfahren erzielt werden.

30

Für die externe elektrische Kontaktierung des Halbleiterchips wird auf dem Kontaktbereich 32 der Kontaktstruktur 3 eine Kontaktfläche 35 ausgebildet. Die Kontaktfläche 35 wird in einem Bereich der ersten Kontaktschicht 36 ausgebildet, der durch Entfernen des Materials der Halbleiterschichtenfolge

freigelegt wird. Die Ausbildung der Kontaktfläche 35 erfolgt vorzugsweise mittels galvanischer Abscheidung, insbesondere mittels stromloser galvanischer Abscheidung. Auf diese Weise kann die Kontaktfläche selbstjustierend und ohne zusätzliche Photolithographieebene ausgebildet werden. Alternativ eignet sich selbstverständlich auch ein anderes Abscheideverfahren für die Ausbildung der Kontaktfläche.

Zur Vereinzelung in Halbleiterchips wird der Träger 5 mit der Halbleiterschichtenfolge 200 entlang von Trennlinien 8 zerteilt, beispielsweise mechanisch, etwa mittels Sägens, Spaltens, Brechens oder mittels Stealth Dicing oder mittels Laserschneidens.

Mit dem beschriebenen Herstellungsverfahren können auf einfache und zuverlässige Weise Halbleiterchips hergestellt werden, bei denen die Ladungsträgerzufuhr vom Halbleiterkörper 2 aus gesehen ausschließlich rückseitig erfolgt. Die dem Träger abgewandte erste Hauptfläche 201 des Halbleiterkörpers ist dagegen völlig frei von Elementen für die externe elektrische Kontaktierung. Eine Abschattung kann so vollständig vermieden werden. Weiterhin kann mittels der Kontaktstege 31 eine in lateraler Richtung gleichmäßige Ladungsträgerinjektion erfolgen.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 10 2012 108 883.7, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in

den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder den Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Optoelektronischer Halbleiterchip (1) mit einem Halbleiterkörper (2) und einem Träger (5), auf dem der Halbleiterkörper angeordnet ist, wobei
- der Halbleiterkörper eine Halbleiterschichtenfolge (200) mit einem zum Erzeugen oder Empfangen von Strahlung vorgesehenen aktiven Bereich (20), einer ersten Halbleiterschicht (21) und einer zweiten Halbleiterschicht (22) aufweist;
 - der aktive Bereich zwischen der ersten Halbleiterschicht und der zweiten Halbleiterschicht angeordnet ist;
 - die erste Halbleiterschicht auf der dem Träger abgewandten Seite des aktiven Bereichs angeordnet ist;
 - in dem Halbleiterkörper eine Grabenstruktur (25) ausgebildet ist, die sich durch die zweite Halbleiterschicht und den aktiven Bereich in die erste Halbleiterschicht hinein erstreckt;
 - zwischen dem Träger und dem Halbleiterkörper eine elektrische Kontaktstruktur (3) mit einer Mehrzahl von Kontaktstegen (31) ausgebildet ist; und
 - die Kontaktstege in der Grabenstruktur mit der ersten Halbleiterschicht elektrisch leitend verbunden sind.
2. Halbleiterchip nach Anspruch 1,
- wobei an die zweite Halbleiterschicht eine Anschlussschicht (4) angrenzt und die Kontaktstruktur und die Anschlussschicht in Aufsicht auf den Halbleiterchip überlappungsfrei zueinander angeordnet sind.
3. Halbleiterchip nach Anspruch 1 oder 2,
- wobei die Kontaktstruktur einen Kontaktbereich (32) aufweist und eine Querausdehnung der Kontaktstege mit zunehmendem Abstand von dem Kontaktbereich abnimmt.

4. Halbleiterchip nach einem der vorhergehenden Ansprüche, wobei einer der Kontaktstege ein Hauptsteg (31a) ist, von dem weitere Kontaktstege (31b) abzweigen.

5 5. Halbleiterchip nach Anspruch 4, wobei der Hauptsteg in Aufsicht auf den Halbleiterchip entlang einer Diagonalen des Halbleiterchips verläuft.

6. Halbleiterchip nach Anspruch 4 oder 5,
10 wobei die weiteren Kontaktstege zumindest bereichsweise schräg zu dem Hauptsteg verlaufen.

7. Halbleiterchip nach einem der Ansprüche 4 bis 6, wobei die weiteren Kontaktstege Teilbereiche (310, 311)
15 aufweisen, die in unterschiedlichen Winkeln zum Hauptsteg verlaufen.

8. Halbleiterchip nach einem der vorhergehenden Ansprüche, wobei die zweite Halbleiterschicht unmittelbar an die
20 Kontaktstruktur angrenzt und in der zweiten Halbleiterschicht ein Bereich (23) ausgebildet ist, der eine verglichen zur restlichen zweiten Halbleiterschicht eine verringerte Leitfähigkeit aufweist.

25 9. Halbleiterchip nach einem der vorhergehenden Ansprüche, wobei der Halbleiterkörper in lateraler Richtung durch eine Seitenfläche (28) begrenzt ist und an die Seitenfläche angrenzender Randbereich (280) des Halbleiterkörpers elektrisch deaktiviert ist.

30

10. Verfahren zum Herstellen einer Mehrzahl von optoelektronischen Halbleiterchips (1) mit den Schritten:

- a) Bereitstellen einer Halbleiterschichtenfolge (200) mit einer ersten Halbleiterschicht (21), einem aktiven Bereich (20) und einer zweiten Halbleiterschicht (22);
- b) Ausbilden einer Grabenstruktur (25), die sich durch die
5 zweite Halbleiterschicht und den aktiven Bereich in die erste Halbleiterschicht hinein erstreckt;
- c) Ausbilden einer Kontaktstruktur (3) mit einer Mehrzahl von Kontaktstegen (31), die in der Grabenstruktur mit der ersten Halbleiterschicht elektrisch leitend verbunden sind;
- 10 d) Befestigen der Halbleiterschichtenfolge an einem Träger (5); und
- e) Vereinzeln des Trägers mit der Halbleiterschichtenfolge in die Mehrzahl von Halbleiterchips.
- 15 11. Verfahren nach Anspruch 10,
bei dem die Halbleiterschichtenfolge vor dem Vereinzeln in eine Mehrzahl von Halbleiterkörpern (2) strukturiert wird und an Seitenflächen (28) der Halbleiterkörper angrenzende Randbereiche (280) der Halbleiterkörper zumindest
20 bereichsweise elektrisch deaktiviert werden.
12. Verfahren nach Anspruch 11,
bei dem die Deaktivierung mittels Ionenimplantation, mittels einer Plasmabehandlung oder mittels eines Sputterverfahrens
25 erfolgt.
13. Verfahren nach einem der Ansprüche 10 bis 12,
bei dem unmittelbar auf die zweite Halbleiterschicht bereichsweise eine Anschlussschicht aufgebracht wird und bei
30 dem zur elektrischen Isolation der Anschlussschicht von der Kontaktstruktur in der zweiten Halbleiterschicht ein Bereich (23) verringerter Leitfähigkeit ausgebildet wird.

14. Verfahren nach Anspruch 13,
bei dem die Kontaktstruktur und die Anschlussschicht als
Masken beim Ausbilden des Bereichs verringerter Leitfähigkeit
verwendet werden.

5

15. Verfahren nach einem der Ansprüche 10 bis 14,
wobei auf der Kontaktstruktur eine Kontaktfläche (35) zur
externen elektrischen Kontaktierung galvanisch abgeschieden
wird.

FIG 1A

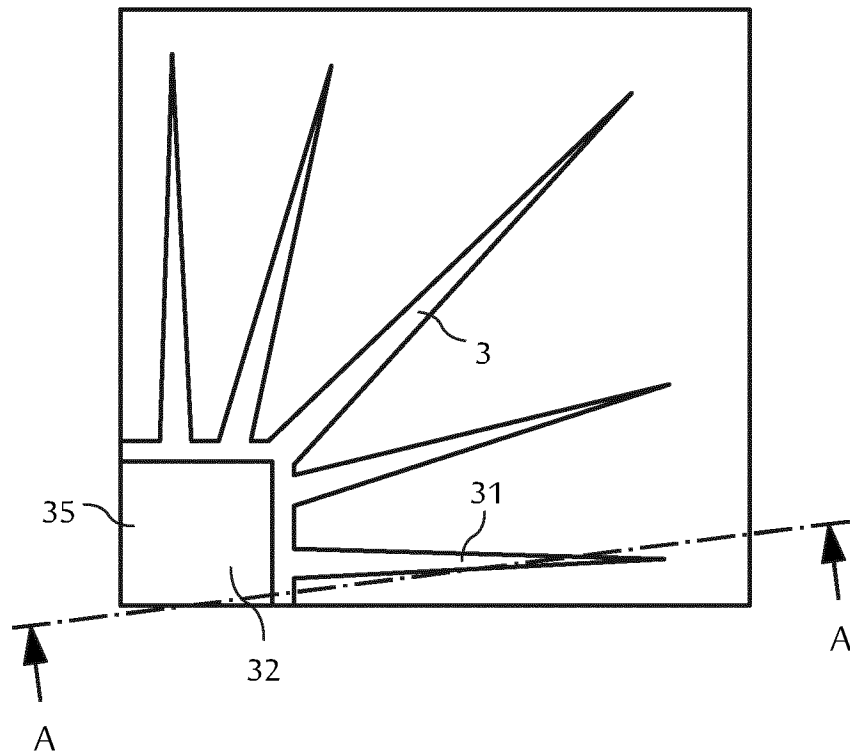


FIG 1B

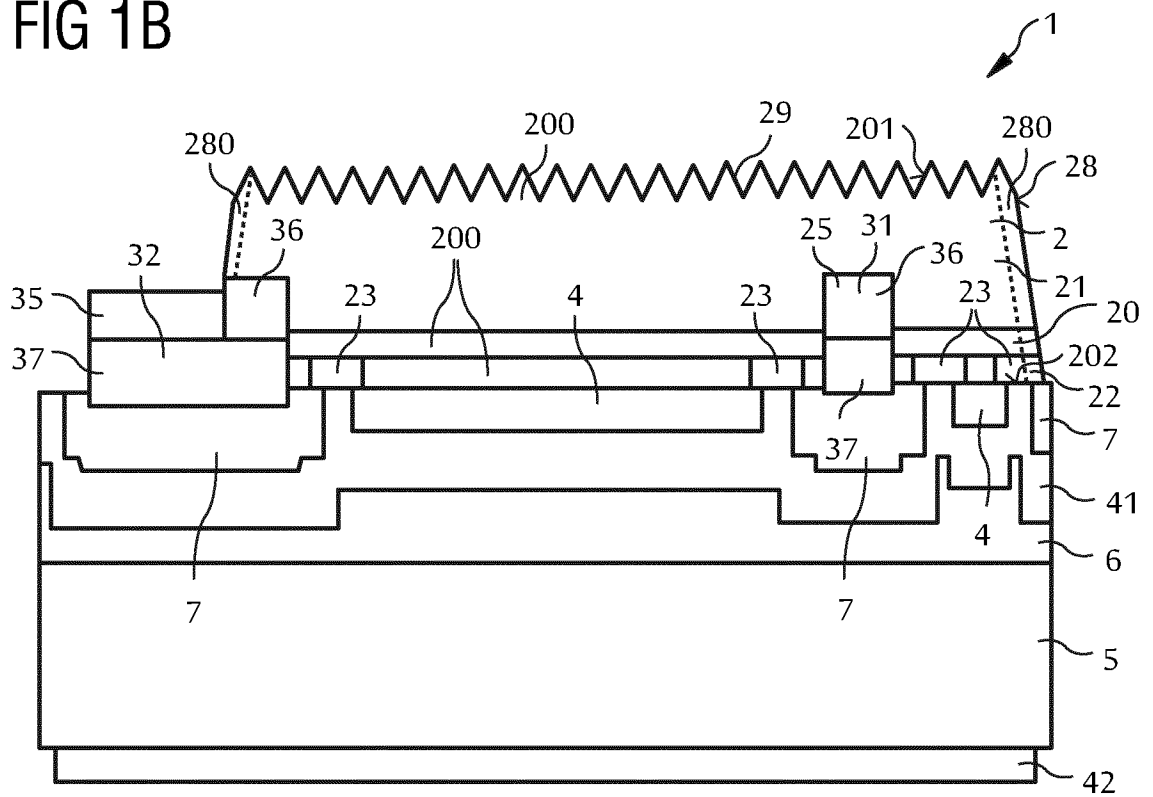


FIG 2

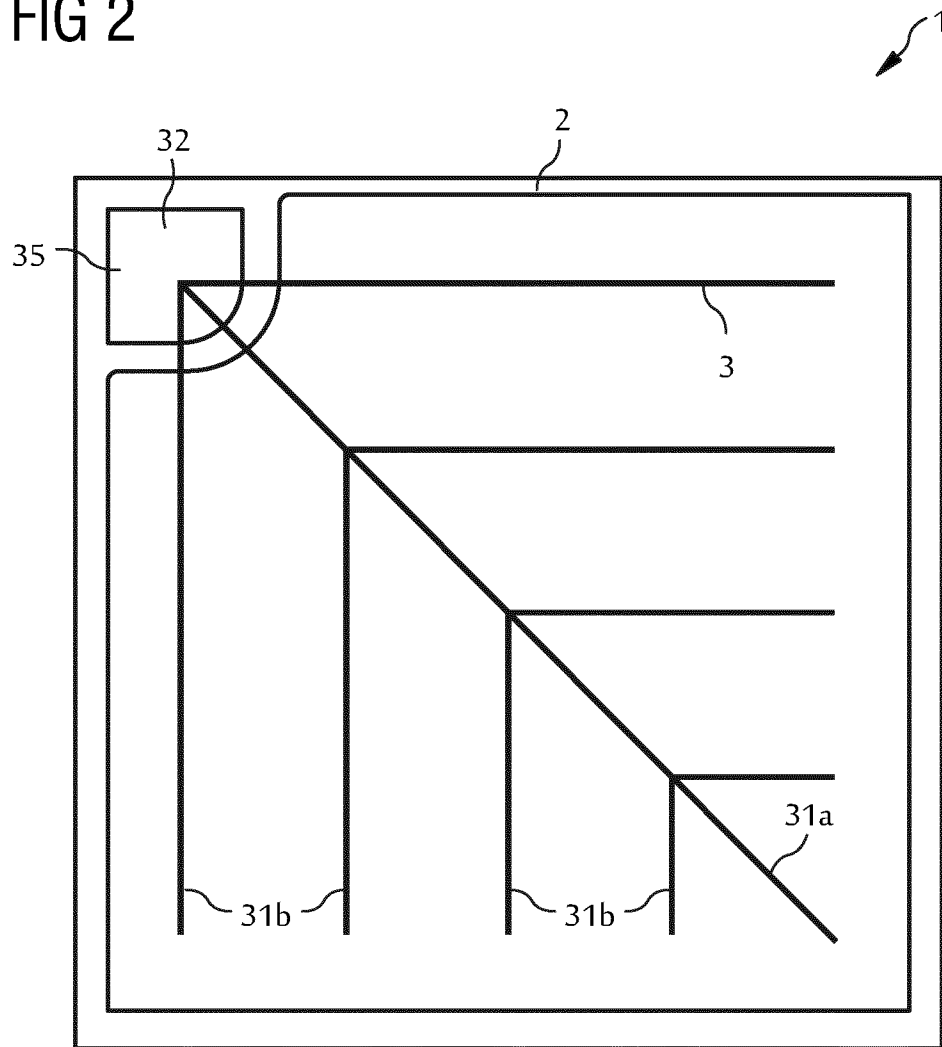


FIG 3

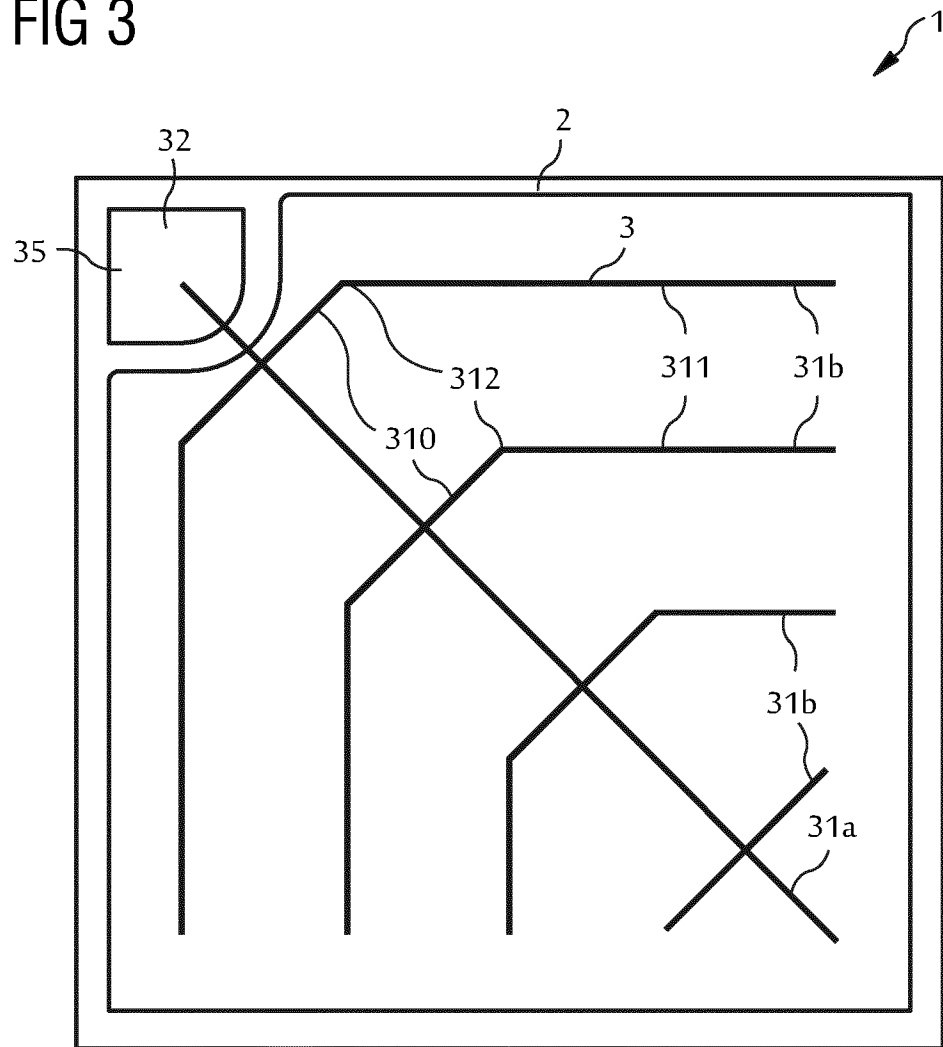


FIG 4A

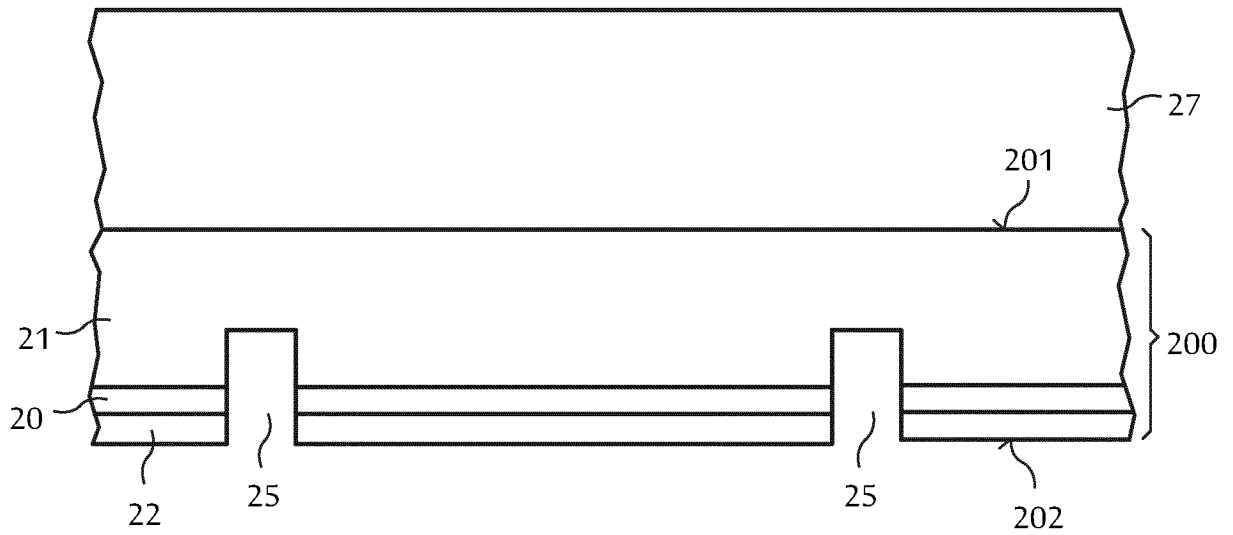


FIG 4B

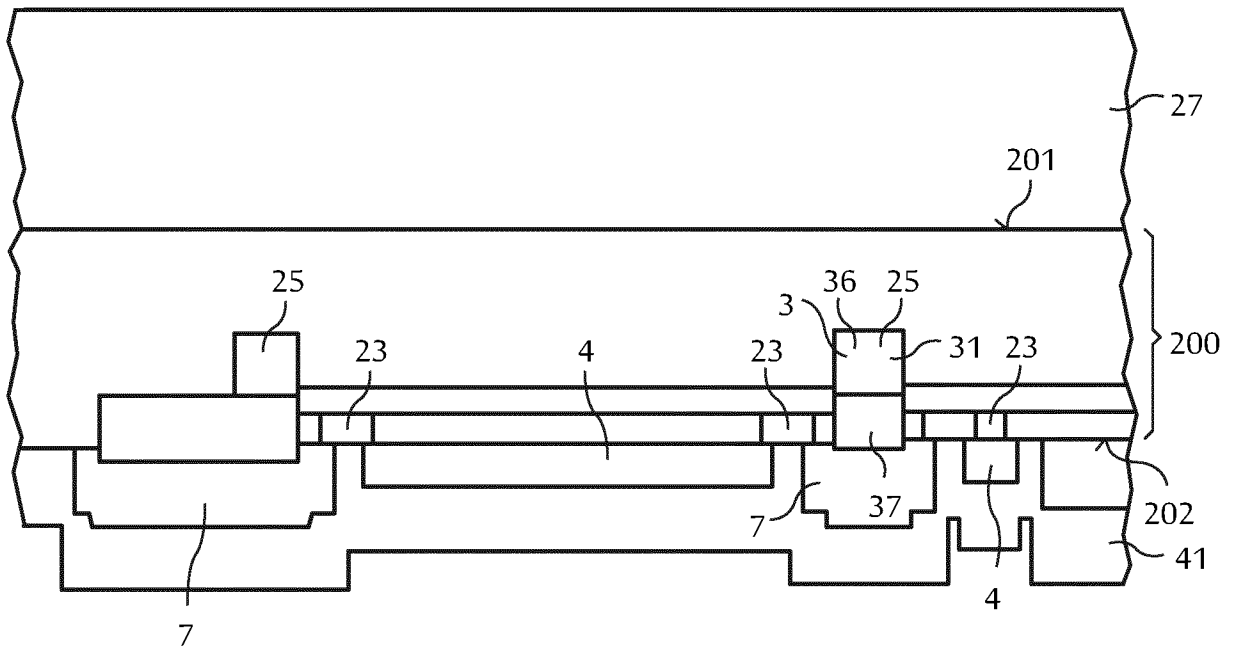


FIG 4C

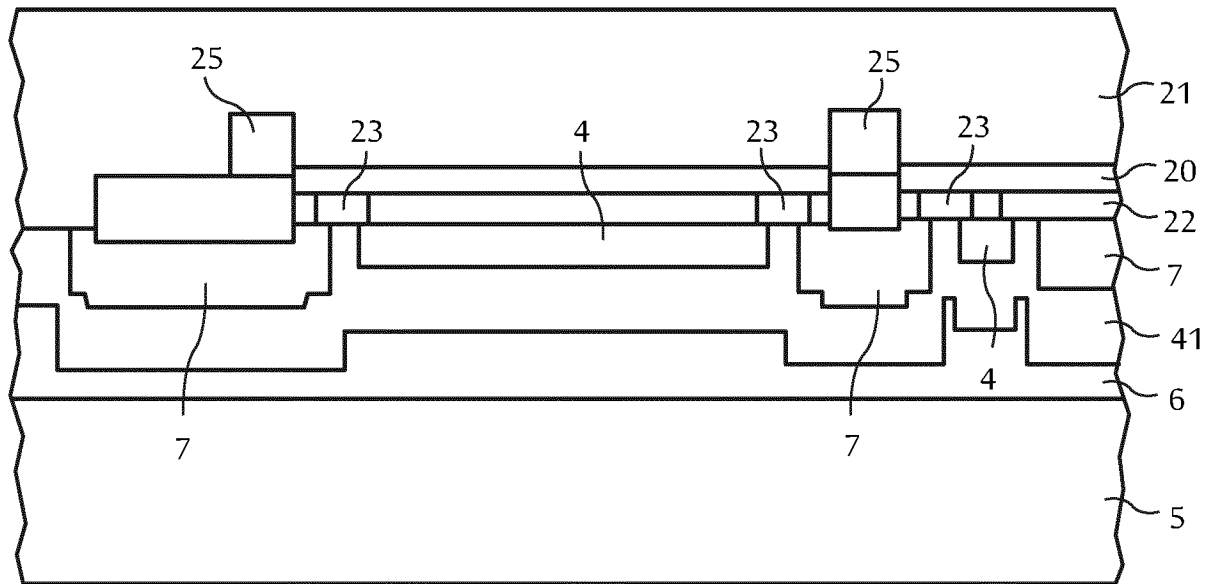
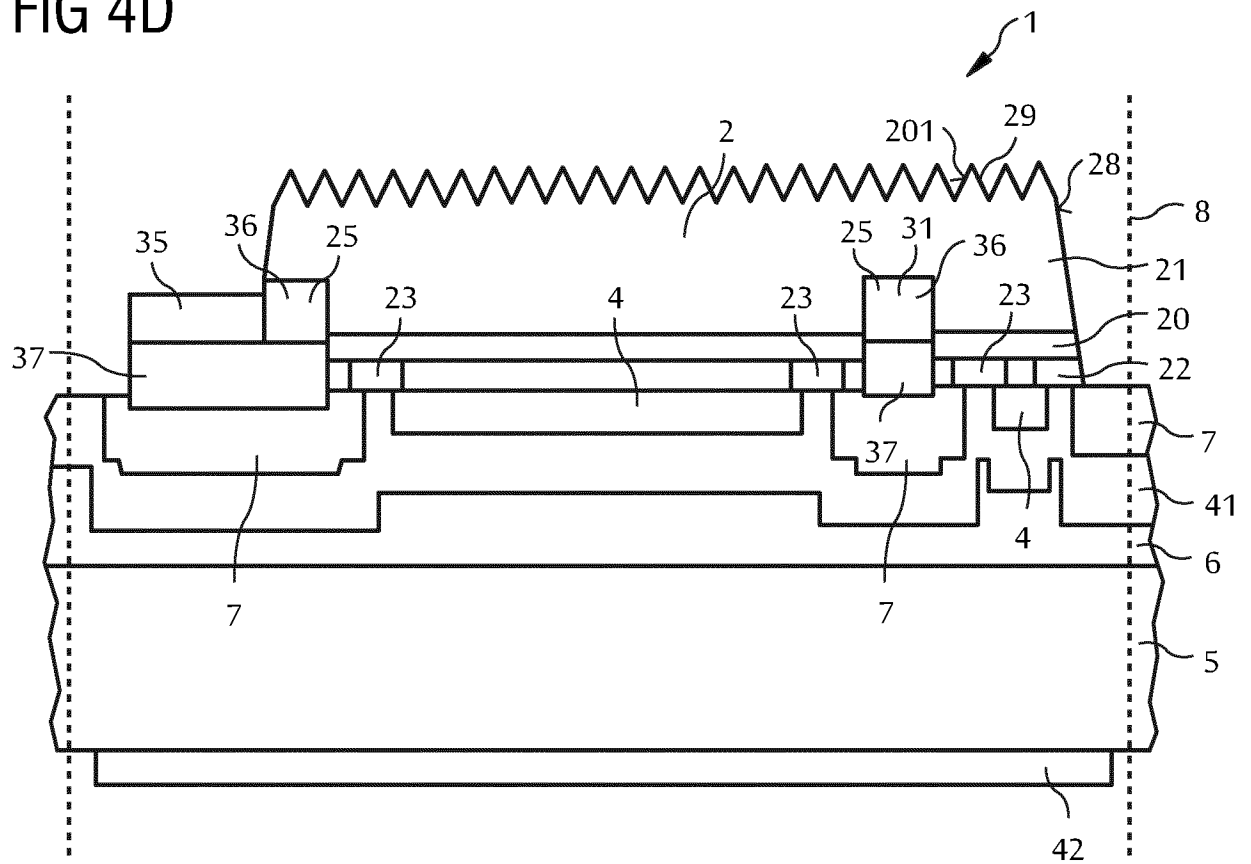


FIG 4D



INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2013/068889

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L33/38

ADD. H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, INSPEC, WPI Data, COMPENDEX

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2004/195579 A1 (SONOBE SHINYA [JP]) 7 October 2004 (2004-10-07)	1,2,4-7, 10,15
Y	abstract; figures 4-8 paragraphs [0090] - [0094], [0100]	3,9, 11-14
X	US 2007/096130 A1 (SCHIAFFINO STEFANO [US] ET AL) 3 May 2007 (2007-05-03)	1,2,4-6, 8,10
X	US 2005/056855 A1 (LIN MING-DER [TW] ET AL) 17 March 2005 (2005-03-17)	1,2,8,10
X	DE 10 2007 046743 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 2 April 2009 (2009-04-02)	1,2,8
	abstract; figures 1-4 ----- -/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

8 November 2013

Date of mailing of the international search report

19/11/2013

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Faderl, Ingo

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2013/068889

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2006/192223 A1 (LEE SUNG J [KR] ET AL) 31 August 2006 (2006-08-31) abstract; figures 2-5 -----	1
Y	US 2004/140473 A1 (CHEN SHI-MING [TW]) 22 July 2004 (2004-07-22) abstract; figure 4 -----	3
Y	EP 2 015 372 A2 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 14 January 2009 (2009-01-14) abstract paragraphs [0046] - [0051] -----	9,11-14
A	US 2009/283787 A1 (DONOFRIO MATTHEW [US] ET AL) 19 November 2009 (2009-11-19) abstract; figures 10, 11 paragraphs [0084] - [0094] -----	1-15
A	EP 1 667 241 A1 (NICHIA CORP [JP]) 7 June 2006 (2006-06-07) abstract; figures 8-10 -----	1-15
A	DE 10 2010 025320 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 29 December 2011 (2011-12-29) abstract; figures -----	1-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2013/068889

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2004195579 A1	07-10-2004	JP 4507532 B2 JP 2004006991 A US 2004195579 A1	21-07-2010 08-01-2004 07-10-2004
US 2007096130 A1	03-05-2007	TW 200845424 A US 2007096130 A1 US 2010207157 A1 WO 2008072204 A1	16-11-2008 03-05-2007 19-08-2010 19-06-2008
US 2005056855 A1	17-03-2005	DE 102004012219 A1 JP 2005093970 A KR 20050027910 A TW I220578 B US 2005056855 A1	30-06-2005 07-04-2005 21-03-2005 21-08-2004 17-03-2005
DE 102007046743 A1	02-04-2009	DE 102007046743 A1 TW 200919787 A WO 2009039805 A1	02-04-2009 01-05-2009 02-04-2009
US 2006192223 A1	31-08-2006	JP 2006245542 A KR 20060095117 A US 2006192223 A1	14-09-2006 31-08-2006 31-08-2006
US 2004140473 A1	22-07-2004	JP 2004228554 A US 2004140473 A1	12-08-2004 22-07-2004
EP 2015372 A2	14-01-2009	DE 102007032555 A1 EP 2015372 A2 JP 5079611 B2 JP 2009033157 A JP 2012256933 A US 2009045426 A1	15-01-2009 14-01-2009 21-11-2012 12-02-2009 27-12-2012 19-02-2009
US 2009283787 A1	19-11-2009	CN 102460744 A EP 2430673 A1 JP 2012527116 A KR 20120027318 A US 2009283787 A1 US 2011127568 A1 WO 2010132139 A1	16-05-2012 21-03-2012 01-11-2012 21-03-2012 19-11-2009 02-06-2011 18-11-2010
EP 1667241 A1	07-06-2006	EP 1667241 A1 JP 4063259 B2 JP 4882944 B2 JP 5206803 B2 JP 2005101566 A JP 2008010894 A JP 2011077562 A KR 20060079196 A TW I361534 B US 2005179130 A1 US 2010197055 A1 WO 2005018008 A1	07-06-2006 19-03-2008 22-02-2012 12-06-2013 14-04-2005 17-01-2008 14-04-2011 05-07-2006 01-04-2012 18-08-2005 05-08-2010 24-02-2005
DE 102010025320 A1	29-12-2011	CN 102959741 A DE 102010025320 A1 EP 2586068 A1 JP 2013529853 A	06-03-2013 29-12-2011 01-05-2013 22-07-2013

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2013/068889

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
		KR 20130036756 A	12-04-2013
		US 2013187192 A1	25-07-2013
		WO 2012000725 A1	05-01-2012

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

INV. H01L33/38

ADD. H01L33/00

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, WPI Data, COMPENDEX

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2004/195579 A1 (SONOBE SHINYA [JP]) 7. Oktober 2004 (2004-10-07)	1,2,4-7, 10,15
Y	Zusammenfassung; Abbildungen 4-8 Absätze [0090] - [0094], [0100]	3,9, 11-14
X	US 2007/096130 A1 (SCHIAFFINO STEFANO [US] ET AL) 3. Mai 2007 (2007-05-03)	1,2,4-6, 8,10
X	US 2005/056855 A1 (LIN MING-DER [TW] ET AL) 17. März 2005 (2005-03-17)	1,2,8,10
X	DE 10 2007 046743 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 2. April 2009 (2009-04-02)	1,2,8
	Zusammenfassung; Abbildungen 1-4 ----- -/-	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert,
aber nicht als besonders bedeutsam anzusehen ist"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach
dem internationalen Anmeldedatum veröffentlicht worden ist"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft er-
scheinen zu lassen, oder durch die das Veröffentlichungsdatum einer
anderen im Recherchenbericht genannten Veröffentlichung belegt werden
soll oder die aus einem anderen besonderen Grund angegeben ist (wie
ausgeführt)"O" Veröffentlichung, die sich auf eine mündliche Offenbarung,
eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach
dem beanspruchten Prioritätsdatum veröffentlicht worden ist"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum
oder dem Prioritätsdatum veröffentlicht worden ist und mit der
Anmeldung nicht kollidiert, sondern nur zum Verständnis des der
Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden
Theorie angegeben ist"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung
kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf
erfinderischer Tätigkeit beruhend betrachtet werden"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung
kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet
werden, wenn die Veröffentlichung mit einer oder mehreren
Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und
diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

8. November 2013

Absendedatum des internationalen Recherchenberichts

19/11/2013

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Faderl, Ingo

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2006/192223 A1 (LEE SUNG J [KR] ET AL) 31. August 2006 (2006-08-31) Zusammenfassung; Abbildungen 2-5 -----	1
Y	US 2004/140473 A1 (CHEN SHI-MING [TW]) 22. Juli 2004 (2004-07-22) Zusammenfassung; Abbildung 4 -----	3
Y	EP 2 015 372 A2 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 14. Januar 2009 (2009-01-14) Zusammenfassung Absätze [0046] - [0051] -----	9,11-14
A	US 2009/283787 A1 (DONOFRIO MATTHEW [US] ET AL) 19. November 2009 (2009-11-19) Zusammenfassung; Abbildungen 10, 11 Absätze [0084] - [0094] -----	1-15
A	EP 1 667 241 A1 (NICHIA CORP [JP]) 7. Juni 2006 (2006-06-07) Zusammenfassung; Abbildungen 8-10 -----	1-15
A	DE 10 2010 025320 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 29. Dezember 2011 (2011-12-29) Zusammenfassung; Abbildungen -----	1-15

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2013/068889

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2004195579 A1	07-10-2004	JP 4507532 B2	21-07-2010
		JP 2004006991 A	08-01-2004
		US 2004195579 A1	07-10-2004
US 2007096130 A1	03-05-2007	TW 200845424 A	16-11-2008
		US 2007096130 A1	03-05-2007
		US 2010207157 A1	19-08-2010
		WO 2008072204 A1	19-06-2008
US 2005056855 A1	17-03-2005	DE 102004012219 A1	30-06-2005
		JP 2005093970 A	07-04-2005
		KR 20050027910 A	21-03-2005
		TW I220578 B	21-08-2004
		US 2005056855 A1	17-03-2005
DE 102007046743 A1	02-04-2009	DE 102007046743 A1	02-04-2009
		TW 200919787 A	01-05-2009
		WO 2009039805 A1	02-04-2009
US 2006192223 A1	31-08-2006	JP 2006245542 A	14-09-2006
		KR 20060095117 A	31-08-2006
		US 2006192223 A1	31-08-2006
US 2004140473 A1	22-07-2004	JP 2004228554 A	12-08-2004
		US 2004140473 A1	22-07-2004
EP 2015372 A2	14-01-2009	DE 102007032555 A1	15-01-2009
		EP 2015372 A2	14-01-2009
		JP 5079611 B2	21-11-2012
		JP 2009033157 A	12-02-2009
		JP 2012256933 A	27-12-2012
		US 2009045426 A1	19-02-2009
US 2009283787 A1	19-11-2009	CN 102460744 A	16-05-2012
		EP 2430673 A1	21-03-2012
		JP 2012527116 A	01-11-2012
		KR 20120027318 A	21-03-2012
		US 2009283787 A1	19-11-2009
		US 2011127568 A1	02-06-2011
		WO 2010132139 A1	18-11-2010
EP 1667241 A1	07-06-2006	EP 1667241 A1	07-06-2006
		JP 4063259 B2	19-03-2008
		JP 4882944 B2	22-02-2012
		JP 5206803 B2	12-06-2013
		JP 2005101566 A	14-04-2005
		JP 2008010894 A	17-01-2008
		JP 2011077562 A	14-04-2011
		KR 20060079196 A	05-07-2006
		TW I361534 B	01-04-2012
		US 2005179130 A1	18-08-2005
		US 2010197055 A1	05-08-2010
		WO 2005018008 A1	24-02-2005
DE 102010025320 A1	29-12-2011	CN 102959741 A	06-03-2013
		DE 102010025320 A1	29-12-2011
		EP 2586068 A1	01-05-2013
		JP 2013529853 A	22-07-2013

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2013/068889

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
		KR 20130036756 A	12-04-2013
		US 2013187192 A1	25-07-2013
		WO 2012000725 A1	05-01-2012
