



등록특허 10-2822305



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년06월18일
(11) 등록번호 10-2822305
(24) 등록일자 2025년06월13일

(51) 국제특허분류(Int. Cl.)
H01G 4/12 (2006.01) *H01G 4/30* (2006.01)

(52) CPC특허분류
H01G 4/1209 (2013.01)
H01G 4/302 (2013.01)

(21) 출원번호 10-2019-0081332

(22) 출원일자 2019년07월05일

심사청구일자 2021년11월10일

(65) 공개번호 10-2019-0116128

(43) 공개일자 2019년10월14일

(56) 선행기술조사문현

JP2019106443 A*

KR1020060103860 A*

US20190172643 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매영로 150 (매탄동)
(72) 발명자
이종호
경기도 수원시 영통구 매영로 150 (매탄동)
박용
경기도 수원시 영통구 매영로 150 (매탄동)
(뒷면에 계속)

(74) 대리인
특허법인씨엔에스(유)

전체 청구항 수 : 총 18 항

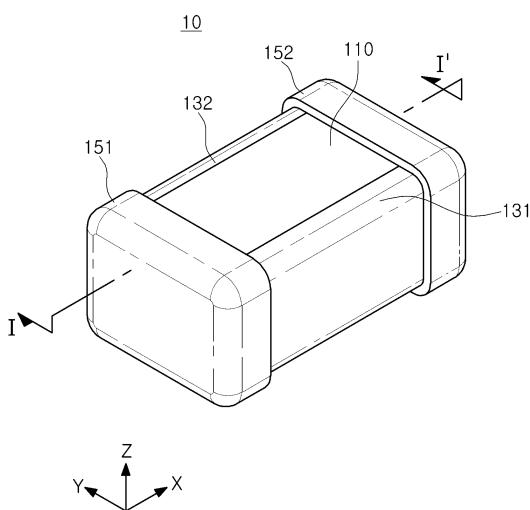
심사관 : 전한철

(54) 발명의 명칭 커피시터 부품

(57) 요 약

본 발명의 일 실시예는 유전체층, 서로 대향하는 제1 및 제2 내부 전극이 제1 방향으로 적층된 적층부, 및 상기 적층부의 제1 방향과 수직인 제2 방향의 양 면에 각각 배치되는 제1 및 제2 마진부를 포함하는 바디; 및 상기 제1 및 제2 내부 전극과 각각 전기적으로 접속되고 상기 바디의 제3 방향의 양 면에 배치되는 제1 및 제2 외부 전극을 포함하고, 상기 제1 및 제2 마진부는 내부에 보강 패턴을 포함하는 커피시터 부품을 제공할 수 있다.

대 표 도 - 도1



(72) 발명자

신우철

경기도 수원시 영통구 매영로 150 (매탄동)

홍기표

경기도 수원시 영통구 매영로 150 (매탄동)

명세서

청구범위

청구항 1

유전체층, 서로 대향하는 제1 및 제2 내부 전극이 제1 방향으로 적층된 적층부, 및 상기 적층부의 제1 방향과 수직인 제2 방향의 양 면에 각각 배치되는 제1 및 제2 마진부를 포함하는 바디; 및 상기 제1 및 제2 내부 전극과 각각 전기적으로 접속되고 상기 바디의 제3 방향의 양 면에 배치되는 제1 및 제2 외부 전극을 포함하고,
상기 제1 및 제2 마진부는 내부에 보강 패턴을 포함하고,
상기 바디의 제3 방향의 양 면과 상기 제1 및 제2 외부 전극 사이에 제1 및 제2 연결부가 각각 배치되고,
상기 제1 및 제2 연결부는 상기 바디의 제3 방향의 양면에 각각 배치되는 금속층과, 상기 금속층 상에 배치되는 세라믹층을 포함하며,
상기 세라믹층은 제1 및 제3 방향을 따라 상기 금속층의 단면을 덮지 않도록 형성되는 커패시터 부품.

청구항 2

제1항에 있어서,
상기 제1 및 제2 마진부의 평균 폭은 $20 \mu\text{m}$ 이하인 커패시터 부품.

청구항 3

제1항에 있어서,
상기 제1 및 제2 마진부에 포함되는 보강 패턴의 평균 폭은 $5 \mu\text{m}$ 이하인 커패시터 부품.

청구항 4

제1항에 있어서,
상기 보강 패턴의 인장 강도는 유전체층의 인장 강도의 1.1배 이상인 커패시터 부품.

청구항 5

제1항에 있어서,
상기 보강 패턴은 금속을 포함하는 커패시터 부품.

청구항 6

제1항에 있어서,
상기 보강 패턴은 세라믹 시트 상에 금속 패턴이 인쇄된 것인 커패시터 부품.

청구항 7

제1항에 있어서,
상기 보강 패턴은 세라믹 재료를 포함하는 커패시터 부품.

청구항 8

제1항에 있어서,
상기 보강 패턴은 세라믹 시트 상에 세라믹 패턴이 인쇄된 것인 커패시터 부품.

청구항 9

제1항에 있어서,
상기 제1 및 제2 마진부는 보강 패턴을 2층 이상 포함하는 커패시터 부품.

청구항 10

제9항에 있어서,
상기 2층 이상의 보강 패턴은 추세선이 나란히 배치되는 커패시터 부품.

청구항 11

제9항에 있어서,
상기 2층 이상의 보강 패턴은 추세선이 교차하도록 배치되는 커패시터 부품.

청구항 12

제9항에 있어서,
상기 2층 이상의 보강 패턴은 추세선이 나란히 배치되는 영역 및 교차하는 영역을 포함하는 커패시터 부품.

청구항 13

제9항에 있어서,
상기 2층 이상의 보강 패턴은 세라믹 시트 상에 금속 패턴이 인쇄된 것 및 세라믹 시트 상에 세라믹 패턴이 인쇄된 것인 커패시터 부품.

청구항 14

유전체층, 서로 대향하는 제1 및 제2 내부 전극이 제1 방향으로 적층된 적층부, 및
상기 제1 및 제2 내부 전극과 각각 전기적으로 접속되는 제1 및 제2 외부 전극을 포함하고,
상기 적층부는 상기 유전체층을 사이에 두고 서로 대향하도록 배치되는 상기 제1 및 제2 내부 전극을 포함하여
용량이 형성되는 용량 형성부, 및 상기 용량 형성부의 상부 및 하부에 형성된 제1 및 제2 커버부를 포함하고,
상기 제1 및 제2 커버부는 내부에 보강 패턴을 포함하고,

상기 바디의 제3 방향의 양 면과 상기 제1 및 제2 외부 전극 사이에 제1 및 제2 연결부가 각각 배치되고,
상기 제1 및 제2 연결부는 상기 바디의 제3 방향의 양면에 각각 배치되는 금속층과, 상기 금속층 상에 배치되는
세라믹층을 포함하며,
상기 세라믹층은 제1 및 제3 방향을 따라 상기 금속층의 단면을 덮지 않도록 형성되는 커패시터 부품.

청구항 15

제14항에 있어서,

상기 보강 패턴의 인장 강도는 유전체층의 인장 강도의 1.1배 이상인 커패시터 부품.

청구항 16

제14항에 있어서,

상기 보강 패턴은 금속 또는 세라믹 재료를 포함하는 커패시터 부품.

청구항 17

제14항에 있어서,

상기 제1 및 제2 커버부는 보강 패턴을 2층 이상 포함하는 커패시터 부품.

청구항 18

제1항에 있어서,

상기 제1 및 제2 내부 전극의 평균 두께는 $0.4 \mu m$ 이하인 커패시터 부품.

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

발명의 설명

기술 분야

[0001]

본 발명은 커패시터 부품에 관한 것이다.

배경 기술

[0003]

커패시터 부품 중 적층 세라믹 커패시터(MLCC: Multi-Layered Ceramic Capacitor)는 소형이면서도 고용량이 보장되고, 실장이 용이한 장점을 갖는다.

[0005]

최근 세라믹 전자부품, 특히 적층형 케페시터가 초고용량화 되고 있다. 용량확보를 위해서는, 유효마진, 커버 및 전극 단자 등의 두께가 감소할 수 밖에 없다. 하지만 상기와 같은 구조적 변경은 내습 신뢰성을 저하시키는 문제점이 있다.

[0007]

하지만, 적층 세라믹 커패시터는 두께가 얇으면 용량이 감소되기 때문에 일반적으로 가로/세로 길이를 늘리는 방식으로 용량을 유지하게 된다. 이 경우 커패시터가 길이 대비 얇은 두께를 가지게 되며, 열하중 등 외부의 응력이 작용하는 경우 칩의 크랙이 발생하기 쉬운 문제점이 있다.

[0009]

특히, 수직 실장형 커패시터의 경우 외부 전극의 말단부에 위치하는 세라믹부에 인장 응력이 집중되어, 커패시터의 커버 또는 마진부에 크랙이 발생하는 문제점이 있다.

[0011]

따라서, 두께가 얇은 적층 세라믹 커패시터의 상업적 적용을 위해서는 상기 두께가 얇은 적층 세라믹 커패시터에 가해지는 응력을 완화시키고, 크랙을 방지할 수 있는 적층 세라믹 커패시터의 구조를 제공하여 구조적 신뢰성을 향상시킬 필요성이 제기되고 있다.

[0012]

삭제

선행기술문헌

특허문헌

(특허문헌 0001) 일본공개특허 2017-028013

(특허문헌 0002) 일본공개특허 2018-139253

(특허문헌 0003) 일본공개특허 2018-107239

(특허문헌 0004) 국내공개특허 2017-0087665

발명의 내용

해결하려는 과제

[0013]

본 발명의 일 목적은 크랙 발생을 방지할 수 있는 커패시터 부품을 제공하는 것이다.

[0015]

본 발명의 다른 목적은 기계적 강도를 향상시켜 내습 신뢰성을 개선할 수 있는 커패시터 부품을 제공하는 것이다.

과제의 해결 수단

[0017]

본 발명의 일 실시예는 유전체층, 서로 대향하는 제1 및 제2 내부 전극이 제1 방향으로 적층된 적층부, 및 상기

적층부의 제1 방향과 수직인 제2 방향의 양 면에 각각 배치되는 제1 및 제2 마진부를 포함하는 바디; 및 상기 제1 및 제2 내부 전극과 각각 전기적으로 접속되고 상기 바디의 제3 방향의 양 면에 배치되는 제1 및 제2 외부 전극을 포함하고, 상기 제1 및 제2 마진부는 내부에 보강 패턴을 포함하는 커패시터 부품을 제공할 수 있다.

발명의 효과

- [0019] 본 발명의 일 실시예에 따르면, 마진부에 보강 패턴을 적용하여 크랙 발생을 방지 할 수 있다.
- [0021] 본 발명의 다른 실시예에 따르면, 1 이상의 보강 패턴을 가지는 마진부 및/또는 커버부를 포함하여 기계적 강도를 향상시켜 내습 신뢰성을 개선할 수 있다.
- [0023] 다만, 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시 형태를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 일 실시예에 따른 커패시터 부품을 개략적으로 나타내는 사시도이다.
도 2는 도 1의 바디를 개략적으로 나타내는 사시도이다.
도 3은 도 1의 I-I'에 따른 단면도이다.
도 4a 및 도 4b는 도 1의 X 및 Y 방향 단면도로서, 도 4a는 제1 내부 전극이 관찰되는 단면을 나타낸 것이고, 도 4b는 제2 내부 전극이 관찰되는 단면을 나타낸 것이다.
도 5는 본 발명의 일 실시예에 따른 보강 패턴의 예시이다.
도 6은 본 발명의 일 실시예에 따른 보강 패턴의 예시이다.
도 7은 본 발명의 일 실시예에 따른 커패시터 부품의 단면도이다.
도 8은 본 발명의 일 실시예에 따른 커패시터 부품의 바디에 마진부를 결합하는 공정을 나타낸 도면이다.
도 9 내지 12는 본 발명의 또 다른 실시예에 따른 커패시터 부품을 개략적으로 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 이하, 구체적인 실시형태 및 첨부된 도면을 참조하여 본 발명의 실시형태를 설명한다. 그러나, 본 발명의 실시 형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0028] 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 동일한 사상의 범위 내의 기능이 동일한 구성요소는 동일한 참조부호를 사용하여 설명한다. 나아가 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0030] 도면에서, X 방향은 제2 방향, L 방향 또는 길이 방향, Y 방향은 제3 방향, W 방향 또는 폭 방향, Z 방향은 제1 방향, T 방향 또는 두께 방향으로 정의될 수 있다.
- [0032] 이하, 도 1 내지 도 7을 참조하여, 본 발명의 일 실시예에 따른 커패시터 부품에 대하여 상세히 설명한다.
- [0034] 본 발명의 커패시터 부품(10)은 유전체층(111), 서로 대향하는 제1 및 제2 내부 전극(121, 122)이 제1 방향(Z 방향)으로 적층된 적층부(110), 및 상기 적층부(110)의 상기 제1 방향(Z 방향)과 수직인 제2 방향(X 방향)의 양 면에 제1 및 제2 마진부(131, 132)를 포함하는 바디; 및 상기 제1 및 제2 내부 전극(121, 122)과 각각 전기적으로 접속되고 상기 바디의 제3 방향의 양 면에 배치되는 제1 및 제2 외부 전극(151, 152)을 포함하고, 상기 제1 및 제2 마진부(131, 132)는 내부에 보강 패턴을 포함할 수 있다.
- [0036] 본 발명의 일 실시예에서, 바디는 적층부(110), 제1 및 제2 마진부(131, 132)를 포함할 수 있다.

- [0038] 상기 바디의 구체적인 형상에 특별히 제한은 없지만, 도시된 바와 같이 바디는 육면체 형상이나 이와 유사한 형상으로 이루어질 수 있다. 소성 과정에서 바디에 포함된 세라믹 분말의 수축으로 인하여, 바디는 완전한 직선을 가진 육면체 형상은 아니지만 실질적으로 육면체 형상을 가질 수 있다. 바디는 두께 방향(Z 방향)으로 서로 대향하는 제1 및 제2 면(1, 2), 상기 제1 및 제2 면(1, 2)과 연결되고 길이 방향(X 방향)으로 서로 대향하는 제3 및 제4 면(3, 4), 제1 및 제2 면(1, 2)과 연결되고 제3 및 제4 면(3, 4)과 연결되며 폭 방향(Y 방향)으로 서로 대향하는 제5 및 제6 면(5, 6)을 가질 수 있다.
- [0040] 하나의 예시에서, 적층부(110)는 유전체층(111) 및 내부 전극(121, 122)이 제1 방향으로 교대로 적층되어 있을 수 있다. 적층부(110)를 형성하는 복수의 유전체층(111)은 소성된 상태로서, 인접하는 유전체층(111) 사이의 경계는 주사전자현미경(SEM: Scanning Electron Microscope)를 이용하지 않고 확인하기 곤란할 정도로 일체화될 수 있다.
- [0042] 본 발명의 일 실시예에 따르면, 상기 유전체층(111)을 형성하는 원료는 충분한 정전 용량을 얻을 수 있는 한 특별히 제한되지 않는다. 예를 들어, 티탄산바륨계 재료, 납 복합 페로브스카이트계 재료 또는 티탄산스트론튬계 재료 등을 사용할 수 있다.
- [0044] 또한, 상기 유전체층(111)을 형성하는 재료는 티탄산바륨($BaTiO_3$) 등의 파우더에 본 발명의 목적에 따라 다양한 세라믹 첨가제, 유기용제, 가소제, 결합제, 분산제 등이 첨가될 수 있다.
- [0046] 상기 적층부는 유전체층(111)에 제1 내부 전극(121)이 인쇄된 세라믹 그린 시트와 유전체층(111)에 제2 내부 전극(122)이 인쇄된 세라믹 그린 시트를 두께 방향(Z 방향)으로 번갈아 적층하여 형성할 수 있다.
- [0048] 본 발명의 일례에서, 복수의 내부 전극(121, 122)은 유전체층(111)을 사이에 두고 서로 대향하도록 배치될 수 있다. 내부 전극(121, 122)은 유전체층(111)을 사이에 두고 서로 대향하도록 번갈아 배치되는 제1 및 제2 내부 전극(121, 122)을 포함할 수 있다.
- [0050] 상기 제1 내부 전극(121)은 상기 적층부(110)의 상기 제2 방향(X 방향)의 일 면으로 노출될 수 있으며, 상기 제2 방향(X 방향)의 일 면으로 노출되는 부분이 제1 외부 전극(151)과 연결될 수 있다. 상기 제2 내부 전극(122)은 상기 적층부(110)의 상기 제2 방향(X 방향)의 타 면으로 노출될 수 있으며, 상기 제2 방향(X 방향)의 타 면으로 노출되는 부분이 제2 외부 전극(152)과 연결될 수 있다. 제1 및 제2 내부 전극(121, 122)은 중간에 배치된 유전체층(111)에 의해 서로 전기적으로 분리될 수 있다.
- [0052] 제1 및 제2 내부 전극(121, 122)을 형성하는 재료는 특별히 제한되지 않으며, 예를 들어 은(Ag), 팔라듐(Pd), 금(Au), 백금(Pt), 니켈(Ni), 구리(Cu), 주석(Sn), 텉스텐(W), 팔라듐(Pd), 티타늄(Ti) 및 이들의 합금 중 하나 이상의 물질을 포함하는 도전성 페이스트를 사용하여 형성될 수 있다. 상기 도전성 페이스트의 인쇄 방법은 스크린 인쇄법 또는 그라비아 인쇄법 등을 사용할 수 있으나, 본 발명이 이에 한정되는 것은 아니다.
- [0054] 상기 제1 및 제2 내부 전극의 평균 두께는 $0.4 \mu m$ 이하일 수 있다. 상기 내부 전극의 평균 두께는 소성된 내부 전극의 서로 다른 5군데의 위치에서 측정된 값의 평균일 수 있다. 상기 제1 및 제2 내부 전극의 평균 두께의 하한은 특별히 제한되는 것은 아니나, 예를 들어 $0.01 \mu m$ 이상일 수 있다.
- [0056] 본 발명의 다른 실시예에 따르면, 상기 제1 및 제2 방향 단면에서 바디(100)의 모서리는 라운드 형상을 가질 수 있다. 상기 라운드 형상으로 인하여 외부 전극(151, 152)을 얇게 형성하면서도 두께를 균일하게 형성할 수 있다.
- [0058] 본 발명에 따른 커패시터 부품은, 적층부(110)의 제3 방향 양 면에 제1 및 제2 마진부(131, 132)를 배치함으로써, 내부 전극들을 보호할 수 있다. 또한, 제1 및 제2 마진부(131, 132)를 별도로 형성하기 때문에, 내부 전극의 정렬 어긋남 등의 제조 오차를 고려할 필요성이 없다.
- [0060] 본 발명의 일 실시예에서, 제1 및 제2 마진부(131, 132)는 상기 적층부의 상기 제1 및 제2 방향과 수직인 제3 방향(Y 방향)의 양 면(제5면 및 제6면)에 각각 배치될 수 있다. 또한, 제1 및 제2 마진부(131, 132)는 내부에 보강 패턴을 포함할 수 있다. 마진부의 내부에 보강 패턴이 포함된다는 것은, 보강 패턴의 말단 중 적어도 하나 이상의 말단이 마진부의 내부에 위치하는 것을 의미할 수 있으며, 보강 패턴의 말단 중 적어도 하나 이상의 말단이 외부로 노출되지 않는 것을 의미할 수 있다. 또한, 보강 패턴의 모든 말단이 마진부의 내부에 위치하는 경우, 상기 보강 패턴은 마진부의 외부로 노출되지 않는 구조일 수 있다.
- [0062] 이하, 도면을 기준으로 제1 마진부(131) 및/또는 제2 마진부(132)의 구조에 대해 함께 설명한다. 상기 제1 마진

부(131) 및/또는 제2 마진부(132)와 관련된 도면 부호는 혼용하여 사용될 수 있다.

[0064] 상기 보강 패턴은 상기 마진부와 구별되는 층일 수 있으며, 마진부 내부에 독자적인 두께를 가지고 배치될 수 있다. 이러한 보강 패턴이 마진부 내부에 포함됨으로써 커패시터 부품의 크랙을 방지할 수 있다.

[0066] 이러한 보상 패턴은 다양한 형상을 가질 수 있다. 도 5는 마진부의 내부에 배치되는 보상 패턴의 개략적인 형태를 나타내는 모식도이다. 도 5를 참조하면, 보상 패턴(252)은 직사각형 형상(262)일 수 있고, 평행사변형 형상(362)일 수 있으며, 꺽쇠 형상(462) 또는 지그재그 형상(562)일 수도 있다. 도 5는 4종류의 보상 패턴의 형태를 예로 들고 있으나, 본 발명의 보상 패턴의 형상은 이에 제한되는 것은 아니며, 커패시터 부품에 가해지는 응력의 방향 등을 고려하여 적절하게 선택될 수 있다.

[0068] 본 발명의 일 예시에서, 보강 패턴은 마진부와 상이한 인장 강도를 가질 수 있다. 본 명세서에서 「인장 강도」란, 대상체에 대하여 180° 의 각도로 인장력을 가하였을 때, 대상체가 파괴 또는 파단되는 시점에서의 응력을 의미할 수 있다.

[0070] 상기 보강 패턴의 인장 강도는, 예를 들어 유전체층의 인장 강도의 1.1배 이상일 수 있으나, 이에 제한되는 것은 아니다. 상기 패턴의 인장 강도는 유전체층의 인장 강도의 1.10 배 이상, 1.12 배 이상, 1.14 배 이상, 1.16 배 이상, 1.18 배 이상 또는 1.20 배 이상일 수 있으며, 상한은 특별히 제한되는 것은 아니나, 예를 들어 100배 이하일 수 있다. 보강 패턴이 전술한 범위의 인장 강도를 가지는 경우 외부의 응력을 완화시킬 수 있으며, 커패시터 부품에 전달되는 응력을 줄일 수 있다.

[0072] 본 발명의 일 실시예에서, 보강 패턴은 금속을 포함할 수 있다. 상기 금속은 전술한 범위의 인장 강도를 만족하는 것이라면 특별히 제한되는 것은 아니나, 예를 들어 은(Ag), 팔라듐(Pd), 금(Au), 백금(Pt), 니켈(Ni), 구리(Cu), 주석(Sn), 텉스텐(W), 팔라듐(Pd), 티타늄(Ti), 철(Fe), 알루미늄(Al), 마그네슘(Mg) 또는 이들의 합금을 포함할 수 있다. 또한, 본 발명의 일례에서, 상기 금속은 내부 전극에 포함되는 금속과 동일한 성분을 포함할 수 있다.

[0074] 보강 패턴이 금속을 포함하는 경우, 상기 보강 패턴은 금속층일 수 있다. 이러한 금속층은, 예를 들어 세라믹 그린 시트 상에 금속막을 직접 부착하고 상기 금속막 상에 다시 세라믹 그린 시트를 부착하여 형성하거나, 금속을 포함하는 페이스트를 이용하여 세라믹 그린 시트 상에 금속 패턴을 도포하고 상기 페이스트 상에 세라믹 그린 시트를 부착한 후, 이를 소성함으로써 형성할 수 있다. 보강 패턴이 금속층일 경우, 저렴한 비용으로 높은 인장 강도를 확보할 수 있다.

[0076] 본 발명의 다른 실시예에서, 보강 패턴은 세라믹 재료를 포함할 수 있다. 상기 세라믹 재료는 소성 후의 인장 강도가 전술한 범위를 만족하는 것이라면 특별히 제한되지 않는다. 예를 들어, 상기 세라믹 재료는 유전체층에 포함되는 세라믹 물질을 포함하거나, 유전체층과 동일한 성분의 세라믹 물질을 사용하되, 세부 성분들의 함량비율을 조절하여 인장 강도를 조절한 것일 수 있다.

[0078] 보강 패턴이 세라믹 재료를 포함하는 경우, 보강 패턴은 세라믹층일 수 있다. 이러한 세라믹층은 세라믹 그린 시트 상에 보강 패턴을 형성하는 세라믹 재료로 세라믹 패턴을 인쇄하고, 상기 세라믹 재료 상에 세라믹 그린 시트를 부착하여 형성할 수 있다. 보강 패턴을 세라믹 재료로 형성하는 경우, 소성시 수축 개시 온도를 바디와 일치하도록 조절할 수 있다.

[0080] 하나의 예시에서, 보강 패턴의 평균 폭은 $5 \mu\text{m}$ 이하일 수 있다. 상기 보강 패턴의 폭은 마진부 내부에 포함되는 보강 패턴의 Y 방향(제 3 방향)의 두께 또는 길이를 의미할 수 있다. 상기 보강 패턴의 평균 폭은 소성된 마진부의 서로 다른 5군데의 단면에서 측정된 폭의 평균일 수 있다.

[0082] 상기 보강 패턴의 평균 폭은 $5 \mu\text{m}$ 이하, $4 \mu\text{m}$ 이하, $3 \mu\text{m}$ 이하 또는 $2 \mu\text{m}$ 이하일 수 있으며, 하한은 특별히 제한되는 것은 아니나, 예를 들어 $0.01 \mu\text{m}$ 이상일 수 있다. 보강 패턴의 폭이 상기 범위를 만족하는 경우, 커패시터 부품의 크기에 큰 영향을 주지 않으면서도 효과적으로 부품의 강도를 향상시킬 수 있다.

[0084] 본 발명의 일 실시형태에서, 마진부에 포함되는 보강 패턴은 2층 이상일 수 있다. 마진부가 보강 패턴을 2층 이상 포함한다는 것은, 마진부 내부에 폭 방향(Y 방향)으로 서로 이격되어 배치된 보강 패턴이 2 이상 포함되는 것을 의미할 수 있다. 도 6은 보강 패턴을 2층 이상 포함하는 마진부를 나타내는 예시이다. 도 6을 참조하면, 마진부(631, 732) 내부에 보강 패턴(662, 762)이 서로 두께 방향으로 이격되어 배치되어 있을 수 있다. 상기 도 6의 경우 2층의 보강 패턴이 배치된 구조를 예로 들고 있으나, 보강 패턴은 3층 이상, 4층 이상 또는 5층 이상 배치될 수 있으며, 예를 들어 50층 이하로 배치될 수 있다.

- [0086] 본 발명의 일 실시예에서, 2층 이상의 보강 패턴은 추세선이 나란히 배치될 수 있다. 본 명세서에서 「추세선」 이란, 보강 패턴의 길이, 폭 및 두께 중 가장 큰 값을 가지는 방향에 대하여, 상기 방향의 어느 한 말단의 한 지점으로부터 타측 말단의 어느 한 지점까지의 선을 의미할 수 있다. 추세선이 나란히 배치된다는 것은, 2 이상의 추세선이 이루는 각도가 90° 미만인 것을 의미할 수 있다. 또한, 2 이상의 추세선이 이루는 각도가 0° 인 경우 상기 추세선은 평행하게 배치된 것을 의미할 수 있다.
- [0088] 본 발명의 다른 실시예에서, 2층 이상의 보강 패턴은 추세선이 교차하도록 배치될 수 있다. 추세선이 교차하도록 배치된다는 것은, 2 이상의 추세선이 이루는 각도가 90° 이상인 것을 의미할 수 있다. 또한, 2 이상의 추세선이 이루는 각도가 90° 인 경우 상기 추세선은 서로 직교하도록 배치된 것을 의미할 수 있다.
- [0090] 하나의 예시에서, 2층 이상의 보강 패턴은 추세선이 나란히 배치되는 영역 및 교차하는 영역을 모두 포함할 수 있다. 이 경우, 추세선이 나란히 배치되는 영역과 교차하는 영역은 서로 다른 층에 위치할 수 있으며, 길이 방향, 두께 방향 및 폭 방향에 대하여 서로 이격되어 배치될 수 있다.
- [0092] 다른 예시에서, 2층 이상의 보강 패턴은, 전술한 금속층을 포함하는 보강 패턴과 세라믹층을 포함하는 보강 패턴을 함께 포함할 수 있다. 이 경우, 전술한 금속층을 포함하는 보강 패턴과 세라믹층을 포함하는 보강 패턴이 교대로 적층되거나, 전술한 금속층을 포함하는 보강 패턴과 세라믹층을 포함하는 보강 패턴이 각각 같은 종류끼지 적층될 수 있으나, 이에 제한되는 것은 아니다.
- [0094] 제1 및 제2 마진부(131, 132)는 절연 물질로 이루어질 수 있으며, 티탄산바륨 등과 같은 세라믹 물질로 이루어질 수 있다. 이 경우, 제1 및 제2 마진부(131, 132)는 유전체층(111)에 포함된 것과 동일한 세라믹 물질을 포함하거나, 유전체층(111)과 동일한 물질로 이루어질 수 있다.
- [0096] 본 발명의 일례에서, 제1 및 제2 마진부는 평균 폭이 $20 \mu\text{m}$ 이하일 수 있다. 상기 마진부의 평균 폭은 소성된 마진부의 서로 다른 5군데의 단면에서 측정된 두께의 평균일 수 있다.
- [0098] 상기 마진부의 평균 폭은, 예를 들어 $20 \mu\text{m}$ 이하, $19 \mu\text{m}$ 이하, $18 \mu\text{m}$ 이하, $17 \mu\text{m}$ 이하, $16 \mu\text{m}$ 이하 또는 $15 \mu\text{m}$ 이하일 수 있으며, 하한은 특별히 제한되는 것은 아니나, $5 \mu\text{m}$ 이상 또는 $6 \mu\text{m}$ 이상일 수 있다.
- [0100] 여기서, 마진부의 폭은 제1 및 제2 마진부(131, 132)의 제3 방향(Y 방향) 길이를 의미할 수 있다.
- [0102] 제1 및 제2 마진부(131, 132)를 형성하는 방법은 특별히 제한하지 않으며, 전술한 보강 패턴을 포함하는 유전체 시트를 적층부의 제3 방향 양 면에 부착하여 형성될 수 있다.
- [0104] 또한, 제1 및 제2 마진부(131, 132)는 전사 공법을 이용하여 보강 패턴을 포함하는 유전체 시트를 전사함으로써 형성될 수도 있다. 이 경우, 제1 및 제2 마진부(131, 132)는 균일한 두께를 가질 수 있다. 제1 및 제2 마진부(131, 132)의 각 두께를 W_m 으로 정의할 때, W_m 의 최대값 대비 최소값의 비율은 $0.9\sim1.0$ 일 수 있다.
- [0106] 종래에는 유전체층의 면적을 내부 전극의 면적보다 크게 형성하여, 내부 전극 중 외부 전극과 연결되는 부분을 제외한 나머지 둘레 부분에 마진 영역을 형성하였다. 하지만 이경우, 수십 내지 수백층의 유전체층을 적층하게 되면 유전체층이 단차를 메우기 위하여 연신하게 되며, 내부 전극도 함께 휘게 된다. 내부 전극이 휘게 되면 해당 부분에서 내전압 특성(BDV; Breakdown Voltage)이 감소하는 문제가 발생하게 된다.
- [0108] 따라서, 본 발명의 일 실시예에 따른 커패시터 부품은 적층부(110)의 제3 방향 양 면에 마진 영역을 제거하고, 마진부를 부착하여 내부 전극으로 인한 단차가 발생하는 것을 방지하고, 내부 전극이 휘는 것을 방지하여 내전압 특성이 감소하는 문제를 예방함으로써, 커패시터 부품의 신뢰성을 향상시킬 수 있다.
- [0110] 본 발명의 일 실시예에서, 적층부(110)는 상기 유전체층(111)을 사이에 두고 서로 대향하도록 배치되는 상기 제1 및 제2 내부 전극(121, 122)을 포함하여 용량이 형성되는 용량 형성부, 및 상기 용량 형성부의 상부 및 하부에 형성된 제1 및 제2 커버부(112)를 포함할 수 있으며, 상기 제1 및 제2 커버부는 내부에 보강 패턴을 포함할 수 있다.
- [0112] 상기 보강 패턴의 인장 강도, 소재, 구조 및 패턴의 개수 등에 관한 내용은 전술한 마진부의 보강 패턴과 동일 하므로 생략하기로 한다.
- [0114] 제1 및 제2 커버부는 유전체층(111)과 동일한 조성으로 이루어질 수 있으며, 내부 전극을 포함하지 않는 유전체층을 바디(100)의 최상부의 내부 전극의 상부와 최하부의 내부 전극의 하부에 각각 적어도 1개 이상 적층하여 형성될 수 있다.

- [0116] 제1 및 제2 커버부(112)는 기본적으로 물리적 또는 화학적 스트레스에 의한 내부 전극의 손상을 방지하는 역할을 수행할 수 있다.
- [0118] 제1 및 제2 커버부(112)의 각 두께(tp)는, 예를들어 25 μm 이하일 수 있다. 상기 제1 및 제2 커버부(112)의 각 두께(tp)는 25 μm 이하, 24 μm 이하, 23 μm 이하, 22 μm 이하, 21 μm 이하 또는 20 μm 이하일 수 있다. 상기 제1 및 제2 커버부의 각 두께(tp)를 최소화하여 커패시터 부품(10)의 단위 부피당 용량을 향상시킬 수 있다.
- [0120] 또한, tp의 하한은 특별히 한정하지 않으며 제1 및 제2 방향 단면에서 바디 모서리의 곡률 반경(R1)을 고려하여 적절하게 선택할 수 있고, 예를 들어 5 μm 이상일 수 있다.
- [0122] 여기서, 상부 및 하부 커버부의 각 두께(tp)는 상부 및 하부 커버부(112)의 제1 방향(X 방향) 길이를 의미할 수 있다.
- [0124] 제1 및 제2 외부 전극(151, 152)은 각각 바디의 제3 방향의 양면에 배치될 수 있다. 상기 제1 및 제2 외부 전극(151, 152)은 바디의 상기 제1 방향(Z 방향)의 양 면으로 연장되어 배치될 수 있으며, 바디의 상기 제3 방향(Y 방향)의 양 면으로도 연장되어 배치될 수 있다.
- [0126] 또한, 제1 및 제2 외부 전극(151, 152)은 상기 바디의 제1 및 제2 면(1, 2)의 일부까지 연장되어 배치될 수 있다. 이때, 제1 및 제2 외부 전극(151, 152)은 바디의 제5 및 제6 면(5, 6)의 일부까지도 연장되어 배치될 수 있다.
- [0128] 제1 및 제2 외부 전극(151, 152)의 형성 방법은 특별히 한정할 필요는 없으며, 예를 들어 도전성 금속 및 글라스를 포함하는 페이스트에 바디를 딥핑하여 형성하거나, 금속 페이스트를 건조시킨 건조막을 바디 상에 전사하여 형성할 수 있다.
- [0130] 본 발명에 따른 일 실시형태에서, 제1 및 제2 외부 전극은 은(Ag), 팔라듐(Pd), 금(Au), 백금(Pt), 니켈(Ni), 구리(Cu), 주석(Sn), 텉스텐(W), 팔라듐(Pd), 티타늄(Ti) 및 이들의 합금 중 하나 이상을 사용할 수 있다. 또한, 기판과의 실장성을 향상시키기 위하여, 제1 및 제2 외부 전극(151, 152) 상에 도금층이 형성될 수 있다.
- [0132] 도 9 내지 도 12는 본 발명의 또 다른 실시예를 나타내는 도면이다. 도 9 내지 도 12를 참조하면, 본 발명의 커패시터 부품(10)은 제1 및 제2 내부 전극(121, 122)과 전기적으로 연결되는 제1 및 제2 연결부(141, 142)를 포함하고, 제1 및 제2 외부 전극(151, 152)은 상기 제1 및 제2 연결부(141, 142) 상에 배치될 수 있다.
- [0134] 이 때, 제1 및 제2 연결부(141, 142)는 적층부(110) 상에 배치되는 금속층(141a, 142a) 및 상기 금속층 상에 배치되는 세라믹층(141b, 142b)을 포함할 수 있다.
- [0136] 상기 금속층(141a, 142a)은 적층부(110)의 제2 방향(X 방향)의 일 면 및 타 면에 각각 배치되어, 각각 제1 및 제2 내부 전극(121, 122)과 전기적으로 접속될 수 있다.
- [0138] 금속층(141a, 142a)은 전기 전도성이 높은 금속 물질을 포함할 수 있으며, 제1 내부 전극(121)과의 전기적 연결성을 높이기 위하여 제1 내부 전극(121)과 동일한 금속을 포함할 수 있다. 예를 들어, 은(Ag), 팔라듐(Pd), 금(Au), 백금(Pt), 니켈(Ni), 구리(Cu), 주석(Sn), 텉스텐(W), 팔라듐(Pd), 티타늄(Ti) 및 이들의 합금 중 하나 이상을 포함할 수 있다.
- [0140] 금속층(141a, 142a)은 소결 전극의 형태로 제공될 수 있으며, 바디(100)와 동시에 소결될 수 있다. 이 경우, 소결 전의 금속층(141a, 142a)은 금속 입자, 바인더와 같은 유기 물질을 포함하는 상태로 바디(100)에 전사될 수 있으며, 소결 후 유기 물질 등을 제거될 수 있다.
- [0142] 금속층의 두께(ta)는 특별히 한정하지 않으나, 예를 들어 1~10 μm 일 수 있다. 여기서, 금속층의 두께(ta)란 금속층의 제2 방향(X 방향) 길이를 의미할 수 있다.
- [0144] 세라믹층(141b, 142b)은 금속층(141a, 142a) 상에 배치되며, 실링 특성을 향상시켜 외부로부터 수분이나 도금액 등이 침투하는 것을 최소화하는 역할을 한다. 세라믹층(141b, 142b)은 금속층(141a, 142a)의 제1 방향(Z 방향) 및 제3 방향(Y 방향)의 단면들을 덮지 않도록 형성될 수 있다.
- [0146] 세라믹층(141b, 142b)은 티탄산바륨 등과 같은 세라믹 물질로 이루어질 수 있다. 이 경우, 세라믹층(141b, 142b)은 유전체층(111)에 포함된 것과 세라믹 물질을 포함하거나, 유전체층(111)과 동일한 물질로 이루어질 수 있다.

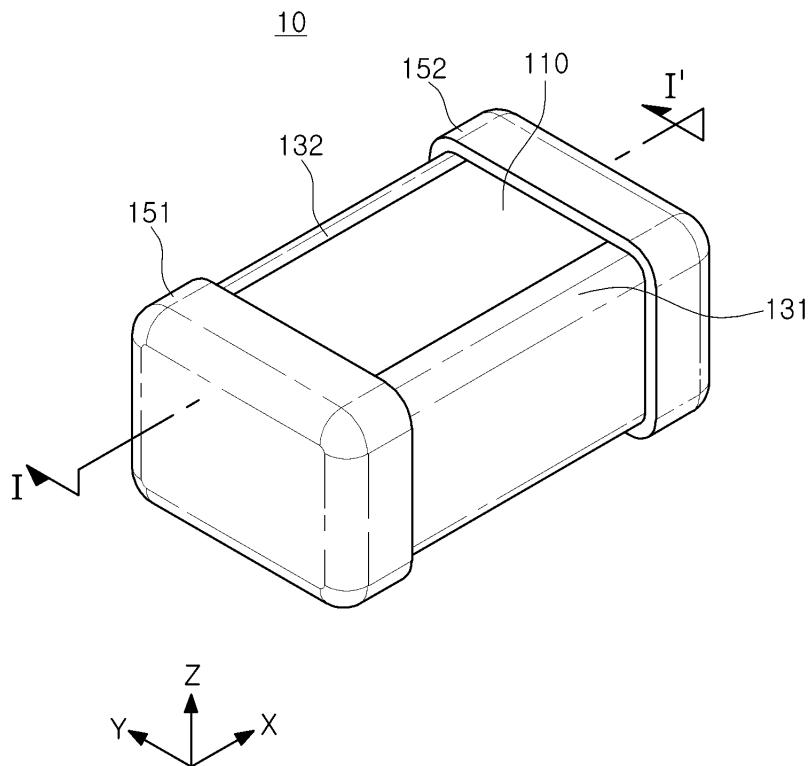
- [0148] 세라믹층(141b, 142b)은 금속층(141a, 142a)과 마찬가지로 전사하는 방식으로 형성될 수 있으며, 이후 소결 과정을 거칠 수 있다. 전사 공정을 위하여 소결 전의 세라믹층(141b, 142b)은 높은 접착력을 갖는 것이 바람직하므로 이를 위해 상대적으로 바인더 등의 유기 물질을 많이 포함할 수 있다. 이 경우, 소결 후에도 일부 유기 물질이 잔존할 수 있으므로 세라믹층(141b, 142b)은 유전체층(111)보다 많은 양의 유기 물질 성분을 포함할 수 있다.
- [0150] 세라믹층의 두께(tb)는 특별히 한정하지 않으나, 예를 들어 3~15 μm 일 수 있다. 여기서, 세라믹층의 두께(tb)란 세라믹층의 제2 방향 길이(X 방향)를 의미할 수 있다.
- [0152] 본 발명의 일 실시예에서, 제1 및 제2 연결부(141, 142)는 시트를 전사하는 방법을 이용하여 형성될 수 있으며, 균일한 두께를 가질 수 있다. 이에 따라, 제1 및 제2 연결부(141, 142)의 두께의 최대값 대비 최소값의 비율은 0.9~1.0일 수 있다. 여기서, 제1 및 제2 연결부(141, 142)의 두께란 제1 및 제2 연결부(141, 142)의 제2 방향(X 방향) 길이를 의미할 수 있다.
- [0154] 본 발명에 따른 커패시터 부품이 전술한 제1 및 제2 연결부는 가지는 경우, 내습 신뢰성을 확보함과 동시에 커패시터 부품의 강도를 높일 수 있다.
- [0156] 이상에서 본 발명의 실시 형태에 대하여 상세하게 설명하였지만 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

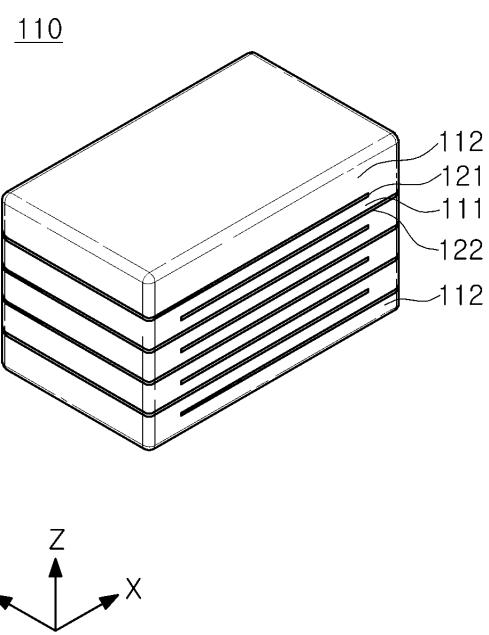
- [0158]
- 10: 커패시터 부품
 - 100: 바디
 - 110: 적층부
 - 111: 유전체층
 - 112: 커버부
 - 121, 122: 내부 전극
 - 131, 132: 마진부
 - 151, 152: 외부 전극

도면

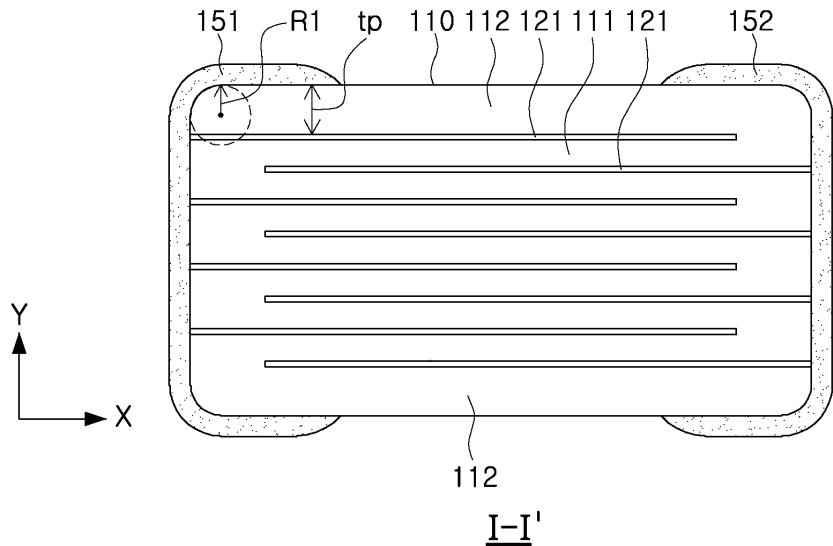
도면1



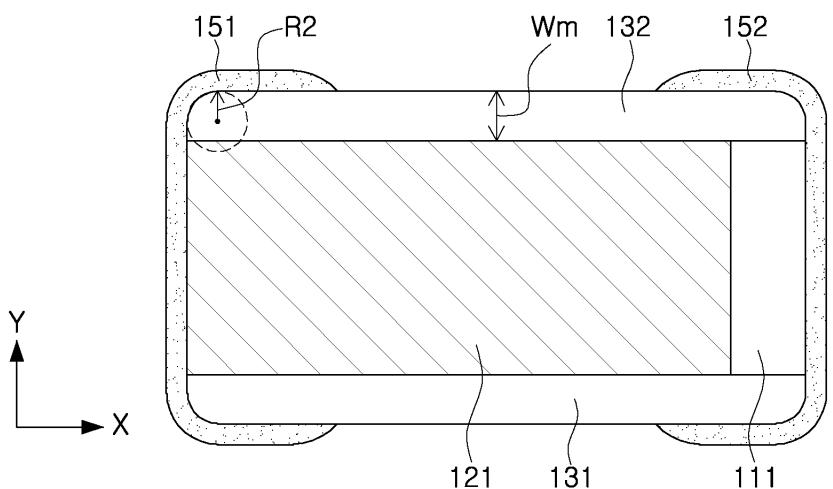
도면2



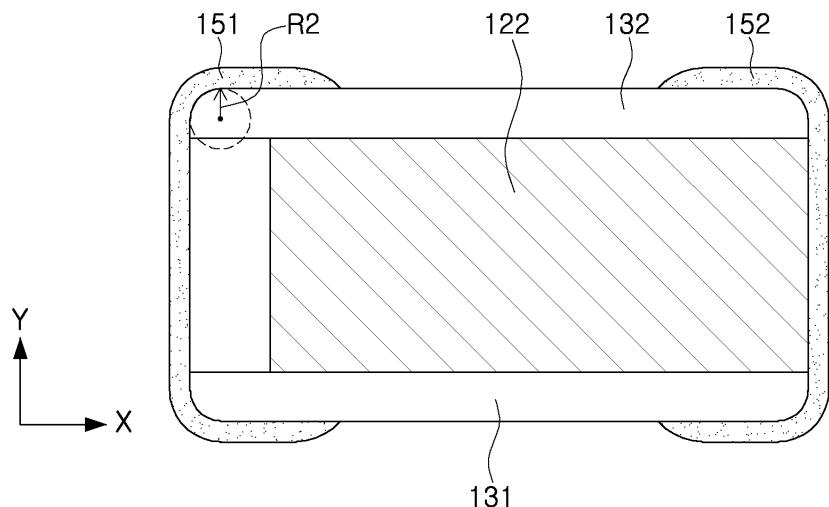
도면3



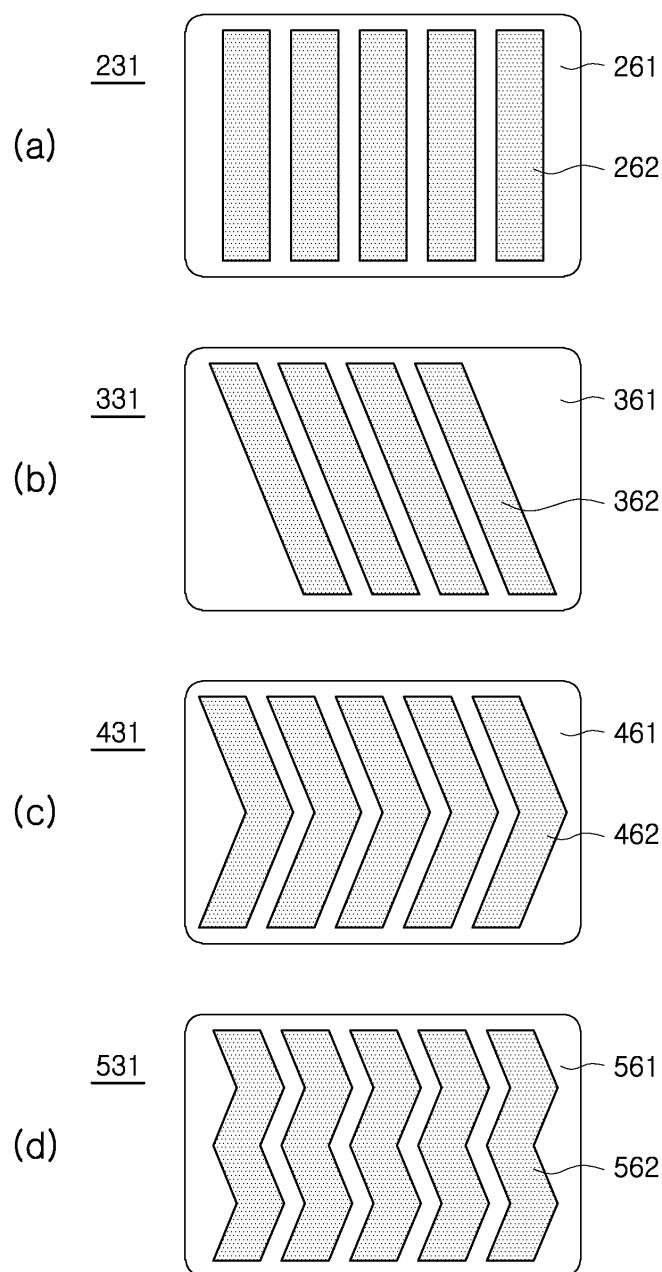
도면4a



도면4b

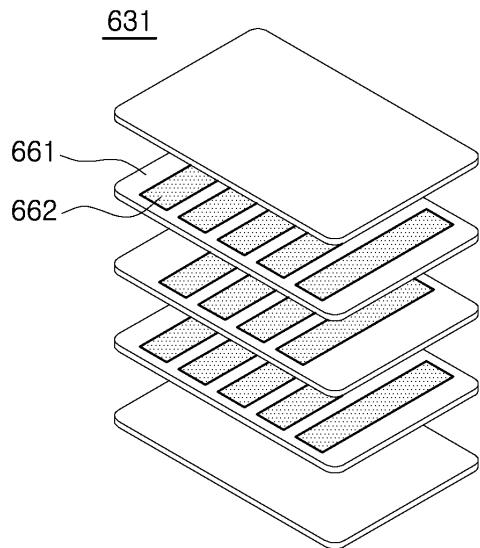


도면5

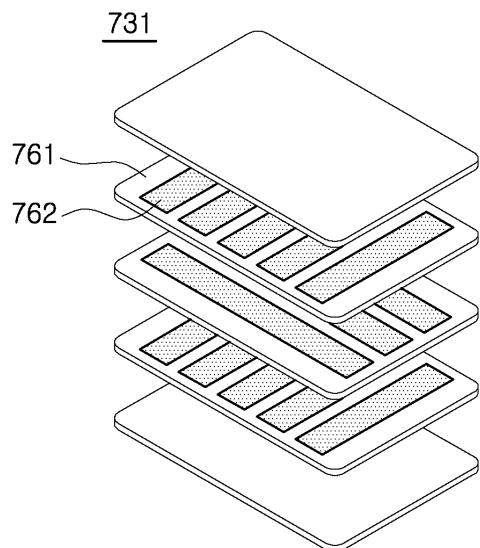


도면6

(a)

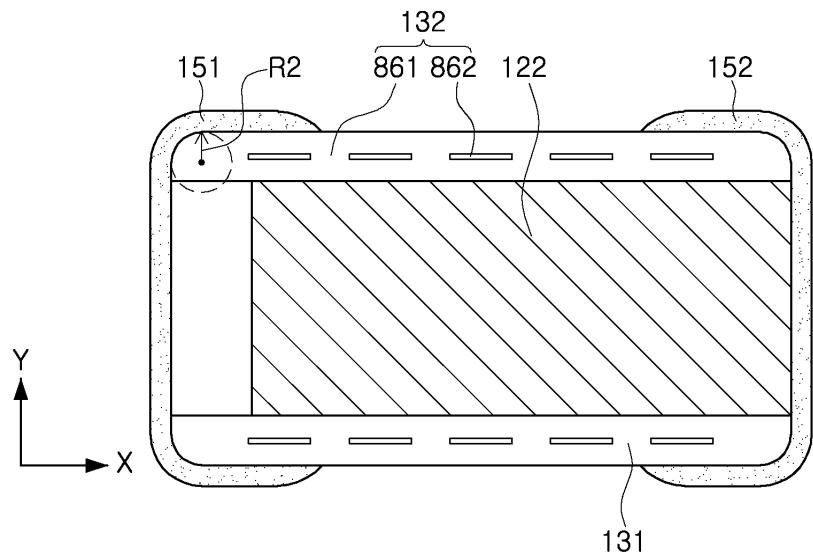


(b)

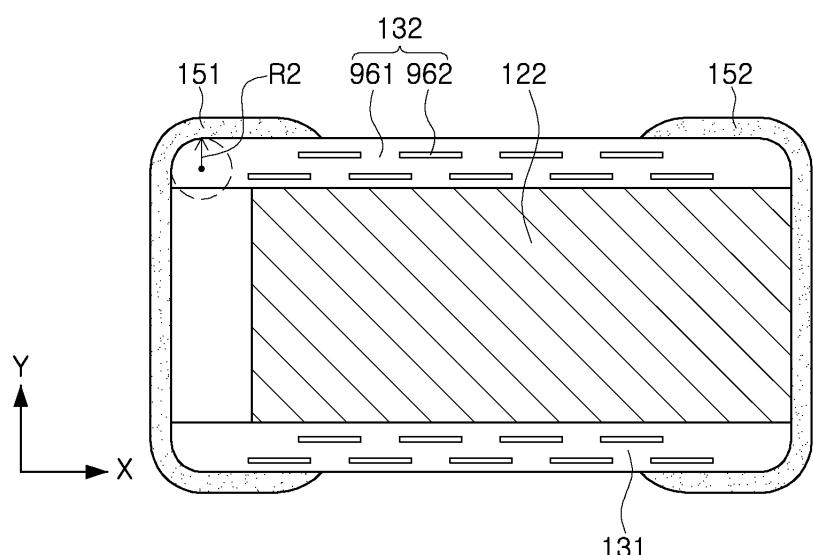


도면7

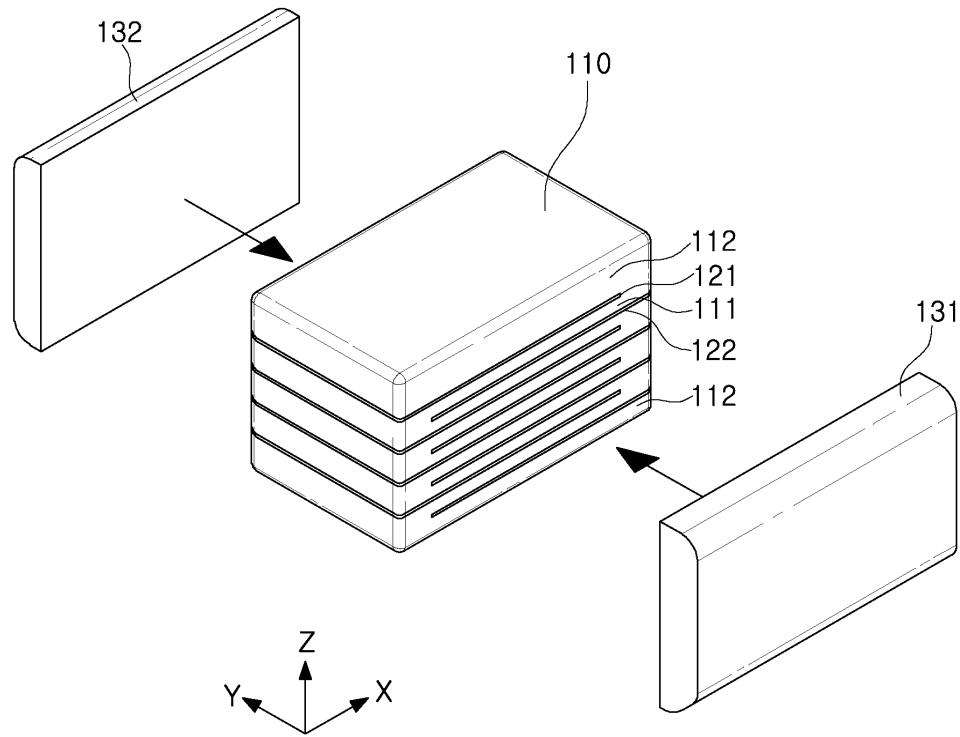
(a)



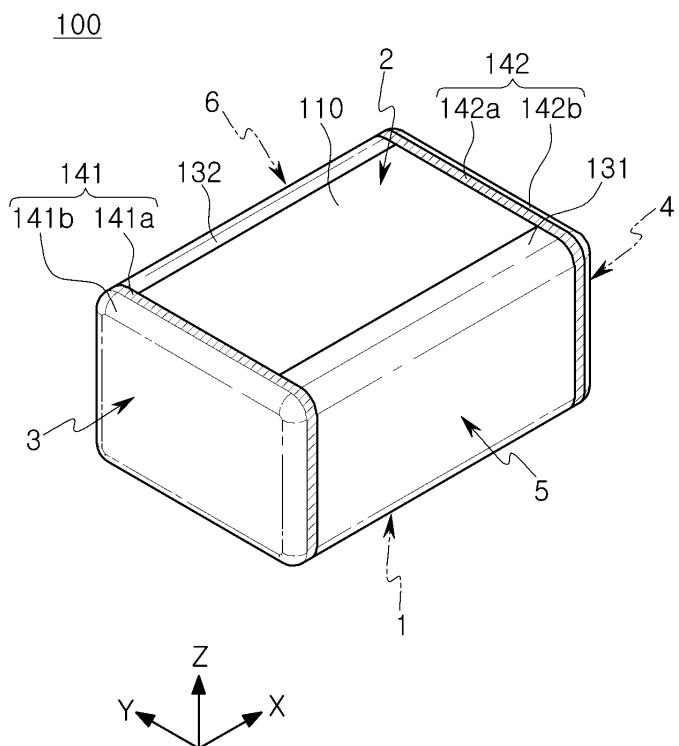
(b)



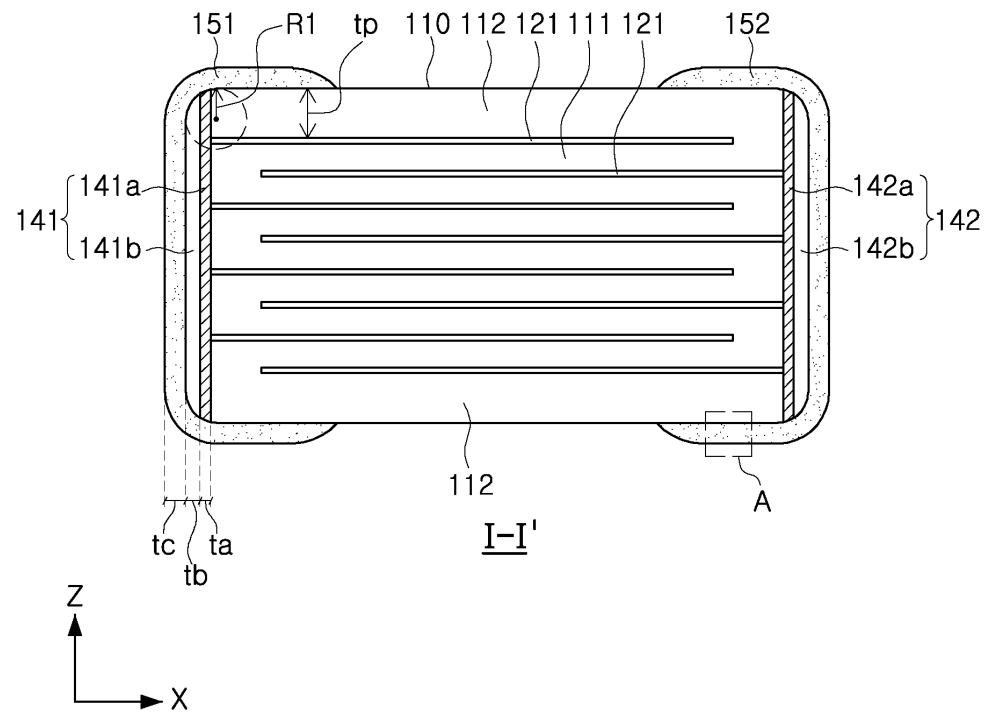
도면8



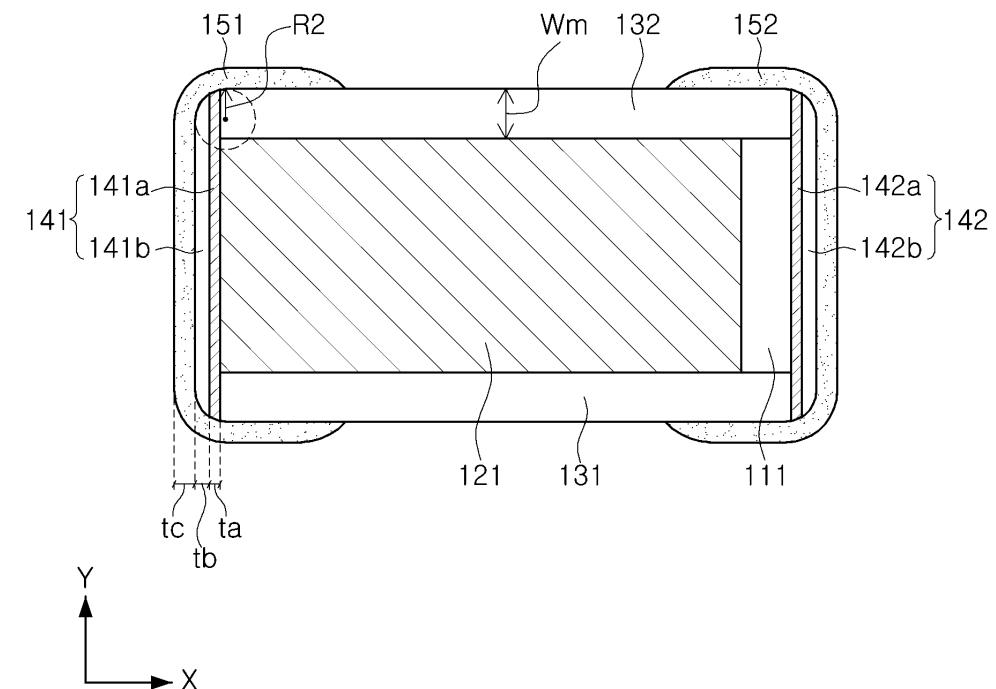
도면9



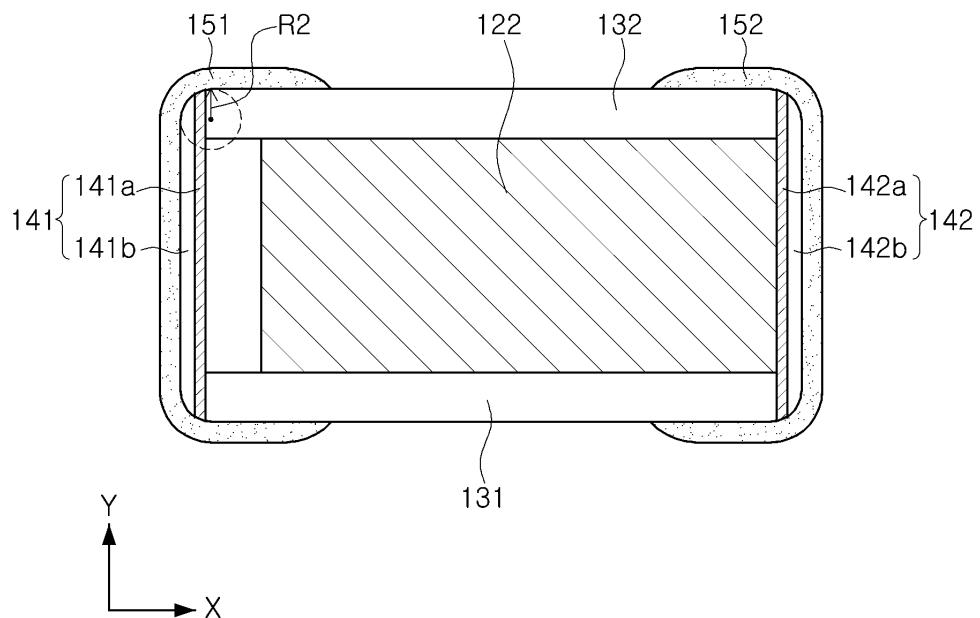
도면10



도면11a

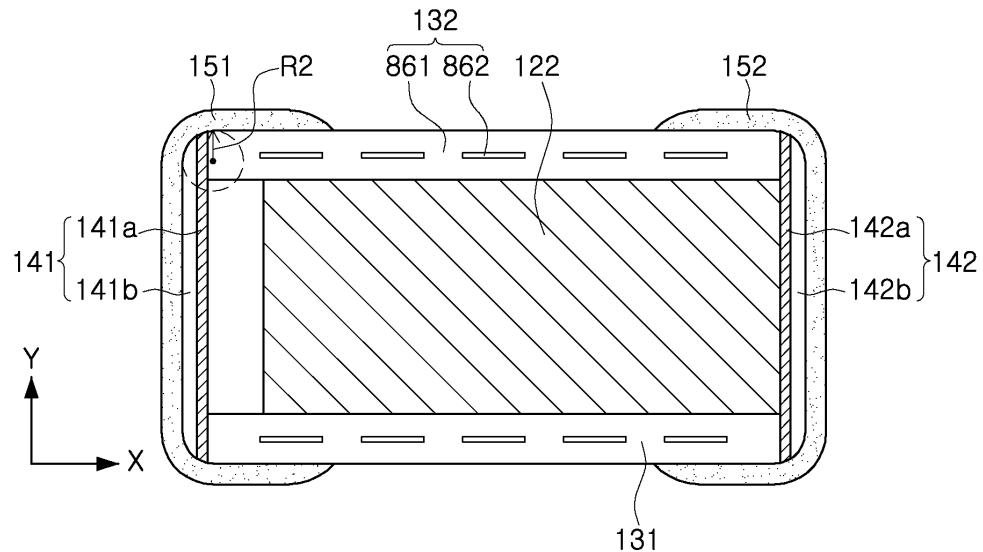


도면11b



도면12

(a)



(b)

