

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6038771号
(P6038771)

(45) 発行日 平成28年12月7日(2016.12.7)

(24) 登録日 平成28年11月11日(2016.11.11)

(51) Int.Cl.	F I
HO 1 L 35/32 (2006.01)	HO 1 L 35/32 A
HO 1 L 35/14 (2006.01)	HO 1 L 35/14
HO 1 L 35/34 (2006.01)	HO 1 L 35/34

請求項の数 16 (全 16 頁)

(21) 出願番号	特願2013-502561 (P2013-502561)	(73) 特許権者	390020248
(86) (22) 出願日	平成22年12月23日(2010.12.23)		日本テキサス・インスツルメンツ株式会社
(65) 公表番号	特表2013-524506 (P2013-524506A)		東京都新宿区西新宿六丁目24番1号
(43) 公表日	平成25年6月17日(2013.6.17)	(73) 特許権者	507107291
(86) 国際出願番号	PCT/US2010/062055		テキサス インスツルメンツ インコーポ
(87) 国際公開番号	W02011/126530		レイテッド
(87) 国際公開日	平成23年10月13日(2011.10.13)		アメリカ合衆国 テキサス州 75265
審査請求日	平成25年12月12日(2013.12.12)		-5474 ダラス メール ステイショ
(31) 優先権主張番号	12/750,408		ン 3999 ビーオーボックス 655
(32) 優先日	平成22年3月30日(2010.3.30)		474
(33) 優先権主張国	米国 (US)	(74) 上記1名の代理人	100098497
			弁理士 片寄 恭三

最終頁に続く

(54) 【発明の名称】 半導体熱電対及びセンサ

(57) 【特許請求の範囲】

【請求項1】

基板と、

前記基板の第1の部分の上に形成される薄い誘電体層と、

前記基板の第2の部分の上に形成される厚い誘電体層と、

少なくとも前記薄い誘電体層の一部の上に延在する第1の導電性層の第1の部分であって、前記第1の導電性層が第1のゼーベック係数を有する第1の材料で作られる、前記第1の導電性層の第1の部分と、

少なくとも前記厚い誘電体層の一部の上に延在し、前記第1の導電性層の第1の部分から延びる前記第1の導電性層の第2の部分と、

前記薄い誘電体層と前記厚い誘電体層のそれぞれの少なくとも一部の上に延在する第2の導電性層であって、前記第2の導電性層と前記基板との間に垂直的な温度勾配を作るように前記第2の導電性層が赤外線放射を受け取るように構成される、前記第2の導電性層と、

前記第2の導電性層と前記第1の導電性層の前記第2の部分との間に形成され、前記第1のゼーベック係数よりも小さい第2のゼーベック係数を有する導電性パスと、

前記第1の導電性層の前記第1の部分に結合される第1の相互接続パスと、

前記第1の導電性層の前記第2の部分に前記導電性パスを介して結合される第2の相互接続パスであって、相互接続層を含み、前記相互接続層が前記導電性パスよりも高い熱インピーダンスを有する、前記第2の相互接続パスと、

10

20

を含む、装置。

【請求項 2】

請求項 1 に記載の装置であって、

前記第 1 の導電性層がポリシリコンで形成され、前記薄い誘電体層と前記厚い誘電体層とが二酸化シリコンで形成され、前記第 2 の導電性層がアルミニウム又は銅で形成されるメタライゼーション層であり、前記薄い誘電体層が 10 nm から 12 nm の間である、装置。

【請求項 3】

請求項 2 に記載の装置であって、

前記厚い誘電体層が 200 nm から 220 nm の間のフィールド酸化物層である、装置

10

【請求項 4】

請求項 3 に記載の装置であって、

前記第 1 の導電性層の前記第 1 の部分の少なくとも一部の上に延在する第 3 の導電性層の第 1 の部分と、

前記第 1 の導電性層の前記第 2 の部分の少なくとも一部の上に延在し、前記第 3 の導電性層の前記第 1 の部分から分離されている前記第 3 の導電性層の第 2 の部分と、

前記第 1 の導電性層の前記第 1 の部分と前記第 3 の導電性層の前記第 1 の部分との間に形成される第 1 の導電性パイアと、

前記第 1 の導電性層の前記第 2 の部分と第 3 の導電性層の前記第 2 の部分との間に形成される第 2 の導電性パイアと、

20

互いに分離されている第 4 の導電性層の第 1、第 2 及び第 3 の部分と、

前記第 3 の導電性層の前記第 1 の部分と前記第 4 の導電性層の前記第 1 の部分との間に形成される第 3 の導電性パイアと、

前記第 4 の導電性層の前記第 3 の部分と前記相互接続層との間に形成される第 4 の導電性パイアと、

前記相互接続層と前記第 4 の導電性層の前記第 2 の部分との間に形成される第 5 の導電性パイアと、

前記第 3 の導電性層の前記第 2 の部分と前記第 4 の導電性層の前記第 2 の部分との間に形成される第 6 の導電性パイアと、

30

前記第 4 の導電性層の前記第 2 の部分と前記第 2 の導電性層との間に形成される第 7 の導電性パイアと、

を更に含み、

前記第 2 の導電性パイアと、前記第 3 の導電性層の前記第 2 の部分と、前記第 6 の導電性パイアと、前記第 4 の導電性層の前記第 2 の部分と、前記第 7 の導電性パイアとが、前記導電性バスの少なくとも一部を形成し、前記第 4 の導電性層の第 3 の部分と、前記第 4 の導電性パイアと、前記相互接続層と、前記第 5 の導電性パイアと、第 4 の導電性層の前記第 2 の部分とが、前記第 2 の相互接続バスの少なくとも一部を形成し、前記第 1 の導電性パイアと、前記第 3 の導電性層の前記第 1 の部分と、前記第 3 の導電性パイアと、前記第 4 の導電性層の前記第 1 の部分とが、前記第 1 の相互接続バスの少なくとも一部を形成する、装置。

40

【請求項 5】

請求項 4 に記載の装置であって、

前記第 3 及び第 4 の導電性層がそれぞれアルミニウム又は銅で形成され、前記第 1、第 2、第 3、第 4、第 5、第 6 及び第 7 の導電性パイアがアルミニウム又はタングステンで形成され、前記相互接続層が窒化チタンで形成される、装置

【請求項 6】

請求項 1 に記載の装置であって、

前記第 1 の導電性層が第 1 の導電型の材料でドーパされたポリシリコンで形成され、前記薄い誘電体層と前記厚い誘電体層とが二酸化シリコンで形成される、装置。

50

【請求項 7】

サーモパイルを形成するためにアレイ状に互いに結合される複数の熱電対を含む装置であって、

各熱電対が、
薄い誘電体層と、
厚い誘電体層と、

少なくとも前記薄い誘電体層の一部の上に延在する第 1 の導電性層の第 1 の部分であって、前記第 1 の導電性層が第 1 のゼーベック係数を有する第 1 の材料で作られる、前記第 1 の導電性層の第 1 の部分と、

少なくとも前記厚い誘電体層の一部の上に延在し、前記第 1 の導電性層の前記第 1 の部分から延びる前記第 1 の導電性層の第 2 の部分と、

前記薄い誘電体層と前記厚い誘電体層のそれぞれの少なくとも一部の上に延在する第 2 の導電性層であって、前記第 2 の導電性層と前記基板との間に垂直的な温度傾斜を作るように前記第 2 の導電性層が赤外線放射を受け取るように構成される、前記第 2 の導電性層と、

前記第 2 の導電性層と前記第 1 の導電性層の前記第 2 の部分との間に形成され、前記第 1 のゼーベック係数よりも小さい第 2 のゼーベック係数を有する導電性パスと、

前記第 1 の導電性層の前記第 1 の部分に結合される第 1 の相互接続パスと、

前記第 1 の導電性層の前記第 2 の部分に前記導電性パスを介して結合される第 2 の相互接続パスであって、相互接続層を含み、前記相互接続層が前記導電性パスよりも高い熱インピーダンスを有する、前記第 2 の相互接続パスと、

を含む、装置。

【請求項 8】

請求項 7 に記載の装置であって、

前記第 1 の導電性層がポリシリコンで形成され、前記第 2 の導電性層がアルミニウム又は銅で形成されるメタライゼーション層であり、前記薄い誘電体層が 10 nm から 12 nm の間であり、前記薄い誘電体層と前記厚い誘電体層とが二酸化シリコンで形成される、装置。

【請求項 9】

請求項 8 に記載の装置であって、

前記厚い誘電体層が 200 nm から 220 nm の間のフィールド酸化物層である、装置。

【請求項 10】

請求項 9 に記載の装置であって、

各熱電対が、

前記第 1 の導電性層の前記第 1 の部分の少なくとも一部の上に延在する第 3 の導電性層の第 1 の部分と、

前記第 1 の導電性層の前記第 2 の部分の少なくとも一部の上に延在し、前記第 3 の導電性層の前記第 1 の部分から分離されている前記第 3 の導電性層の第 2 の部分と、

前記第 1 の導電性層の前記第 1 の部分と前記第 3 の導電性層の前記第 1 の部分との間に形成される第 1 の導電性バイアと、

前記第 1 の導電性層の前記第 2 の部分と前記第 3 の導電性層の前記第 2 の部分との間に形成される第 2 の導電性バイアと、

互いに分離されている第 4 の導電性層の第 1、第 2 及び第 3 の部分と、

前記第 3 の導電性層の前記第 1 の部分と前記第 4 の導電性層の前記第 1 の部分との間に形成される第 3 の導電性バイアと、

前記第 4 の導電性層の前記第 3 の部分と前記相互接続層との間に形成される第 4 の導電性バイアと、

前記相互接続層と前記第 4 の導電性層の前記第 2 の部分との間に形成される第 5 の導電性バイアと、

10

20

30

40

50

前記第 3 の導電性層の前記第 2 の部分と前記第 4 の導電性層の第 2 の部分との間に形成される第 6 の導電性バイアと、

前記第 4 の導電性層の前記第 2 の部分と前記第 2 の導電性層との間に形成される第 7 の導電性バイアと、

を更に含み、

前記第 2 の導電性バイアと、前記第 3 の導電性層の前記第 2 の部分と、前記第 6 の導電性バイアと、前記第 4 の導電性層の前記第 2 の部分と、前記第 7 の導電性バイアとが、前記導電性パスの少なくとも一部を形成し、前記第 4 の導電性層の前記第 3 の部分と、前記第 4 の導電性バイアと、前記相互接続層と、前記第 5 の導電性バイアと、前記第 4 の導電性層の前記第 2 の部分とが、前記第 2 の相互接続パスの少なくとも一部を形成し、前記第 1 の導電性バイアと、前記第 3 の導電性層の前記第 1 の部分と、前記第 3 の導電性バイアと、前記第 4 の導電性層の前記第 1 の部分とが、前記第 1 の相互接続パスの少なくとも一部を形成し、前記第 2 の相互接続パスが各熱電対を近傍の熱電対に電気的に結合する、装置。

10

【請求項 1 1】

請求項 1 0 に記載の装置であって、

前記第 3 及び第 4 の導電性層がそれぞれアルミニウム又は銅で形成され、前記第 1、第 2、第 3、第 4、第 5、第 6、及び第 7 の導電性バイアがアルミニウム又はタングステンで形成され、前記相互接続層が窒化チタンで形成される、装置。

【請求項 1 2】

20

請求項 8 に記載の装置であって、

前記厚い誘電体層が 2 0 0 n m から 2 2 0 n m の間の分離領域である、装置。

【請求項 1 3】

請求項 7 に記載の装置であって、

前記サーモパイルに結合される増幅器と、

前記増幅器に結合されるアナログ・デジタル変換器 (A D C) と、

前記 A D C に結合されるデジタル線形化エンジンと、

前記デジタル線形化エンジンに結合されるインターフェースと、

を更に含む、装置。

【請求項 1 4】

30

請求項 1 3 に記載の装置であって、

前記 A D C がシグマ・デルタ A D C である、装置。

【請求項 1 5】

請求項 1 4 に記載の装置であって、

前記インターフェースが S M B u s 準拠インターフェースである、装置。

【請求項 1 6】

請求項 7 に記載の装置であって、

前記第 1 の導電性層が第 1 の導電型の材料でドーブされたポリシリコンで形成される、装置。

【発明の詳細な説明】

40

【技術分野】

【 0 0 0 1】

本願は、全般的に熱電対に関し、より具体的にはモノリシックに集積されたサーモパイルに関する。

【背景技術】

【 0 0 0 2】

図 1 を参照すると、参照番号 1 0 0 は、全般的に、従来のモノリシックに集積された又は「オンチップ」の熱電対を表す。熱電対 1 0 0 は全般的に、膜 1 0 2 を含み、膜 1 0 2 は、シリコン基板 1 0 4 内 (典型的には「リム」と呼ばれる) に形成される窪み 1 0 8 の上にシリコン基板 1 0 4 から延在する 2 つの異なる熱導電性材料 1 1 0 及び 1 1 2 を含む

50

。熱又は赤外線放射が膜 102 に印加されると、窪み 108 の上のエリアと「リム」(ここで基板 104 がヒートシンクとして動作する)との間の膜 102 内に熱的差分が生じる。そのため、読み取り可能であり信頼できる温度測定を確実にできるように、多くの熱電対 100 をサーモパイル内に配置することができる。

【0003】

しかしながら、熱電対 100 には多くの欠点がある。第 1 に、窪み 108 を形成するために用いられる深い選択的エッチングは非標準の製造ステップであり、製造コストを劇的に増大させる可能性がある。第 2 に、膜 102 は非常に脆弱であり、一般に特殊な扱い及びパッケージングを必要とし、一般に膜が圧力及び振動に対し敏感となる。加えて、膜 102 が脆弱であるため、膜のサイズが機械的に制限される。

10

【0004】

図 2 に移ると、別の代替サーモパイル 200 が見られる。サーモパイル 200 は、全般的に、シリコン基板 104 上に「蛇行」して配置される、材料の第 1 のセット 202 - 1、202 - 2、202 - 3、及び 202 - 4 と、材料の第 2 のセット 204 - 1、204 - 2、204 - 3、及び 204 - 4 とを含む。空気(又は別の液体)がサーモパイルを横切ると、サーモパイル 200 全体にわたって温度又は熱勾配が形成される。サーモパイル 200 の配置は、熱電対 100 のアレイを有するサーモパイルより機械的に耐久性があるが、サーモパイル 200 の感度は非常に低く、一般に広い面積を必要とするため、法外に高価になる。

【0005】

20

従来の熱電対及びサーモパイルのいくつかの他の例が、米国特許番号第 3,393,328 号、米国特許番号第 5,059,543 号、米国特許番号第 5,343,064 号、米国特許番号第 6,531,899 号、米国特許番号第 6,565,254 号、米国特許番号第 6,793,389 号、米国特許番号第 6,987,223 号、米国特許番号第 7,042,690 号、米国特許番号第 7,282,712 号、米国特許番号第 7,406,185 号、米国特許公開番号 2009/0260669、Paul 等による文献「商用 CMOS テクノロジによる熱電赤外線イメージングマイクロシステム (Thermoelectric Infrared Imaging Microsystem by Commercial CMOS Technology)」Proceedings Eur. Solid-State Device Conf., Bordeaux, France, Sep. 8-10, 1998, pp. 52-55、及び Lahiji 等による文献「バッチ製造シリコンサーモパイル赤外線検出器 (A Batch-Fabricated Silicon Thermopile Infrared Detector)」IEEE Transactions on Electron Devices, Vol. 29, No. 1, Jan. 1982, pp. 14-22 に記載されている。

30

【発明の概要】

【0006】

したがって、本発明の例示の実施形態では装置が提供される。この装置は、基板、基板の第 1 の部分の上に形成される薄い誘電体層、基板の第 2 の部分の上に形成される厚い誘電体層、薄い誘電体層及び厚い誘電体層のそれぞれの少なくとも一部の上に延在し、第 1 のゼーベック係数を有する第 1 の材料で作られる第 1 の導電性層、少なくとも第 1 の導電性層及び薄い誘電体層の一部の上に延在し、第 2 のゼーベック係数を有する第 2 の材料で作られる第 2 の導電性層の第 1 の部分、少なくとも第 1 の導電性層及び厚い誘電体層の一部の上に延在する第 2 の導電性層の第 2 の部分、第 1 の導電性層と第 2 の導電性層の第 1 の部分との間に形成される第 1 の導電性パイア、及び第 1 の導電性層と第 2 の導電性層の第 2 の部分との間に形成される第 2 の導電性パイアを含む。

40

【0007】

本発明の例示の実施形態に従って、第 1 の導電性層がポリシリコンで形成され、薄い誘電体層及び厚い誘電体層が二酸化シリコンで形成される。第 2 の導電性層はアルミニウム

50

又が銅で形成されるメタライゼーション層であり、第1及び第2の導電性バイアがタングステン又がアルミニウムで形成され、薄い誘電体層が約10nmから約12nmの間である。

【0008】

本発明の例示の実施形態に従って、厚い誘電体層が約200nmから約220nmの間のフィールド酸化物層である。

【0009】

本発明の例示の実施形態に従って、この装置は、第2の導電性層の第1及び第2の部分のそれぞれの少なくとも一部の上に延在する第3の導電性層、第2の導電性層と第3の導電性層との間に形成され、第1の導電性バイアと全般的に同一境界を有する第3の導電性バイア、第2の導電性層と第3の導電性層との間に形成される第4の導電性バイアであって、第3の導電性バイアが第2の導電性バイアと全般的に同一境界を有する第4の導電性バイア、第3の導電性層より高い熱インピーダンスを有する相互接続層、第3の導電性層と相互接続層との間に形成される第5の導電性バイア、赤外線放射を受け取るように適合される第4の導電性層、及び第3の導電性層と第4の導電性層との間に形成され、第2のバイアと全般的に同一境界を有する第6の導電性バイアを更に含む。

10

【0010】

本発明の例示の実施形態に従って、第3の導電性層及び第4の導電性層がそれぞれアルミニウム又は銅で形成され、第3、第4、第5、及び第6の導電性バイアがアルミニウム又はタングステンで形成され、相互接続層が窒化チタンで形成される。

20

【0011】

本発明の例示の実施形態に従って、厚い誘電体層が約200nmから約220nmの間の隔離領域である。

【0012】

本発明の例示の実施形態に従って、この装置は、第2の導電性層の第2の部分の上に延在する吸収層を更に含む。

【0013】

本発明の例示の実施形態に従って、この装置は、第2の導電性層の第1の部分の下基板内に形成される埋め込み層を更に含む。

【0014】

本発明の例示の実施形態に従って、吸収層がポリアミドで形成される。

30

【0015】

本発明の例示の実施形態に従って、第1の導電性層が第1の導電型の材料でドーブされたポリシリコンで形成され、薄い誘導体層及び厚い誘導体層が二酸化シリコンで形成され、第2の導電性層が第2の導電型の材料でドーブされたポリシリコンで形成される。

【0016】

本発明の例示の実施形態によって或る装置が提供される。この装置は、サーモパイルを形成するようにアレイ状に互いに結合される複数の熱電対を含み、各熱電対が、薄い誘電体層、厚い誘電体層、薄い誘電体層及び厚い誘電体層のそれぞれの少なくとも一部の上に延在し、第1のゼーベック係数を有する第1の材料で作られる第1の導電性層、少なくとも第1の導電性層及び薄い誘電体層の一部の上に延在し、第2のゼーベック係数を有する第2の材料で作られる第2の導電性層の第1の部分、少なくとも第1の導電性層及び厚い誘電体層の一部の上に延在する第2の導電性層の第2の部分、第1の導電性層と第2の導電性層の第1の部分との間に形成される第1の導電性バイア、及び第1の導電性層と第2の導電性層の第2の部分との間に形成される第2の導電性バイアを含む。

40

【0017】

本発明の例示の実施形態に従って、各熱電対が、第2の導電性層の第1の部分及び第2の部分のそれぞれの少なくとも一部の上に延在する第3の導電性層、第2の導電性層と第3の導電性層との間に形成され、第1の導電性バイアと全般的に同一境界を有する第3の導電性バイア、第2の導電性層と第3の導電性層との間に形成される第4の導電性バイア

50

であって、第４の導電性バイアが第２の導電性バイアと全般的に同一境界を有する第４の導電性バイア、第３の導電性層より高い熱インピーダンスを有する相互接続層、第３の導電性層と相互接続層との間に形成される第５の導電性バイア、赤外線放射を受け取るように適合される第４の導電性層、第３の導電性層と第４の導電性層との間に形成され、第２のバイアと全般的に同一境界を有する第６の導電性バイア、及び第２の導電性層と第３の導電性層との間に形成される第７の導電性バイアであって、近傍の熱電対に第２の導電性層の第１の部分が電氣的に接続されるように第１の導電性バイアと全般的に同一境界を有する第７の導電性バイアを更に含む。

【００１８】

本発明の例示の実施形態に従って、各熱電対が、第２の導電性層の第２の部分の上に延在する吸収層、及び第２の導電性層の第１の部分の下の基板内に形成される埋め込み層を更に含む。

【００１９】

本発明の例示の実施形態に従って、この装置は、サーモパイルに結合される増幅器、増幅器に結合されるアナログ・デジタル変換器（ＡＤＣ）、ＡＤＣに結合されるデジタル線形化エンジン、及びデジタル線形化エンジンに結合されるインターフェースを更に含む。

【００２０】

本発明の例示の実施形態に従って、ＡＤＣがシグマ・デルタＡＤＣである。

【００２１】

本発明の例示の実施形態に従って、インターフェースがＳＭＢｕｓ対応インターフェースである。

【００２２】

本発明の例示の実施形態に従って、熱電対を製造する方法が提供される。この方法は、基板の上に厚い誘電体層及び薄い誘電体層を形成すること、厚い誘電体層及び薄い誘電体層のそれぞれの少なくとも一部の上に延在し、第１のゼーベック係数を有する、第１の導電性層を形成すること、第１の導電性層の上に酸化物層を形成すること、少なくとも第１の導電性層及び薄い誘電体層の一部と全般的に同一境界を有する第１のアパーチャを形成するように及び少なくとも第１の導電性層及び厚い誘電体層の一部と全般的に同一境界を有する第２のアパーチャを形成するように、酸化物層をエッチングすること、第１及び第２の導電性バイアを形成するために第１及び第２のアパーチャを充填すること、第２のゼーベック係数を有する第２の導電性層を酸化物層の上に形成すること、及び、互いに実質的に電氣的に隔離された第２の導電性層の第１及び第２の部分形成するように第２の導電性層をエッチングすることを含む。

【００２３】

本発明の例示の実施形態に従って、メタライゼーション層が第１のメタライゼーション層を更に含み、酸化物層が第１の酸化物層を更に含み、この方法が、第１のメタライゼーション層の上に第２の酸化物層を形成すること、第２の酸化物層の上に相互接続層を形成すること、相互接続層の上に第３の酸化物層を形成すること、第１の導電性バイアと全般的に同一境界を有する第３のアパーチャと、第２の導電性バイアと全般的に同一境界を有する第４のアパーチャと、相互接続層の少なくとも一部と全般的に同一境界を有する第５のアパーチャと、相互接続層の少なくとも一部と全般的に同一境界を有する第６のアパーチャとを形成するように第２及び第３の酸化物層をエッチングすること、第３、第４、第５、及び第６の導電性バイアを形成するために第３、第４、第５、及び第６のアパーチャを充填すること、第３の酸化物層の上に第２のメタライゼーション層を形成すること、及び、第４及び第５の導電性バイアが電氣的に接続され、第３の導電性バイアが第１の近傍の熱電対に電氣的に接続され、第６の導電性バイアが第２の近傍の熱電対に電氣的に接続されるように、第２のメタライゼーション層をエッチングすることを更に含む。

【００２４】

本発明の例示の実施形態に従って、酸化物層が第１の酸化物層を更に含み、メタライゼーション層の第１及び第２の部分が第１及び第２の近傍の熱電対に電氣的に接続され、こ

10

20

30

40

50

の方法が、第１の導電性パイアの下の基板内に埋め込み層を形成すること、メタライゼーション層の上に第２の酸化物層を形成すること、及び、第２のパイアの上に吸収層を形成することを更に含む。

【００２５】

例示の実施形態を添付の図面を参照して説明する。

【図面の簡単な説明】

【００２６】

【図１】従来の熱電対の例である。

【００２７】

【図２】従来のサーモパイルの例である。

10

【００２８】

【図３Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００２９】

【図３Ｂ】図３Ａのプロセスステップの、切断線Ａ－Ａに沿った立面図である。

【００３０】

【図４Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００３１】

【図４Ｂ】図４Ａのプロセスステップの、切断線Ｂ－Ｂに沿った立面図である。

20

【００３２】

【図５Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００３３】

【図５Ｂ】図５Ａのプロセスステップの、切断線Ｃ－Ｃに沿った立面図である。

【００３４】

【図６Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００３５】

【図６Ｂ】図５Ａのプロセスステップの、切断線Ｄ－Ｄに沿った立面図である。

30

【００３６】

【図７Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００３７】

【図７Ｂ】図７Ａのプロセスステップの、切断線Ｅ－Ｅに沿った立面図である。

【００３８】

【図８Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００３９】

【図８Ｂ】図８Ａのプロセスステップの、切断線Ｆ－Ｆに沿った立面図である。

40

【００４０】

【図９Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００４１】

【図９Ｂ】図９Ａのプロセスステップの、切断線Ｇ－Ｇに沿った立面図である。

【００４２】

【図１０Ａ】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【００４３】

【図１０Ｂ】図１０Ａのプロセスステップの、切断線Ｈ－Ｈに沿った立面図である。

50

【 0 0 4 4 】

【図 1 1 A】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【 0 0 4 5 】

【図 1 1 B】図 1 1 A のプロセスステップの、切断線 I - I に沿った立面図である。

【 0 0 4 6 】

【図 1 2 A】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【 0 0 4 7 】

【図 1 2 B】図 1 2 A のプロセスステップの、切断線 J - J に沿った立面図である。

10

【 0 0 4 8 】

【図 1 3 A】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【 0 0 4 9 】

【図 1 3 B】図 1 3 A のプロセスステップの、切断線 K - K に沿った立面図である。

【 0 0 5 0 】

【図 1 4 A】本発明の例示の実施形態に従って熱電対を形成するためのプロセスステップの一例の平面図である。

【 0 0 5 1 】

【図 1 4 B】図 1 4 A のプロセスステップの、切断線 L - L に沿った立面図である。

20

【 0 0 5 2 】

【図 1 5】図 3 A から図 1 4 B のプロセスステップに示した熱電対を用いる集積回路 (IC) の一例である。

【発明を実施するための形態】

【 0 0 5 3 】

図 3 A から図 1 0 B では、(図 1 0 B に示すような) 熱電対 3 0 0 - 1 を形成するためのプロセスを示す。初めに、図 3 A 及び図 3 B で見られるように、基板 1 0 4 の上に薄い誘電体層 3 0 4 及び厚い誘電体層又はフィールド酸化物層 3 0 2 が形成される。典型的には、これらの層 3 0 2 及び 3 0 4 は二酸化シリコンで形成され、1 つ又は複数の従来の酸化プロセスステップを介して基板 1 0 4 上に成長される。薄い酸化物層 3 0 4 の厚さは約 1 0 nm から約 1 2 nm の間であり得、フィールド酸化物層 3 0 2 の厚さは約 2 0 0 nm から約 2 2 0 nm の間であり得る。また、基板 1 0 4 はシリコンで形成することができるが、いくつかの他の適切な材料で基板 1 0 4 を作成することもできる。

30

【 0 0 5 4 】

誘電体層 3 0 2 及び 3 0 4 の形成に続き、図 4 A 及び図 4 B に見られるように、誘電体層 3 0 2 の上に導電性層 3 0 6 - 1 が形成される。典型的には、この導電性層 3 0 6 - 1 は、約 4 0 μ V / K のゼーベック係数を有し、熱電対 3 0 0 - 1 を形成するために用いられる熱導電性材料のうちの 1 つである、ポリシリコンで形成される。導電性層 3 0 6 - 1 の形成において、ポリシリコンの層が、全般的に層 3 0 2 及び 3 0 4 の上に形成され、その後パターニング及びエッチングされて、図 4 A の平面図に示すような形状が形成される。導電性層 3 0 6 - 1 は、P 型材料 (ホウ素、インジウム、又はアルミニウムなど) 又は N 型材料 (リン、ヒ素、及びアンチモンなど) のいずれかでドーピングすることもできる。

40

【 0 0 5 5 】

図 5 A 及び図 5 B に移ると、導電性層 3 0 6 - 1 を用いて導電性コンタクトが形成される。これを実施するために、誘電体層 (典型的には二酸化シリコン) 3 0 8 - 1 が、導電性層 3 0 6 - 1 の上に形成され、パターニング及びエッチングされる (各々が全般的に又は部分的に導電性層 3 0 6 - 1 及び層 3 0 4 又は 3 0 2 の 1 つと同一境界を有する、アパーチャを形成する) 。その後、これらのアパーチャが導電性材料 (即ちタングステン又はアルミニウム) で充填されてバイア 3 1 0 - 1 及び 3 1 2 - 1 を形成する。

【 0 0 5 6 】

50

バイア 3 1 0 - 1 及び 3 1 2 - 1 が適所に配されると、(図 6 A 及び図 6 B に示すような) 導電性層又はメタライゼーション層 3 1 4 - 1 が誘電体層 3 0 8 - 1 の上に形成される。典型的には、メタライゼーション層 3 1 4 - 1 は、バイア 3 1 0 - 1 及び 3 1 2 - 1 に用いられる導電性材料と同様の又はほぼ同一のゼーベック係数を有する材料で形成される。たとえば、タングステン又はアルミニウム (それぞれ $7.5 \mu\text{V/K}$ 及び $3.5 \mu\text{V/K}$ のゼーベック係数を有する) の場合、アルミニウム又は銅 ($6.5 \mu\text{V/K}$) が同様の又はほぼ同一のゼーベック係数を有することになる。このメタライゼーション層 3 1 4 - 1 は (適所に配されると) パターニング及びエッチングされて、互いに電氣的に隔離された 2 つの個別の部分又は「パッド」を形成することができる。また、これらの「パッド」のそれぞれは、バイア 3 1 0 - 1 及び 3 1 2 - 1 の 1 つと電氣的に接触する。あるいは、導電性層 3 1 4 - 1 は、P 型材料 (ホウ素、インジウム、又はアルミニウムなど) 又は N 型材料 (リン、ヒ素、及びアンチモンなど) のいずれかでドーピングされたポリシリコンで形成することができる。典型的には、導電性層 3 1 4 - 1 がドーピングされたポリシリコンで形成されるとき、導電性層 3 0 6 - 1 は導電性層 3 1 4 - 1 とは逆のドーピングを有する。

10

【 0 0 5 7 】

図 7 A 及び図 7 B に移ると、付加的な接続層が形成される。メタライゼーション層 3 1 4 - 1 (及び誘電体層 3 0 8 - 1) の上に誘電体層 (即ち誘電体層 3 1 6 - 1 の一部) がまず形成され、相互接続層が形成される (即ち蒸着及びエッチングされる) 。その後、誘電体層 3 1 6 - 1 の残りが形成される。前の誘電体層 3 0 8 - 1 と同様に、アパーチャが形成され、導電性材料 (即ちアルミニウム又はタングステン) で充填されて、バイア 3 2 0、3 2 2、3 2 4、及び 3 2 6 が形成される。典型的には、相互接続層 3 1 8 (これは、熱電対 3 0 0 - 1 など、近傍の熱電対間の接続層として動作する) が、メタライゼーション層 3 1 4 - 1 及び 3 2 8 に用いられる材料より高い熱インピーダンスを備えた、良好な導電性を有する材料で形成される。たとえば、相互接続層 3 1 8 は窒化チタンで形成され得る。こうした材料を用いることにより、1 つの熱電対 3 0 0 - 1 の、「ホット」ジャンクションを近傍の熱電対 (即ち熱電対 3 0 0 - 1) 内の「コールド」ジャンクションから熱的に隔離することができる。

20

【 0 0 5 8 】

バイア 3 2 0、3 2 2、3 2 4、及び 3 2 6 の形成に続き、(図 8 A 及び図 8 B に示すように) 第 2 のメタライゼーション層 3 2 8 が、蒸着され、パターニングされ、エッチングされる。第 1 のメタライゼーション層 3 1 4 - 1 と同様に、メタライゼーション層 3 2 8 内には、互いに全般的に電氣的に隔離されるいくつかの部分又は「パッド」が存在する。特にメタライゼーション層 3 2 8 は、バイア 3 2 2 及び 3 2 4 を共に電氣的に接続し、バイア 3 2 6 を 1 つの近傍のセル又は熱電対 (即ち熱電対 3 0 0 - 1) と電氣的に接触させ、バイア 3 2 0 を別の近傍のセル又は熱電対 (即ち熱電対 3 0 0 - 1) と電氣的に接続する。また、図 8 B に示すように、バイア 3 2 2 及び 3 2 0 は、それぞれバイア 3 1 0 - 1 及び 3 1 2 - 1 と全般的に同一境界を有し得るか又は全般的に整合され得る。

30

【 0 0 5 9 】

メタライゼーション層 3 2 8 が形成されると、付加的なバイア 3 3 0 及び第 3 のメタライゼーション層 3 3 4 (図 9 A から図 1 0 B に示す) が形成される。他のバイア 3 1 0 - 1、3 1 2 - 1、3 2 0、3 2 2、3 2 4、3 2 6 と同様に、バイア 3 3 0 が、誘電体層 3 3 2 (即ち二酸化シリコン) 内のアパーチャ内に蒸着された導電性材料 (即ちタングステン又はアルミニウム) で形成される。その後、「ホットジャンクション」へ熱を伝導するように、セルの上に第 3 のメタライゼーション層 3 3 4 が形成される。また、メタライゼーション層 3 3 4 の上に吸収層 3 3 6 を形成することが可能であり、典型的には、この吸収層 3 3 6 は、ポリアミド又は任意の他の適切な赤外線又は熱吸収体で形成され得る。

40

【 0 0 6 0 】

オペレーションにおいて、セル又は熱電対 3 0 0 - 1 は、ペルチェ・ゼーベック効果を用いて電圧を生成することができる。熱又は赤外線放射が、メタライゼーション層 3 3 4

50

に印加され、メタライゼーション層 3 2 8 及び 3 1 4 - 1 ならびにバイア 3 3 0、3 2 2、及び 3 1 0 - 1 を介して導電性層 3 0 6 - 1 に伝送される。厚い誘電体層 3 0 2 (フィールド酸化層である) は、その相対的な厚さのため薄い酸化層 3 0 4 より熱的伝導性が低いため、「ホット」ジャンクションがバイア 3 1 0 - 1 と導電性層 3 0 6 - 1 との間のジャンクションに形成され、「コールド」ジャンクションが導電性層 3 0 6 - 1 とバイア 3 1 2 - 1 との間のジャンクションに形成される。このように、導電性層 3 0 6 - 1 ならびにメタライゼーション層又は導電性層 3 1 4 - 1 及び 3 2 8 の材料が異なるため、赤外線放射又は熱がメタライゼーション層又は導電性層 3 3 4 に印加されるとき電圧が生成される。

【0061】

代替の又は付加的な特徴として、赤外線吸収のためにポリマー及び/又は埋め込み層を用いることができる。図 1 1 A ~ 図 1 3 B に移ると、図 6 A 及び図 6 B の構造に類似の構造が形成される。いくつかの相違点は、(1) 誘電体層 3 0 2 が隔離領域 4 0 2 (即ち、浅いトレンチ隔離又は深いトレンチ隔離) で置き換えられ、隔離領域 4 0 2 の上に酸化層 4 0 6 が延在すること、(2) 基板 1 0 4 内に埋め込み層 4 0 4 (これは、一般に注入又は拡散されたドーパントで構成され、バイア 3 1 2 - 2 と全般的に同延であるか又は全般的に整合される) が提供されること、及び、(3) 近傍のセルに「パッド」又はメタライゼーション層 3 1 4 - 2 の一部が電氣的に接続される点である。また、図 1 4 A 及び 1 4 B に示すように、吸収層 4 0 8 (これは、一般にポリアミドで形成される) が、バイア 3 1 0 - 2 と全般的に同一境界を有するように誘電体層 3 1 6 - 2 上に形成される。典型的には、埋め込み層は、P 型材料 (ホウ素、インジウム、又はアルミニウムなど) 又は N 型材料 (リン、ヒ素、及びアンチモンなど) のいずれかで重くドーブされる。

【0062】

セル又は熱電対 3 0 0 - 2 の構成の結果として、上及び下の両方からの吸収が可能となる。埋め込み層 4 0 4 及び吸収層 4 0 8 の両方が、赤外線放射を「捕捉」するように動作する。放射の方向に関わらず、熱が、「ホット」ジャンクション (バイア 3 1 0 - 2 と導電性層 3 0 6 - 2 の間のジャンクション) で捕捉され、「コールド」ジャンクション (バイア 3 1 2 - 2 と導電性層 3 0 6 - 2 の間のジャンクション) で基板 1 0 4 内に放散される。したがって熱電対 3 0 0 - 1 と同様に、熱電対 3 0 0 - 2 は、赤外線放射を受け取るとき電圧を生成する。

【0063】

図 1 5 に移ると、熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 の適用例が見られる。全般的に、熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 が集積回路 (IC) の一部として形成される。セル又は熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 (これらはそれぞれ約 $7.5 \mu\text{m}^2$ である) がアレイ状に配置されてサーモパイル 5 0 2 を形成する。典型的には、サーモパイル 5 0 2 は何万ものセル又はサーモパイル 3 0 0 - 1 及び 3 0 0 - 2 を含む。サーモパイル 5 0 2 は増幅器 5 0 4 に結合され、増幅された信号がアナログ・デジタル変換器 (ADC) 5 0 6 に供給される。典型的には、ADC 5 0 6 は、温度センサ 5 0 8 から局所温度 LT を受け取り、参照電圧生成器 5 1 0 から参照電圧 REF を受け取るシグマ・デルタ ADC である。増幅された信号のデジタル表現が、デジタル線形化エンジン 5 1 2 によって線形化され、インターフェース 5 1 4 (一般に S M B u s 対応である) に供給される。

【0064】

セル又は熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 を用いた結果として、従来の熱電対に勝るいくつかの利点の実現され得る。熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 は、標準の半導体製造プロセスに完全に適合する。特別な処理ステップはなく、ウェハあたりのコストは、用いられるプロセスのウェハあたりの基本コストに等しい。サーモパイル 5 0 2 のサイズに関する制約がない。サーモパイル 5 0 2 をスケールアップすることで、所望とされる感度及び信号対雑音比が達成可能である。熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 は、シリコンチップ自体の頑強性に全般的に等しい機械的頑強性を有する。熱電対 3 0 0 - 1 及び/又は 3 0 0 - 2 は、圧力及び/又は振動に対し、あるいは化学的及び/又はイオ

10

20

30

40

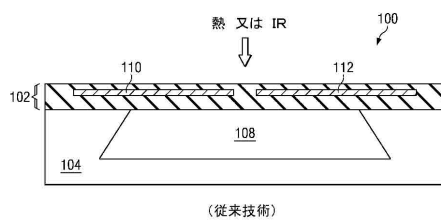
50

ン汚染に対し影響を受け難い。

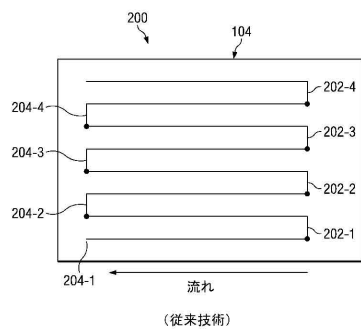
【 0 0 6 5 】

例示の実施例の文脈で説明したような特徴又はステップのすべて又はその幾つかを有する例示の実施例の文脈で説明した一つ又は複数の特徴又はステップの異なる組み合わせを有する実施例も、本明細書に包含されることを意図している。当業者であれば、多くの他の実施形態及び変形も、本発明の特許請求の範囲内で可能であることを理解されよう。

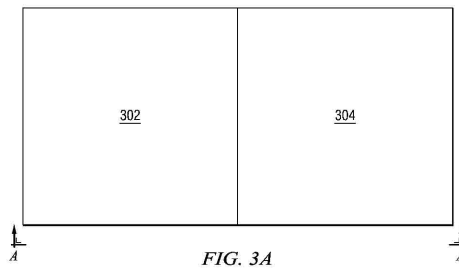
【 図 1 】



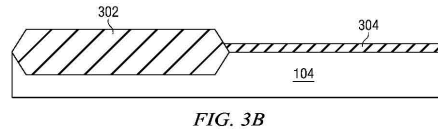
【 図 2 】



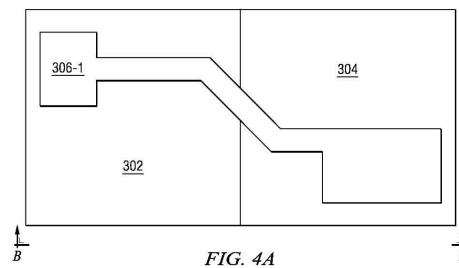
【 図 3 A 】



【 図 3 B 】



【 図 4 A 】



【図 4 B】

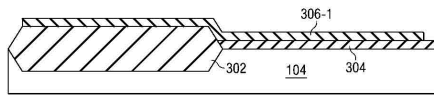


FIG. 4B

【図 5 A】

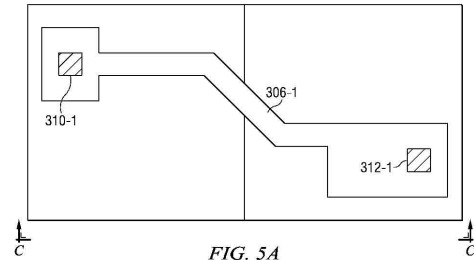


FIG. 5A

【図 5 B】

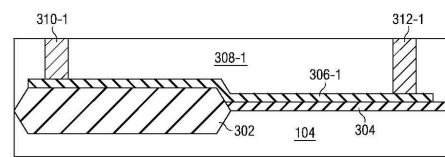


FIG. 5B

【図 7 B】

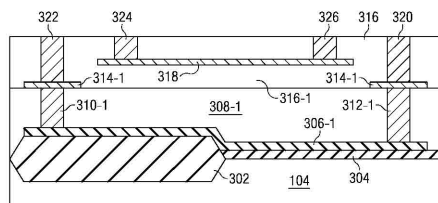


FIG. 7B

【図 8 A】

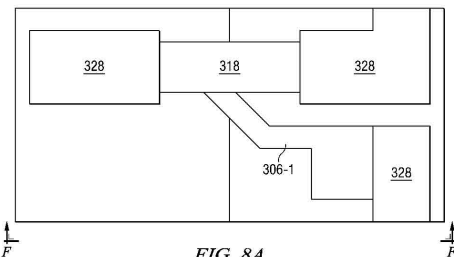


FIG. 8A

【図 8 B】

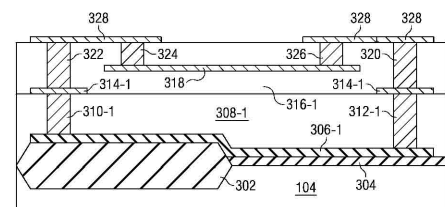


FIG. 8B

【図 6 A】

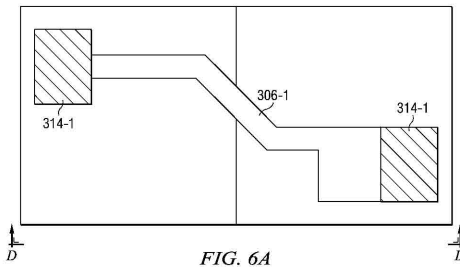


FIG. 6A

【図 6 B】

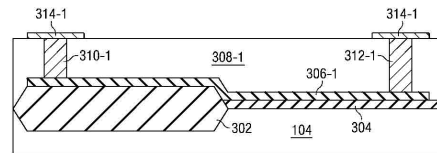


FIG. 6B

【図 7 A】

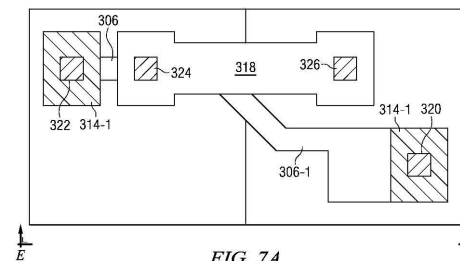


FIG. 7A

【図 9 A】

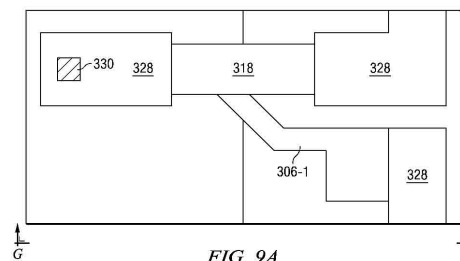


FIG. 9A

【図 9 B】

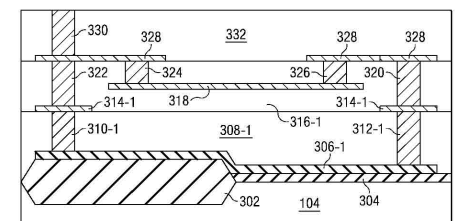


FIG. 9B

【図 10 A】

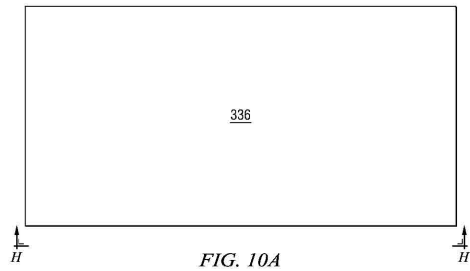


FIG. 10A

【図 10 B】

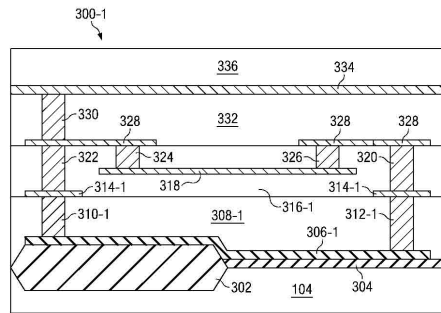


FIG. 10B

【図 11 A】

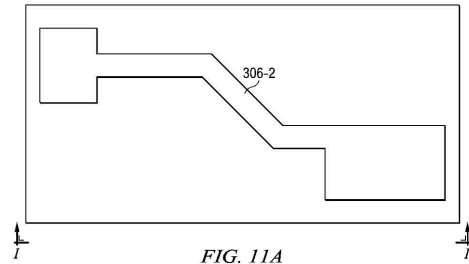


FIG. 11A

【図 11 B】

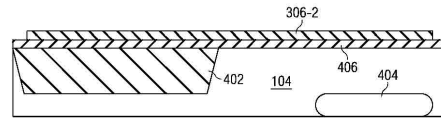


FIG. 11B

【図 12 A】

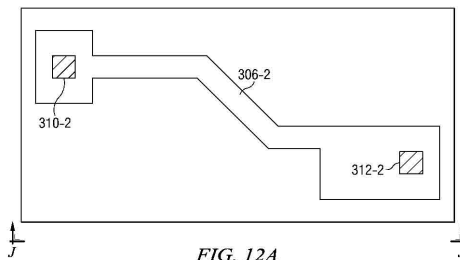


FIG. 12A

【図 12 B】

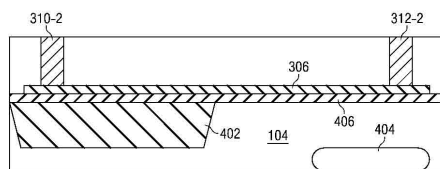


FIG. 12B

【図 14 A】

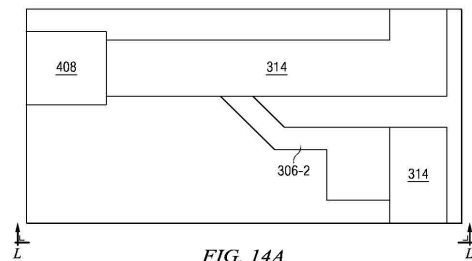


FIG. 14A

【図 14 B】

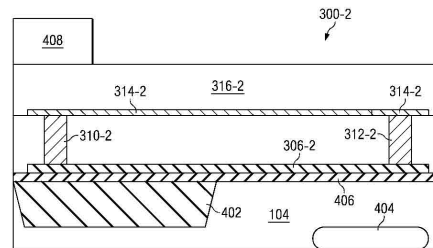


FIG. 14B

【図 13 A】

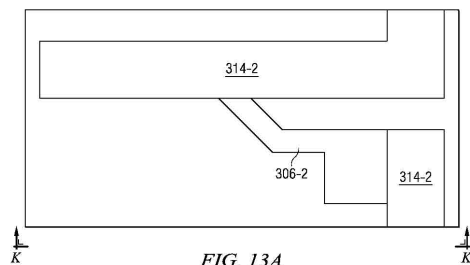


FIG. 13A

【図 13 B】

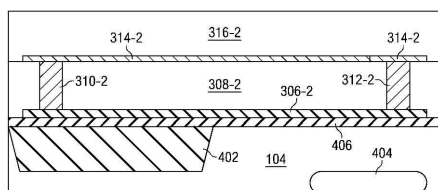
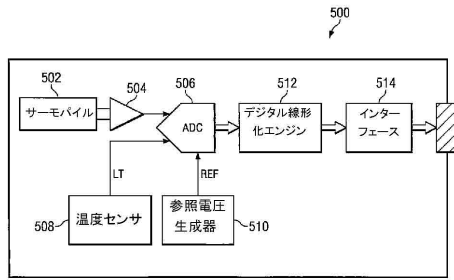


FIG. 13B

【図 15】



フロントページの続き

(72)発明者 ディミター ティー トリフォノフ
アメリカ合衆国 8 5 6 4 1 アリゾナ州 スプリング ドライブ ヴェイル, イースト ダグ
ラス キャンプ 1 2 9 1 2

審査官 安田 雅彦

(56)参考文献 特開 2 0 0 1 - 2 0 8 6 0 6 (J P , A)
特開 2 0 0 9 - 2 1 0 2 8 9 (J P , A)
米国特許出願公開第 2 0 0 7 / 0 0 9 5 3 8 1 (U S , A 1)
特開 2 0 0 4 - 0 3 3 6 1 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 1 L 3 5 / 3 2
H 0 1 L 3 7 / 0 2
H 0 1 L 2 7 / 1 4
G 0 1 J 1 / 0 2
G 0 1 J 5 / 0 2