

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年8月3日(03.08.2023)



(10) 国際公開番号

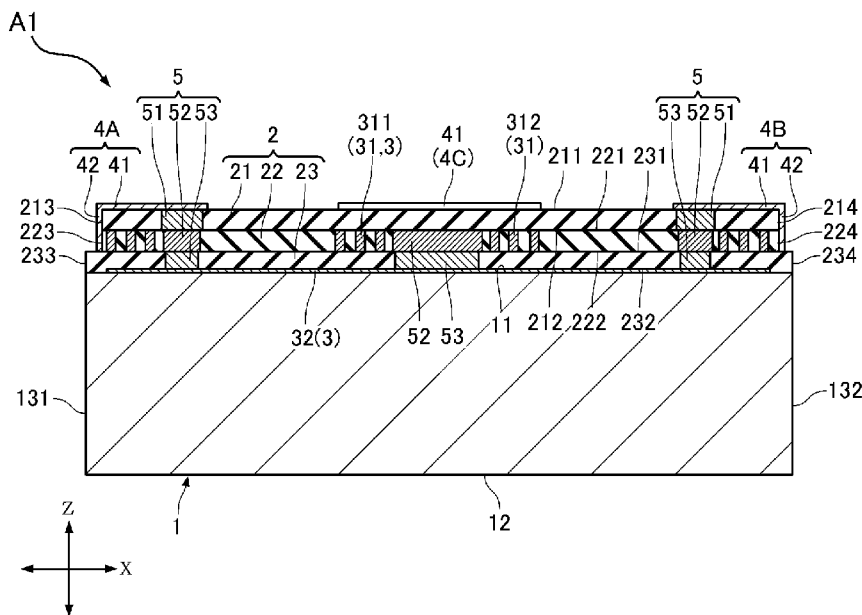
WO 2023/145365 A1

- (51) 国際特許分類:  
H01F 27/29 (2006.01) H01F 27/30 (2006.01)  
H01F 17/00 (2006.01) H01G 4/40 (2006.01)  
H01F 27/00 (2006.01)
- (72) 発明者: 青木 瑠也(AOKI Ryuya); 〒6158585 京  
都府京都市右京区西院溝崎町2 1 番地 口  
ーム株式会社内 Kyoto (JP).
- (21) 国際出願番号: PCT/JP2022/047990
- (74) 代理人: 臼 井 尚, 外 (USUI Takashi et al.);  
〒5430014 大阪府大阪市天王寺区玉造元町  
2 番 3 2 - 1 3 0 1 Osaka (JP).
- (22) 国際出願日: 2022年12月26日(26.12.2022)
- (81) 指定国(表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,  
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,  
CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO,  
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,  
HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP,  
KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,  
LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX,  
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
- (25) 国際出願の言語: 日本語
- (30) 優先権データ:  
特願 2022-012344 2022年1月28日(28.01.2022) JP
- (26) 国際公開の言語: 日本語
- (71) 出願人: 口ーム株式会社 (ROHM CO., LTD.)  
[JP/JP]; 〒6158585 京都府京都市右京区西院  
溝崎町2 1 番地 Kyoto (JP).

(54) Title: ELECTRONIC COMPONENT AND METHOD FOR MANUFACTURING ELECTRONIC COMPONENT

(54) 発明の名称: 電子部品および電子部品の製造方法

FIG.12



(57) Abstract: An electronic component according to the present invention includes a functional part, a first insulating layer, an external electrode, and a wiring part. The first insulating layer has a first main surface facing in one thickness direction and a first side surface facing one first direction intersecting the thickness direction. The external electrode is electrically continuous with the functional part. The wiring part electrically connects the functional part and the external electrode. The external electrode includes a main surface-covering part that covers the first main surface, and a side surface-covering part that covers the first side surface. The functional part includes, for example, an inductor part or a capacitor part.

WO 2023/145365 A1

PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG,  
SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,  
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

(57) 要約 : 電子部品は、機能部と、第1絶縁層と、外部電極と、配線部とを備える。前記第1絶縁層は、厚さ方向の一方を向く第1主面および前記厚さ方向に交差する第1方向の一方を向く第1側面を有する。前記外部電極は、前記機能部に導通する。前記配線部は、前記機能部と前記外部電極とを電氣的に接続する。前記外部電極は、前記第1主面を覆う主面被覆部と、前記第1側面を覆う側面被覆部とを含む。前記機能部は、たとえば、インダクタ部またはキャパシタ部を含む。

## 明 細 書

**発明の名称**：電子部品および電子部品の製造方法

### 技術分野

[0001] 本開示は、電子部品および電子部品の製造方法に関する。

### 背景技術

[0002] 従来、インダクタ、キャパシタおよびトランジスタなどの機能部を備える電子部品が知られている。たとえば、特許文献1には、機能部として、インダクタおよびキャパシタを備えるLC複合デバイスが開示されている。特許文献1に記載のLC複合デバイスは、半導体基板と、再配線層と、複数の端子とを備える。再配線層は、半導体基板上に形成される。再配線層には、インダクタおよびキャパシタが形成される。複数の端子は、再配線層の上面（半導体基板と反対側の面）に配置される。複数の端子はそれぞれ、再配線層に形成された層間接続導体により、インダクタまたはキャパシタに導通する。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2017-92292号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 電子部品を実装対象（たとえば電子機器の回路基板）に接合する際は、その接合状態が良好であることが要請される。仮に、当該接合状態が良好でない場合、実装対象と電子部品との相互導通に支障を来すおそれがある。

[0005] 本開示は、従来よりも改良が施された電子部品を提供することを一の課題とする。特に本開示は、上記事情に鑑み、実装対象に対する接合状態を良好にすることが可能な電子部品を提供することを一の課題とする。また、本開示は、実装対象に対する接合状態が良好な電子部品の製造方法を提供することを別の課題とする。

## 課題を解決するための手段

[0006] 本開示の第1の側面によって提供される電子部品は、機能部と、厚さ方向の一方を向く第1主面および前記厚さ方向に交差する第1方向の一方を向く第1側面を有する第1絶縁層と、前記機能部に導通する外部電極と、前記機能部と前記外部電極とを電気的に接続する配線部と、を備える。前記外部電極は、前記第1主面を覆う主面被覆部と、前記第1側面を覆う側面被覆部とを含む。

[0007] 本開示の第2の側面によって提供される電子部品の製造方法は、機能部を形成する機能部形成工程と、厚さ方向の一方を向く第1主面および前記厚さ方向に交差する第1方向の一方を向く第1側面を有する第1絶縁層を形成する第1絶縁層形成工程と、配線部を形成する配線部形成工程と、前記第1主面を覆う主面被覆部および前記第1側面を覆う側面被覆部を含む外部電極を形成する外部電極形成工程と、を含む。前記配線部は、前記第1絶縁層に形成された第1配線部を含み。前記側面被覆部および前記第1配線部の各々は、前記主面被覆部に繋がる。前記配線部形成工程および前記外部電極形成工程において、前記主面被覆部、前記側面被覆部および前記第1配線部を一括して形成する。

## 発明の効果

[0008] 上記構成によれば、たとえば、実装対象に対する接合状態が良好な電子部品を提供することが可能である。

## 図面の簡単な説明

- [0009] [図1]図1は、第1実施形態にかかる電子部品を示す斜視図である。  
[図2]図2は、図1の斜視図において、封止部材を透過した図である。  
[図3]図3は、第1実施形態にかかる電子部品を示す平面図である。  
[図4]図4は、図3の平面図において、封止部材を透過した図である。  
[図5]図5は、図4の平面図において、封止部材および各外部電極を省略した図である。  
[図6]図6は、図5の平面図において、配線部の一部（第1配線部）を省略し

た図である。

[図7]図7は、図6の平面図において、機能部の一部（インダクタ部）および配線部の一部（第2配線部）を透過した図である。

[図8]図8は、第1実施形態にかかる電子部品を示す正面図である。

[図9]図9は、第1実施形態にかかる電子部品を示す背面図である。

[図10]図10は、第1実施形態にかかる電子部品を示す左側面図である。

[図11]図11は、第1実施形態にかかる電子部品を示す右側面図である。

[図12]図12は、図4のXⅠⅠ-XⅠⅠ線に沿う断面図である。

[図13]図13は、図4のXⅠⅠⅠ-XⅠⅠⅠ線に沿う断面図である。

[図14]図14は、図4のXⅠⅤ-XⅠⅤ線に沿う断面図である。

[図15]図15は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図16]図16は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図17]図17は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図18]図18は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図19]図19は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図20]図20は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図21]図21は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図22]図22は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図23]図23は、第1実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図24]図24は、第1実施形態にかかる電子部品の実装構造を示す断面図である。

[図25]図25は、第2実施形態にかかる電子部品を示す断面図であって、図12の断面に対応する。

[図26]図26は、第2実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図27]図27は、第2実施形態にかかる電子部品の製造方法の一工程を示す断面図である。

[図28]図28は、第3実施形態にかかる電子部品を示す斜視図である。

[図29]図29は、第4実施形態にかかる電子部品を示す断面図であって、図12の断面に対応する。

[図30]図30は、第5実施形態にかかる電子部品を示す断面図であって、図12の断面に対応する。

### 発明を実施するための形態

[0010] 本開示の電子部品の好ましい実施の形態について、図面を参照して、以下に説明する。以下では、同一あるいは類似の構成要素に、同じ符号を付して、重複する説明を省略する。本開示における「第1」、「第2」、「第3」等の用語は、単にラベルとして用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0011] 本開示において、「ある物Aがある物Bに形成されている」および「ある物Aがある物B（の）上に形成されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接形成されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに形成されていること」を含む。同様に、「ある物Aがある物Bに配置されている」および「ある物Aがある物B（の）上に配置されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接配置されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに配置されていること」を含む。同様に、「ある物Aがある物B（の）上に位置

している」とは、特段の断りのない限り、「ある物Aがある物Bに接して、ある物Aがある物B（の）上に位置していること」、および、「ある物Aとある物Bとの間に他の物が介在しつつ、ある物Aがある物B（の）上に位置していること」を含む。また、「ある方向に見てある物Aがある物Bに重なる」とは、特段の断りのない限り、「ある物Aがある物Bのすべてに重なること」、および、「ある物Aがある物Bの一部に重なること」を含む。また、「ある物A（の構成材料）がある材料Cを含む」とは、「ある物A（の構成材料）がある材料Cからなる場合」、および、「ある物A（の構成材料）の主成分がある材料Cである場合」を含む。

[0012] 第1実施形態：

図1～図14は、第1実施形態にかかる電子部品A1を示している。電子部品A1は、絶縁基板1、封止部材2、機能部3、複数の外部電極4A～4D、および、配線部5を備える。

[0013] 説明の便宜上、電子部品A1の厚さ方向を「厚さ方向z」という。以下の説明では、厚さ方向zの一方を上方といい、他方を下方ということがある。なお、「上」、「下」、「上方」、「下方」、「上面」および「下面」などの記載は、厚さ方向zにおける各部品等の相対的位置関係を示すものであり、必ずしも重力方向との関係を規定する用語ではない。また、「平面視」とは、厚さ方向zに見たときをいう。厚さ方向zに対して交差する方向を「第1方向x」という。本開示においては、第1方向xは、厚さ方向zに直交する。第1方向xは、電子部品A1の平面図（図2～図7参照）における左右方向である。厚さ方向zおよび第1方向xに交差する方向を「第2方向y」という。本開示においては、第2方向yは、厚さ方向zおよび第1方向xに直交する。第2方向yは、電子部品A1の平面図（図2～図7参照）における上下方向である。

[0014] 絶縁基板1は、封止部材2および機能部3を支持する。絶縁基板1は、例えば半導体基板である。当該半導体基板の構成材料は、たとえばSi（ケイ素）を含む。絶縁基板1は、半導体基板ではなく、ガラス基板であってもよ

いし、セラミック基板であってもよい。

[0015] 絶縁基板 1 は、基板主面 1 1、基板裏面 1 2 および複数の基板側面 1 3 1 ~ 1 3 4 を有する。図 8 ~ 図 1 4 に示すように、基板主面 1 1 および基板裏面 1 2 は、厚さ方向 z に互いに離間する。基板主面 1 1 は、厚さ方向 z 上方を向き、基板裏面 1 2 は、厚さ方向 z 下方を向く。複数の基板側面 1 3 1 ~ 1 3 4 はそれぞれ、厚さ方向 z において、基板主面 1 1 および基板裏面 1 2 に挟まれている。図 3 ~ 図 9 および図 1 2 に示すように、一对の基板側面 1 3 1, 1 3 2 は、第 1 方向 x において互いに離間し、且つ、第 1 方向 x において互いに反対側を向く。図 3 ~ 図 7、図 1 0、図 1 1、図 1 3 および図 1 4 に示すように、一对の基板側面 1 3 3, 1 3 4 は、第 2 方向 y において互いに離間し、且つ、第 2 方向 y において互いに反対側を向く。

[0016] 封止部材 2 は、絶縁基板 1 の基板主面 1 1 上に配置されている。封止部材 2 は、機能部 3 を覆う。図 1、図 2 および図 8 ~ 図 1 4 に示すように、封止部材 2 は、第 1 絶縁層 2 1、第 2 絶縁層 2 2 および第 3 絶縁層 2 3 を含む。

[0017] 第 1 絶縁層 2 1、第 2 絶縁層 2 2 および第 3 絶縁層 2 3 は、厚さ方向 z に積層されている。第 1 絶縁層 2 1、第 2 絶縁層 2 2 および第 3 絶縁層 2 3 の各構成材料は、たとえば感光性樹脂を含む。第 1 絶縁層 2 1、第 2 絶縁層 2 2 および第 3 絶縁層 2 3 は、たとえばドライフィルムレジストから形成される。

[0018] 第 1 絶縁層 2 1 は、第 2 絶縁層 2 2 の厚さ方向 z 上方に積層される。図 8 ~ 図 1 4 に示すように、第 1 絶縁層 2 1 は、第 1 主面 2 1 1、第 1 裏面 2 1 2 および複数の第 1 側面 2 1 3 ~ 2 1 6 を有する。第 1 主面 2 1 1 および第 1 裏面 2 1 2 は、厚さ方向 z に互いに離間する。第 1 主面 2 1 1 は、厚さ方向 z 上方を向き、第 1 裏面 2 1 2 は、厚さ方向 z 下方を向く。複数の第 1 側面 2 1 3 ~ 2 1 6 はそれぞれ、厚さ方向 z において、第 1 主面 2 1 1 および第 1 裏面 2 1 2 に挟まれている。一对の第 1 側面 2 1 3, 2 1 4 は、第 1 方向 x において互いに離間し、且つ、第 1 方向 x において互いに反対側を向く。一对の第 1 側面 2 1 5, 2 1 6 は、第 2 方向 y において互いに離間し、且

つ、第2方向yにおいて互いに反対側を向く。

[0019] 第2絶縁層22は、第3絶縁層23の厚さ方向z上方に積層される。図8～図14に示すように、第2絶縁層22は、第2主面221、第2裏面222および複数の第2側面223～226を有する。第2主面221および第2裏面222は、厚さ方向zに互いに離間する。第2主面221は、厚さ方向z上方を向き、第2裏面222は、厚さ方向z下方を向く。第2主面221は、第1裏面212に接する。第1絶縁層21は、第2主面221上に積層されている。複数の第2側面223～226はそれぞれ、厚さ方向zにおいて、第2主面221および第2裏面222に挟まれている。一对の第2側面223、224は、第1方向xにおいて互いに離間し、且つ、第1方向xにおいて互いに反対側を向く。一对の第2側面225、226は、第2方向yにおいて互いに離間し、且つ、第2方向yにおいて互いに反対側を向く。複数の第2側面223～226は、複数の第1側面213～216とそれぞれ面一である。

[0020] 第3絶縁層23は、基板主面11に積層される。図8～図14に示すように、第3絶縁層23は、第3主面231、第3裏面232および複数の第3側面233～236を有する。第3主面231および第3裏面232は、厚さ方向zに互いに離間する。第3主面231は、厚さ方向z上方を向き、第3裏面232は、厚さ方向z下方を向く。第3主面231は、第2裏面222に接する。第2絶縁層22は、第3主面231上に積層されている。複数の第3側面233～236はそれぞれ、厚さ方向zにおいて、第3主面231および第3裏面232に挟まれている。一对の第3側面233、234は、第1方向xにおいて互いに離間し、且つ、第1方向xにおいて互いに反対側を向く。一对の第3側面235、236は、第2方向yにおいて互いに離間し、且つ、第2方向yにおいて互いに反対側を向く。図8～図14に示すように、複数の第3側面233～236は、複数の基板側面131～134とそれぞれ面一である。平面視において、複数の第3側面233～236は、複数の第2側面223～226よりもそれぞれ外方に位置する。よって、

平面視において、第3絶縁層23は、第1絶縁層21および第2絶縁層22のそれぞれに対して、第1方向xの両側および第2方向yの両側に突き出ている。この構成とは異なり、複数の第3側面233~236は、複数の第2側面223~226とそれぞれ面一であってもよい。

[0021] 機能部3は、電子部品A1における電氣的な機能中枢である。機能部3は、インダクタ部31およびキャパシタ部32を含む。インダクタ部31とキャパシタ部32とは、たとえばLCフィルタを構成するように電氣的に接続される。当該LCフィルタは、ローパスフィルタ、ハイパスフィルタあるいはバンドパスフィルタ（バンドストップフィルタ）のいずれであってもよい。機能部3は、インダクタ部31とキャパシタ部32とによってLCフィルタを構成するものに限定されない。たとえばインダクタ部31とキャパシタ部32とによって、 balan と呼ばれる平衡-不平衡変換回路が構成されていてもよい。また、インダクタ部31とキャパシタ部32とは、電子部品A1の内部において、互いに電氣的に接続されていなくてもよい。

[0022] インダクタ部31は、第2絶縁層22に形成されている。インダクタ部31は、2つの巻回部311, 312を含む。なお、インダクタ部31は、2つの巻回部311, 312を含む例に限定されず、1つの巻回部を含んでもよいし、3つ以上の巻回部を含んでもよい。複数の巻回部311, 312の各構成材料は、導電性材料を含む。この導電性材料は、何ら限定されないが、たとえば銅または銅合金である。各巻回部311, 312に流れる電流によってインダクタンスが得られる。2つの巻回部311, 312はそれぞれ、第2絶縁層22において平面巻回されている。2つの巻回部311, 312の各巻回数は、図示された例に限定されない。2つの巻回部311, 312は、第1方向xに並んでおり、配線部5を介して互いに導通する。インダクタ部31は、第2絶縁層22に形成されたものに限定されず、第1絶縁層21、第2絶縁層22および第3絶縁層23の厚さ方向zに隣接する2つに跨って形成されてもよい。

[0023] キャパシタ部32は、絶縁基板1と第3絶縁層23との間に形成され、厚

さ方向 $z$ においてこれらに挟まれている。キャパシタ部32は、たとえばMIM (Metal-Insulator-Metal) 構造である。本実施形態では、キャパシタ部32は、厚さ方向 $z$ において、金属層-絶縁体-金属層の順で積層され、2つの金属層の形状(配置パターン)によって1つ以上のキャパシタが形成されている。これにより、キャパシタンスが得られる。図7に示す例では、キャパシタ部32は、平面視矩形状で示しているが、複数の領域に分割されていてもよい。要求されるフィルタの種類に応じて、キャパシタ部32の構成は、適宜変更される。

[0024] 複数の外部電極4A~4Dはそれぞれ、機能部3(インダクタ部31およびキャパシタ部32の両方またはいずれか一方)に導通する。外部電極4Aは、インダクタ部31のうち2つの巻回部311の一方に導通する。外部電極4Bは、インダクタ部31のうち2つの巻回部311の他方に導通する。また、外部電極4Aおよび外部電極4Bはそれぞれ、キャパシタ部32に導通する。2つの外部電極4C, 4Dはそれぞれ、キャパシタ部32に導通する。複数の外部電極4A~4Dの各構成材料は、導電性材料を含む。この導電性材料は、何ら限定されないが、たとえば銅または銅合金である。

[0025] 図3および図12~図14に示すように、複数の外部電極4A~4Dはそれぞれ、主面被覆部41および側面被覆部42を含む。以下で説明する主面被覆部41および側面被覆部42は、特段の断りがない限り、各外部電極4A~4Dで共通する。

[0026] 主面被覆部41は、第1主面211に形成され、第1主面211の一部を覆う。側面被覆部42は、主面被覆部41から厚さ方向 $z$ 下方に延びる。外部電極4Aの側面被覆部42は、第1側面213から第2側面223まで延びており、第1側面213の一部と第2側面223の一部とを覆う。外部電極4Bの側面被覆部42は、第1側面214から第2側面224まで延びており、第1側面214の一部と第2側面224の一部とを覆う。外部電極4Cの側面被覆部42は、第1側面215から第2側面225まで延びており、第1側面215の一部と第2側面225の一部とを覆う。外部電極4Dの

側面被覆部 4 2 は、第 1 側面 2 1 6 から第 2 側面 2 2 6 まで延びており、第 1 側面 2 1 6 の一部および第 2 側面 2 2 6 の一部を覆う。

[0027] 各外部電極 4 A～4 D において、主面被覆部 4 1 の表面（露出する表面）および側面被覆部 4 2 の表面（露出する表面）の両方または一方には、めっきが施されている。このめっきは、たとえば（主面被覆部 4 1 および側面被覆部 4 2 の表面から）ニッケル層、パラジウム層および金層、あるいは、ニッケル層および金層が順に積層された多層構造であってもよいし、ニッケル層あるいは金層などの単層構造であってもよい。なお、当該めっきが施されていなくてもよい。

[0028] 配線部 5 は、機能部 3 と複数の外部電極 4 A～4 D とを電氣的に接続する。配線部 5 の構成材料は、導電性材料を含む。この導電性材料は、何ら限定されないが、たとえば銅または銅合金である。配線部 5 は、第 1 配線部 5 1、第 2 配線部 5 2 および第 3 配線部 5 3 を含む。

[0029] 第 1 配線部 5 1 は、第 1 絶縁層 2 1 を厚さ方向 z に貫通し、第 1 絶縁層 2 1 に覆われている。第 2 配線部 5 2 は、第 2 絶縁層 2 2 を厚さ方向 z に貫通し、第 2 絶縁層 2 2 に覆われている。第 3 配線部 5 3 は、第 3 絶縁層 2 3 を厚さ方向 z に貫通し、第 3 絶縁層 2 3 に覆われている。なお、図 1 2 に示す例では、第 1 配線部 5 1、第 2 配線部 5 2 および第 3 配線部 5 3 が平面視において互いに重なる部位は、第 1 配線部 5 1、第 2 配線部 5 2、第 3 配線部 5 3 の順に先細りした構造となっている。これにより、第 1 配線部 5 1、第 2 配線部 5 2 および第 3 配線部 5 3 の製造時において、これらの配置誤差が生じて、第 1 配線部 5 1 と第 2 配線部 5 2 との接触、および、第 2 配線部 5 2 と第 3 配線部 5 3 との接触をより確実にすることが可能となる。この例とは異なり、第 1 配線部 5 1、第 2 配線部 5 2 および第 3 配線部 5 3 が平面視において互いに重なる部位は、同じ大きさであってもよいし、反対に、第 3 配線部 5 3、第 2 配線部 5 2、第 1 配線部 5 1 の順に先細りした構造となっている。

[0030] 図示された例では、各外部電極 4 A～4 D は、次のように機能部 3（イン

ダクタ部3 1およびキャパシタ部3 2の両方または一方)に導通する。図4～図7および図1 2に示すように、外部電極4 Aは、第1配線部5 1および第2配線部5 2を介して、巻回部3 1 1(インダクタ部3 1)に導通し、且つ、第1配線部5 1、第2配線部5 2および第3配線部5 3を介して、キャパシタ部3 2に導通する。図4～図7および図1 2に示すように、外部電極4 Bは、第1配線部5 1および第2配線部5 2を介して、巻回部3 1 2(インダクタ部3 1)に導通し、且つ、第1配線部5 1、第2配線部5 2および第3配線部5 3を介して、キャパシタ部3 2に導通する。図6に示すように、2つの巻回部3 1 1, 3 1 2は、第2配線部5 2を介して、互いに導通する。図1 3に示すように、外部電極4 Cは、図1 3に示すように、第1配線部5 1、第2配線部5 2および第3配線部5 3を介して、キャパシタ部3 2に導通する。図1 4に示すように、外部電極4 Dは、第1配線部5 1、第2配線部5 2および第3配線部5 3を介して、キャパシタ部3 2に導通する。

[0031] 次に、電子部品A 1の製造方法について、図1 5～図2 3を参照して、説明する。図1 5～図2 3は、電子部品A 1の製造方法の一工程を示す断面図であって、図1 2に示す電子部品A 1の断面に対応する。電子部品A 1の製造方法は、たとえば、基板準備工程、キャパシタ部形成工程、一次絶縁層形成工程、一次配線部形成工程、二次絶縁層形成工程、二次配線部形成工程、三次絶縁層形成工程、レジスト形成工程、三次配線部形成工程、外部電極形成工程および個片化工程を有する。

[0032] 基板準備工程およびキャパシタ部形成工程：

まず、図1 5に示すように、絶縁基板1を準備し、準備した絶縁基板1に機能部3のキャパシタ部3 2を形成する。準備する絶縁基板1は、たとえば半導体基板である。本実施形態では、半導体基板としてS iウエハを用いる。なお、準備する絶縁基板1は、半導体基板ではなくガラス基板であってもよいし、セラミック基板であってもよい。また、形成するキャパシタ部3 2は、たとえばM I M構造である。

[0033] 一次絶縁層形成工程：

次いで、図16に示すように、第3絶縁層23を形成する。一次絶縁層形成工程は、第3絶縁層23を形成する第3絶縁層形成工程である。この工程では、まず、絶縁基板1のキャパシタ部32を形成した面（基板主面11）に、ドライフィルムレジストを貼付する。当該ドライフィルムレジストは、感光性樹脂としてのエポキシ樹脂を含む。その後、貼付したドライフィルムレジストを露光および現像することで、当該ドライフィルムレジストをパターンニングする。これにより、図16に示すように、パターン83を有する第3絶縁層23が形成される。形成されるパターン83は、第3絶縁層23を厚さ方向zに貫通する。パターン83は、第3配線部53が配置される領域に対応する。

[0034] 一次配線部形成工程：

次いで、図17に示すように、第3配線部53を形成する。一次配線部形成工程は、第3配線部53を形成する第3配線部形成工程である。この工程では、一次絶縁層形成工程によって形成されたパターン83に銅めっきを充填させる。銅めっきの充填では、パターン83が形成された第3絶縁層23の上面に、たとえばシード層をスパッタ法および／または蒸着法によって形成した後、所定パターンを有するマスクを形成する。その後、シード層を用いた電解めっきにより銅めっきを形成する。シード層は、たとえばチタン層および銅層の積層構造をなす。電解めっき後は、不要なマスクおよび不要なシード層を除去する。なお、銅めっきの充填方法は、これに限定されない。これにより、第3配線部53が形成される。

[0035] 二次絶縁層形成工程：

次いで、図18に示すように、第2絶縁層22を形成する。二次絶縁層形成工程は、第2絶縁層22を形成する第2絶縁層形成工程である。この工程では、まず、第3絶縁層23上に、ドライフィルムレジストを貼付する。このドライフィルムレジストは、一次絶縁層形成工程と同様に、感光性樹脂としてのエポキシ樹脂を含む。その後、貼付したドライフィルムレジストを露光および現像することで、当該ドライフィルムレジストをパターンニングする

。これにより、図18に示すように、パターン821、822を有する第2絶縁層22が形成される。形成されるパターン821、822は、第2絶縁層22を厚さ方向zに貫通する。パターン821は、インダクタ部31（2つの巻回部311、312）が配置される領域に対応し、パターン822は、第2配線部52が配置される領域に対応する。

[0036] 二次配線部形成工程およびインダクタ部形成工程：

次いで、図19に示すように、インダクタ部31および第2配線部52を形成する。二次配線部形成工程は、第2配線部52を形成する第2配線部形成工程である。この工程では、二次絶縁層形成工程によって形成されたパターン821、822に銅めっきを充填させる。パターン821に充填された銅めっきにより、インダクタ部31（2つの巻回部311、312）が形成され、パターン822に形成された銅めっきにより、第2配線部52が形成される。銅めっきの充填は、たとえば一次配線部形成工程と同様に行われ、シード層の形成および電解めっきにより行われる。なお、二次配線部形成工程およびインダクタ部形成工程における銅めっきの充填方法は、これに限定されない。このように、本実施形態では、第2配線部52およびインダクタ部31（2つの巻回部311、312）が、一括して形成される。なお、一次配線部形成工程、二次配線部形成工程およびインダクタ部形成工程は、一括して行ってもよい。

[0037] 三次絶縁層形成工程：

次いで、図20に示すように、第1絶縁層21を形成する。三次絶縁層形成工程は、第1絶縁層21を形成する第1絶縁層形成工程である。この工程では、まず、第2絶縁層22上に、ドライフィルムレジストを貼付する。このドライフィルムレジストは、一次絶縁層形成工程および二次絶縁層形成工程と同様に、感光性樹脂としてのエポキシ樹脂を含む。その後、貼付したドライフィルムレジストを露光および現像することで、当該ドライフィルムレジストをパターンニングする。これにより、図20に示すように、パターン81を有する第1絶縁層21が形成される。形成されるパターン81は、第1

絶縁層 2 1 を厚さ方向 z に貫通する。パターン 8 1 は、第 1 配線部 5 1 が配置される領域に対応する。

[0038] レジスト形成工程：

次いで、図 2 1 に示すように、レジスト 8 9 を形成する。レジスト 8 9 は、たとえばフォトリソグラフィにより形成される。形成されたレジスト 8 9 からは、第 1 絶縁層 2 1 および第 2 絶縁層 2 2 の各端面（厚さ方向 z に平行する各面）の一部ずつ、および、第 1 絶縁層 2 1 の上面（厚さ方向 z 上方を向く面）の一部がそれぞれ露出する。

[0039] 三次配線部形成工程および外部電極形成工程：

次いで、図 2 2 および図 2 3 に示すように、第 1 配線部 5 1 および複数の外部電極 4 A ~ 4 D を形成する。三次配線部形成工程は、第 1 配線部 5 1 を形成する第 1 配線部形成工程である。この工程では、図 2 2 に示すように、三次絶縁層形成工程によって形成されたパターン 8 1、および、レジスト 8 9 から露出する部分にそれぞれ、銅めっきを充填させる。パターン 8 1 によって形成された銅めっきにより、第 1 配線部 5 1 が形成され、レジスト 8 9 から露出する部分に、複数の外部電極 4 A ~ 4 D が形成される。銅めっきの充填は、たとえば一次配線部形成工程と同様に行われ、シード層の形成および電解めっきにより行われる。なお、三次配線部形成工程および外部電極形成工程における銅めっきの充填方法は、これに限定されない。このように、本実施形態では、第 1 配線部 5 1 および複数の外部電極 4 A ~ 4 D が一括して形成される。その後、図 2 3 に示すように、レジスト 8 9 を除去する。レジスト 8 9 を除去した後は、たとえば無電解めっきにより、各外部電極 4 A ~ 4 D の露出表面にめっきを施してもよい。

[0040] 個片化工程：

次いで、図 2 3 に示すように、絶縁基板 1 などを切断線 C L に沿って切断する。切断方法は、何ら限定されないが、たとえばブレードダイシングまたはレーザダイシングなどを用いる。これにより、絶縁基板 1 が分割される。以上の工程を経ることで、図 1 ~ 図 1 4 に示す電子部品 A 1 が製造される。

- [0041] 次に、電子部品A1の実装構造について、図24を参照して、説明する。図24は、電子部品A1を実装対象としての回路基板90に実装した状態を示している。図24に示すように、電子部品A1は、厚さ方向zにおいて図1～図14に示す姿勢と反対向きで、回路基板90に接合される。よって、各外部電極4A～4Dの主面被覆部41が、回路基板90に対向する。各外部電極4A～4Dは、導電性接合材91を介して、回路基板90に接合される。導電性接合材91は、たとえばはんだである。図24に示すように、導電性接合材91は、外部電極4Aに対して、主面被覆部41のみならず、側面被覆部42にも付着する。このように導電性接合材91が側面被覆部42にも付着することは、他の外部電極4B～4Dにおいても同様である。
- [0042] 電子部品A1および電子部品A1の製造方法の作用効果は、次の通りである。
- [0043] 電子部品A1は、機能部3に導通する外部電極4A（4B～4D）を備える。外部電極4A（4B～4D）は、第1主面211を覆う主面被覆部41と、第1側面213（214～216）を覆う側面被覆部42を含む。このように、外部電極4A（4B～4D）が側面被覆部42を含む構成では、図24に示すように、導電性接合材91が側面被覆部42にも付着するので、外部電極4A（4B～4D）が側面被覆部42を含まない構成と比較して、外部電極4A（4B～4D）に対する導電性接合材91の接合面積は、より拡大する。したがって、電子部品A1は、実装対象に対する接合強度を高めることが可能となる。さらに、図24から理解されるように、導電性接合材91の一部は、平面視において、電子部品A1よりも外方に形成される。これにより、外部電極4A（4B～4D）に対する導電性接合材91の付着状態を容易に外観目視することができる。このような外観目視によって、導電性接合材91が適正に形成されているかを確認できるので、接合状態が不良であるか否かを判断できる。さらに、本願発明者は、外部電極4A（4B～4D）が側面被覆部42を含む構成と含まない構成とで、電子部品の側方から荷重をかけた時のミーゼス応力について、シミュレーションした。このシ

ミュレーションの結果、外部電極4 A（4 B～4 D）が側面被覆部4 2を含む構成では、含まない構成よりもミーゼス応力が緩和されていた。つまり、電子部品A 1は、外部電極4 A（4 B～4 D）に側面被覆部4 2を設けることで、電子部品に加わる応力を緩和させ、接合状態の安定性を向上させることができる。以上のことから、電子部品A 1は、外部電極4 A（4 B～4 D）に側面被覆部4 2を設けることで、側面被覆部4 2を設けない場合よりも、実装対象に対する接合状態を良好にすることが可能となる。また、本開示の製造方法によれば、実装対象に対する接合状態を良好にすることが可能な電子部品A 1を製造できる。

[0044] 電子部品A 1では、封止部材2は、第1絶縁層2 1、第2絶縁層2 2および第3絶縁層2 3を含み、インダクタ部3 1は、第2絶縁層2 2に形成されている。この構成によれば、インダクタ部3 1が第2絶縁層2 2を厚さ方向zに貫通していても、他の部位と意図せず導通することが抑制される。したがって、電子部品A 1によれば、インダクタ部3 1の厚さ方向zの寸法を大きくしてQ値を高めつつ、インダクタ部3 1の意図せぬ導通を抑制することが可能となる。

[0045] 以下に、本開示の電子部品の他の実施形態および変形例について、説明する。なお、各実施形態および各変形例における各部の構成は、技術的な矛盾が生じない範囲において相互に組み合わせ可能である。

[0046] 図2 5は、第2実施形態にかかる電子部品A 2を示している。電子部品A 2は、電子部品A 1と比較して、次の点で異なる。すなわち、図2 5から理解されるように、平面視において、第1絶縁層2 1の複数の第1側面2 1 3～2 1 6は、第2絶縁層2 2の複数の第2側面2 2 3～2 2 6よりもそれぞれ内方に位置する。

[0047] 電子部品A 2の封止部材2は、上述の構成により、第1絶縁層2 1の複数の第1側面2 1 3～2 1 6と第2絶縁層2 2の複数の第2側面2 2 3～2 2 6とでそれぞれ段差が生じている。このため、複数の外部電極4 A～4 Dの側面被覆部4 2においても段差が生じている。

- [0048] 電子部品A2の製造方法は、電子部品A1の製造方法と比較して、次の点で異なる。すなわち、二次配線部形成工程およびインダクタ部形成工程と、レジスト形成工程とが異なる。図26および図27は、電子部品A2の製造方法の一工程を示している。図26は、電子部品A2の製造方法における二次配線部形成工程およびインダクタ部形成工程を示す断面図である。図27は、電子部品A2の製造方法におけるレジスト形成工程、三次配線部形成工程および外部電極形成工程を示す断面図である。
- [0049] 図26に示すように、電子部品A2の製造方法における二次配線部形成工程およびインダクタ部形成工程では、二次絶縁層形成工程によって形成されたパターン821、822に銅めっきを充填させる前に、レジスト891を形成する。そして、銅めっきの充填時において、各外部電極4A~4Dの側面被覆部42の一部（第2絶縁層22の各第2側面223~226の一部ずつを覆う部分被覆部421）を形成する。
- [0050] 図27に示すように、電子部品A2の製造方法におけるレジスト形成工程では、上記部分被覆部421の少なくとも一部が露出するように、レジスト89を形成する。そして、上記電子部品A1の製造方法における三次配線部形成工程および外部電極形成工程と同様の処理を行うことで、側面被覆部42に段差を形成することができる。
- [0051] 電子部品A2においても、電子部品A1と同様に、外部電極4A（4B~4D）が側面被覆部42を含むので、側面被覆部42を含まない場合よりも、実装対象に対する接合状態を良好にすることが可能となる。さらに、電子部品A2では、各外部電極4A~4Dの側面被覆部42に段差があるので、回路基板90への実装時において、導電性接合材91にフィレットが形成されやすくなる。したがって、電子部品A2によれば、外観目視することがさらに容易になる。
- [0052] 図28は、第3実施形態にかかる電子部品A3を示している。電子部品A3は、電子部品A1と比較して、各外部電極4A~4Dにディンプル43が形成されている点で異なる。

- [0053] 図28から理解されるように、ディンプル43は、平面視において半円状の窪みである。電子部品A3は、一次ないし三次絶縁層形成工程における感光性樹脂（ドライフィルムレジスト）の形状、および、一次ないし三次配線部形成工程およびレジスト形成工程における各レジスト（たとえばレジスト89, 891）の形状を適宜変更および追加配置することで形成される。
- [0054] 電子部品A3においても、電子部品A1と同様に、外部電極4A（4B～4D）が側面被覆部42を含むので、側面被覆部42を含まない場合よりも、実装対象に対する接合状態を良好にすることが可能となる。また、電子部品A3は、電子部品A2と同様にディンプル43により、回路基板90への実装時において、導電性接合材91にフィレットが形成されやすくなる。したがって、電子部品A3によれば、電子部品A2と同様に、外観目視することがさらに容易になる。
- [0055] 図29は、第4実施形態にかかる電子部品A4を示している。電子部品A4は、電子部品A1と比較して、封止部材2が第1絶縁層21の単層で構成されている点で異なる。
- [0056] 電子部品A4の封止部材2は第1絶縁層21の単層で構成されているので、図29に示すように、インダクタ部31は、第1絶縁層21に形成されている。なお、図示された例では、インダクタ部31は、第1絶縁層21を厚さ方向zに貫通していない。これにより、インダクタ部31とキャパシタ部32との意図せぬ導通を抑制することができる。ただし、インダクタ部31が第1絶縁層21を厚さ方向zに貫通しない構成では、インダクタ部31の厚さ方向zの寸法が小さくなり、インダクタ部31のQ値が低くなる虞がある。そのため、インダクタ部31のQ値の低下を抑制しつつ、インダクタ部31とキャパシタ部32との意図せぬ導通を抑制する上では、封止部材2が複数の絶縁層を含み、且つ、インダクタ部31が、当該インダクタ部31が形成された絶縁層を貫通することが好ましい。なお、図示された例とは異なり、インダクタ部31は、第1絶縁層21を厚さ方向zに貫通していてもよい。

- [0057] 電子部品A 4においても、電子部品A 1と同様に、外部電極4 A（4 B～4 D）が側面被覆部4 2を含むので、側面被覆部4 2を含まない場合よりも、実装対象に対する接合状態を良好にすることが可能となる。また、本実施形態から理解されるように、本開示の電子部品において、封止部材2の絶縁層の数は、何ら限定されない。なお、絶縁層の数が多いと、本開示の電子部品の厚さ（厚さ方向zの寸法）が大きくなり、電子部品の厚みが増加しうる。そのため、電子部品の大型化を抑制する上では、封止部材2の絶縁層の数は、3層ないし7層程度が好ましい。
- [0058] 図30は、第5実施形態にかかる電子部品A 5を示している。電子部品A 5は、電子部品A 1と比較して、絶縁基板1を備えていない点で異なる。
- [0059] 電子部品A 5は、たとえばその製造工程において絶縁基板1を研削することで、絶縁基板1を取り除いている。なお、この絶縁基板1の研削によって、絶縁基板1を取り除くのではなく、絶縁基板1の厚さ（厚さ方向zの寸法）を小さくしてもよい。
- [0060] 電子部品A 5においても、電子部品A 1と同様に、外部電極4 A（4 B～4 D）が側面被覆部4 2を含むので、側面被覆部4 2を含まない場合よりも、実装対象に対する接合状態を良好にすることが可能となる。さらに、電子部品A 5は、絶縁基板1を備えていないので、薄型化を図る上で好ましい。
- [0061] 上記第1ないし第5実施形態において、各電子部品A 1～A 5の機能部3は、インダクタ部3 1およびキャパシタ部3 2の両方を含む例を示したが、インダクタ部3 1またはキャパシタ部3 2の一方のみを含む構成であってもよい。また、各電子部品A 1～A 5の機能部3は、インダクタ、キャパシタ、トランジスタ、抵抗、または、ダイオードなどを単体または複合的に含んでいてもよい。
- [0062] 本開示にかかる電子部品およびその製造方法は、上記した実施形態に限定されるものではない。本開示の電子部品の各部の具体的な構成、および、本開示の電子部品の製造方法の各工程の具体的な処理は、種々に設計変更自在である。本開示は、以下の付記に記載された実施形態を含む。

付記 1.

機能部と、

厚さ方向の一方を向く第 1 主面および前記厚さ方向に交差する第 1 方向の一方を向く第 1 側面を有する第 1 絶縁層と、

前記機能部に導通する外部電極と、

前記機能部と前記外部電極とを電氣的に接続する配線部と、

を備え、

前記外部電極は、前記第 1 主面を覆う主面被覆部と、前記第 1 側面を覆う側面被覆部とを含む、電子部品。

付記 2.

前記機能部は、インダクタ部を含む、付記 1 に記載の電子部品。

付記 3.

前記厚さ方向の一方を向く第 2 主面および前記第 1 方向の一方を向く第 2 側面を有する第 2 絶縁層と、

前記厚さ方向の一方を向く第 3 主面を有する第 3 絶縁層と、をさらに備え、

前記第 1 絶縁層は、前記第 2 主面上に積層され、

前記第 2 絶縁層は、前記第 3 主面上に積層されている、付記 2 に記載の電子部品。

付記 4.

前記インダクタ部は、前記第 2 絶縁層に形成されている、付記 3 に記載の電子部品。

付記 5.

前記側面被覆部は、前記第 1 側面から前記第 2 側面まで延びる、付記 3 または付記 4 に記載の電子部品。

付記 6.

前記厚さ方向に見て、前記第 1 側面は、前記第 2 側面よりも内方に位置する、付記 3 ないし付記 5 のいずれかに記載の電子部品。

付記 7.

前記機能部は、キャパシタ部を含む、付記 3 ないし付記 6 のいずれかに記載の電子部品。

付記 8.

絶縁基板をさらに備え、

前記絶縁基板は、前記厚さ方向の一方を向く基板主面を有し、

前記第 3 絶縁層は、前記基板主面上に配置されている、付記 7 に記載の電子部品。

付記 9.

前記キャパシタ部は、前記厚さ方向において、前記絶縁基板と前記第 3 絶縁層とに挟まれている、付記 8 に記載の電子部品。

付記 10.

機能部を形成する機能部形成工程と、

厚さ方向の一方を向く第 1 主面および前記厚さ方向に交差する第 1 方向の一方を向く第 1 側面を有する第 1 絶縁層を形成する第 1 絶縁層形成工程と、

配線部を形成する配線部形成工程と、

前記第 1 主面を覆う主面被覆部および前記第 1 側面を覆う側面被覆部を含む外部電極を形成する外部電極形成工程と、

を含み、

前記配線部は、前記第 1 絶縁層に形成された第 1 配線部を含み、

前記側面被覆部および前記第 1 配線部の各々は、前記主面被覆部に繋が

り、

前記配線部形成工程および前記外部電極形成工程において、前記主面被覆部、前記側面被覆部および前記第 1 配線部を一括して形成する、電子部品の製造方法。

付記 11.

前記厚さ方向の一方を向く基板主面を有する絶縁基板を準備する基板準備工程をさらに有し、

前記機能部、前記第 1 絶縁層および前記配線部は、前記基板主面上に配置される、付記 1 0 に記載の電子部品の製造方法。

付記 1 2.

前記厚さ方向の一方を向く第 2 主面を有する第 2 絶縁層を形成する第 2 絶縁層形成工程と、

前記厚さ方向の一方を向く第 3 主面を有する第 3 絶縁層を形成する第 3 絶縁層形成工程と、をさらに有し、

前記第 2 絶縁層形成工程では、前記第 2 絶縁層を前記第 3 主面上に積層し、

前記第 1 絶縁層形成工程では、前記第 1 絶縁層を前記第 2 主面上に積層する、付記 1 0 または付記 1 1 に記載の電子部品の製造方法。

付記 1 3.

前記配線部形成工程は、前記第 1 配線部を形成する第 1 配線部形成工程を含み、

前記第 1 配線部は、前記厚さ方向に前記第 1 絶縁層を貫通する、付記 1 2 に記載の電子部品の製造方法。

付記 1 4.

前記配線部形成工程は、前記厚さ方向に前記第 2 絶縁層を貫通する第 2 配線部を形成する第 2 配線部形成工程を含み、

前記第 1 配線部と前記第 2 配線部とは、互いに導通する、付記 1 3 に記載の電子部品の製造方法。

付記 1 5.

前記機能部は、インダクタ部を含み、

前記機能部形成工程は、前記第 2 絶縁層に前記インダクタ部を形成するインダクタ部形成工程を含む、付記 1 4 に記載の電子部品の製造方法。

付記 1 6.

前記配線部形成工程は、前記厚さ方向に前記第 3 絶縁層を貫通する第 3 配線部を形成する第 3 配線部形成工程を含み、

前記第2配線部と前記第3配線部とは、互いに導通する、付記14または付記15に記載の電子部品の製造方法。

付記17.

前記第1絶縁層、前記第2絶縁層および前記第3絶縁層は、ドライフィルムレジストにより形成される、付記12ないし付記16のいずれかに記載の電子部品の製造方法。

## 符号の説明

- [0063] A1～A5：電子部品            1：絶縁基板
- 11：基板主面            12：基板裏面
- 131～134：基板側面            2：封止部材
- 21：第1絶縁層            211：第1主面
- 212：第1裏面            213～216：第1側面
- 22：第2絶縁層            221：第2主面
- 222：第2裏面            223～226：第2側面
- 23：第3絶縁層            231：第3主面
- 232：第3裏面            233～236：第3側面
- 3：機能部            31：インダクタ部
- 311, 312：巻回部            32：キャパシタ部
- 4A～4D：外部電極            41：主面被覆部
- 42：側面被覆部            421：部分被覆部
- 43：ディンプル            5：配線部
- 51：第1配線部            52：第2配線部
- 53：第3配線部            81, 821, 822, 83：パターン
- 89, 891：レジスト            90：回路基板
- 91：導電性接合材

## 請求の範囲

- [請求項1] 機能部と、  
厚さ方向の一方を向く第1主面および前記厚さ方向に交差する第1方向の一方を向く第1側面を有する第1絶縁層と、  
前記機能部に導通する外部電極と、  
前記機能部と前記外部電極とを電氣的に接続する配線部と、  
を備え、  
前記外部電極は、前記第1主面を覆う主面被覆部と、前記第1側面を覆う側面被覆部とを含む、電子部品。
- [請求項2] 前記機能部は、インダクタ部を含む、請求項1に記載の電子部品。
- [請求項3] 前記厚さ方向の一方を向く第2主面および前記第1方向の一方を向く第2側面を有する第2絶縁層と、  
前記厚さ方向の一方を向く第3主面を有する第3絶縁層と、をさらに備え、  
前記第1絶縁層は、前記第2主面上に積層され、  
前記第2絶縁層は、前記第3主面上に積層されている、請求項2に記載の電子部品。
- [請求項4] 前記インダクタ部は、前記第2絶縁層に形成されている、請求項3に記載の電子部品。
- [請求項5] 前記側面被覆部は、前記第1側面から前記第2側面まで延びる、請求項3または請求項4に記載の電子部品。
- [請求項6] 前記厚さ方向に見て、前記第1側面は、前記第2側面よりも内方に位置する、請求項3ないし請求項5のいずれかに記載の電子部品。
- [請求項7] 前記機能部は、キャパシタ部を含む、請求項3ないし請求項6のいずれかに記載の電子部品。
- [請求項8] 絶縁基板をさらに備え、  
前記絶縁基板は、前記厚さ方向の一方を向く基板主面を有し、  
前記第3絶縁層は、前記基板主面上に配置されている、請求項7に

記載の電子部品。

[請求項9] 前記キャパシタ部は、前記厚さ方向において、前記絶縁基板と前記第3絶縁層とに挟まれている、請求項8に記載の電子部品。

[請求項10] 機能部を形成する機能部形成工程と、  
厚さ方向の一方を向く第1主面および前記厚さ方向に交差する第1方向の一方を向く第1側面を有する第1絶縁層を形成する第1絶縁層形成工程と、

配線部を形成する配線部形成工程と、

前記第1主面を覆う主面被覆部および前記第1側面を覆う側面被覆部を含む外部電極を形成する外部電極形成工程と、

を含み、

前記配線部は、前記第1絶縁層に形成された第1配線部を含み、

前記側面被覆部および前記第1配線部の各々は、前記主面被覆部に繋がり、

前記配線部形成工程および前記外部電極形成工程において、前記主面被覆部、前記側面被覆部および前記第1配線部を一括して形成する、電子部品の製造方法。

[請求項11] 前記厚さ方向の一方を向く基板主面を有する絶縁基板を準備する基板準備工程をさらに有し、

前記機能部、前記第1絶縁層および前記配線部は、前記基板主面上に配置される、請求項10に記載の電子部品の製造方法。

[請求項12] 前記厚さ方向の一方を向く第2主面を有する第2絶縁層を形成する第2絶縁層形成工程と、

前記厚さ方向の一方を向く第3主面を有する第3絶縁層を形成する第3絶縁層形成工程と、をさらに有し、

前記第2絶縁層形成工程では、前記第2絶縁層を前記第3主面上に積層し、

前記第1絶縁層形成工程では、前記第1絶縁層を前記第2主面上に

積層する、請求項 10 または請求項 11 に記載の電子部品の製造方法。

[請求項13] 前記配線部形成工程は、前記第 1 配線部を形成する第 1 配線部形成工程を含み、

前記第 1 配線部は、前記厚さ方向に前記第 1 絶縁層を貫通する、請求項 12 に記載の電子部品の製造方法。

[請求項14] 前記配線部形成工程は、前記厚さ方向に前記第 2 絶縁層を貫通する第 2 配線部を形成する第 2 配線部形成工程を含み、

前記第 1 配線部と前記第 2 配線部とは、互いに導通する、請求項 13 に記載の電子部品の製造方法。

[請求項15] 前記機能部は、インダクタ部を含み、

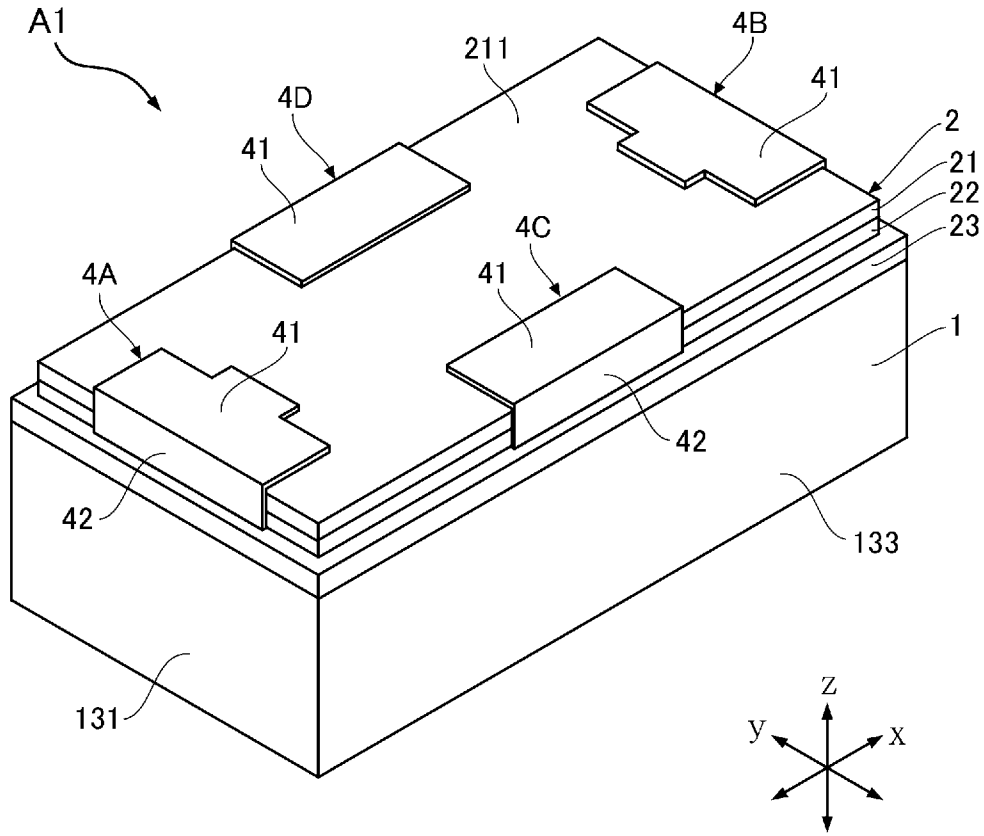
前記機能部形成工程は、前記第 2 絶縁層に前記インダクタ部を形成するインダクタ部形成工程を含む、請求項 14 に記載の電子部品の製造方法。

[請求項16] 前記配線部形成工程は、前記厚さ方向に前記第 3 絶縁層を貫通する第 3 配線部を形成する第 3 配線部形成工程を含み、

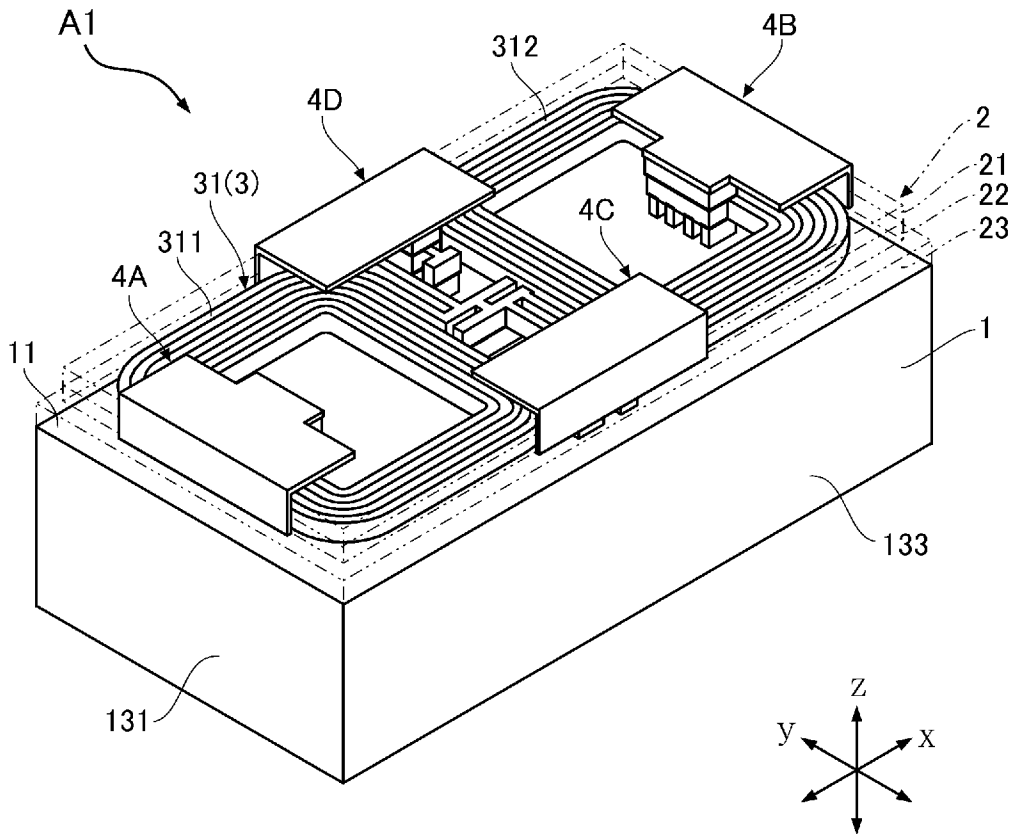
前記第 2 配線部と前記第 3 配線部とは、互いに導通する、請求項 14 または請求項 15 に記載の電子部品の製造方法。

[請求項17] 前記第 1 絶縁層、前記第 2 絶縁層および前記第 3 絶縁層は、ドライフィルムレジストにより形成される、請求項 12 ないし請求項 16 のいずれかに記載の電子部品の製造方法。

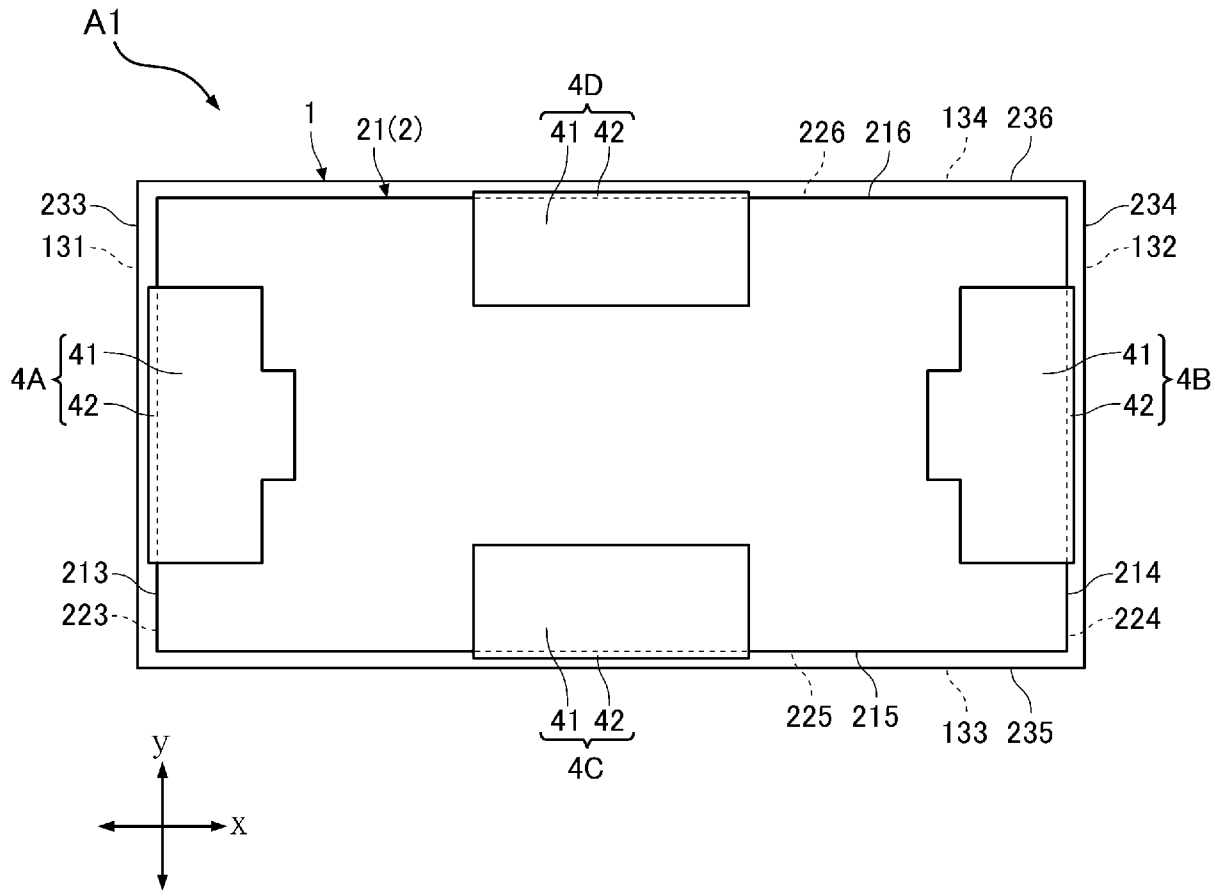
[図1]  
FIG.1



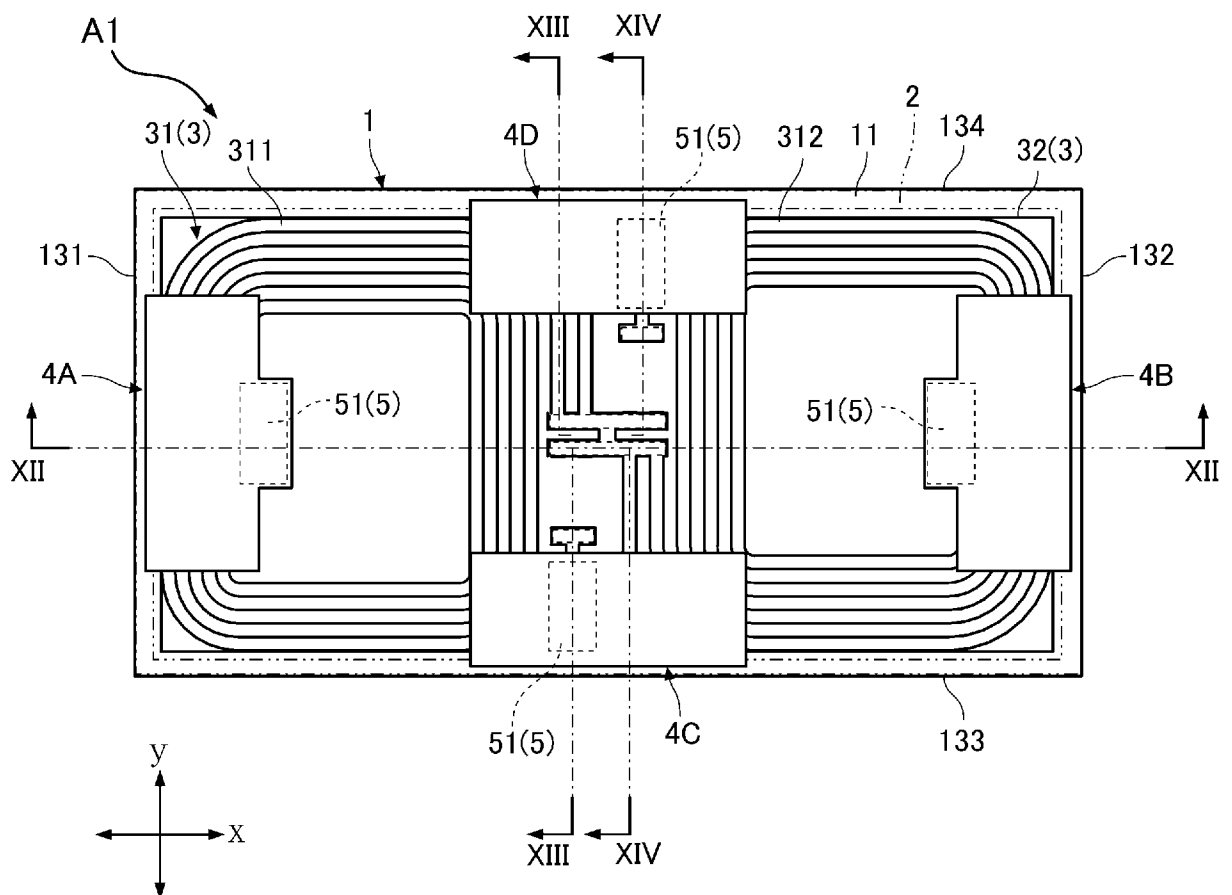
[図2]  
FIG.2



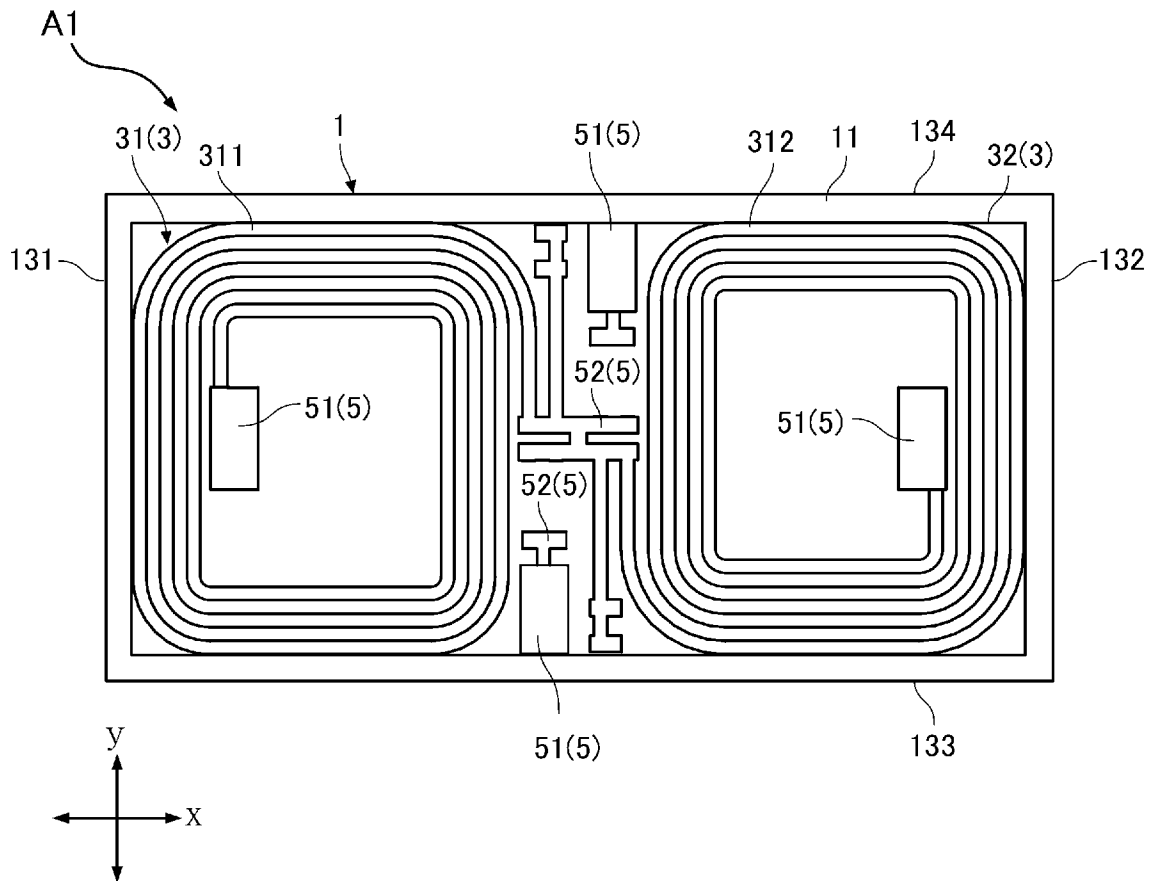
[図3]  
FIG.3



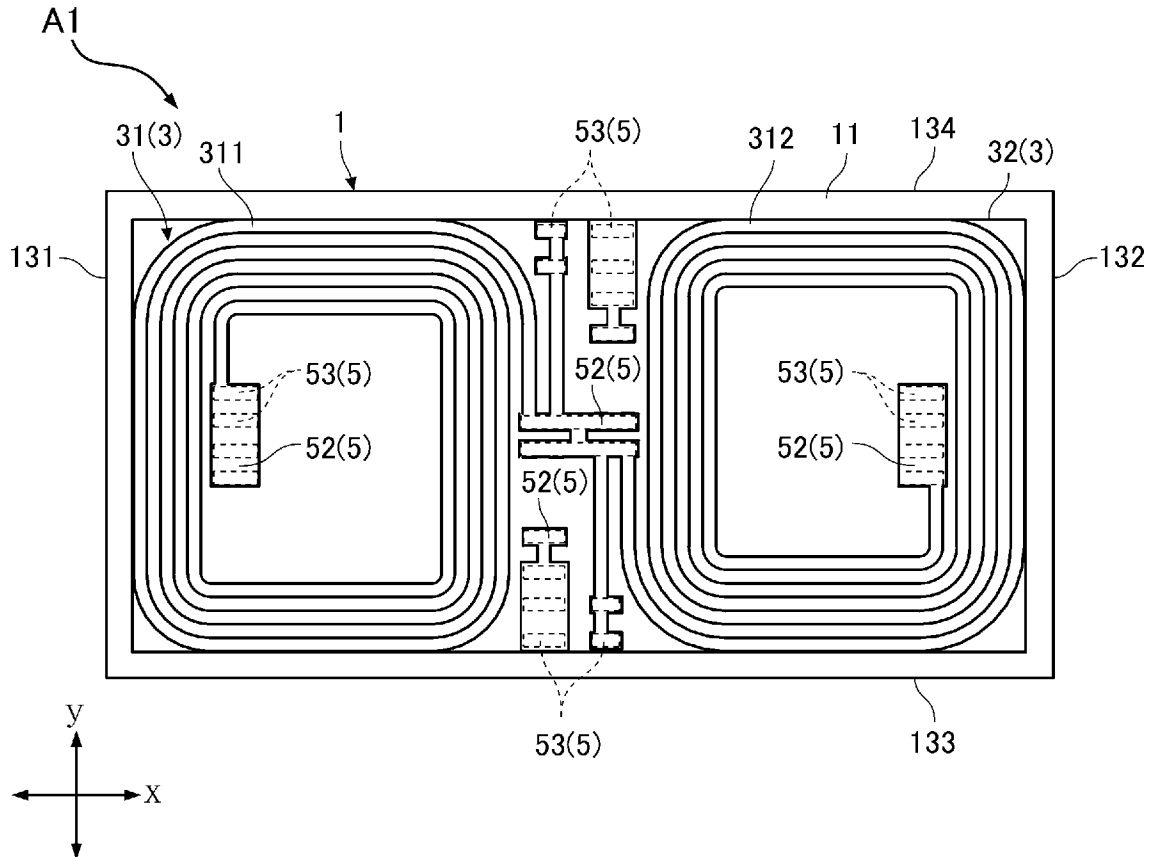
[図4]  
FIG.4



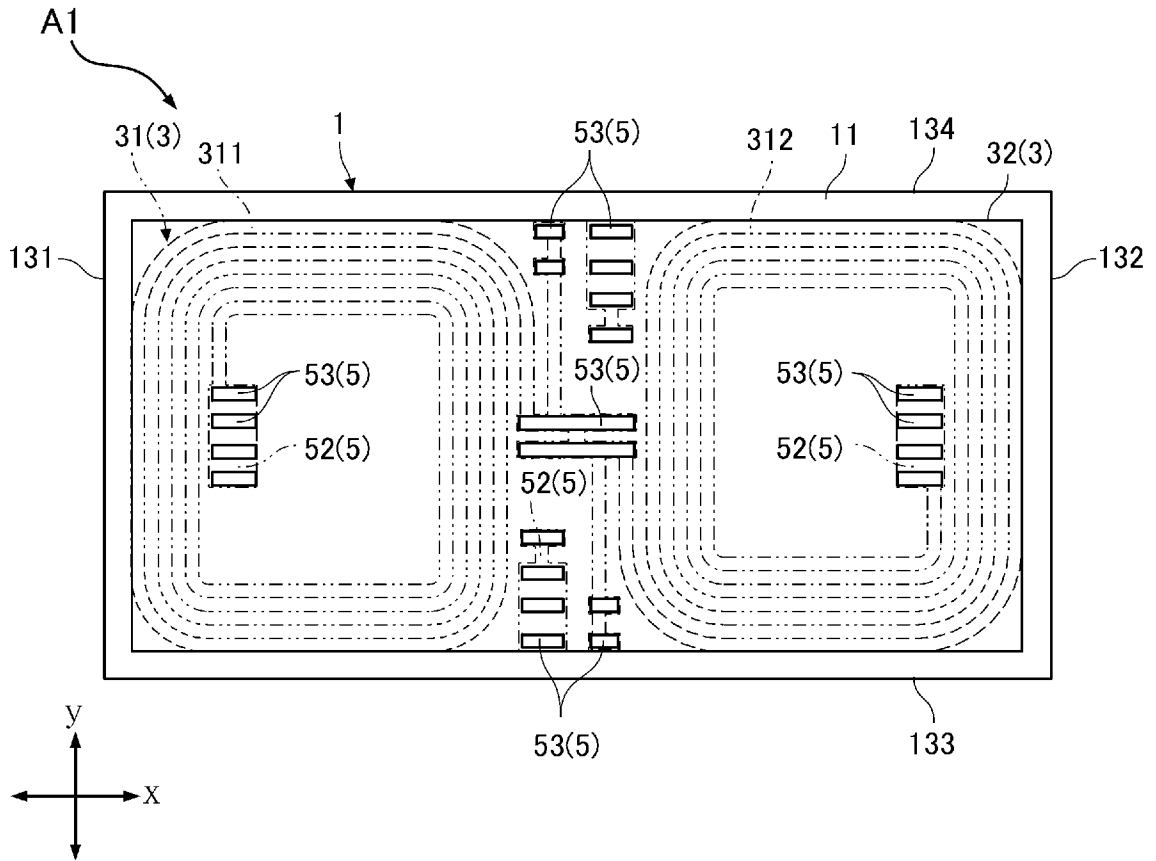
[図5]  
FIG.5



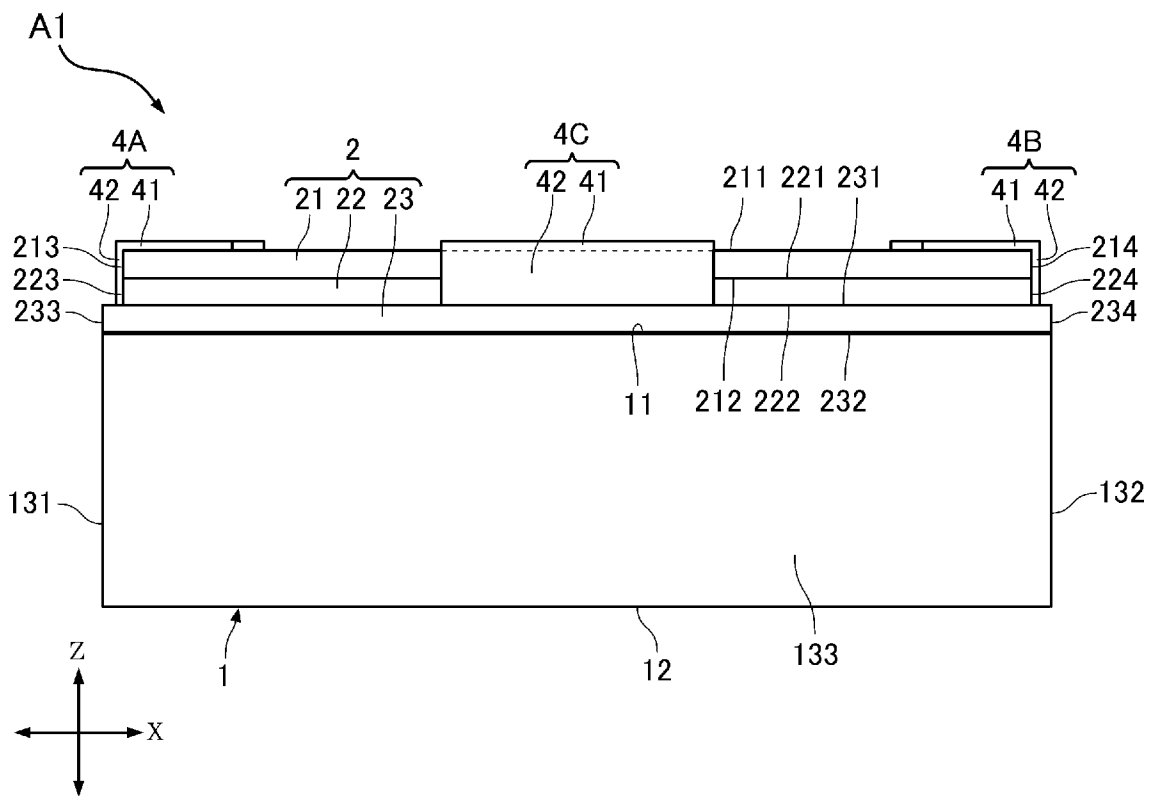
[図6]  
FIG.6



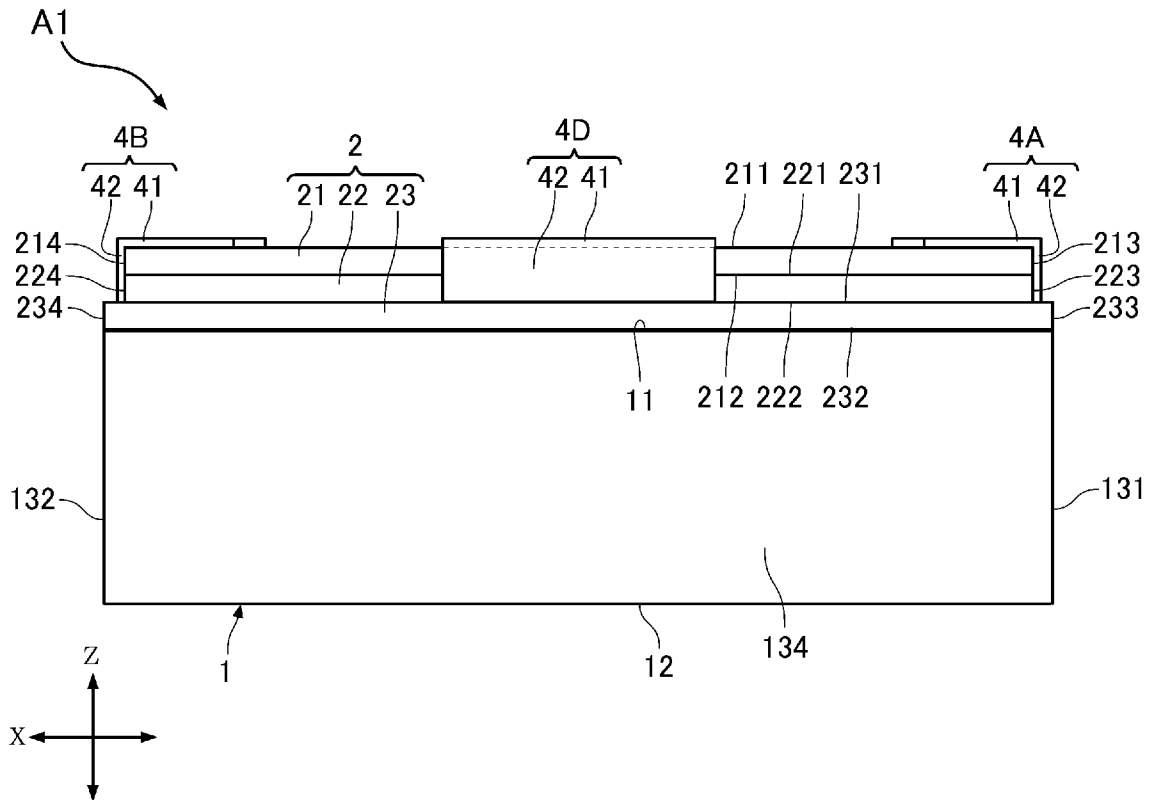
[図7]  
FIG.7



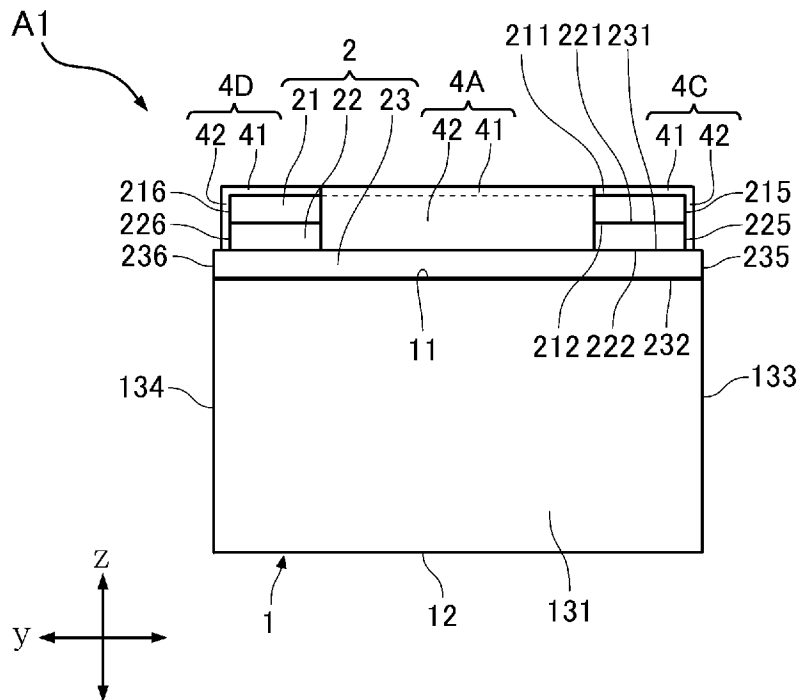
[図8]  
FIG.8



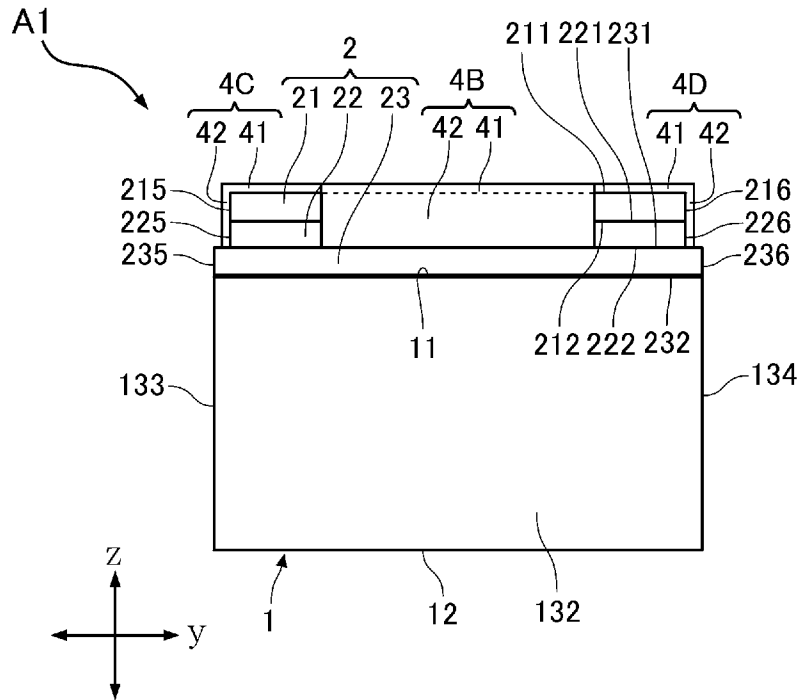
[図9]  
FIG.9



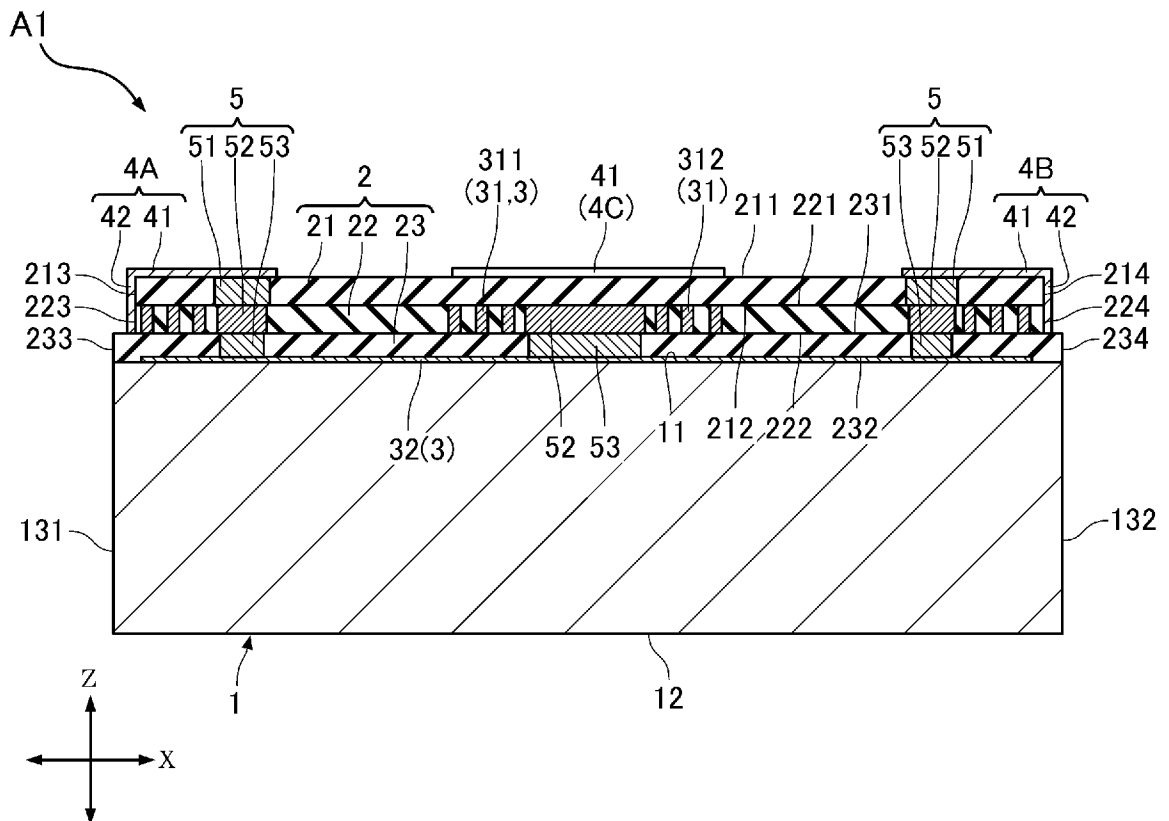
[図10]  
FIG.10



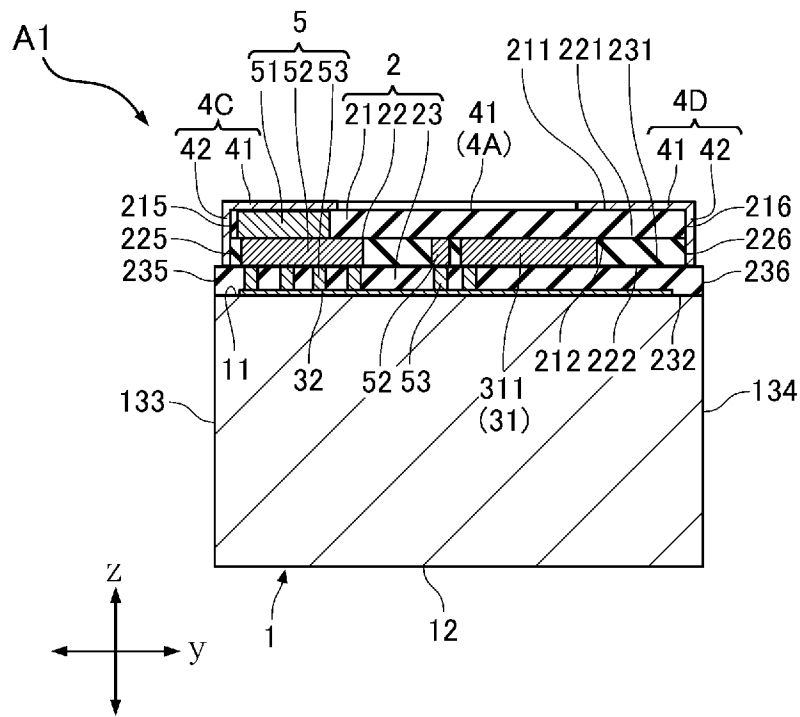
[図11]  
FIG.11



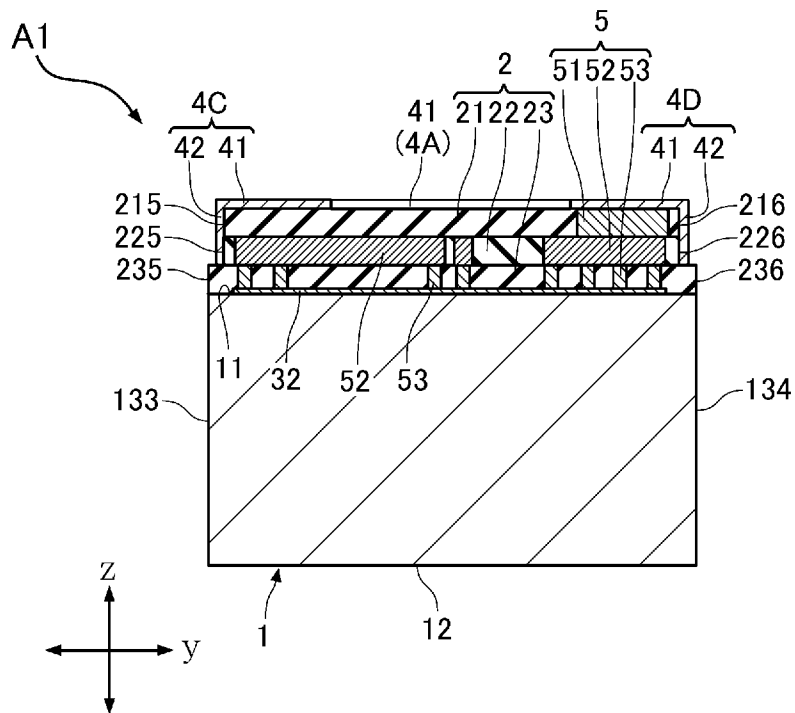
[図12]  
FIG.12



[図13]  
FIG.13

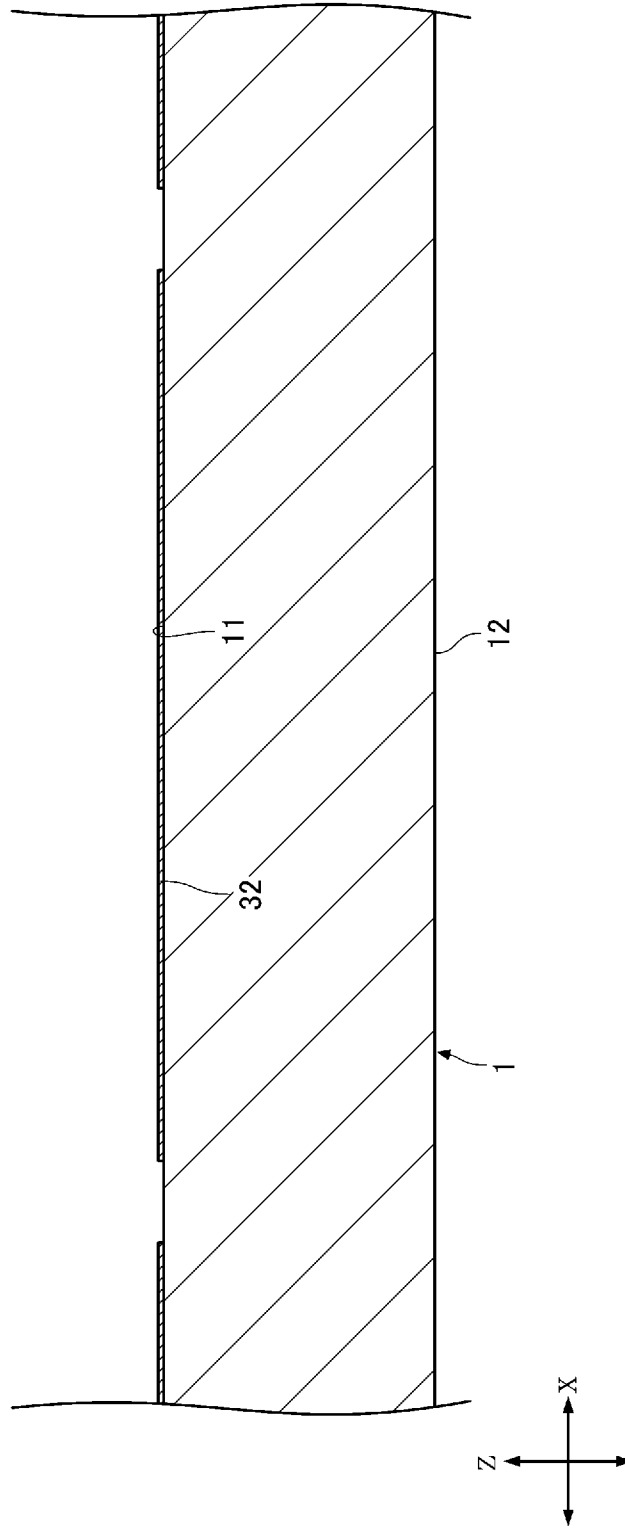


[図14]  
FIG.14



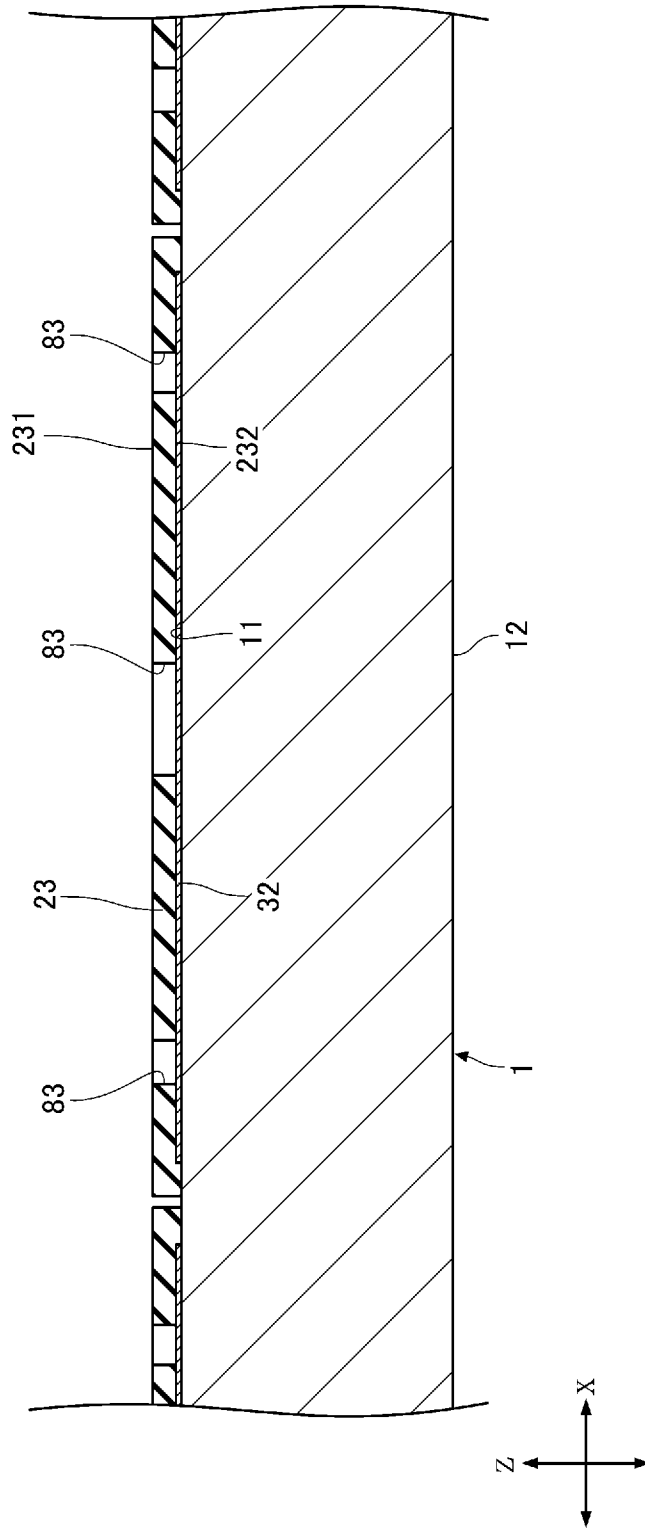
[図15]

FIG.15



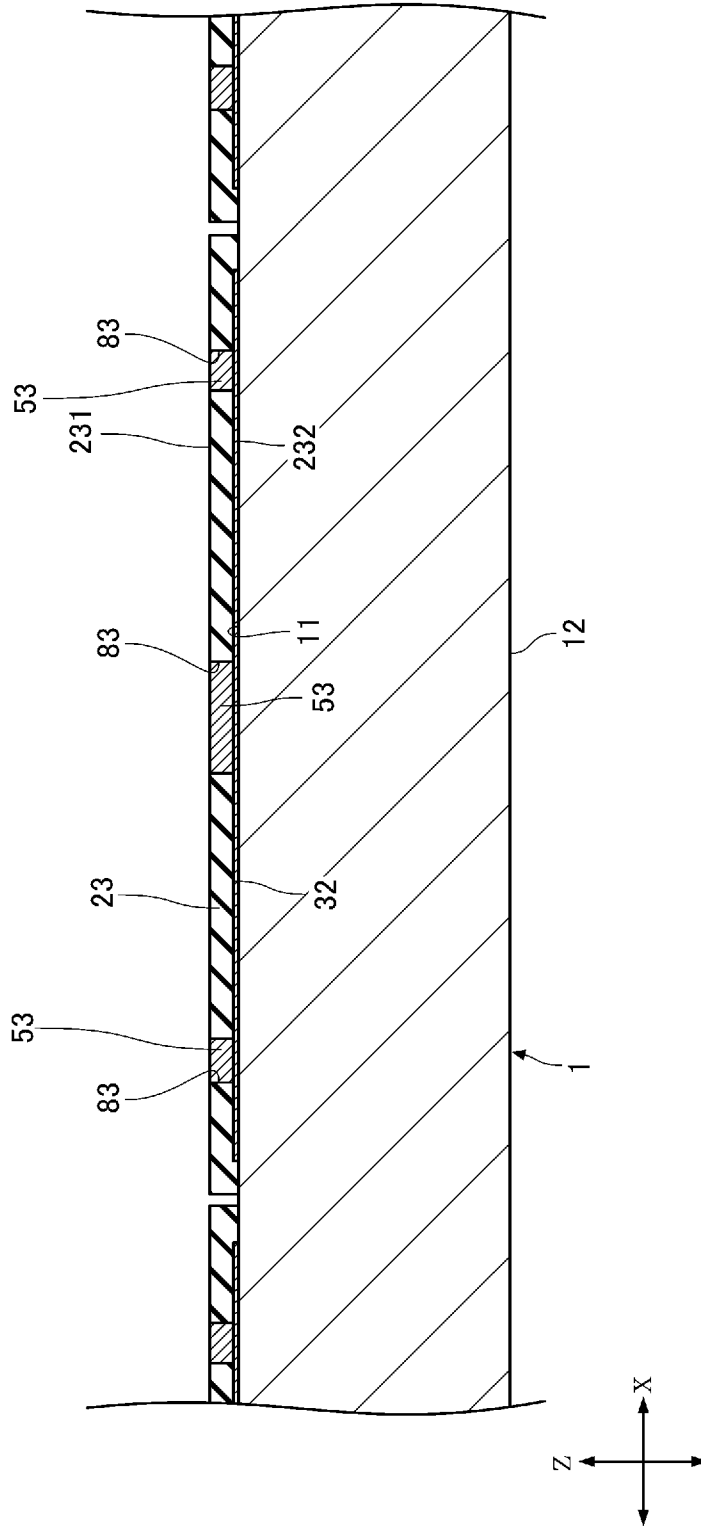
[FIG.16]

FIG.16



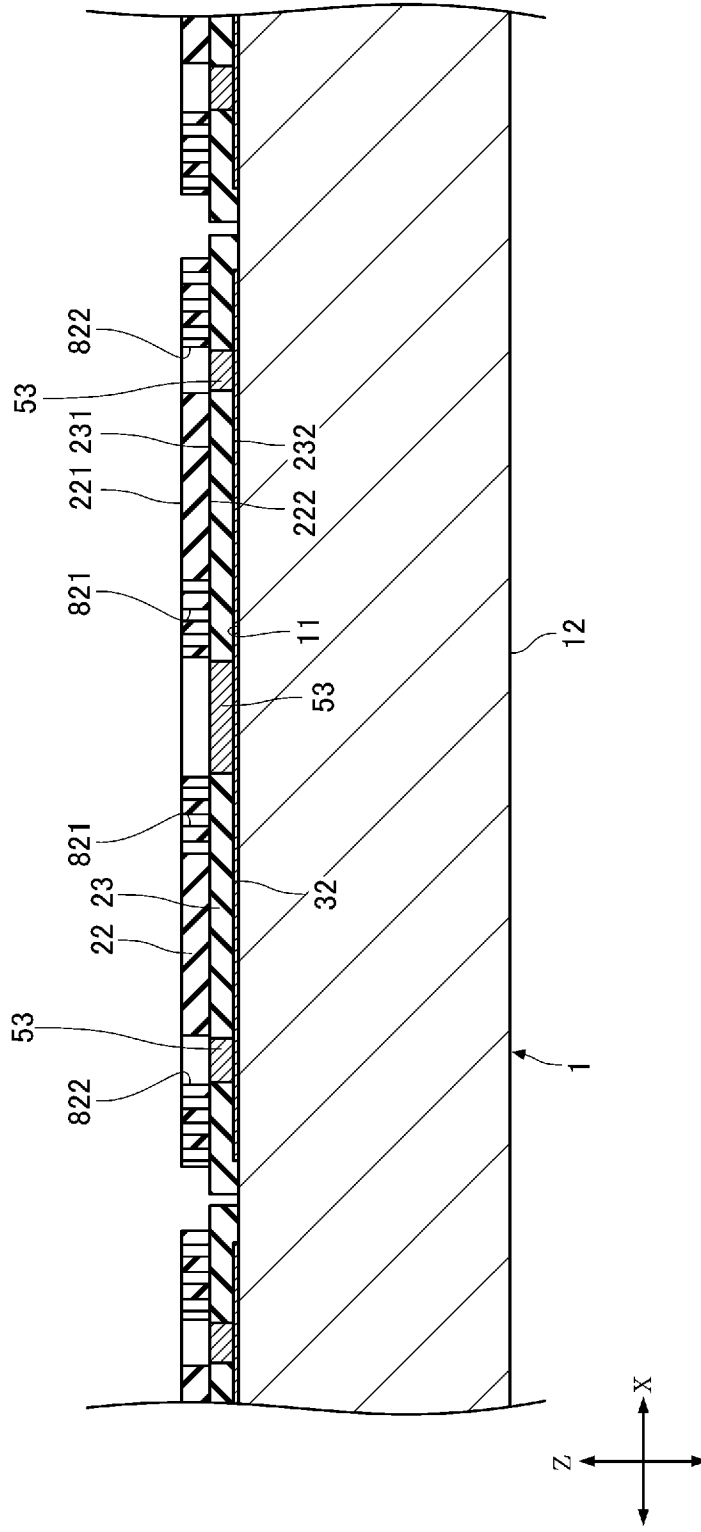
[FIG.17]

FIG.17



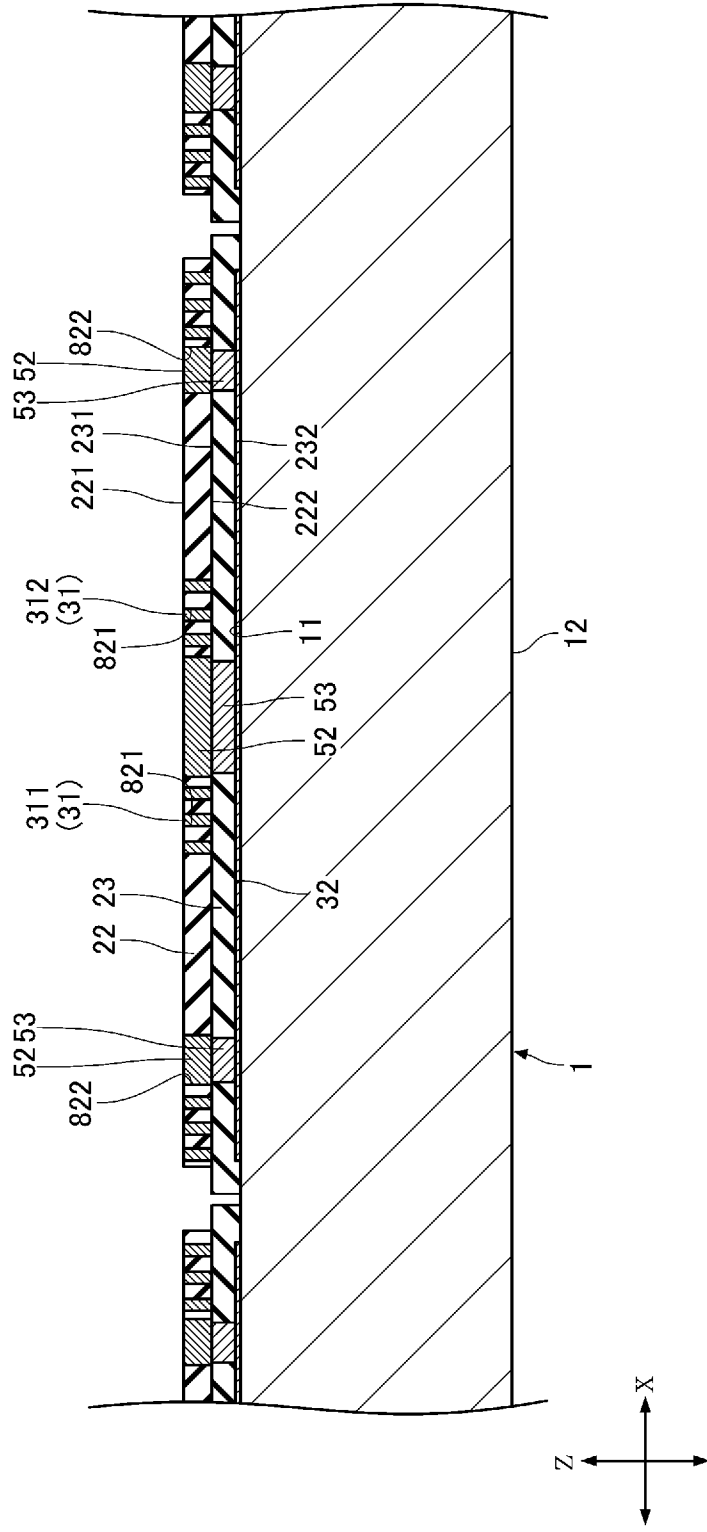
[FIG.18]

FIG.18



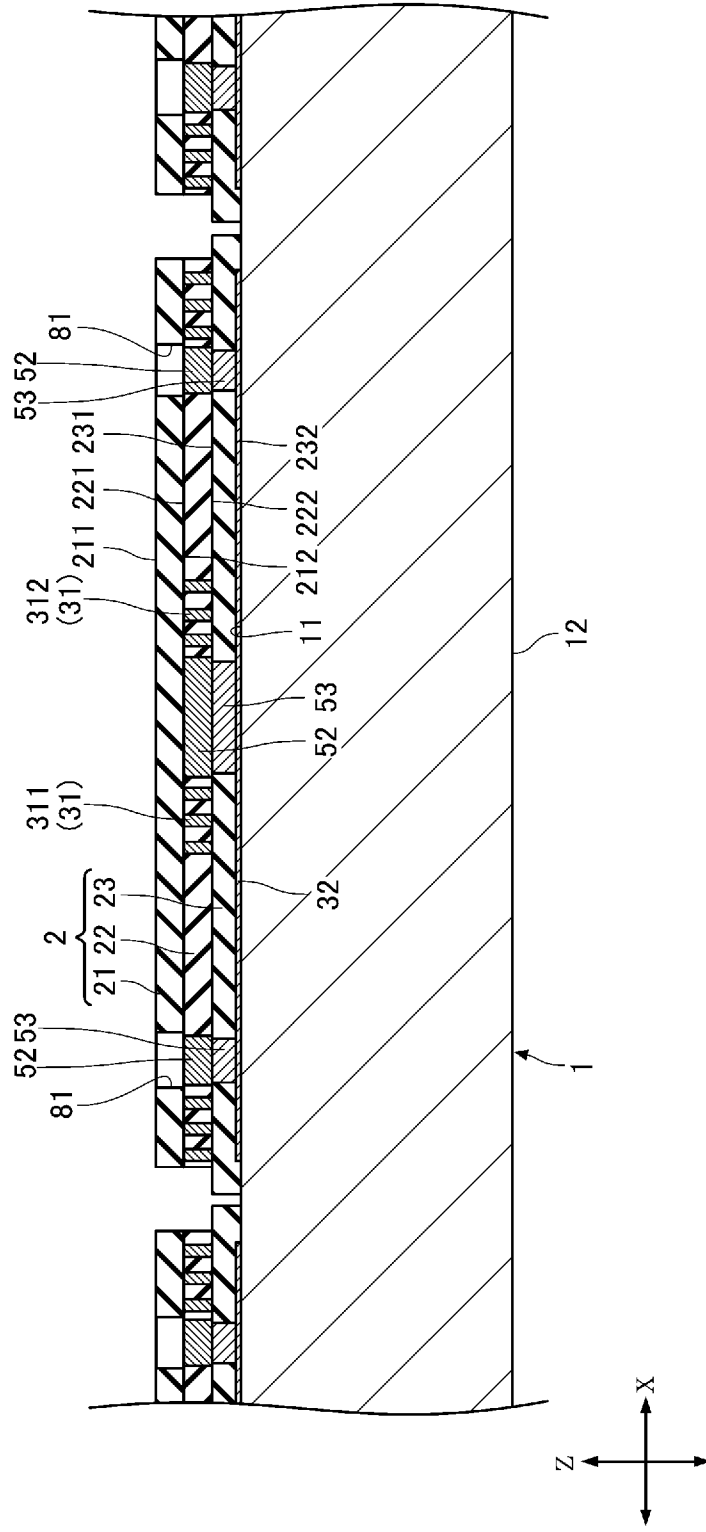
[FIG. 19]

FIG. 19



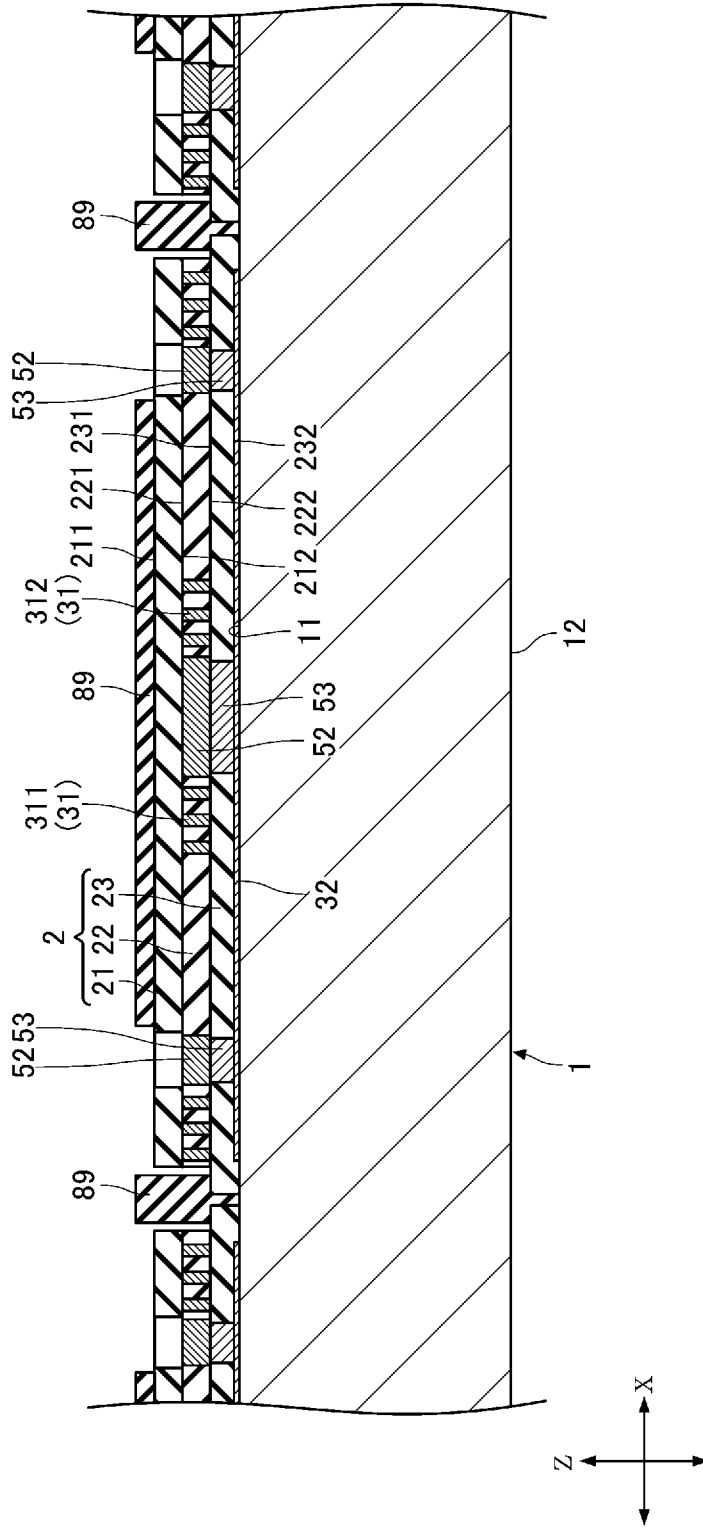
[FIG. 20]

FIG. 20



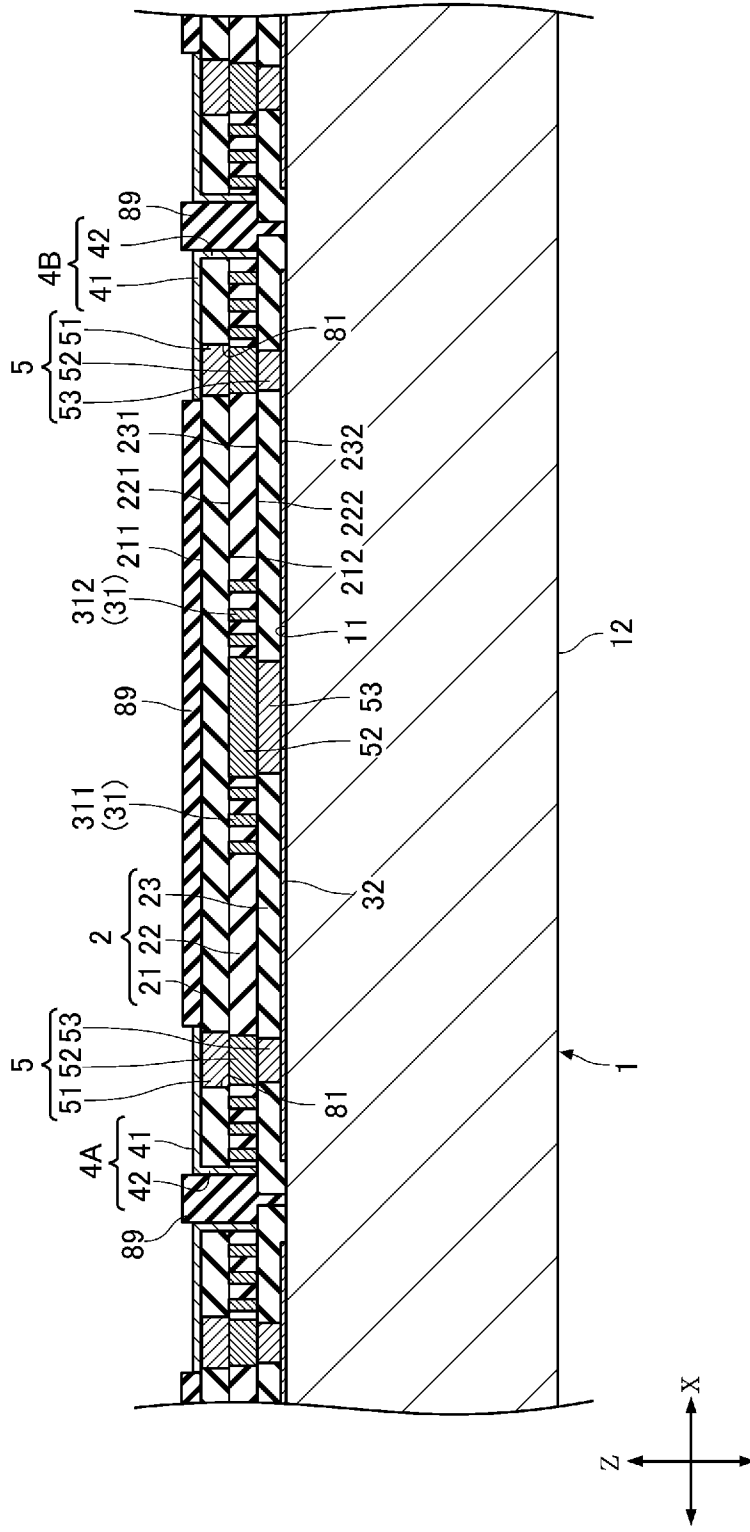
[FIG.21]

FIG.21



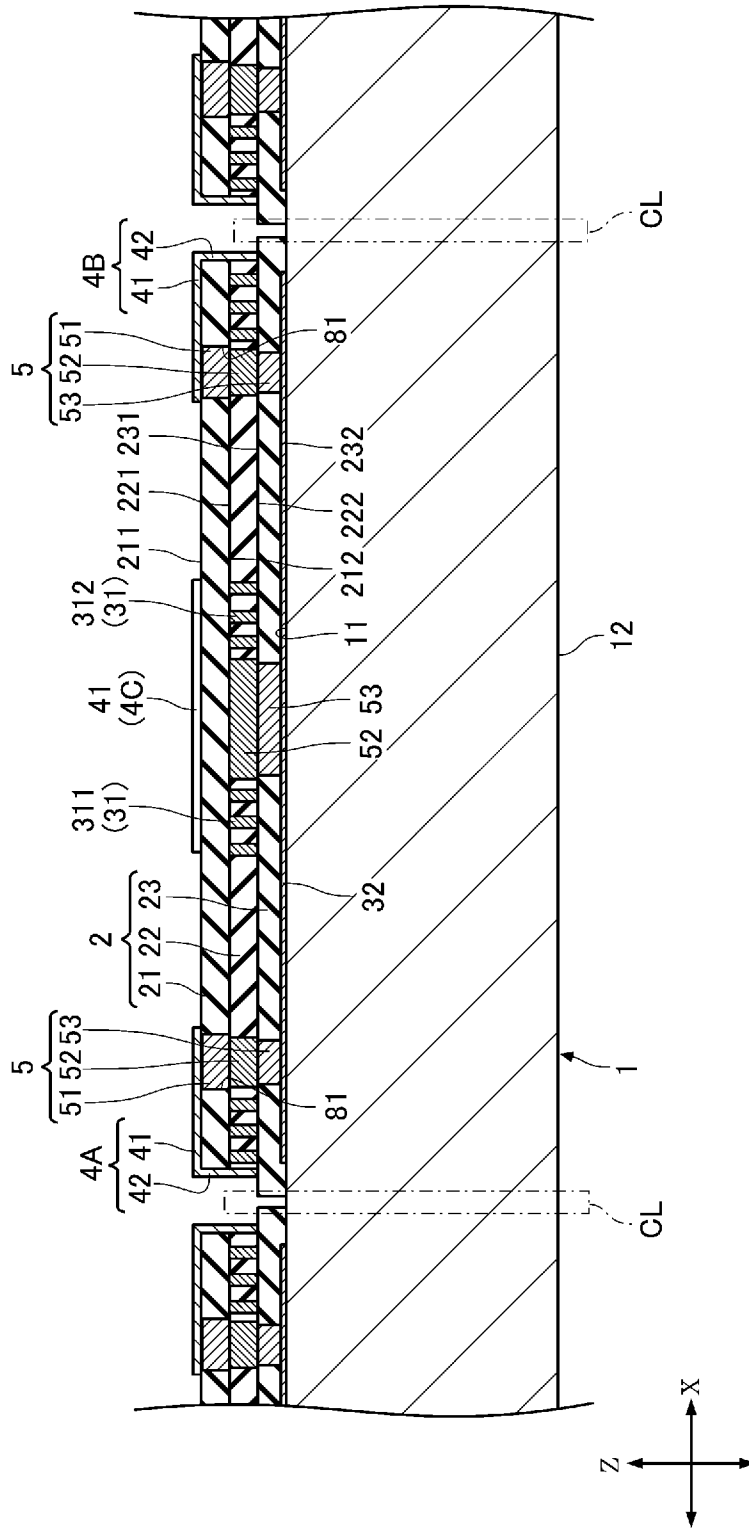
[FIG.22]


FIG.22

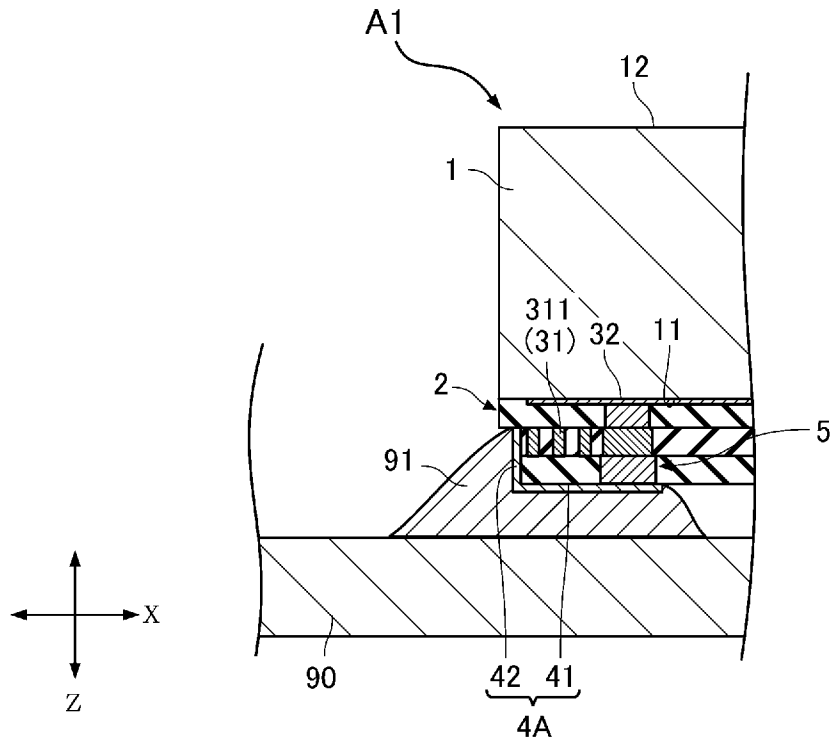



[FIG.23]

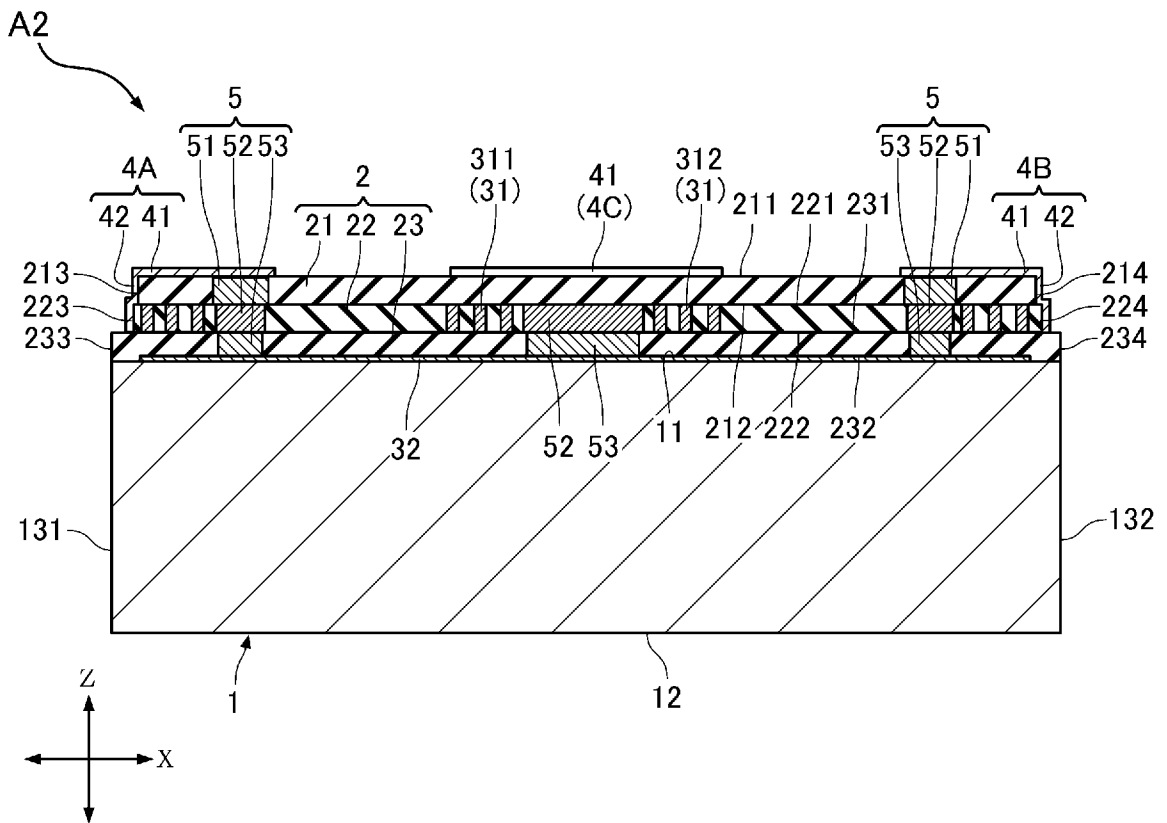
FIG.23



[24]  
FIG.24

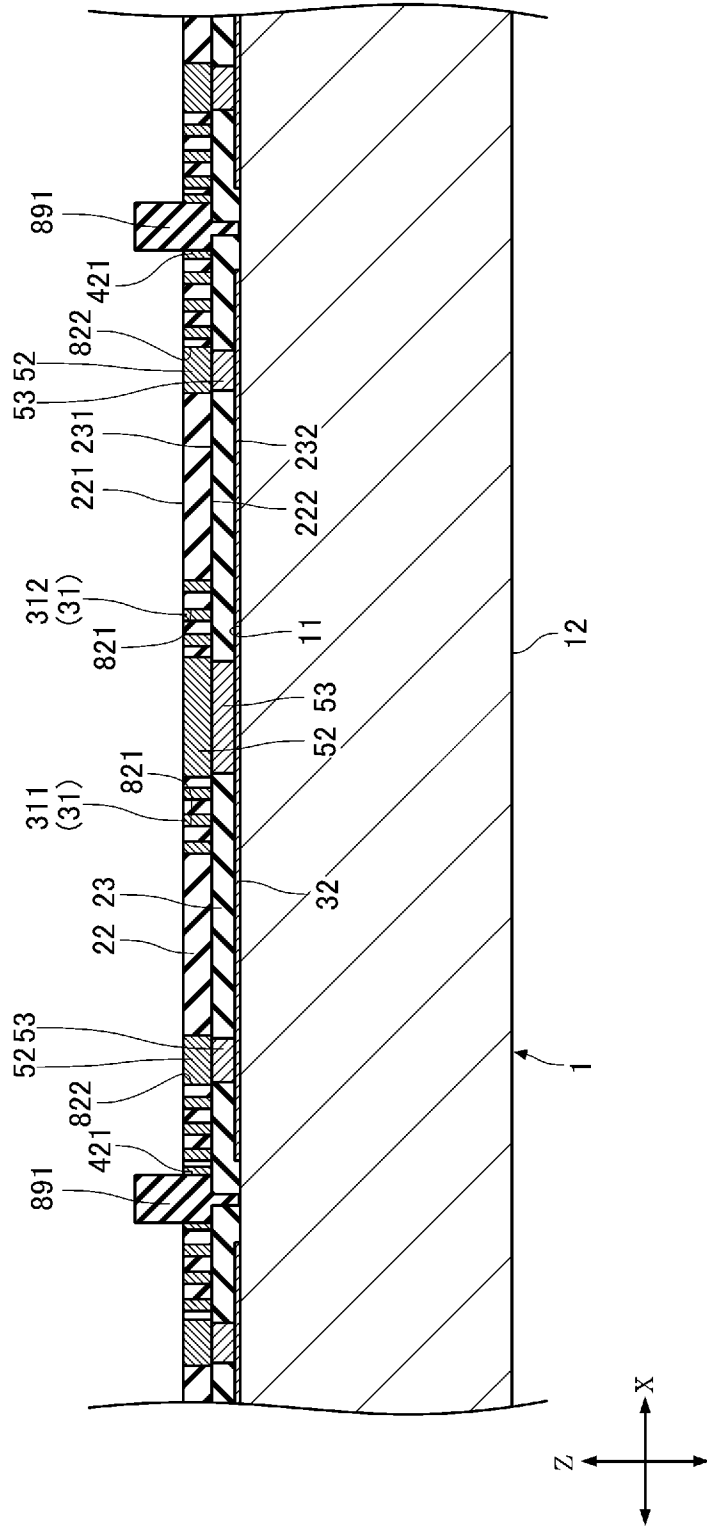


[25]  
FIG.25




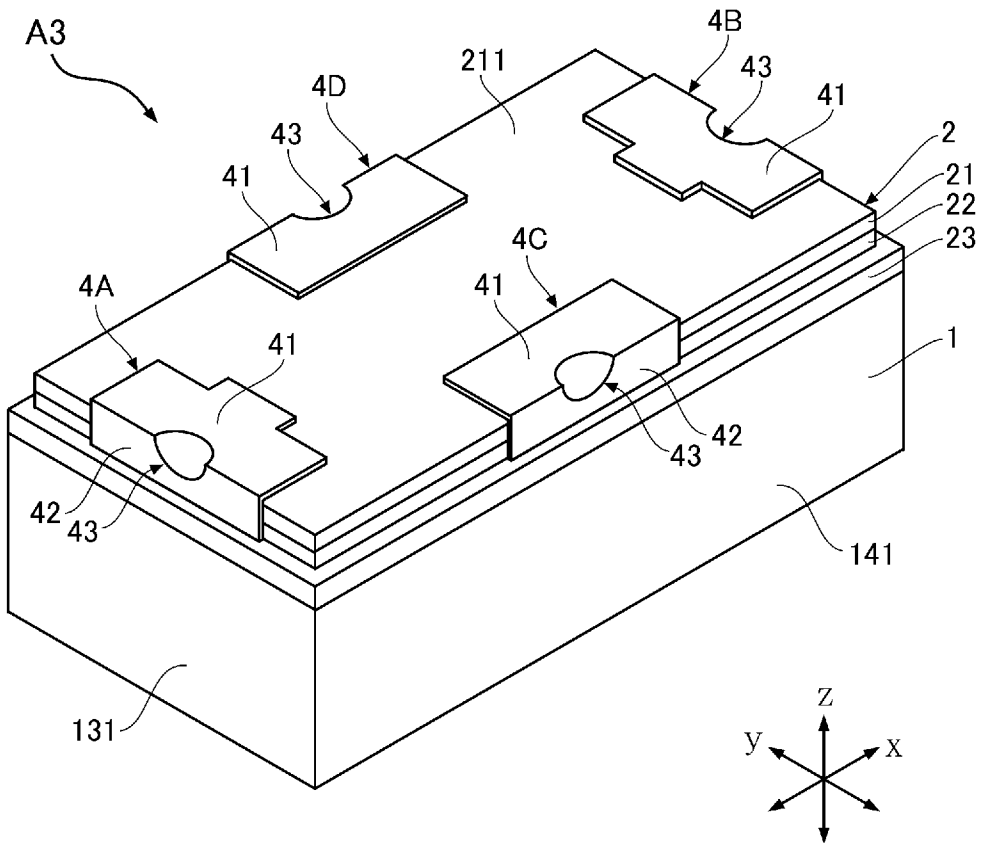
[FIG. 26]


FIG. 26

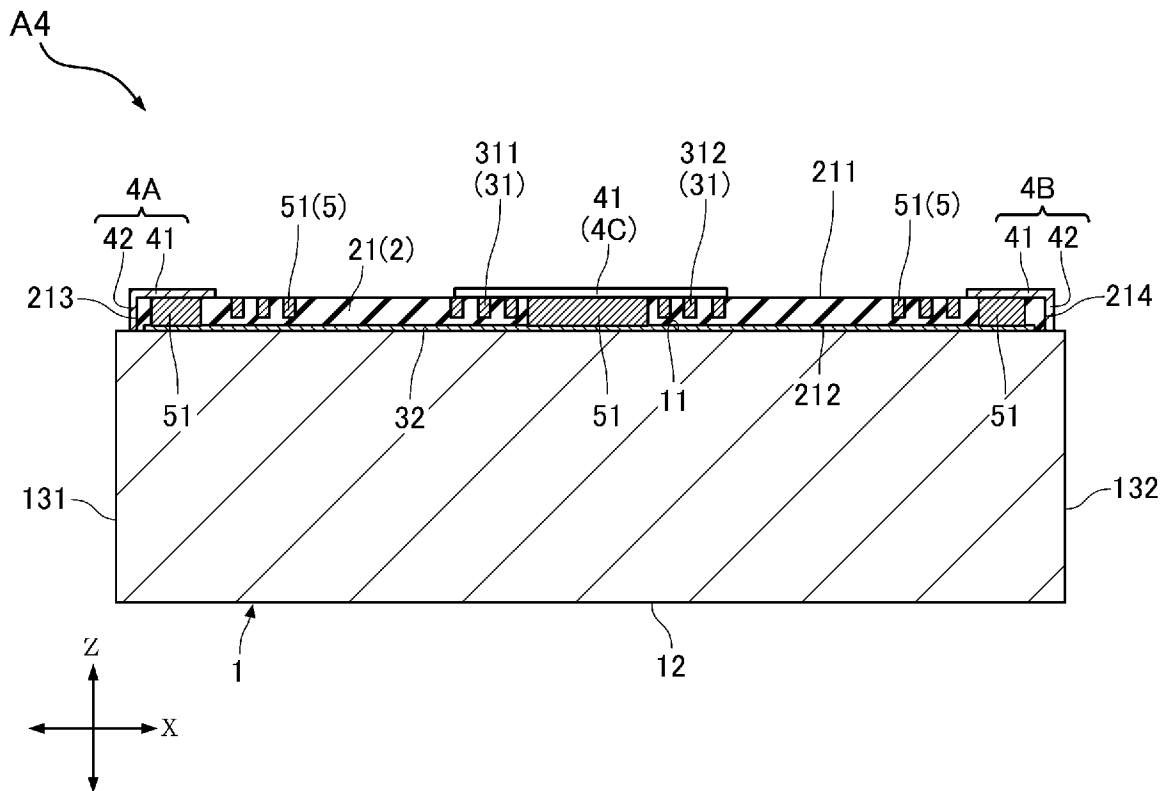




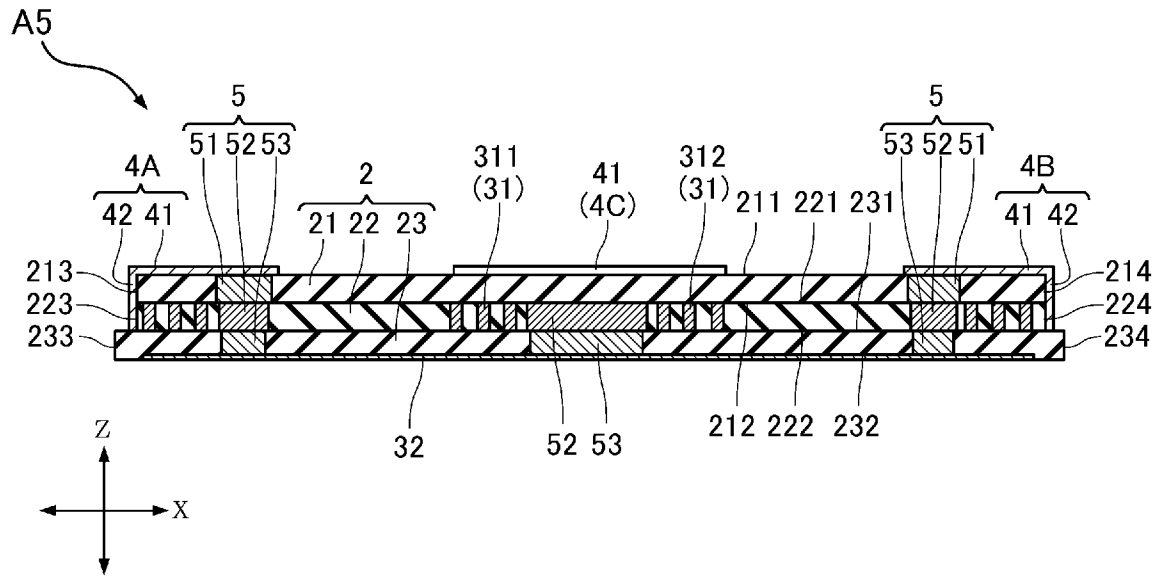
[]28]  
FIG.28



[]29]  
FIG.29



[図30]  
FIG.30



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/047990

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H01F 27/29</b> (2006.01)i; <b>H01F 17/00</b> (2006.01)i; <b>H01F 27/00</b> (2006.01)i; <b>H01F 27/30</b> (2006.01)i; <b>H01G 4/40</b> (2006.01)i FI: H01F27/29 123; H01F27/00 S; H01F17/00 Z; H01F27/30 101A; H01G4/40 321A		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01F27/29; H01F17/00; H01F27/00; H01F27/30; H01G4/40		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-44614 A (TDK CORP.) 03 March 2011 (2011-03-03) paragraphs [0008]-[0062], fig. 1-16	1-2, 10-11
Y		1-17
Y	JP 2020-205342 A (ROHM CO., LTD.) 24 December 2020 (2020-12-24) paragraphs [0038]-[0202], fig. 3-14Y	1-17
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>02 March 2023</b>		Date of mailing of the international search report <b>20 March 2023</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2022/047990**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2011-44614	A	03 March 2011	US 2011/0042127 A1 paragraphs [0009]-[0088], fig. 1-16	
				CN 101996990	A
<hr/>					
JP	2020-205342	A	24 December 2020	US 2020/0395353 A1 paragraphs [0096]-[0340], fig. 3-14Y	
				CN 112103284	A
<hr/>					

A. 発明の属する分野の分類（国際特許分類（IPC）） H01F 27/29(2006.01)i; H01F 17/00(2006.01)i; H01F 27/00(2006.01)i; H01F 27/30(2006.01)i; H01G 4/40(2006.01)i FI: H01F27/29 123; H01F27/00 S; H01F17/00 Z; H01F27/30 101A; H01G4/40 321A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01F27/29; H01F17/00; H01F27/00; H01F27/30; H01G4/40 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-44614 A (TDK株式会社) 03.03.2011 (2011-03-03) [0008] - [0062], 図1-16	1-2, 10-11
Y		1-17
Y	JP 2020-205342 A (ローム株式会社) 24.12.2020 (2020-12-24) [0038] - [0202], 図3-14Y	1-17
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	02.03.2023	国際調査報告の発送日 20.03.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  井上 健一 5D 9373  電話番号 03-3581-1101 内線 3551	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2022/047990

引用文献			公表日	パテントファミリー文献			公表日
JP	2011-44614	A	03.03.2011	US	2011/0042127	A1	
					[0009]-[0088], 図 1 - 1 6		
				CN	101996990	A	
-----							
JP	2020-205342	A	24.12.2020	US	2020/0395353	A1	
					[0096]-[0340], 図 3 - 1 4		
				Y			
				CN	112103284	A	
-----							