(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 109473452 B
(45)授权公告日 2023.05.19

(21)申请号 201810711146.5

(22)申请日 2018.07.02

(65)同一申请的已公布的文献号
申请公布号 CN 109473452 A

(43)申请公布日 2019.03.15

(30)优先权数据
2017-172654 2017.09.08 JP

(73)专利权人 株式会社日本有机雷特显示器
地址 日本东京

(72)发明人 村井淳人 寺井康浩 丸山贵士 大岛宜浩 豊田基博 海老原良介 广升泰信

(74)专利代理机构 北京康信知识产权代理有限责任公司 11240
专利代理师 张永明

(51)Int.Cl.
H10K 59/131(2023.01)

(56)对比文件
US 2011/0156026 A1,2011.06.30
JP 2012-252033 A,2012.12.20
CN 102105924 A,2011.06.22

审查员 贾少鹏

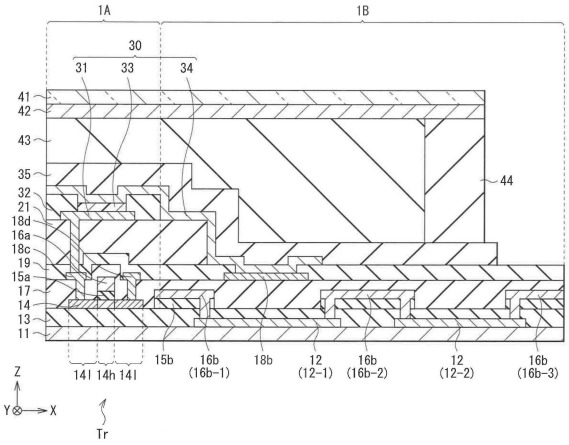
权利要求书2页 说明书19页 附图20页

(54)发明名称

显示装置

(57)摘要

本技术提供一种显示装置，其具备第一基板、晶体管、第一布线层、第二布线层和绝缘膜。第一基板设置有显示区域和显示区域外侧的周边区域。晶体管设置在第一基板上的显示区域，并且具有：半导体层，与半导体层对置的栅电极，栅电极与半导体层之间的栅极绝缘膜，和与半导体层电连接的源·漏电极。第一布线层设置在第一基板上的周边区域且与晶体管电连接，并且配置在比与晶体管的栅电极和源·漏电极同层的位置更靠近第一基板的位置。第二布线层设置在第一基板上，并且具有与第一布线层的电位不同的电位。绝缘膜设置在第二布线层与第一布线层之间。



CN 109473452 B

1.一种显示装置,具备:

第一基板,设置有显示区域和所述显示区域外侧的周边区域;

晶体管,设置在所述第一基板上的所述显示区域,并且具有:半导体层,与所述半导体层对置的栅电极,所述栅电极与所述半导体层之间的栅极绝缘膜,和与所述半导体层电连接的源·漏电极;

第一布线层,设置在所述第一基板上的所述周边区域且与所述晶体管电连接,并且配置在比与所述晶体管的所述栅电极和所述源·漏电极同层的位置更靠近所述第一基板的位置;

第二布线层,设置在所述第一基板上的所述周边区域,并且具有与所述第一布线层的电位不同的电位;以及

绝缘膜,设置在所述第二布线层与所述第一布线层之间。

2.根据权利要求1所述的显示装置,其中,

所述第一布线层的厚度比所述栅电极的厚度和所述源·漏电极的厚度小。

3.根据权利要求1所述的显示装置,其中,

进一步具备连接布线层,

所述连接布线层与所述栅电极或所述源·漏电极设置在同一层,并且与所述第一布线层电连接。

4.根据权利要求1所述的显示装置,其中,

进一步具备显示元件,

所述显示元件设置在所述第一基板上的所述显示区域,并且包括第一电极、有机层和第二电极。

5.根据权利要求1所述的显示装置,其中,

所述晶体管从靠近所述第一基板的位置,依次具有所述半导体层、所述栅极绝缘膜、所述栅电极和所述源·漏电极。

6.根据权利要求5所述的显示装置,其中,

所述绝缘膜包括第一绝缘膜和第二绝缘膜,

所述第一绝缘膜覆盖所述第一布线层,

所述第二绝缘膜设置在所述栅电极与所述源·漏电极之间,并且在所述周边区域延伸。

7.根据权利要求6所述的显示装置,其中,

进一步具备有机绝缘膜,

所述有机绝缘膜以在所述栅电极与所述源·漏电极之间层叠于所述第二绝缘膜的方式设置,并且在所述周边区域延伸。

8.根据权利要求7所述的显示装置,其中,

所述有机绝缘膜在所述周边区域具有沟,

所述第二布线层设置在所述沟中。

9.根据权利要求5所述的显示装置,其中,

所述绝缘膜包括第一绝缘膜和所述栅极绝缘膜,

所述第一绝缘膜覆盖所述第一布线层。

10.根据权利要求1所述的显示装置,其中,

进一步具备:

密封部,设置在所述第一基板上的所述周边区域,并且包围所述显示区域;以及

第二基板,隔着所述密封部与所述第一基板对置。

11.根据权利要求10所述的显示装置,其中,

所述第一布线层以与所述密封部对置的方式设置。

12.根据权利要求1所述的显示装置,其中,

所述第一布线层在与所述第二布线层交叉的方向上延伸。

13.根据权利要求1所述的显示装置,其中,

所述半导体层含有氧化物半导体材料。

14.根据权利要求1所述的显示装置,其中,

进一步具备追加电极,

所述追加电极与所述半导体层对置且与所述第一布线层设置在同一层,并且与所述栅电极或所述源·漏电极电连接。

15.根据权利要求1所述的显示装置,其中,

进一步具备储存电容器,

所述储存电容器的一对电极的一个与所述第一布线层设置在同一层。

16.根据权利要求1所述的显示装置,其中,

所述第一布线层含有钼(Mo)、钛(Ti)、钨(W)和铜(Cu)中的一种或多种。

显示装置

技术领域

[0001] 本技术涉及一种在显示区域具有晶体管的显示装置。

背景技术

[0002] 在显示装置中,例如有机EL(Electro Luminescence)元件等显示元件被设置在显示区域(例如,参照专利文献1)。在显示区域中,配置有用于驱动该显示元件的晶体管,与晶体管电连接的布线被拉出到显示区域外侧的周边区域。

[0003] 在周边区域,电位互相不同的多根布线隔着绝缘膜层叠。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2005-302707号公报

发明内容

[0007] 在这样的显示装置中,期望提高设置在周边区域的布线的设计自由度。

[0008] 因此,期望提供一种可以提高设置在周边区域的布线的设计自由度的显示装置。

[0009] 本技术的一种实施方式的显示装置,具备第一基板、晶体管、第一布线层、第二布线层和绝缘膜。第一基板设置有显示区域和显示区域外侧的周边区域。晶体管设置在第一基板上的显示区域,并且具有:半导体层,与半导体层对置的栅电极,栅电极与半导体层之间的栅极绝缘膜,和与半导体层电连接的源·漏电极。第一布线层设置在第一基板上的周边区域,与晶体管电连接,并且配置在比与晶体管的栅电极和源·漏电极同层的位置更靠近第一基板的位置。第二布线层设置在第一基板上,并且具有与第一布线层的电位不同的电位。绝缘膜设置在第二布线层与第一布线层之间。

[0010] 在本技术的一种实施方式的显示装置中,第一布线层配置在比与栅电极和源·漏电极同层的位置更靠近第一基板的位置。也就是说,因为第一布线层在与栅电极和源·漏电极不同的工序中形成,所以能够不管栅电极和源·漏电极的构成材料和厚度等,而进行第一布线层的构成材料和厚度等的设计。

[0011] 根据本技术的一种实施方式的显示装置,因为第一布线层配置在比与栅电极和源·漏电极同层的位置更靠近第一基板的位置,所以能够不管栅电极和源·漏电极的构成材料和厚度等,而自由设计第一布线层的构成材料和厚度等。因此,可以提高设置在周边区域的布线的设计自由度。再有,不一定限定于这里所记载的效果,也可以是本公开中记载的任何一个效果。

附图说明

[0012] 图1是表示本公开的第一实施方式的显示装置的概略结构的平面模式图。

[0013] 图2是表示图1所示的显示装置的整体结构的方框图。

[0014] 图3是图2所示的像素的配置的示意图。

[0015] 图4是沿着图1所示的IV-IV'线的截面构成的示意图。

[0016] 图5是表示图4所示的第一布线层等的结构的平面模式图。

[0017] 图6是表示图4所示的第一布线层的结构的一个例子的截面模式图。

[0018] 图7是表示图4所示的有机层的结构的一个例子的截面模式图。

[0019] 图8A是表示图4所示的显示装置的制造方法的一个工序的截面模式图。

[0020] 图8B是表示继图8A之后的一个工序的截面模式图。

[0021] 图8C是表示继图8B之后的一个工序的截面模式图。

[0022] 图9A是表示继图8C之后的一个工序的截面模式图。

[0023] 图9B是表示继图9A之后的一个工序的截面模式图。

[0024] 图9C是表示继图9B之后的一个工序的截面模式图。

[0025] 图10A是表示继图9C之后的一个工序的截面模式图。

[0026] 图10B是表示继图10A之后的一个工序的截面模式图。

[0027] 图11是表示比较例1的显示装置的主要部分的结构的截面模式图。

[0028] 图12是表示变形例1的晶体管的主要部分的结构的截面模式图。

[0029] 图13是表示图12所示的晶体管的其他例子的截面模式图。

[0030] 图14是表示图12所示的晶体管的其他例子的截面模式图。

[0031] 图15是表示变形例2的显示装置的主要部分的结构的截面模式图。

[0032] 图16是表示图15所示的显示装置的其他例子的截面模式图。

[0033] 图17是表示本公开的第二实施方式的显示装置的主要部分的结构的截面模式图。

[0034] 图18A是表示图17所示的显示装置的制造方法的一个工序的截面模式图。

[0035] 图18B是表示继图18A之后的一个工序的截面模式图。

[0036] 图19是表示继图18B之后的一个工序的截面模式图。

[0037] 图20是表示比较例2的显示装置的主要部分的结构的截面模式图。

[0038] 图21是表示变形例3的显示装置的主要部分的结构的截面模式图。

[0039] 图22是表示图21所示的显示装置的其他例子的截面模式图。

[0040] 图23是表示电子设备的结构的方框图。

具体实施方式

[0041] 以下，参照附图对用于实施本发明的实施方式进行详细说明。以下说明的实施方式全都表示本发明所优选的一个具体例子。因此，在以下的实施方式中所示的数值、形状、材料、构成要素、构成要素的配置位置以及连接形态等，仅仅是一个例子，并不旨在限定本发明。因此，对以下的实施方式的构成要素中的、在表示本发明的最上位概念的独立权利要求中没有记载的构成要素，作为任意的构成要素进行说明。再有，各个附图仅是示意图，图示并不一定严密。另外，在各个附图中，对实质上同一的结构附加同一的符号，并且省略或简化重复的说明。再有，说明按以下的顺序进行。

[0042] 1.第一实施方式(在栅电极的下方设置有第一布线层的显示装置)

[0043] 2.变形例1(在第一布线层的同一层设置有追加电极的例子)

[0044] 3.变形例2(在第一布线层的同一层设置有储存电容器的一个电极的例子)

[0045] 4.第二实施方式(在栅电极与源·漏电极之间具有有机绝缘膜的显示装置)

[0046] 5.变形例3(在第二布线层与第一布线层之间具有布线下绝缘膜的例子)

[0047] 6.应用例(电子设备的例子)

[0048] <1.第一实施方式>

[0049] [结构]

[0050] 图1示意性地表示本公开的一种实施方式的显示装置(显示装置1)的整体结构。显示装置1是例如使用有机电致发光元件的有机EL显示器等,是例如R(红)、G(绿)、B(蓝)的任何一个颜色的光从上面侧射出的顶部发光型显示装置。该显示装置1具有中央的显示区域1A和该显示区域1A外侧的周边区域1B。显示区域1A是例如四角形状。周边区域1B以包围该显示区域1A的方式设置为框状。

[0051] 图2表示显示区域1A和周边区域1B的功能结构的一个例子。显示区域1A具有2维配置的多个像素pr、pg、pb。在该显示区域1A中,例如通过有源矩阵方式,根据从外部输入的视频信号显示图像。在周边区域1B,设置有例如用于驱动显示区域1A的电路部(扫描线驱动部3、信号线驱动部4和电源线驱动部5)。从显示区域1A到周边区域1B,设置有:例如沿着像素排列的行方向延伸的多条扫描线WSL,沿着列方向延伸的多条信号线DTL,以及沿着行方向延伸的多条电源线DSL。各个像素pr、pg、pb分别通过扫描线WSL、信号线DTL、电源线DSL与扫描线驱动部3、信号线驱动部4、电源线驱动部5电连接。像素pr、pg、pb例如各自相当于子像素,这些像素pr、pg、pb的组合构成1个像素(像素Pix)。

[0052] 图3表示图2所示的像素Pix(像素pr、pg、pb)的平面构成的一个例子。像素pr、pg、pb的各面形状具有例如矩形状,并且作为整体配置成条纹状。在沿着像素pr、pg、pb的矩形状的长边的方向(图3的列方向)上,并列配置有相同发光颜色的像素。像素pr进行例如红色(R)的显示,像素pg进行例如绿色(G)的显示,像素pb进行例如蓝色(B)的显示。这些像素pr、pg、pb各自具有包括有机EL元件30的像素电路PXLC(图2)。

[0053] 在下文中,如果不需要特别区别像素pr、pg、pb,那么将其统称为“像素P”来进行说明。

[0054] 像素电路PXLC控制各个像素pr、pg、pb的发光和消光,以含有例如有机EL元件(显示元件)30、储存电容器Cs、写入晶体管WsTr和驱动晶体管DsTr的方式构成。再有,在这里,作为像素电路PXLC,虽然例示了2Tr1C的电路结构,但是像素电路PXLC的结构并不限定于此。像素电路PXLC也可以具有如下电路结构:对该2Tr1C的电路,进一步附加各种电容器、晶体管等。

[0055] 写入晶体管WsTr控制对驱动晶体管DsTr的栅电极施加视频信号(信号电压)。具体地说,写入晶体管WsTr对应向扫描线WSL施加的电压对信号线DTL的电压(信号电压)进行取样,并且将该信号电压写入驱动晶体管DsTr的栅电极中。驱动晶体管DsTr与有机EL元件30串联,并且对应由写入晶体管WsTr进行取样而得的信号电压的大小控制流入有机EL元件30的电流。这些驱动晶体管DsTr和写入晶体管WsTr由例如n沟道MOS型或p沟道MOS型的薄膜晶体管(TFT:Thin Film Transistor)形成。另外,这些驱动晶体管DsTr和写入晶体管WsTr可以是单栅极型,也可以是双栅极型。储存电容器Cs用于在驱动晶体管DsTr的栅电极与源电极之间保持所定的电压。

[0056] 写入晶体管WsTr的栅电极连接于扫描线WSL。写入晶体管WsTr的源电极和漏电极中的一个电极连接于信号线DTL,另一个电极连接于驱动晶体管DsTr的栅电极。驱动晶体管

DsTr的源电极和漏电极中的一个电极连接于电源线DSL，另一个电极连接于有机EL元件30的阳极(后述第一电极31)。储存电容器Cs插入在驱动晶体管DsTr的栅电极与有机EL元件30侧的电极之间。

[0057] 扫描线WSL用于向各个像素P供给选择脉冲，该选择脉冲用于逐行选择配置在显示区域1A的多个像素P。该扫描线WSL连接于扫描线驱动部3的输出端(未图示)和后述的写入晶体管WsTr的栅电极。信号线DTL用于向各个像素P供给对应于视频信号的信号脉冲(信号电位Vsig和基准电位Vofs)。该信号线DTL连接于信号线驱动部4的输出端(未图示)和后述的写入晶体管WsTr的源电极或漏电极。电源线DSL用于向各个像素P供给作为电力的固定电位(Vcc)。该电源线DSL连接于电源线驱动部5的输出端(未图示)和后述的驱动晶体管DsTr的源电极或漏电极。再有，有机EL元件30的阴极(后述的第二电极34)连接于共用电位线(阴极线)。

[0058] 扫描线驱动部3通过以线的顺序向各条扫描线WSL输出所定的选择脉冲，从而在所定的定时对各个像素P实行例如阳极复位、Vth补正、信号电位Vsig的写入、移动性补正和发光动作等各个动作。信号线驱动部4生成对应于从外部输入的数字视频信号的模拟视频信号，并且向各条信号线DTL输出。电源线驱动部5对各条电源线DSL输出不变电位。这些扫描线驱动部3、信号线驱动部4和电源线驱动部5被控制为:通过由未图示的定时控制部输出的定时控制信号，以彼此联动的方式进行动作。另外，从外部输入的数字视频信号在由未图示的视频信号接收部补正之后，输入信号线驱动部4。

[0059] 以下，说明显示装置1的具体结构。

[0060] 图4示意性地表示从显示装置1的显示区域1A到周边区域1B的截面构成，对应于沿着图1所示的IV-IV'线的截面构成。在显示装置1中，在对置的第一基板11与第二基板41之间密封有多个有机EL元件30。在第一基板11上的显示区域1A，设置有晶体管Tr和有机EL元件30。

[0061] 晶体管Tr是例如顶栅型薄膜晶体管，从靠近第一基板11的位置，依次具有:半导体层14，栅极绝缘膜15a，栅电极16a，以及源·漏电极18c、18d。在第一基板11与半导体层14之间，设置有第一无机绝缘膜13(第一绝缘膜)。在该第一无机绝缘膜13上层叠有第二无机绝缘膜17(第二绝缘膜)和第三无机绝缘膜19。第二无机绝缘膜17覆盖半导体层14、栅极绝缘膜15a和栅电极16a，并且在第二无机绝缘膜17上设置有晶体管Tr的源·漏电极18c、18d。第三无机绝缘膜19覆盖该源·漏电极18c、18d。在第三无机绝缘膜19上隔着平坦化层21配置有有机EL元件30。

[0062] 有机EL元件30从靠近平坦化层21的位置，依次具有第一电极31、有机层33和第二电极34。在相邻的有机EL元件30之间，设置有元件分离膜32。在有机EL元件30上，例如设置有保护膜35，并且在该保护膜35上隔着填充层43和密封部44贴合有第二基板41。在第二基板41的与第一基板11对置的面上，例如设置有彩色滤光片(CF)层42。

[0063] 在第一基板11上的周边区域1B，从靠近第一基板11的位置依次设置有第一布线层12、连接布线层16b和第二布线层18b。第一布线层12由第一无机绝缘膜13覆盖。在第一无机绝缘膜13与连接布线层16b之间，设置有布线下绝缘膜15b。连接布线层16b被第二无机绝缘膜17覆盖，并且在第二无机绝缘膜17上设置有第二布线层18b。

[0064] 第一基板11由例如玻璃、石英、硅、树脂材料或金属板等构成。作为树脂材料，可以

列举:例如PET(聚对苯二甲酸乙二酯)、PI(聚酰亚胺)、PC(聚碳酸酯)或PEN(聚萘二甲酸乙二酯)等。

[0065] 设置在周边区域1B的第一布线层12,通过连接布线层16b,与设置在显示区域1A的晶体管Tr电连接。第一布线层12例如与源·漏电极18c、18d的一个电连接,并且与连接布线层16b一起构成电源线DSL。第一布线层12也可以与晶体管Tr的栅电极16a电连接。在本实施方式中,该第一布线层12配置在比与晶体管Tr的栅电极16a和源·漏电极18c、18d同层的位置更靠近第一基板11的位置即下层。在这里,与晶体管Tr的栅电极16a和源·漏电极18c、18d同层的位置,是指:在与栅电极16a或源·漏电极18c、18d同一个工序中,形成布线层的情况下的位置。像这样,因为第一布线层12在与晶体管Tr的栅电极16a和源·漏电极18c、18d的形成工序不同的工序中形成,所以能够不管栅电极16a和源·漏电极18c、18d的构成材料和厚度等,设计该构成材料和厚度等,对此在后面详细叙述。

[0066] 被第一无机绝缘膜13覆盖的第一布线层12,配置在第一无机绝缘膜13上的半导体层14的下层(靠近第一基板11的位置)。该第一布线层12例如设置在与第二布线层18b对置的区域(第一布线层12-1),以及与第一布线层12-1的外侧的密封部44对置的区域(第一布线层12-2)的2处。通过在与电位不同于第一布线层12的第二布线层18b对置的区域,设置第一布线层12-1,从而能够抑制布线间的短路的发生(后述)。通过在与外侧的水分容易浸入的密封部44对置的位置,设置第一布线层12-2,从而能够抑制外侧的水分的浸入(后述)。

[0067] 图5将第一布线层12和连接布线层16b的平面(XY平面)形状与第二布线层18b和密封部44的平面形状一起进行表示。第一布线层12和连接布线层16b例如在X轴方向上延伸。第二布线层18b和密封部44,在与第一布线层12和连接布线层16b重叠的部分,在与第一布线层12和连接布线层16b的延伸方向(X轴方向)交叉的方向(Y轴方向)上延伸。在显示区域1A的周边附近与第一布线层12-1之间,和第一布线层12-1与第一布线层12-2之间,分别设置有连接布线层16b。该连接布线层16b将晶体管Tr与第一布线层12-1电连接。另外,该连接布线层16b将第一布线层12-1与第一布线层12-2电连接。在第一布线层12-2的外侧,也配置有与第一布线层12-2电连接的连接布线层16b。

[0068] 第一布线层12的厚度优选地,比晶体管Tr的栅电极16a的厚度和源·漏电极18c、18d的厚度小。通过使第一布线层12的厚度比晶体管Tr的栅电极16a和源·漏电极18c、18d的厚度小,能够抑制第一布线层12的端面变形。第一布线层12的厚度例如是50nm～200nm。

[0069] 图6表示第一布线层12的截面构成的一个例子。第一布线层12的端面优选地具有顺锥形形状,即随着接近第一基板11而形状扩展。锥形角例如是20°。第一布线层12的构成材料优选为可以容易形成顺锥形形状的材料。具体地说,作为第一布线层12的构成材料,可以列举钼(Mo)、钛(Ti)、钨(W)或铜(Cu)等。第一布线层12可以由钼(Mo)、钛(Ti)、钨(W)或铜(Cu)等的单层膜构成,也可以由含有其中任何一个的合金或层叠膜构成。

[0070] 覆盖第一布线层12的第一无机绝缘膜13,设置在第一基板11上的显示区域1A和周边区域1B的整个表面上。该第一无机绝缘膜13由单层膜或层叠膜构成,该单层膜由例如氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiON)和氧化铝(AlO_x)等中的1种构成,该层叠膜由例如氧化硅、氮化硅、氮氧化硅和氧化铝等中的2种以上构成。

[0071] 第一无机绝缘膜13由层叠膜构成,该层叠膜例如从靠近第一基板11的位置依次含有厚度为50nm的氮化硅膜和厚度为100nm的氧化硅膜。氮化硅一般具有高被覆性。在该层叠

膜中，因为使用氮化硅，所以能够提高第一布线层12的台阶覆盖(Step coverage)性。因此，在第一无机绝缘膜13上不易产生裂缝等，能够抑制起因于第一无机绝缘膜13的裂缝的成品率和可靠性的降低。另外，在半导体层14中使用氧化物半导体材料时，含氢氮化硅能够终止(terminate)半导体层14中的缺陷。因此，能够提高晶体管Tr的可靠性。

[0072] 晶体管Tr相当于如图2所示的驱动晶体管DsTr，并且设置在显示区域1A。

[0073] 半导体层14被图像形成在第一基板11上。该半导体层14具有：与栅电极16a对置的沟道区域14h，和沟道区域14h外侧的低电阻区域14l。低电阻区域14l的电阻比沟道区域14h的电阻小。低电阻区域14l发挥作为源·漏区的功能。该半导体层14由氧化物半导体构成，该氧化物半导体含有例如铟(In)、镓(Ga)、锌(Zn)、锡(Sn)、钛(Ti)和铌(Nb)等中的至少1种元素的氧化物作为主要成分。具体地说，可以列举：氧化铟锡锌(ITZO)、氧化铟镓锌(IGZO：InGaZnO)、氧化锌(ZnO)、氧化铟锌(IZO)、氧化铟镓(IGO)、氧化铟锡(ITO)和氧化铟(InO)等。或者，半导体层14也可以由低温多晶硅(LTPS)或非晶硅(a-Si)等构成。

[0074] 设置在半导体层14与栅电极16a之间的栅极绝缘膜15a具有例如与栅电极16a相同的平面形状，栅极绝缘膜15a的端面配置在俯视时与栅电极16a的端面重叠的位置。也就是说，晶体管Tr是具有自对准结构的TFT。栅极绝缘膜15a由单层膜或层叠膜构成，该单层膜由例如氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiON)和氧化铝(AlO_x)等中的1种构成，该层叠膜由例如氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiON)和氧化铝(AlO_x)等中的2种以上构成。

[0075] 栅电极16a隔着栅极绝缘膜15a与半导体层14对置。该栅电极16a通过施加的栅电压(Vg)控制半导体层14中的载流子密度，并且发挥作为供给电位的布线的功能。作为栅电极16a的构成材料，可以列举：含有例如钛(Ti)、钨(W)、钽(Ta)、铝(Al)、钼(Mo)、银(Ag)、钕(Nd)和铜(Cu)中的1种的单体和合金，或者含有其中至少1种的化合物和含有其中2种以上的层叠膜。另外，也可以使用例如ITO等透明导电膜。

[0076] 布线下绝缘膜15b例如与栅极绝缘膜15a设置在同一层，连接布线层16b例如与栅电极16a设置在同一层。也就是说，布线下绝缘膜15b与栅极绝缘膜15a在同一个工序中形成，连接布线层16b与栅电极16a在同一个工序中形成。布线下绝缘膜15b与栅极绝缘膜15a由相同的构成材料形成，并且具有大致相同的厚度。连接布线层16b与栅电极16a由相同的构成材料形成，并且具有大致相同的厚度。布线下绝缘膜15b具有与连接布线层16b相同的平面形状，布线下绝缘膜15b的端面配置在俯视时与连接布线层16b的端面重叠的位置。

[0077] 连接布线层16b设置在俯视(朝XY平面看)时与第二布线层18b和密封部44不重叠的位置。具体地说，连接布线层16b设置在：从显示区域1A的周边附近到第二布线层18b内侧(显示区域1A侧)的端部的区域(连接布线层16b-1)，从第二布线层18b外侧的端部到密封部44内侧的端部的区域(连接布线层16b-2)，以及密封部44外侧的端部的外侧的区域(连接布线层16b-3)。连接布线层16b-1将晶体管Tr与第一布线层12-1电连接，连接布线层16b-2将第一布线层12-1与第一布线层12-2电连接，连接布线层16b-3将第一布线层12-2与例如电源线驱动部5电连接。连接布线层16b-1、16b-2、16b-3各自通过设置在布线下绝缘膜15b和第一无机绝缘膜13上的连接孔，连接于第一布线层12-1、12-2。

[0078] 第二无机绝缘膜17覆盖栅电极16a、栅极绝缘膜15a、半导体层14、连接布线层16b和布线下绝缘膜15b，设置在从显示区域1A到周边区域1B的区域。该第二无机绝缘膜17由单

层膜或层叠膜构成，该单层膜由例如氧化硅(SiO_2)膜、氧化钛(TiO_2)膜和氧化铝(AlO_x)膜等中的1种构成，该层叠膜由例如氧化硅(SiO_2)膜、氧化钛(TiO_2)膜和氧化铝(AlO_x)膜等中的2种以上构成。第二无机绝缘膜17例如由层叠膜构成，并且从靠近第一基板11的位置依次含有厚度为10nm的氧化铝膜、厚度为200nm的氧化硅膜和厚度为50nm的氧化铝膜。如果是这样的第二无机绝缘膜17；那么因为其下层的氧化铝膜与半导体层14的低电阻区域141接触，所以低电阻区域141稳定化。另外，因为第二无机绝缘膜17上层的氧化铝膜发挥作为对外部空气具有良好的阻隔性的保护膜的功能，所以能够抑制起因于氧气和水分等的半导体层14的电气特性的变化。

[0079] 设置在第二无机绝缘膜17上的源·漏电极18c、18d，通过设置在第二无机绝缘膜17上的连接孔与半导体层14的低电阻区域141电连接。该源·漏电极18c、18d发挥作为晶体管Tr的源极或漏极的功能，例如以含有金属或透明导电膜的方式构成，该金属或透明导电膜与作为上述栅电极16a的构成材料所列举的材料相同。一对源·漏电极18c、18d中的一方(源·漏电极18c)，例如通过设置在平坦化层21和第三无机绝缘膜19上的连接孔与有机EL元件30的第一电极31电连接。

[0080] 设置在周边区域1B的第二布线层18b，以包围显示区域1A的方式，设置为例如在俯视时呈四角形的框状(图5)。该第二布线层18b隔着第二无机绝缘膜17和第一无机绝缘膜13与第一布线层12-1对置。换句话说，第二布线层18b隔着第一布线层12-1设置在第一基板11上。第二布线层18b例如与源·漏电极18c、18d设置在同一层。也就是说，第二布线层18b与源·漏电极18c、18d在同一个工序中形成，并且由与源·漏电极18c、18d相同的构成材料形成。第二布线层18b具有与源·漏电极18c、18d的厚度大致相同的厚度。该第二布线层18b例如与有机EL元件30的第二电极34电连接，并且具有与第一布线层12-1不同的电位。

[0081] 在第二布线层18b上可以层叠有蚀刻保护膜(未图示)。该蚀刻保护膜用于防止起因于形成第一电极31时的蚀刻的第二布线层18b的损伤，由例如金属材料构成。

[0082] 设置在第二无机绝缘膜17上的第三无机绝缘膜19，设置在整个显示区域1A和周边区域1B，并且覆盖源·漏电极18c、18d和第二布线层18b。在第三无机绝缘膜19上，设置有分别到达源·漏电极18c、第二布线层18b的连接孔；并且通过这些连接孔，源·漏电极18c与有机EL元件30的第一电极31电连接，第二布线层18b与有机EL元件30的第二电极34电连接。第三无机绝缘膜19由单层膜或层叠膜构成，该单层膜由例如氧化硅(SiO_2)膜、氧化钛(TiO_2)膜和氧化铝(AlO_x)膜等中的1种构成，该层叠膜由例如氧化硅(SiO_2)膜、氧化钛(TiO_2)膜和氧化铝(AlO_x)膜等中的2种以上构成。第三无机绝缘膜19例如由厚度为300nm的氧化硅膜构成。也可以省略该第三无机绝缘膜19，而在第二无机绝缘膜17上设置平坦化层21。

[0083] 第三无机绝缘膜19上的平坦化层21，以从显示区域1A延伸到周边区域1B的一部分的方式设置，并且在第二布线层18b的内侧配置平坦化层21的端面。也就是说，第二布线层18b没有被平坦化层21覆盖。该平坦化层21具有连接孔，并且该连接孔与到达设置在第三无机绝缘膜19上的源·漏电极18c的连接孔连通。有机EL元件30的第一电极31通过设置在平坦化层21和第三无机绝缘膜19上的连接孔与源·漏电极18c电连接。平坦化层21能够使用例如聚酰亚胺树脂、酚醛清漆树脂、环氧树脂或丙烯酸树脂等具有光敏性的有机绝缘材料。

[0084] 在该平坦化层21上的显示区域1A，对每个像素pr、pg、pb配置有有机EL元件30。在平坦化层21上配置有多个有机EL元件30的第一电极31。这些第一电极31互相分离设置。

[0085] 第一电极31是发挥例如作为阳极的功能的反射电极，被提供给每个像素P。作为该第一电极31的构成材料，可以列举：例如铝(Al)、钕(Nd)、铬、金(Au)、铂(Pt)、镍(Ni)、铜(Cu)、钨或银(Ag)等金属元素的单体或合金。另外，第一电极31也可以含有金属膜与导电材料(透明导电膜)的层叠膜，该金属膜由这些金属元素的单体或合金构成，该导电材料具有透光性。作为透明导电膜，可以列举：例如ITO(氧化铟锡)、IZO(氧化铟锌)和氧化锌(ZnO)类材料等。作为氧化锌类材料，可以列举：例如添加铝(Al)的氧化锌(AZO)，和添加镓(Ga)的氧化锌(GZO)等。

[0086] 元件分离膜32覆盖多个第一电极31，并且设置在各自的第一电极31表面上的相邻的第一电极31之间。元件分离膜32具有与各个第一电极31对置的开口。在该开口中，第一电极31从元件分离膜32露出，并且在该露出的第一电极31上配置有有机层33。元件分离膜32用于规定各个像素P的发光区域，并且用于确保第一电极31与第二电极34的绝缘性。元件分离膜32在使用湿法工艺形成有机层33的情况下，发挥作为所谓的隔壁的功能。元件分离膜32以含有例如丙烯酸类树脂、聚酰亚胺类树脂、氟类树脂、硅类树脂、氟类聚合物、硅类聚合物、酚醛清漆(novolak)类树脂、环氧类树脂和降冰片烯类树脂等感光树脂的方式构成。或者，也可以将颜料分散在这些树脂材料中使用。另外，元件分离膜32也可以使用例如氧化硅、氮化硅和氮氧化硅等无机材料。

[0087] 图7表示有机层33的具体结构的一个例子。有机层33例如从靠近第一电极31的位置，依次具有空穴注入层331、空穴传输层332、发光层333、电子传输层334和电子注入层335。有机层33设置在例如每个像素pr、pg、pb的元件分离膜32的开口。发光层333例如对于每个像素pr、pg、pb，具有颜色互相不同的发光层333。例如，像素pr的发光层333产生红色，像素pg的发光层333产生绿色，像素pb的发光层333产生蓝色。

[0088] 空穴注入层331是用于防止泄漏的层，由例如六氮杂苯并菲(HAT)等构成。空穴注入层331的厚度是例如1nm～20nm。空穴传输层332由例如α-NPD〔N,N’-di(1-naphthyl)-N,N’-diphenyl-〔1,1’-biphenyl〕-4,4’-diamine〕构成。空穴传输层332的厚度是例如15nm～100nm。

[0089] 发光层333以通过空穴与电子的耦合而发出所定颜色的光的方式构成，具有例如5nm～50nm的厚度。发出红色波长范围的光的发光层333由例如掺杂吡咯亚甲基(pyrromethene)硼络合物的红荧烯构成。这时，红荧烯被作为主体材料使用。发出绿色波长范围的光的发光层333由例如Alq3(三羟基喹啉(trisquinolinol)铝络合物)构成。发出蓝色波长范围的光的发光层333由例如掺杂二氨基草屈(Diamino chrysene)衍生物的ADN(9,10-二(2-萘基)蒽)构成。这时，ADN作为主体材料，以例如厚度20nm沉积在空穴传输层332上，二氨基草屈衍生物作为掺杂剂材料，以相对膜厚比5％掺杂。

[0090] 电子传输层334由BCP(2,9-二甲基-4,7-二苯基-1,10-菲咯啉)构成。电子传输层334的厚度是例如15nm～200nm。电子注入层335由例如氟化锂(LiF)构成。电子注入层335的厚度是例如15nm～270nm。

[0091] 隔着有机层33与第一电极31对置的第二电极34，发挥例如作为阴极的功能，并且形成在显示区域1A的整个(作为全像素P的共同的电极)表面上。第二电极34例如通过平坦化层21的端面在周边区域1B的第三无机绝缘膜19上延伸，并且通过设置在第三无机绝缘膜19上的连接孔与第二布线层18b电连接。该第二电极34由例如透明导电膜构成。作为透明导

电膜，可以列举：例如ITO(氧化铟锡)、IZO(氧化铟锌)和氧化锌(ZnO)类材料等。作为氧化锌类材料，可以列举：例如添加铝(Al)的氧化锌(AZO)，和添加镓(Ga)的氧化锌(GZO)等。第二电极34的厚度虽然没有特别的限定，但是可以考虑导电性和透光性进行设定。此外，第二电极34也可以使用镁与银的合金(MgAg合金)。

[0092] 保护膜35以覆盖第二电极34的方式设置，并且在显示区域1A和周边区域1B的整个表面上延伸。该保护膜35发挥作为防止水分侵入有机EL元件30且防止发光效率等特性变化的保护膜的功能，由例如厚度为3μm左右的氮化硅等构成。

[0093] 填充层43使保护膜35与第二基板41贴合，并且密封有机EL元件30。该填充层43设置在遍及保护膜35上的一面上。作为填充层43的材料，可以列举：例如丙烯酸类树脂、聚酰亚胺类树脂、氟类树脂、硅类树脂、氟类聚合物、硅类聚合物、酚醛清漆类树脂、环氧类树脂和降冰片烯类树脂等。或者，也可以将颜料分散在这些树脂材料中使用。

[0094] 密封部44设置在填充层43的外侧的周边区域1B。该密封部44设置为包围显示区域1A的框状(图5)，并且配置在第二基板41的周边。通过密封部44，第一基板11与第二基板41之间的各部分与有机EL元件30一起被密封在第一基板11与第二基板41之间。密封部44由例如环氧类树脂和丙烯酸类树脂等树脂材料构成。

[0095] 彩色滤光片层42例如包括红色滤光片、绿色滤光片和蓝色滤光片。该彩色滤光片层42例如设置在第二基板41的一面(例如填充层43侧的面)。在与像素pr的有机EL元件30对置的区域设置有红色滤光片，在与像素pg的有机EL元件30对置的区域设置有绿色滤光片，在与像素pb的有机EL元件30对置的区域设置有蓝色滤光片。这些红色滤光片、绿色滤光片和蓝色滤光片分别由混入颜料的树脂构成。

[0096] 也可以在上述红色滤光片、绿色滤光片和蓝色滤光片之间的区域(像素间的区域)设置黑色基质层。该黑色基质层由例如混入黑色的着色剂的树脂膜或利用薄膜干涉的薄膜滤光片构成。薄膜滤光片是例如将由金属、金属氮化物或金属氧化物构成的薄膜层叠1层以上，并且利用薄膜干涉而使光衰减的滤光片。作为薄膜滤光片，具体地说，可以列举：Cr与氧化铬(III)(Cr_2O_3)交替地层叠的薄膜滤光片。

[0097] 第二基板41与填充层43一起密封有机EL元件30。该第二基板41由例如透射有机EL元件30产生的光的玻璃或塑料等材料构成。

[0098] [制造方法]

[0099] 这样的显示装置1以如下方式制造(图8A～图10B)。

[0100] 首先，在第一基板11上，使用例如溅射法形成厚度为100nm的钼(Mo)膜后，使用光刻法和干蚀刻法对其进行图案化。由此，形成第一布线层12-1、12-2(图8A)。干蚀刻法使用例如四氟化碳(CF_4)/氧(O_2)类气体。

[0101] 其次，如图8B所示，依次形成第一无机绝缘膜13和半导体层14。第一无机绝缘膜13通过使用例如CVD(Chemical Vapor Deposition)法依次形成厚度为50nm的氮化硅(SiN_x)膜和厚度为100nm的氧化硅(SiO_2)膜而形成。在形成氮化硅膜时，例如使用硅烷(SiH_4)气体作为工艺气体。半导体层14通过例如使用溅射法形成厚度为30nm的氧化物半导体材料膜后，使用光刻法对其进行图案化而形成。

[0102] 在形成半导体层14之后，如图8C、9A、9B所示，形成栅极绝缘膜15a、布线下绝缘膜15b、栅电极16a和连接布线层16b。具体地说，以如下方式进行。

[0103] 首先，在第一无机绝缘膜13上，以覆盖半导体层14的方式形成绝缘膜15之后，在该绝缘膜15上形成到达第一布线层12-1、12-2的连接孔(图8C)。绝缘膜15用于形成栅极绝缘膜15a和布线下绝缘膜15b，通过使用例如CVD法形成厚度为200nm的氧化硅(SiO_2)膜而形成。绝缘膜15的连接孔使用例如光刻法和干蚀刻法形成。干蚀刻法使用例如四氟化碳(CF_4)类气体。

[0104] 在绝缘膜15上形成连接孔之后，在绝缘膜15上以同一个工序形成栅电极16a和连接布线层16b(连接布线层16b-1、16b-2、16b-3)(图9A)。具体地说，在绝缘膜15上，在使用溅射法依次形成厚度为50nm的钛(Ti)膜、厚度为500nm的铝(Al)膜和厚度为50nm的钛膜之后，使用光刻法和干蚀刻法对其进行图案化。干蚀刻法使用例如氯(Cl_2)类气体。由此，形成栅电极16a和连接布线层16b(16b-1、16b-2、16b-3)。栅电极16a与半导体层14对置，连接布线层16b通过设置在绝缘膜15上的连接孔与第一布线层12连接。

[0105] 接着形成栅电极16a和连接布线层16b时的蚀刻工序，对绝缘膜15进行蚀刻，从而在同一个工序中形成栅极绝缘膜15a和布线下绝缘膜15b(图9B)。这时，栅电极16a、连接布线层16b各自成为掩模，形成分别与栅电极16a、连接布线层16b具有相同的平面形状的栅极绝缘膜15a、布线下绝缘膜15b。在绝缘膜15的蚀刻中，采用例如使用四氟化碳(CF_4)类气体的干蚀刻法。在进行该绝缘膜15的蚀刻时，从栅电极16a露出的半导体层14低电阻化，并且以自主对准的方式形成沟道区域14h和低电阻区域14l。

[0106] 在形成栅极绝缘膜15a和布线下绝缘膜15b之后，如图9C所示，形成第二无机绝缘膜17，与第二无机绝缘膜17上的源·漏电极18c、18d和第二布线层18b。具体地说，以如下方式进行。

[0107] 首先，以覆盖栅电极16a和连接布线层16b的方式形成第二无机绝缘膜17。第二无机绝缘膜17使用例如溅射法在第一无机绝缘膜13上依次形成厚度为10nm的氧化铝(AlO_x)膜、厚度为200nm的氧化硅(SiO)膜和厚度为50nm的氧化铝膜而形成。另外，在该第二无机绝缘膜17上，使用光刻法和干蚀刻法形成到达半导体层14的低电阻区域14l的连接孔。在这里，例如从上层依次进行：使用氯(Cl_2)类气体的氧化铝的蚀刻，使用四氟化碳(CF_4)类气体的氧化硅的蚀刻，使用氯(Cl_2)类气体的氧化铝的蚀刻。

[0108] 在第二无机绝缘膜17上形成连接孔之后，在同一个工序中形成源·漏电极18c、18d和第二布线层18b。源·漏电极18c、18d和第二布线层18b以如下方式形成：在第二无机绝缘膜17上，使用例如溅射法，依次形成厚度为50nm的钛(Ti)膜、厚度为500nm的铝(Al)膜和厚度为50nm的钛膜之后，使用光刻法和干蚀刻法对其进行图案化。干蚀刻法使用例如氯(Cl_2)类气体。源·漏电极18c、18d通过设置在第二无机绝缘膜17上的连接孔与半导体层14的低电阻区域14l电连接。

[0109] 在形成源·漏电极18c、18d和第二布线层18b之后，如图10A所示，依次形成第三无机绝缘膜19、平坦化层21和第一电极31。

[0110] 第三无机绝缘膜19通过使用例如CVD法形成厚度为300nm的氧化硅(SiO_2)膜而形成。另外，在第三无机绝缘膜19上，使用光刻法和干蚀刻法形成到达源·漏电极18c、18d和第二布线层18b的连接孔。干蚀刻法使用例如四氟化碳(CF_4)类气体。

[0111] 平坦化层21以如下方式形成：在第三无机绝缘膜19上形成例如具有光敏性的聚酰亚胺膜之后，使用光刻法，对该聚酰亚胺膜进行图案化形成所定的形状。另外，在平坦化层

21上，形成通过形成在第三无机绝缘膜19上的连接孔到达源·漏电极18c、18d的连接孔。

[0112] 第一电极31以如下方式形成：在通过例如溅射法以嵌入形成在平坦化层21上的连接孔的方式，形成厚度为250nm的铝钕(AlNd)膜之后，使用光刻法和蚀刻法进行图案化。在蚀刻法中，采用例如使用磷酸-硝酸-醋酸类的蚀刻剂的湿蚀刻法。

[0113] 在形成第一电极31之后，如图10B所示，依次形成元件分离膜32、有机层33和第二电极34。元件分离膜32以如下方式形成：例如在第一电极31上形成具有光敏性的聚酰亚胺膜之后，使用光刻法，对该聚酰亚胺膜进行图案化。有机层33使用例如蒸镀法形成。第二电极34通过使用例如溅射法，在显示区域1A的整个表面形成厚度为150nm的铟锌氧化物(IZO)而形成。在形成第二电极34时，使用例如硬膜。第二电极34从显示区域1A延伸到周边区域1B，并且与第二布线层18b电连接。

[0114] 在形成第二电极34之后，例如通过CVD法在第二电极34上形成保护膜35。之后，将在第一基板11上形成的各层通过第二基板41密封。具体地说，在保护膜35上隔着填充层43贴合第二基板41，并且在第二基板41的周边形成密封部44。例如使用涂布法形成填充层43，使用印刷法形成密封部44。另外，在第二基板41上预先形成彩色滤光片层42。这样做，制成显示装置1。

[0115] [作用、效果]

[0116] 在本实施方式的显示装置1中，通过从扫描线驱动部3向各个像素P的写入晶体管WsTr供给选择脉冲，像素P被选择。从信号线驱动部4对该被选择的像素P供给对应于视频信号的信号电压，并且保持在储存电容器Cs中。对应保持在储存电容器Cs中的信号，驱动晶体管DsTr被开关控制，驱动电流被注入到有机EL元件30中。由此，在有机EL元件30(发光层333)中，空穴与电子再耦合而发光。该光透过例如第二电极34、保护膜35、填充层43、彩色滤光片层42和第二基板41而被取出。由此，从各个像素P(像素pr、pg、pb)射出红色光、绿色光和蓝色光，并且通过这些色光的加色混合，显示彩色视频。

[0117] 这里，在本实施方式中，第一布线层12(12-1、12-2)配置在比与栅电极16a和源·漏电极18c、18d同层的位置更靠近第一基板11的位置。因为该第一布线层12在栅电极16a和源·漏电极18c、18d的形成工序之前的工序中形成，所以能够不管栅电极16a和源·漏电极18c、18d的构成材料和厚度等，自由选择该第一布线层12的构成材料和厚度等。以下，对此进行说明。

[0118] 图11表示比较例1的显示装置(显示装置101)的主要部分的示意截面构成。在该显示装置101中，在周边区域1B，设置有与栅电极16a同层的第一布线层(第一布线层116b)，并且通过该第一布线层116b向显示区域1A的晶体管Tr供给信号或电源。第一布线层116b被从显示区域1A的周边附近拉出到密封部44的外侧。

[0119] 在这样的显示装置101中，第一布线层116b与栅电极16a在同一个工序中形成，第一布线层116b的构成材料与栅电极16a的构成材料相同。另外，第一布线层116b的厚度也与栅电极16a的厚度大致相同。因此，在增大栅电极16a的厚度的情况下，第一布线层116b的厚度也变大。增大栅电极16a的厚度的情况是指：例如增大显示装置101的屏幕大小的情况，或者回应高分辨率化的要求的情况等。如果第一布线层116b的厚度变大；那么第一布线层116b的端面形状产生变形，第一布线层116b上的第二无机绝缘膜17的耐压性容易下降。由于该第二无机绝缘膜17的耐压性下降，隔着第二无机绝缘膜17对置的第一布线层116b与第

二布线层18b之间有可能发生短路。

[0120] 为了确保第一布线层116b与第二布线层18b之间的绝缘，第二无机绝缘膜17可以考虑采用被覆性高的材料、例如氮化硅(SiN_x)类材料。但是，与半导体层14接触的第二无机绝缘膜17，容易对晶体管Tr的特性产生影响。例如如果第二无机绝缘膜17使用含氢氮化硅(SiN_x)类材料；那么含有氧化物半导体材料的半导体层14发生还原反应，晶体管Tr发生耗尽(depletion)。

[0121] 另外，如果第一布线层116b的端面形状产生变形；那么第一布线层116b与第二无机绝缘膜17之间产生间隙(裂缝)，水分容易通过该裂缝从外部浸入。也就是说，延伸到密封部44外侧的第一布线层116b，容易成为外部水分的浸入路径。该水分的浸入有可能引起显示不良和布线的腐蚀等。

[0122] 对此，在本实施方式中，因为将第一布线层12(12-1、12-2)设置在比与栅电极16a和源·漏电极18c、18d同层的位置更靠近第一基板11的位置，所以能够在与栅电极16a和源·漏电极18c、18d的形成工序不同的工序中形成第一布线层12。因此，能够不管栅电极16a和源·漏电极18c、18d的构成材料和厚度等，自由设计第一布线层12的构成材料和厚度等。因此，即使在栅电极16a和源·漏电极18c、18d的厚度大的情况下，也能够使第一布线层12的厚度比栅电极16a和源·漏电极18c、18d的厚度小，从而防止第一布线层12的端面形状变形。在厚度小的第一布线层12中，容易形成顺锥形的截面形状。

[0123] 像这样，通过使用具有薄的顺锥形的截面形状的第一布线层12，能够防止起因于第一布线层12的端面形状变形的第一布线层12-1与第二布线层18b之间的短路。另外，在第一布线层12-1与第二布线层18b之间，因为除了隔着第二无机绝缘膜17之外，还隔着第一无机绝缘膜13，所以能够更有效地抑制短路的发生。

[0124] 进一步说，通过自由设计第一布线层12的构成材料和厚度等，并且形成厚度小的第一布线层12，即使在密封部44附近设置第一布线层12-2，也能够抑制起因于第一布线层12的端面形状变形的外部水分的浸入。

[0125] 如上所述，在显示装置1中，因为第一布线层12配置在比与栅电极16a和源·漏电极18c、18d同层的位置更靠近第一基板11的位置，所以能够不管栅电极16a和源·漏电极18c、18d的构成材料和厚度等，自由设计第一布线层12的构成材料和厚度等。因此，可以提高设置在周边区域1B的布线的设计自由度。

[0126] 通过自由设计第一布线层12的构成材料和厚度等，能够抑制例如第一布线层12与第二布线层18b之间的短路和外部水分的浸入。

[0127] 以下，对上述第一实施方式的变形例和其他实施方式进行说明，并且在以后的说明中对与上述实施方式相同的构成部分附加相同的符号并适当省略其说明。

[0128] <2.变形例1>

[0129] 图12～图14示意性地表示变形例1的晶体管Tr的截面构成。该晶体管Tr具有设置在与第一布线层12同层的位置的追加电极(追加电极12d)。除了这点之外，变形例1的晶体管Tr具有与上述第一实施方式的晶体管Tr同样的结构，其作用和效果也相同。

[0130] 追加电极12d配置在隔着第一无机绝缘膜13与半导体层14对置的位置。像这样，通过设置与半导体层14对置的追加电极12d，因为半导体层14被遮光，所以能够抑制起因于光射入半导体层14的晶体管Tr的特性降低。

[0131] 追加电极12d也可以通过设置在第二无机绝缘膜17和第一无机绝缘膜13上的连接孔与源·漏电极18c、18d电连接(图12、图13)。通过使追加电极12d与源·漏电极18c、18d电连接,能够使晶体管Tr的特性稳定化。或者,如图14所示,也可以在第三无机绝缘膜19上设置布线(布线C),并且使追加电极12d与栅电极16a电连接。通过使追加电极12d与栅电极16a电连接,能够增加工作电流。

[0132] 追加电极12d能够在与第一布线层12同一个工序中形成。因此,在变形例1的晶体管Tr中,与上述第一实施方式所述的晶体管Tr相比,能够不追加新的工序,而抑制光射入半导体层14。另外,与源·漏电极18c、18d电连接的追加电极12d能够使特性稳定化,与栅电极16a电连接的追加电极12d能够增加工作电流。

[0133] <3.变形例2>

[0134] 图15和图16示意性地表示变形例2的显示装置1的主要部分的截面构成。在该显示装置1中,设置在与第一布线层12同层的位置的电极(电极12r)构成储存电容器(储存电容器CsB)的一对电极的一个。除了这点之外,变形例2的显示装置1具有与上述第一实施方式的显示装置1同样的结构,其作用和效果也相同。

[0135] 也可以使储存电容器CsB的另一个电极由例如半导体层14构成(图15)。在该储存电容器CsB中,在半导体层14中设置有储存电容部分14r,并且在该储存电容部分14r的对置位置配置有电极12r。也就是说,储存电容器CsB具有隔着第一无机绝缘膜13的一对电极(电极12r和半导体层14)。

[0136] 也可以使储存电容器CsB的另一个电极由例如源·漏电极18d构成(图16)。在该储存电容器CsB中,在源·漏电极18d中设置有储存电容部分18r,并且在该储存电容部分18r的对置位置配置有电极12r。也就是说,储存电容器CsB具有隔着第一无机绝缘膜13和第二无机绝缘膜17的一对电极(电极12r和源·漏电极18d)。

[0137] 电极12r能够在与第一布线层12同一个工序中形成。因此,在变形例2的显示装置1中,与上述第一实施方式所述的显示装置1相比,能够不追加新的工序,而设置储存电容器CsB。

[0138] <4.第二实施方式>

[0139] 图17示意性地表示本技术的第二实施方式的显示装置(显示装置2)的主要部分的截面构成。该显示装置2具有有机绝缘膜27,该有机绝缘膜27在栅电极16a与源·漏电极18c、18d之间且层叠在第二无机绝缘膜17上。除了这点之外,显示装置2具有与上述第一实施方式的显示装置1同样的结构,其作用和效果也相同。

[0140] 有机绝缘膜27以从显示区域1A延伸到周边区域1B的方式设置,并且隔着第二无机绝缘膜17覆盖栅电极16a和连接布线层16b。该有机绝缘膜27设置在第二无机绝缘膜17与源·漏电极18c、18d和第二布线层18b之间。有机绝缘膜27由例如丙烯酸类树脂、聚酰亚胺(PI)和酚醛清漆类树脂等有机材料构成,其厚度是2～3μm。通过用这样有足够厚度的有机绝缘膜27来覆盖栅电极16a和栅极绝缘膜15a以及连接布线层16b和布线下绝缘膜15b,能够抑制起因于它们的段差的故障。

[0141] 另外,通过在第二无机绝缘膜17与源·漏电极18c、18d和第二布线层18b之间设置有机绝缘膜27,能够降低布线间(例如栅电极16a与源·漏电极18c、18d之间)的寄生电容。

[0142] 在该有机绝缘膜27的周边区域1B,设置有沟G。如上所述的有机绝缘材料,与无机

绝缘材料相比，水蒸气渗透性(MVTR:Moisture Vapor Transmission Rate)高。因此，通过在水蒸气渗透性较高的有机绝缘膜27上设置沟G，能够遮断水分从沟G的外侧浸入显示区域1A的路径。因此，通过在有机绝缘膜27上设置沟G，能够抑制水分通过有机绝缘膜27浸入显示区域1A。沟G配置在周边区域1B中的例如靠近显示区域1A的位置。沟G以例如贯穿有机绝缘膜27的方式设置，在沟G中，第二无机绝缘膜17从有机绝缘膜27露出。沟G以在俯视时包围显示区域1A的方式设置。

[0143] 第二布线层18b例如设置在俯视时与该沟G重叠的位置。第二布线层18b沿着沟G的壁面和底面设置。在本实施方式中，在与设置在该沟G中的第二布线层18b对置的位置设置有第一布线层12-1。由此，能够在有机绝缘膜27上设置沟G，并且能够防止第一布线层12-1与第二布线层18b之间的短路，对此在后面详细叙述。

[0144] 显示装置2以如下方式制造(图18A～图19)。

[0145] 首先，与上述第一实施方式所述的同样，一直形成到第二无机绝缘膜17(图18A)。在第二无机绝缘膜17上，预先形成到达半导体层14的低电阻区域141的连接孔。

[0146] 其次，如图18B所示，在第二无机绝缘膜17上形成有机绝缘膜27。有机绝缘膜27以如下方式形成：例如在第二无机绝缘膜17上形成具有光敏性的聚酰亚胺膜之后，使用光刻法，对该聚酰亚胺膜进行图案化。在有机绝缘膜27上，形成通过设置在第二无机绝缘膜17上的连接孔到达半导体层14的低电阻区域141的连接孔，和沟G。

[0147] 在形成有机绝缘膜27之后，如图19所示，形成源·漏电极18c、18d和第二布线层18b。第二布线层18b形成在有机绝缘膜27的沟G中。之后，与上述第一实施方式所述的同样，在第一基板11上形成平坦化层21和有机EL元件30等。也可以在有机绝缘膜27与平坦化层21之间形成第三无机绝缘膜19。将形成在该第一基板11上的各层通过第二基板41密封，制成显示装置2。

[0148] 这里，在本实施方式中，第一布线层12(12-1、12-2)配置在比与栅电极16a和源·漏电极18c、18d同层的位置更靠近第一基板11的位置。由此，能够在有机绝缘膜27上设置沟G，并且能够防止第一布线层12-1与第二布线层18b之间的短路。以下，对此进行说明。

[0149] 图20表示比较例2的显示装置(显示装置102)的主要部分的示意截面构成。在该显示装置102中，在栅电极16a与源·漏电极18c、18d之间具有第二无机绝缘膜17和有机绝缘膜27。除了这点之外，显示装置102具有与上述显示装置101同样的结构。也就是说，在显示装置102中，在周边区域1B，设置有与栅电极16a同层的第一布线层116b。

[0150] 在这样的显示装置102中，因为在第一布线层116b与第二布线层18b之间，设置有第二无机绝缘膜17和有机绝缘膜27；所以第一布线层116b与第二布线层18b之间的短路不易发生。但是，通过水蒸气渗透性高的有机绝缘膜27，有可能水分从外部浸入，而发生显示不良和布线的腐蚀等。

[0151] 对此，在本实施方式中，因为在有机绝缘膜27上设置有沟G，所以能够抑制外部的水分的浸入。另外，因为在比栅电极16a更靠近第一基板11的位置设置了第一布线层12；所以能够使第一布线层12-1的厚度比栅电极16a的厚度小，从而抑制其端面形状变形。因此，即使在沟G中配置第二布线层18b，也能够防止第一布线层12-1与第二布线层18b之间的短路。并且与上述第一实施方式所述的同样，在厚度小于栅电极16a的第一布线层12-2中，能够抑制起因于端面形状变形的水分的浸入。

[0152] <5.变形例3>

[0153] 图21示意性地表示上述第二实施方式的变形例(变形例3)的显示装置(显示装置2A)的主要部分的截面构成。在该显示装置2A中,在与第二布线层18b对置的区域设置有布线下绝缘膜15b。除了这点之外,显示装置2A具有与上述第二实施方式的显示装置2同样的结构,其作用和效果也相同。

[0154] 与第二布线层18b对置的区域的布线下绝缘膜15b,设置在第一无机绝缘膜13上。在该布线下绝缘膜15b上,设置有与第二布线层18b电连接的连接布线层(连接布线层16e)。第二布线层18b通过有机绝缘膜27的沟G和设置在第二无机绝缘膜17上的连接孔与连接布线层16e连接。也就是说,连接布线层16e与连接布线层16b(或栅电极16a)设置在同一层,布线下绝缘膜15b与第一无机绝缘膜13和连接布线层16b之间的布线下绝缘膜15b(或栅极绝缘膜15a)设置在同一层。

[0155] 在该显示装置2A中,电连接于第二布线层18b的连接布线层16e与第一布线层12-1,隔着第一无机绝缘膜13和布线下绝缘膜15b对置。像这样,通过在第一布线层12-1与第二布线层18b(连接布线层16e)之间设置布线下绝缘膜15b,即使在第二无机绝缘膜17的厚度小的情况下,也容易确保它们之间的绝缘性。在例如考虑成本等而由厚度为50nm的氧化铝(AlO)膜构成第二无机绝缘膜17时,布线下绝缘膜15b能够由厚度为200nm的氧化硅(SiO)膜构成。布线下绝缘膜15b和连接布线层16e的宽度(图21的X方向的大小),优选地,比沟G内的第二布线层18b的宽度大。

[0156] 另外,通过使布线下绝缘膜15b上的连接布线层16e与第二布线层18b连接,能够防止出现连接布线层16e的电浮动状态。

[0157] 图22表示在上述第一实施方式的显示装置1中,设置有第二布线层18b与第一布线层12-1之间的布线下绝缘膜15b的例子。像这样,显示装置1也可以具有:与第二布线层18b电连接的连接布线层16e,以及连接布线层16e与第一无机绝缘膜13之间的布线下绝缘膜15b。

[0158] <6.应用例>

[0159] <电子设备的例子>

[0160] 在上述实施方式中说明的显示装置1、2能够适用于各种类型的电子设备。图23表示电子设备6的功能块结构。作为电子设备6,可以列举:例如电视机、个人电脑(PC)、智能手机、平板电脑、手机、数码相机和数码摄像机等。

[0161] 电子设备6例如具有上述显示装置1、2和接口部60。接口部60是输入来自外部的各种信号和电源等的输入部。该接口部60另外也可以包括例如触控面板、键盘或操纵按钮等用户接口。

[0162] 虽然以上列举实施方式和变形例进行了说明,但是本技术不限于上述实施方式等,可以做出各种变化。例如在上述实施方式等中记载的各层的材料、厚度或成膜方法和成膜条件等不限于所列举的内容,也可以采用其他材料、厚度或成膜方法和成膜条件。

[0163] 另外,有机层33只要至少包括发光层333即可,例如有机层33也可以仅由发光层333构成。发光层333可以产生例如白色光。像素pr、pg、pb可以具有全部产生相同颜色(例如白色)的光的发光层333,或者像素pr、pg、pb也可以具有产生互相不同颜色(例如红色、绿色、蓝色)的光的发光层333。

[0164] 并且，虽然在上述实施方式中，举例说明了具有顶栅结构的晶体管Tr；但是晶体管Tr也可以具有底栅结构。另外，像素电路PXLC的结构不限于在上述实施方式中说明的内容，也可以根据需要追加电容元件、晶体管。在这种情况下，对应像素电路PXLC的变更，除了扫描线驱动部3、信号线驱动部4和电源线驱动部5之外，也可以追加必要的驱动电路。

[0165] 另外，虽然在上述实施方式等中，对在比与栅电极16a的同层的位置更靠近第一基板11的位置设置第一布线层12，并且在栅电极16a的同一层设置连接布线层16b的情况进行了说明；但是也可以在比源·漏电极18c、18d的同一层更靠近第一基板11的位置设置第一布线层12，并且在源·漏电极18c、18d的同一层设置连接布线层16b。

[0166] 进一步说，虽然在上述实施方式等中，对第二布线层18b与有机EL元件30的第二电极34电连接的情况进行了说明；但是第二布线层18b也可以具有阴极电位以外的电位。

[0167] 此外，在显示装置1中，作为有机EL元件30的替代，也可以具有无机EL元件、液晶显示元件和电泳元件等显示元件。

[0168] 在上述实施方式等中说明的效果只是一个例子，本公开的效果可以是其他效果，也可以进一步包括其他效果。

[0169] 另外，本技术也能够采用以下结构。

[0170] (1)

[0171] 一种显示装置，具备：

[0172] 第一基板，设置有显示区域和所述显示区域外侧的周边区域；

[0173] 晶体管，设置在所述第一基板上的所述显示区域，并且具有：半导体层，与所述半导体层对置的栅电极，所述栅电极与所述半导体层之间的栅极绝缘膜，和与所述半导体层电连接的源·漏电极；

[0174] 第一布线层，设置在所述第一基板上的所述周边区域且与所述晶体管电连接，并且配置在比与所述晶体管的所述栅电极和所述源·漏电极同层的位置更靠近所述第一基板的位置；

[0175] 第二布线层，设置在所述第一基板上，并且具有与所述第一布线层的电位不同的电位；以及

[0176] 绝缘膜，设置在所述第二布线层与所述第一布线层之间。

[0177] (2)

[0178] 所述(1)所述的显示装置，其中，

[0179] 所述第一布线层的厚度比所述栅电极的厚度和所述源·漏电极的厚度小。

[0180] (3)

[0181] 所述(1)或所述(2)所述的显示装置，其中，

[0182] 进一步具备连接布线层，

[0183] 所述连接布线层与所述栅电极或所述源·漏电极设置在同一层，并且与所述第一布线层电连接。

[0184] (4)

[0185] 所述(1)至所述(3)中的任一项所述的显示装置，其中，

[0186] 进一步具备显示元件，

[0187] 所述显示元件设置在所述第一基板上的所述显示区域，并且包括第一电极、有机

层和第二电极。

[0188] (5)

[0189] 所述(1)至所述(4)中的任一项所述的显示装置,其中,

[0190] 所述晶体管从靠近所述第一基板的位置,依次具有所述半导体层、所述栅极绝缘膜、所述栅电极和所述源·漏电极。

[0191] (6)

[0192] 所述(5)所述的显示装置,其中,

[0193] 所述绝缘膜包括第一绝缘膜和第二绝缘膜,

[0194] 所述第一绝缘膜覆盖所述第一布线层,

[0195] 所述第二绝缘膜设置在所述栅电极与所述源·漏电极之间,并且在所述周边区域延伸。

[0196] (7)

[0197] 所述(6)所述的显示装置,其中,

[0198] 进一步具备有机绝缘膜,

[0199] 所述有机绝缘膜以在所述栅电极与所述源·漏电极之间层叠于所述第二绝缘膜的方式设置,并且在所述周边区域延伸。

[0200] (8)

[0201] 所述(7)所述的显示装置,其中,

[0202] 所述有机绝缘膜在所述周边区域具有沟,

[0203] 所述第二布线层设置在所述沟中。

[0204] (9)

[0205] 所述(5)所述的显示装置,其中,

[0206] 所述绝缘膜包括第一绝缘膜和所述栅极绝缘膜,

[0207] 所述第一绝缘膜覆盖所述第一布线层。

[0208] (10)

[0209] 所述(1)至所述(9)中的任一项所述的显示装置,其中,

[0210] 进一步具备:

[0211] 密封部,设置在所述第一基板上的所述周边区域,并且包围所述显示区域;以及

[0212] 第二基板,隔着所述密封部与所述第一基板对置。

[0213] (11)

[0214] 所述(10)所述的显示装置,其中,

[0215] 所述第一布线层以与所述密封部对置的方式设置。

[0216] (12)

[0217] 所述(1)至所述(11)中的任一项所述的显示装置,其中,

[0218] 所述第一布线层在与所述第二布线层交叉的方向上延伸。

[0219] (13)

[0220] 所述(1)至所述(12)中的任一项所述的显示装置,其中,

[0221] 所述半导体层含有氧化物半导体材料。

[0222] (14)

[0223] 所述(1)至所述(13)中的任一项所述的显示装置,其中,

[0224] 进一步具备追加电极,

[0225] 所述追加电极与所述半导体层对置且与所述第一布线层设置在同一层,并且与所述栅电极或所述源·漏电极电连接。

[0226] (15)

[0227] 所述(1)至所述(14)中的任一项所述的显示装置,其中,

[0228] 进一步具备储存电容器,

[0229] 所述储存电容器的一对电极的一个与所述第一布线层设置在同一层。

[0230] (16)

[0231] 所述(1)至所述(15)中的任一项所述的显示装置,其中,

[0232] 所述第一布线层含有钼(Mo)、钛(Ti)、钨(W)和铜(Cu)中的一种或多种。

[0233] 本公开含有涉及在2017年9月8日在日本专利局提交的日本优先权专利申请JP2017-172654中公开的主旨,其全部内容包括在此,以供参考。

[0234] 本领域的技术人员应该理解,虽然根据设计要求和其他因素可能出现各种修改、组合、子组合和可替换项,但是它们均包含在附加的权利要求或它的等同物的范围内。

[0235] 符号的说明

[0236] 1、2 显示装置

[0237] 1A 显示区域

[0238] 1B 周边区域

[0239] DsTr 驱动晶体管

[0240] WsTr 写入晶体管

[0241] Tr 晶体管

[0242] Cs 储存电容器

[0243] 11 第一基板

[0244] 12、12-1、12-2 第一布线层

[0245] 13 第一无机绝缘膜

[0246] 14 半导体层

[0247] 15a 栅极绝缘膜

[0248] 15b 布线下绝缘膜

[0249] 16a 栅电极

[0250] 16b、16e 连接布线层

[0251] 17 第二无机绝缘膜

[0252] 18c、18d 源·漏电极

[0253] 18b 第二布线层

[0254] 19 第三无机绝缘膜

[0255] 21 平坦化层

[0256] 27 有机绝缘膜

[0257] 30 有机EL元件

[0258] 31 第一电极

[0259] 32 元件分离膜

[0260] 33 有机层

[0261] 34 第二电极

[0262] 35 保护膜

[0263] 41 第二基板

[0264] 42 彩色滤光片层

[0265] 43 填充层

[0266] 44 密封部

[0267] 3 扫描线驱动部

[0268] 4 信号线驱动部

[0269] 5 电源线驱动部

[0270] 6 电子设备

[0271] 60 接口部

[0272] P、pr、pg、pb 像素

[0273] G 沟

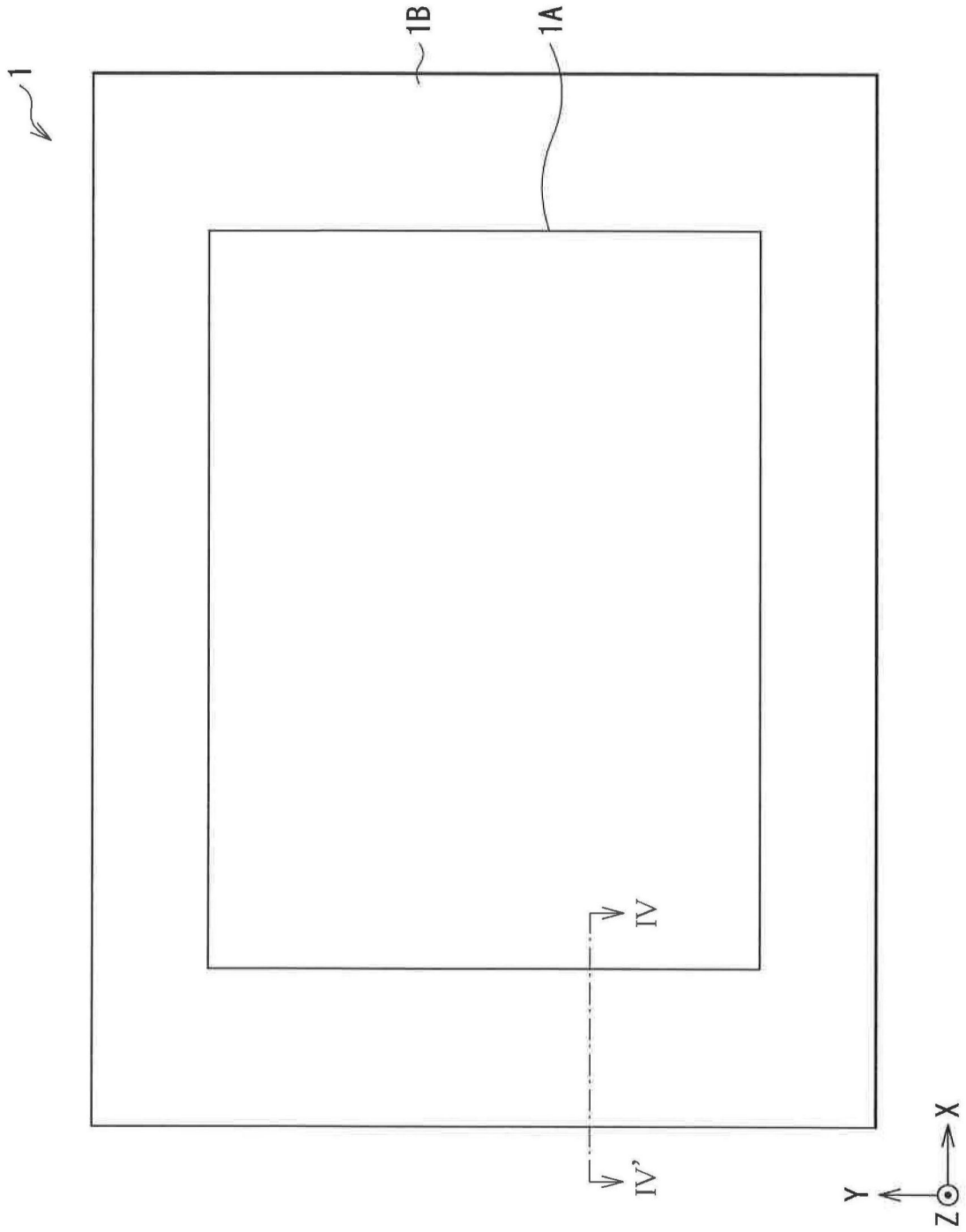


图1

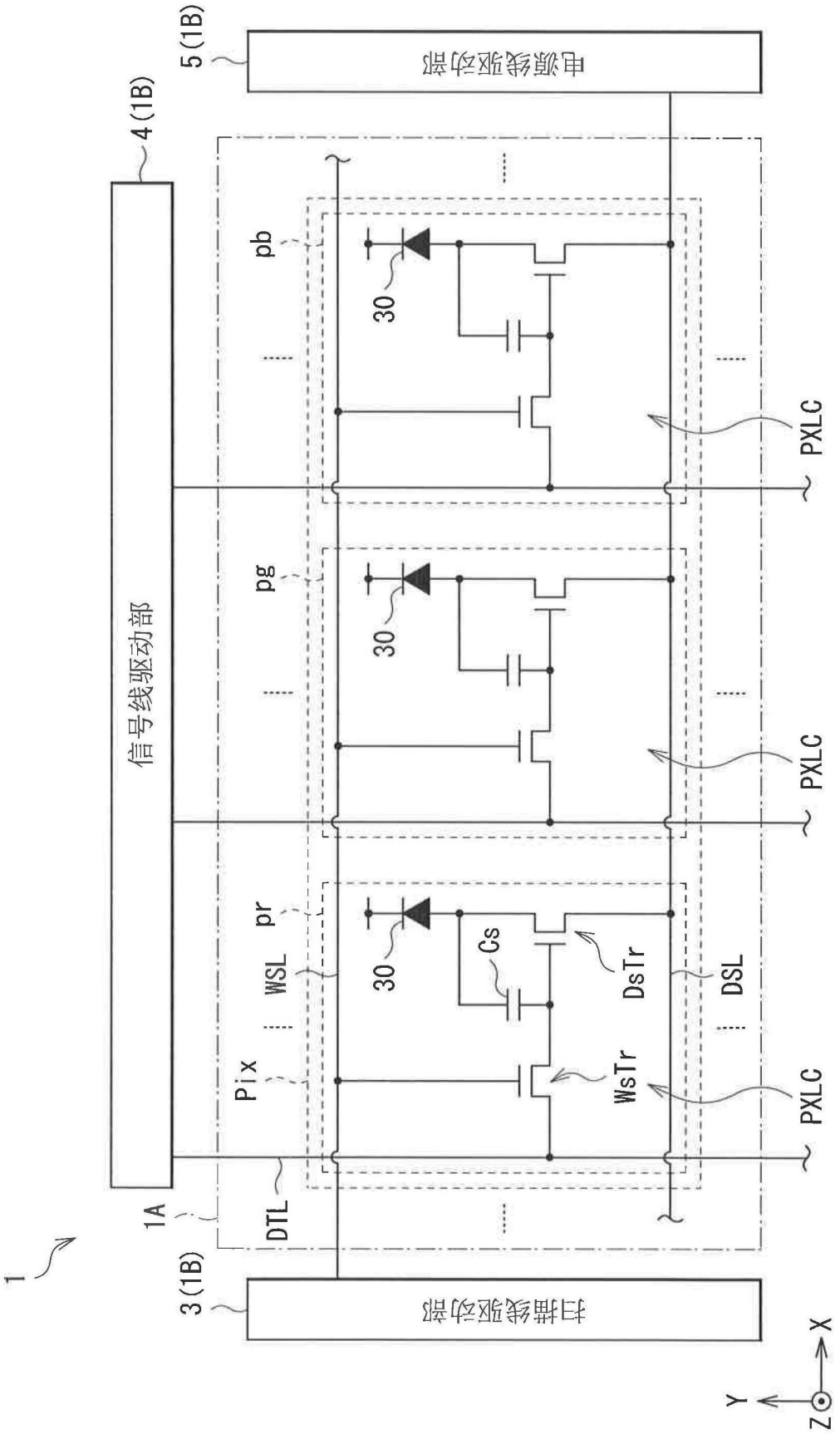

1
1A
3(1B)
4(1B)
5(1B)
扫描线驱动部
信号线驱动部
电源线驱动部
DTL
Pix
WSL
pr
pg
pb
30
Cs
WsTr
DsTr
DSL
PXLC
X
Y
Z

图2

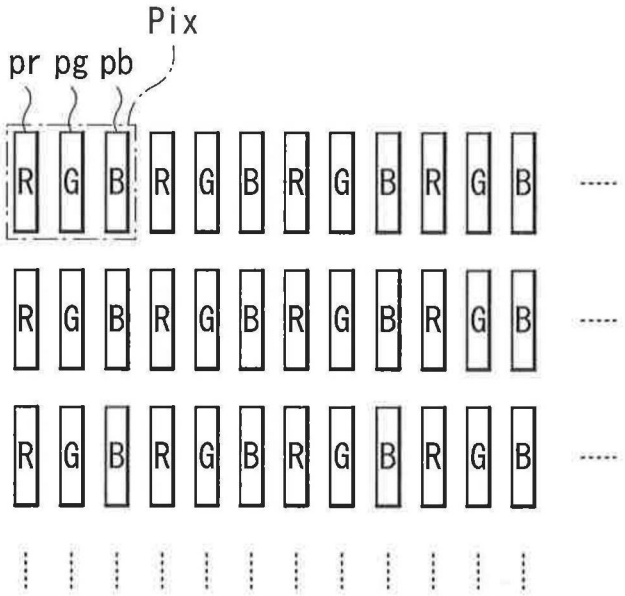


图3

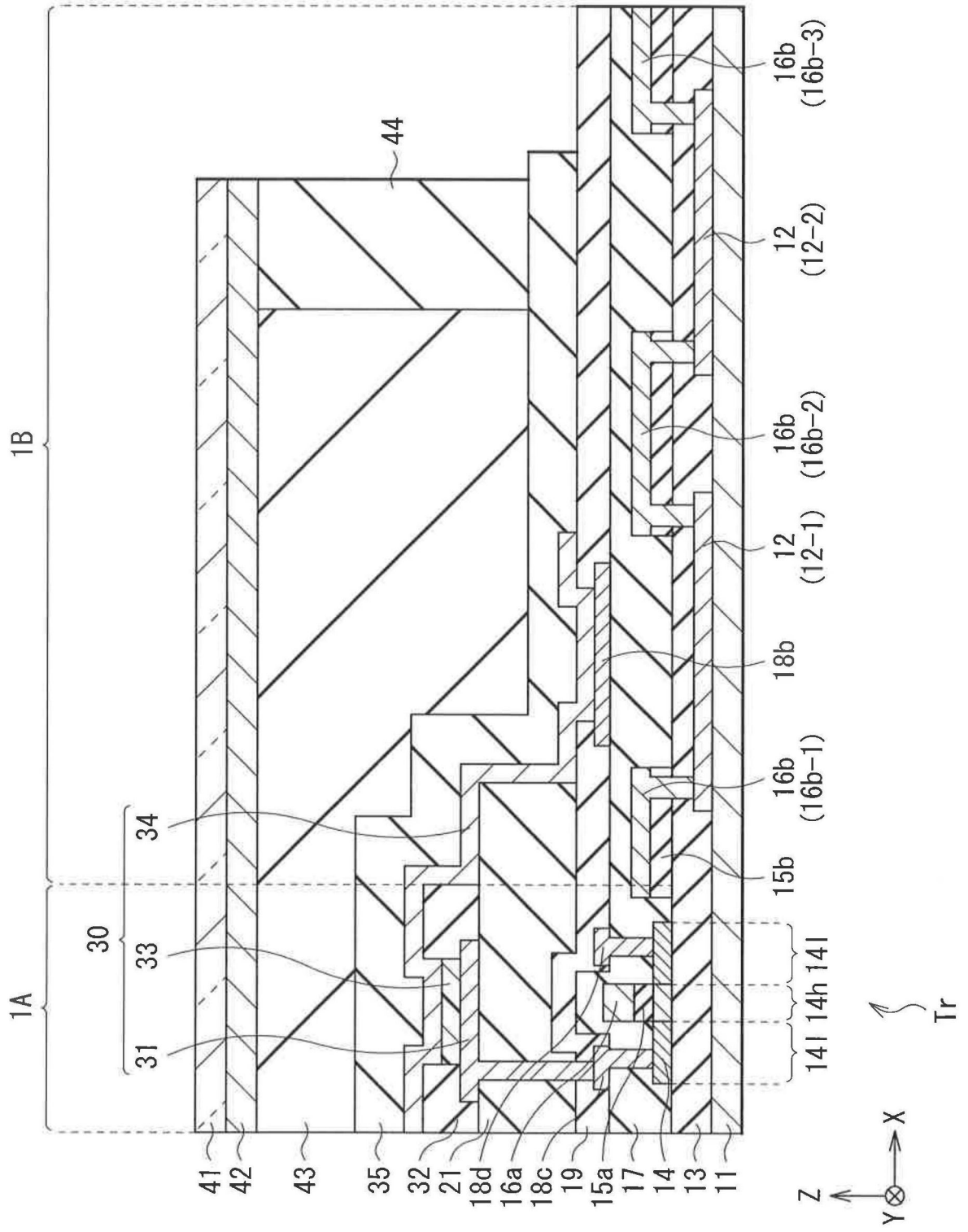

1B
1A
30
34
33
31
44
16b (16b-3)
12 (12-2)
16b (16b-2)
12 (12-1)
18b
16b (16b-1)
15b
14l 14h 14l
Tr
41
42
43
35
32
21
18d
16a
18c
19
15a
17
14
13
11
Z
Y
X

图4

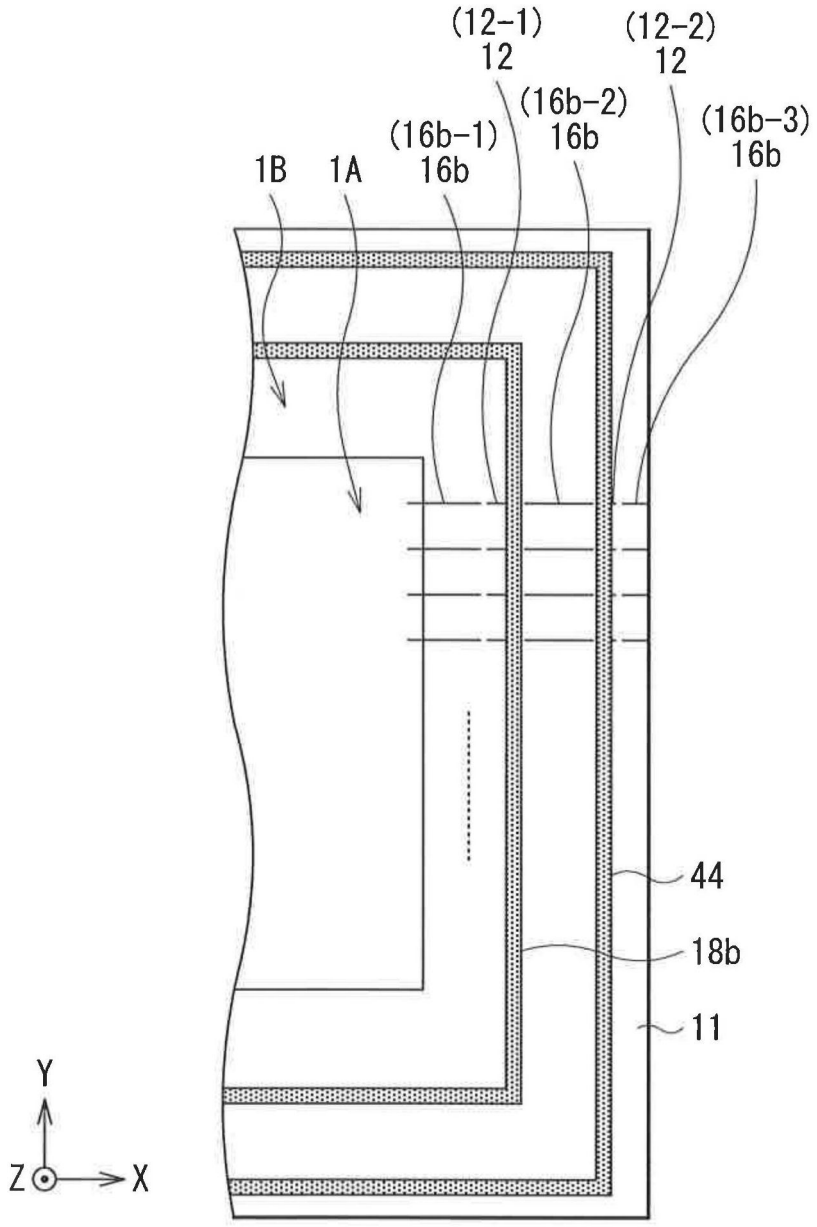

(12-1)
12
(12-2)
12
(16b-2)
16b
(16b-1)
16b
(16b-3)
16b
1B
1A
44
18b
11
Y
Z
X

图5

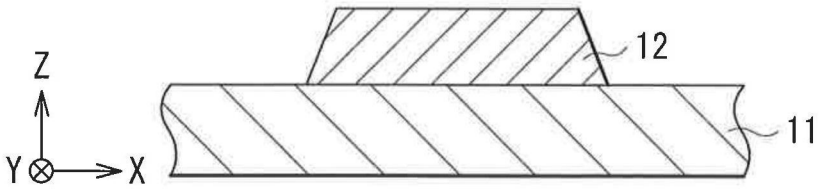

Z
Y
X
12
11

图6

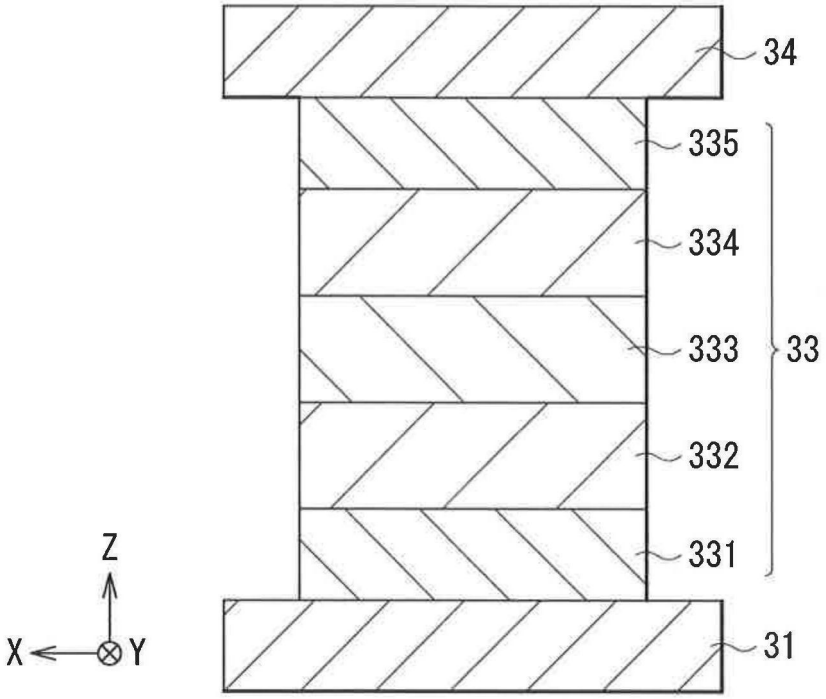

34
335
334
333
33
332
331
31
Z
X
Y

图7

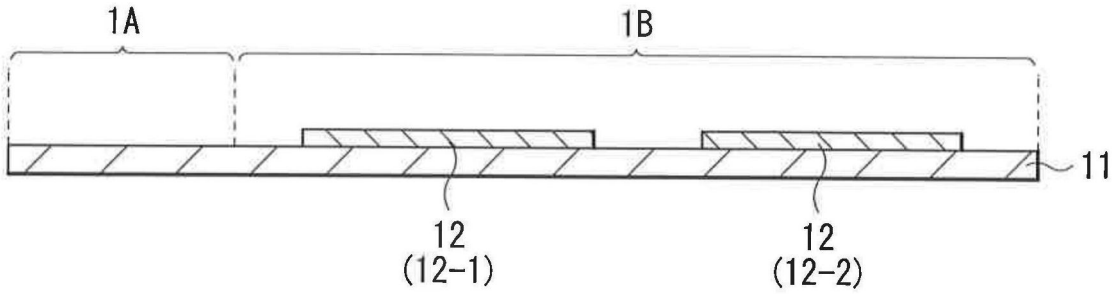

1A
1B
11
12
(12-1)
12
(12-2)

图8A

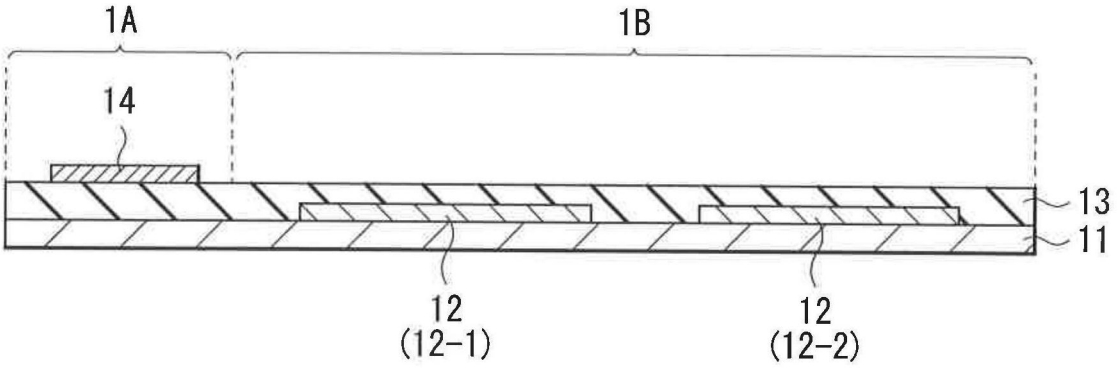

1A
1B
14
13
11
12
(12-1)
12
(12-2)

图8B

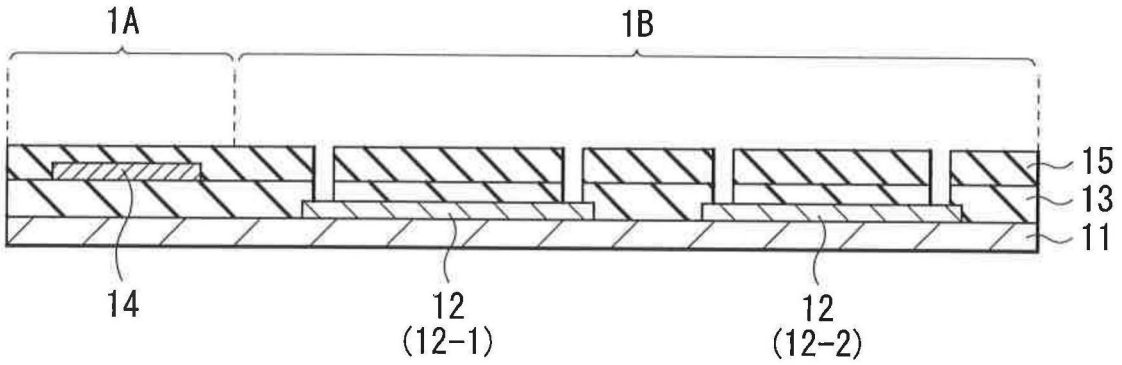

1A
1B
15
13
11
14
12
(12-1)
12
(12-2)

图8C

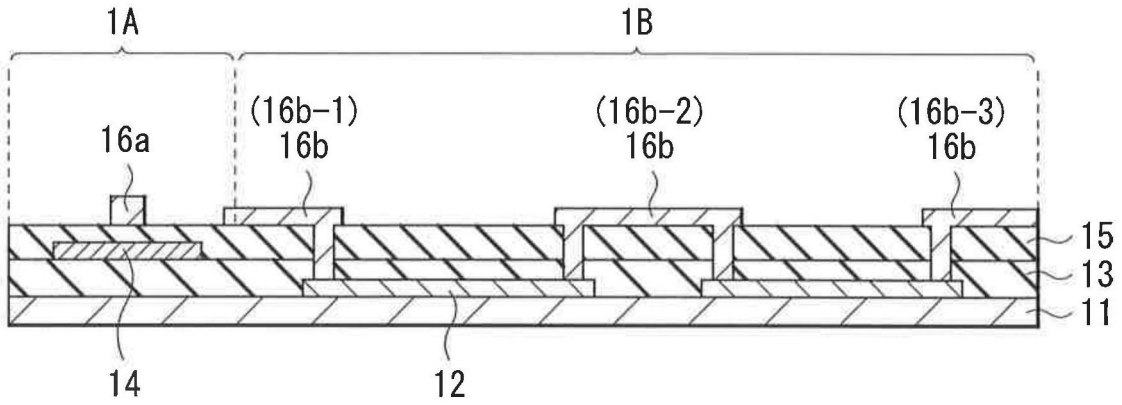

1A
1B
16a
(16b-1)
16b
(16b-2)
16b
(16b-3)
16b
15
13
11
14
12

图9A

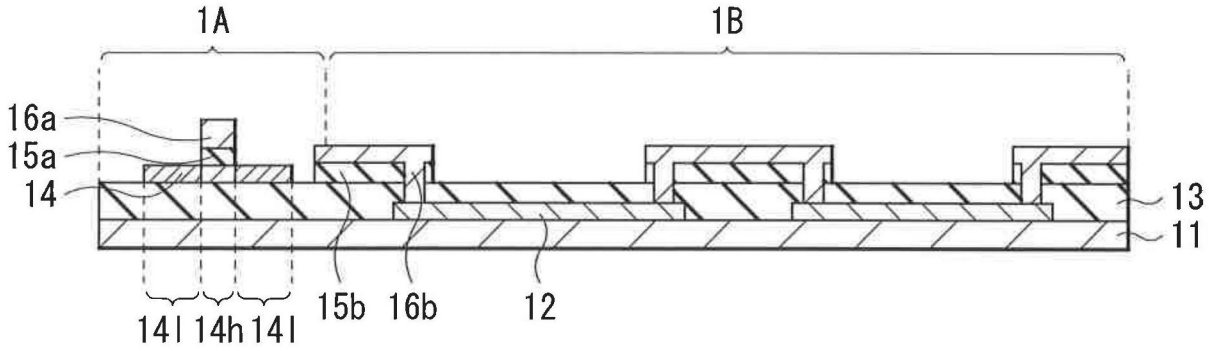

1A
1B
16a
15a
14
13
11
14l
14h
14l
15b
16b
12

图9B

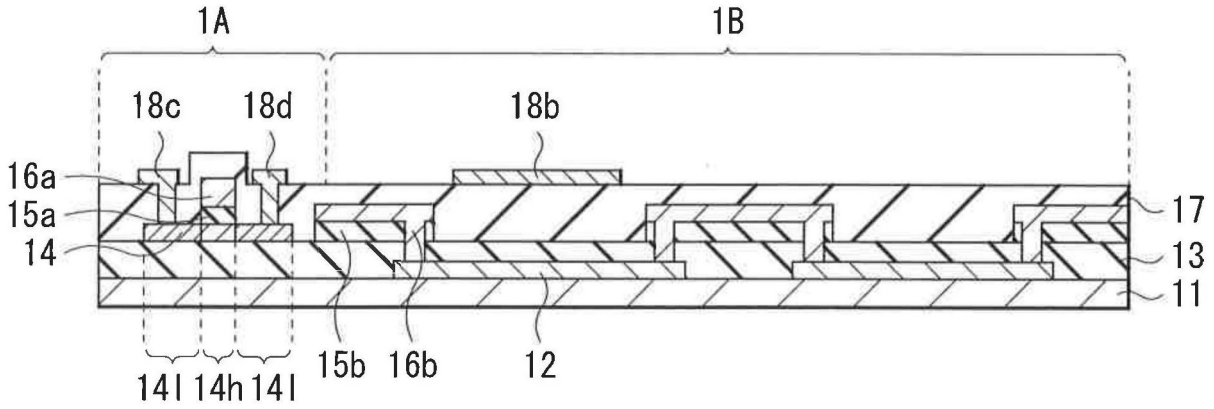

1A
1B
18c
18d
18b
16a
15a
14
17
13
11
14l
14h
14l
15b
16b
12

图9C

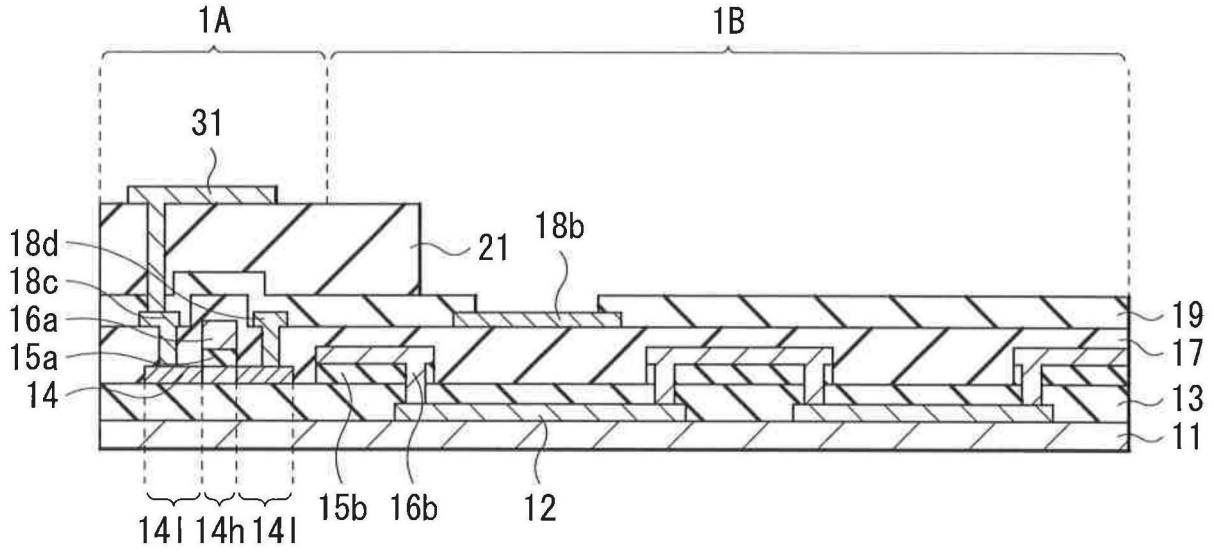

1A
1B
31
18d
18c
16a
15a
14
21
18b
19
17
13
11
14l
14h
14l
15b
16b
12

图10A

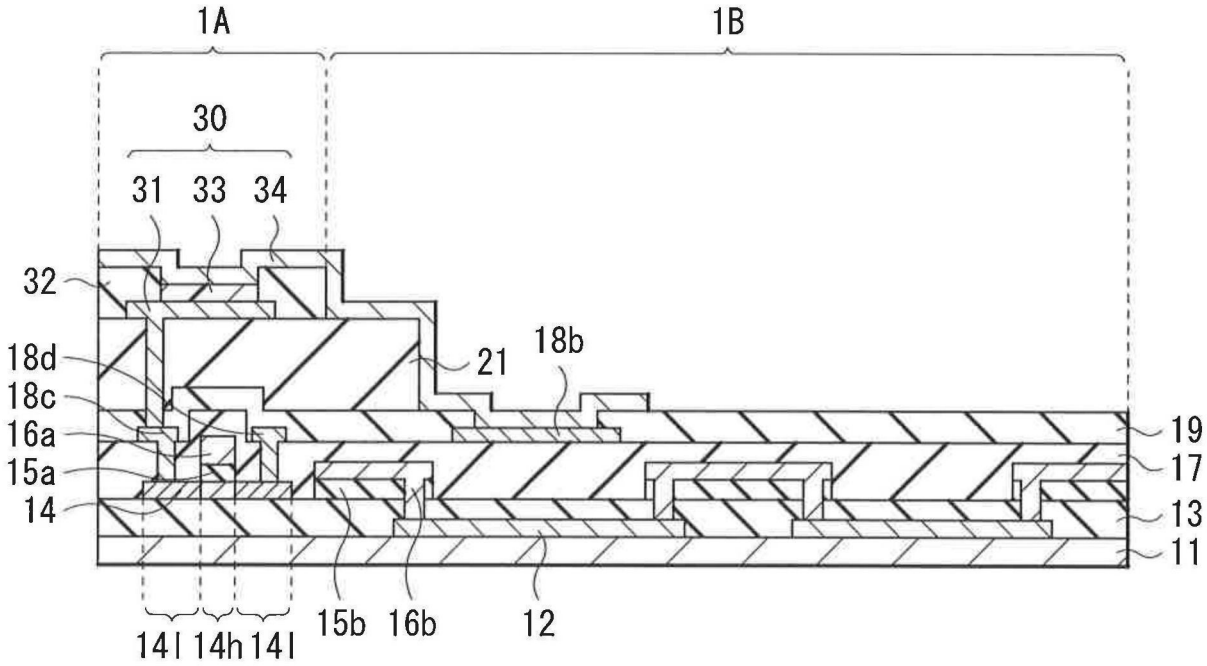

1A
1B
30
31
33
34
32
18d
18c
16a
15a
14
21
18b
19
17
13
11
14l
14h
14l
15b
16b
12

图10B

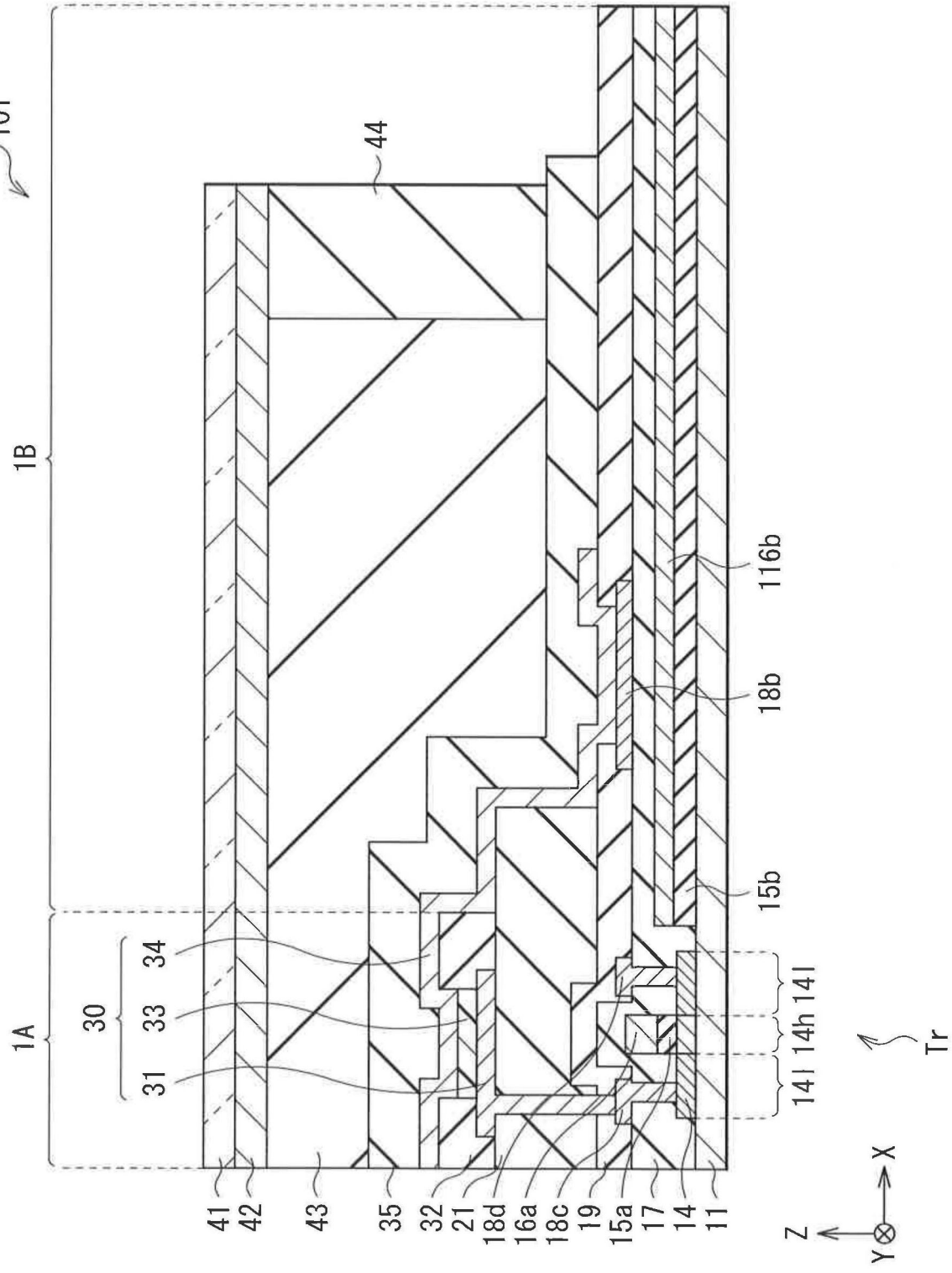

101
1B
1A
44
116b
18b
15b
30
34
33
31
141
14h
141
Tr
41
42
43
35
32
21
18d
16a
18c
19
15a
17
14
11
Z
X
Y

图11

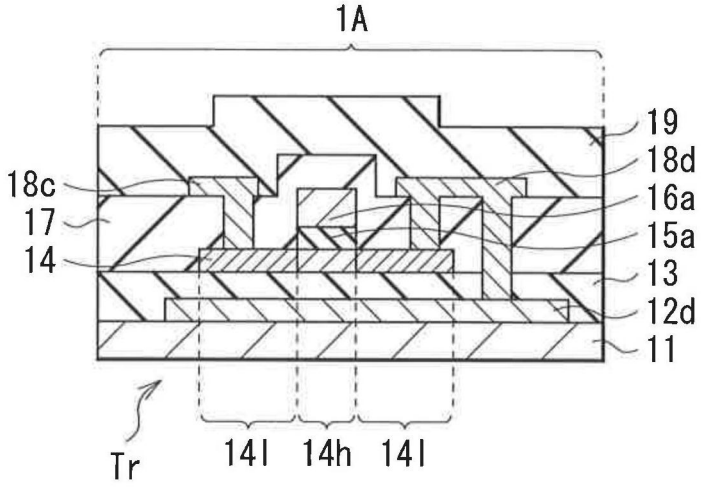

1A
19
18d
16a
15a
13
12d
11
18c
17
14
Tr
14l
14h
14l

图12

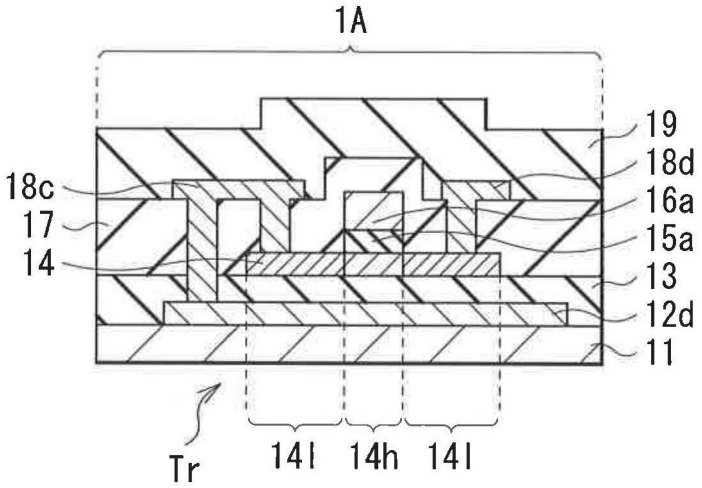

1A
19
18d
16a
15a
13
12d
11
18c
17
14
Tr
14l
14h
14l

图13

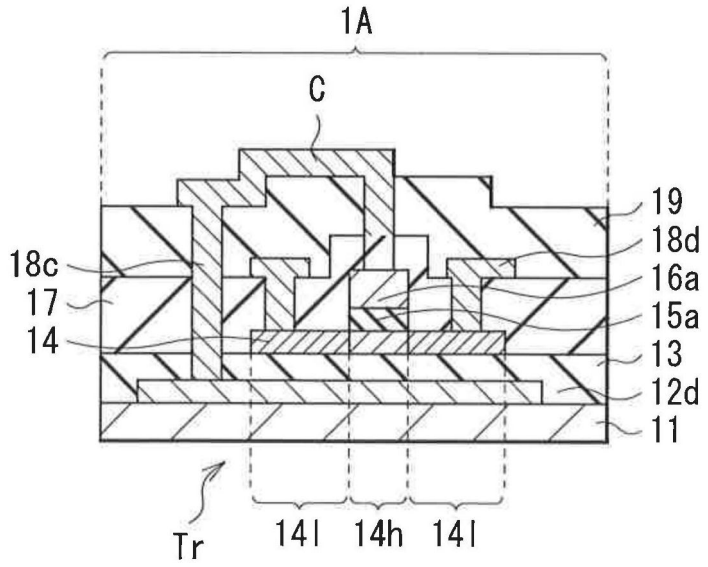

1A
C
19
18d
18c
16a
17
15a
14
13
12d
11
Tr
14l
14h
14l

图14

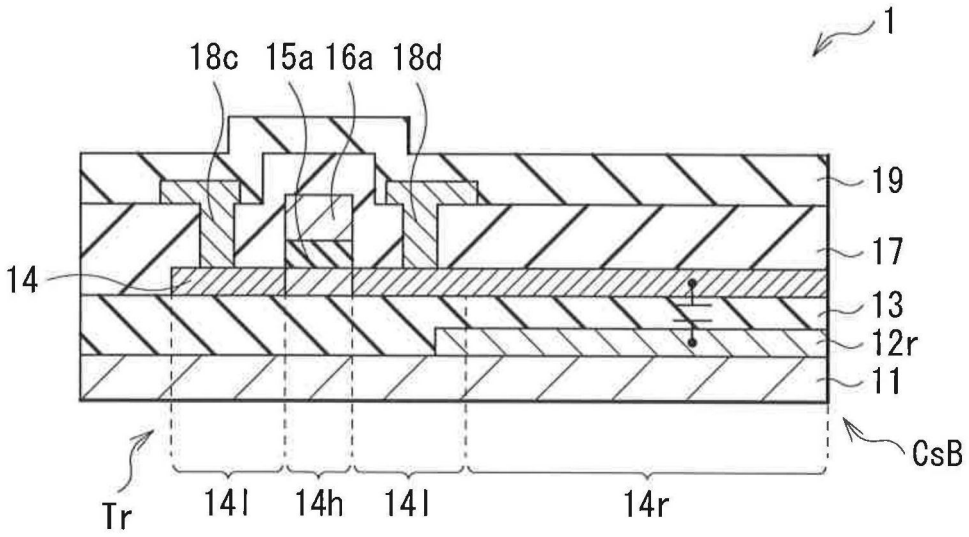

1
18c
15a
16a
18d
19
17
14
13
12r
11
CsB
Tr
14l
14h
14l
14r

图15

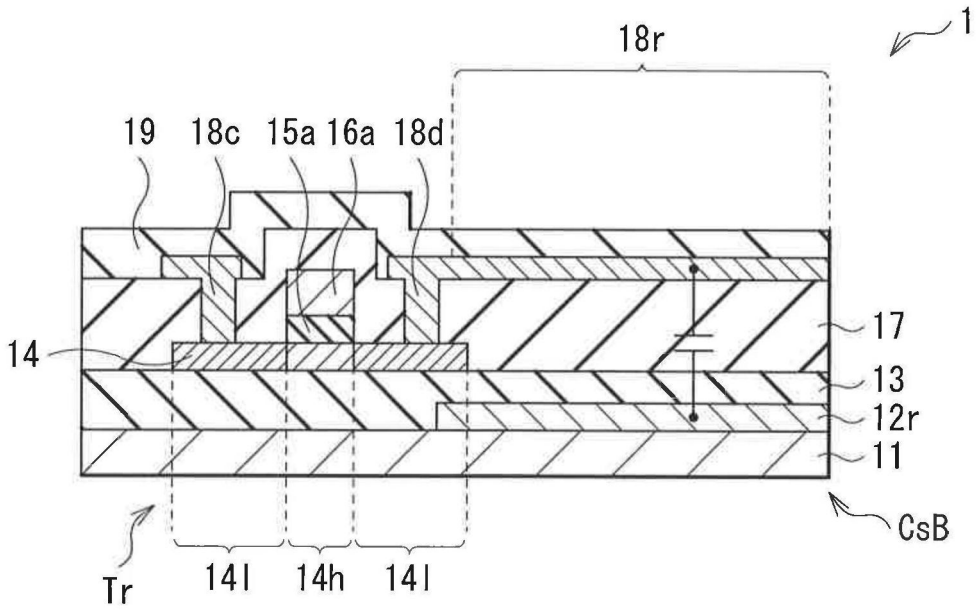


图16

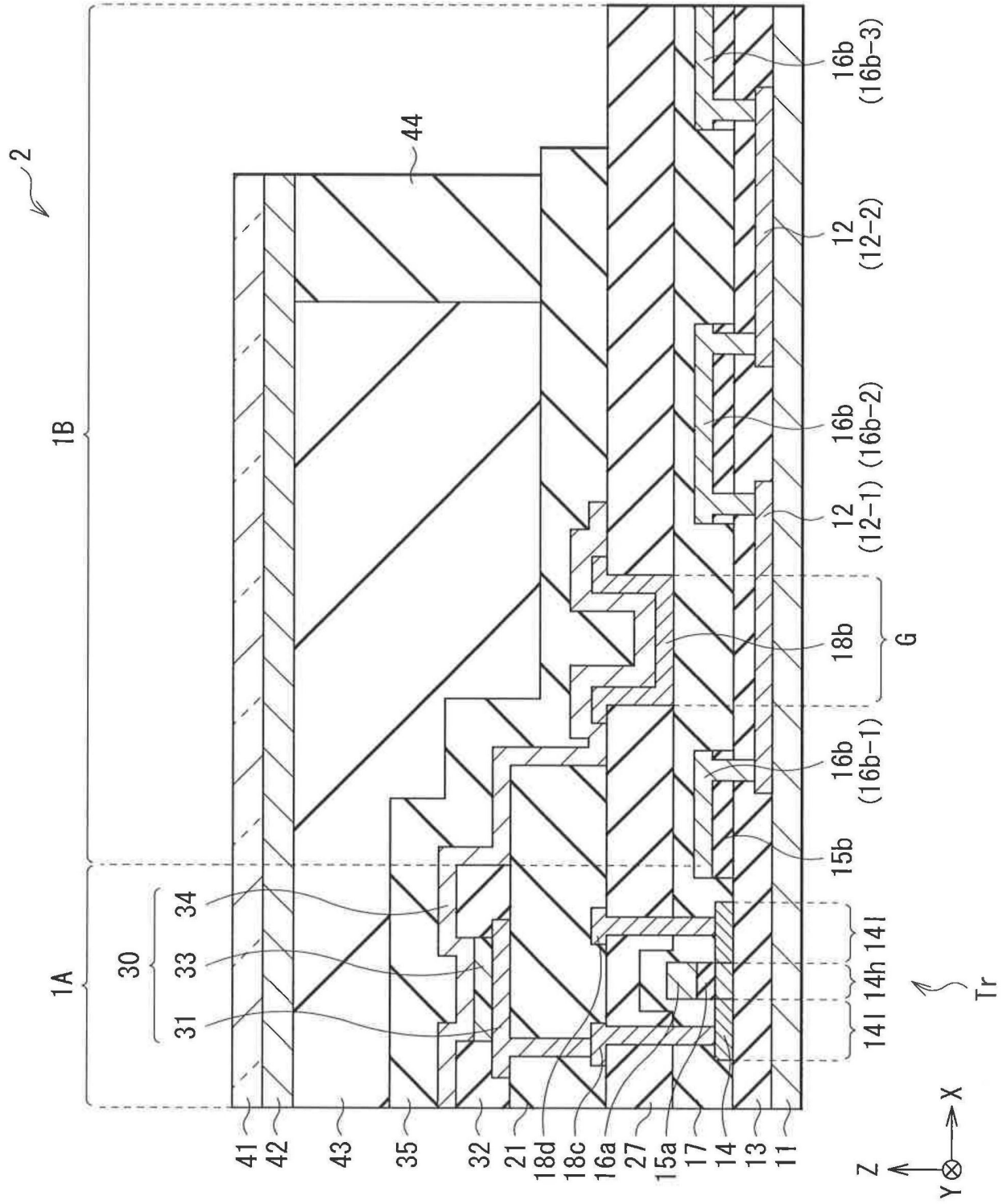

2
1B
1A
44
16b (16b-3)
12 (12-2)
16b (16b-2)
12 (12-1)
18b
G
16b (16b-1)
15b
30
34
33
31
14l 14h 14l
Tr
41
42
43
35
32
21
18d
18c
16a
27
15a
17
14
13
11
Z
X
Y

图17

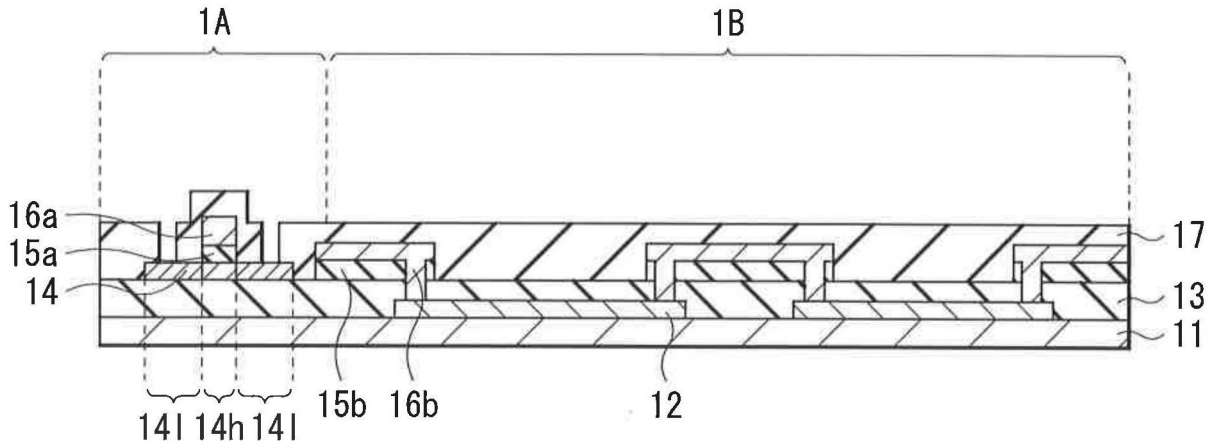

1A
1B
16a
15a
14
17
13
11
14l
14h
14l
15b
16b
12

图18A

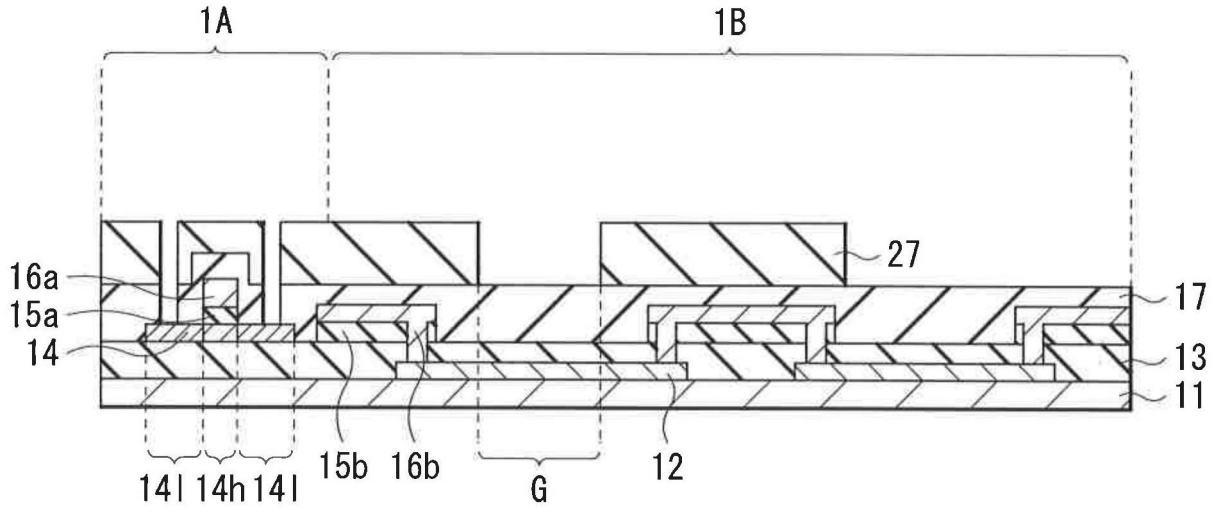

1A
1B
27
16a
15a
14
17
13
11
14l
14h
14l
15b
16b
G
12

图18B

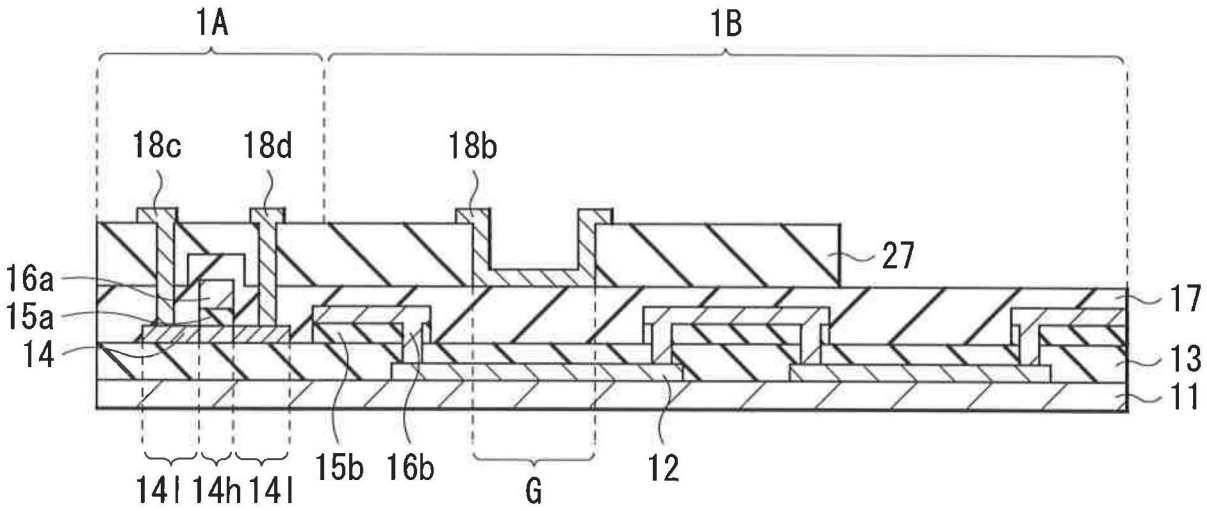


图19

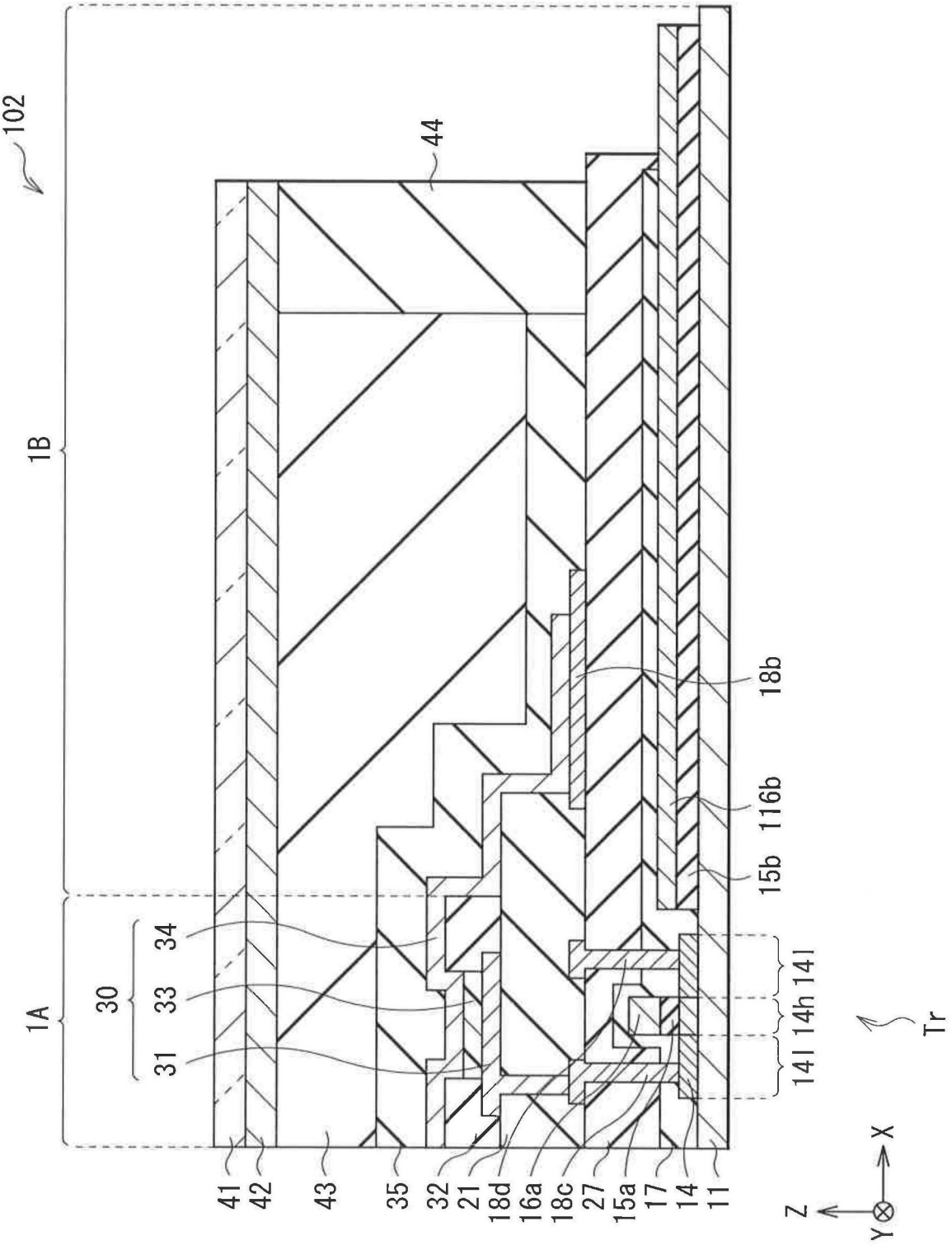

102
1B
1A
44
18b
116b
15b
30
34
33
31
141
14h
141
Tr
41
42
43
35
32
21
18d
16a
18c
27
15a
17
14
11
Z
X
Y

图20

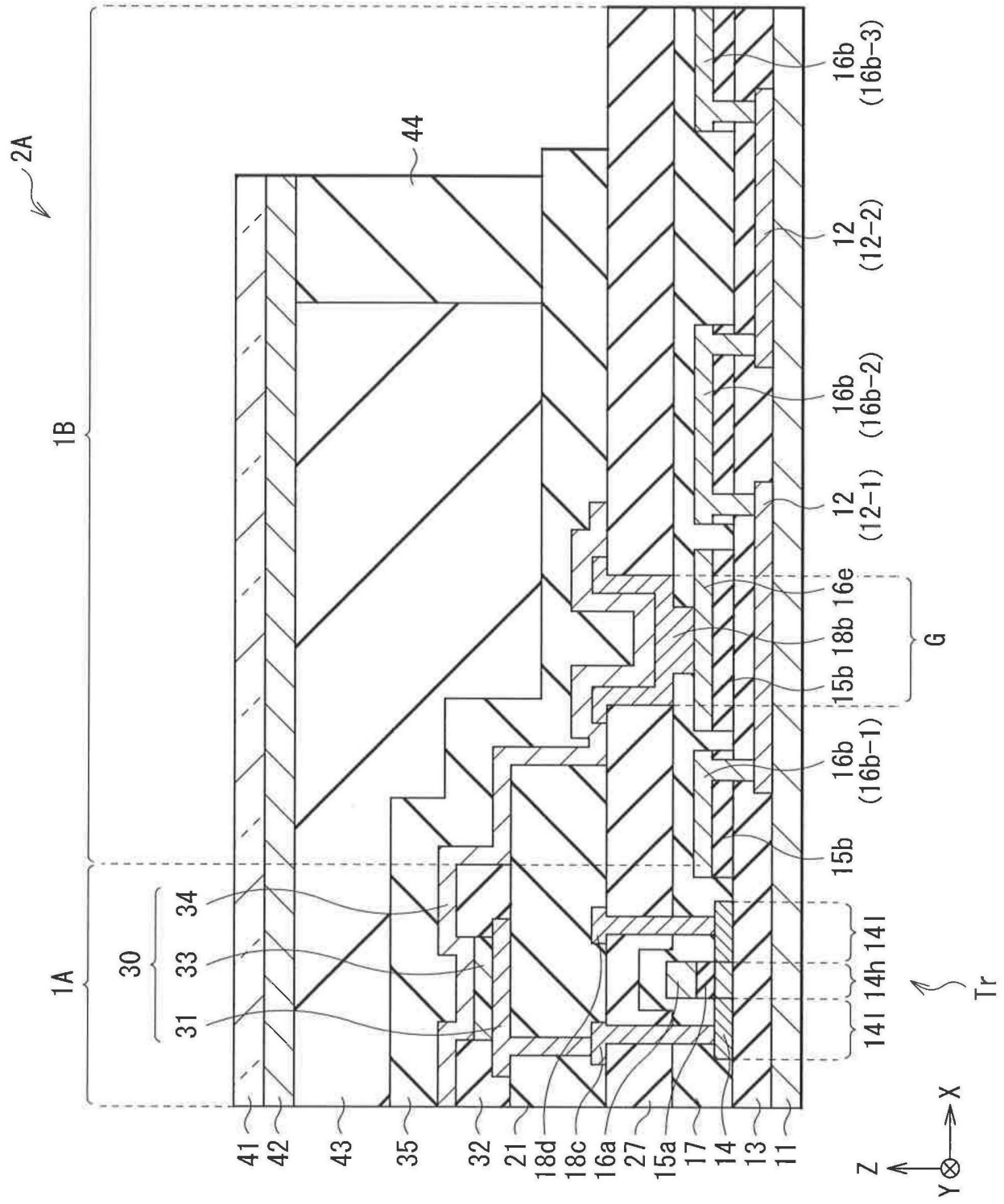

2A
1B
1A
44
30
31
33
34
41
42
43
35
32
21
18d
18c
16a
27
15a
17
14
13
11
14l
14h
14l
15b
16b
(16b-1)
15b
18b
16e
G
12
(12-1)
16b
(16b-2)
12
(12-2)
16b
(16b-3)
Tr
X
Y
Z

图21

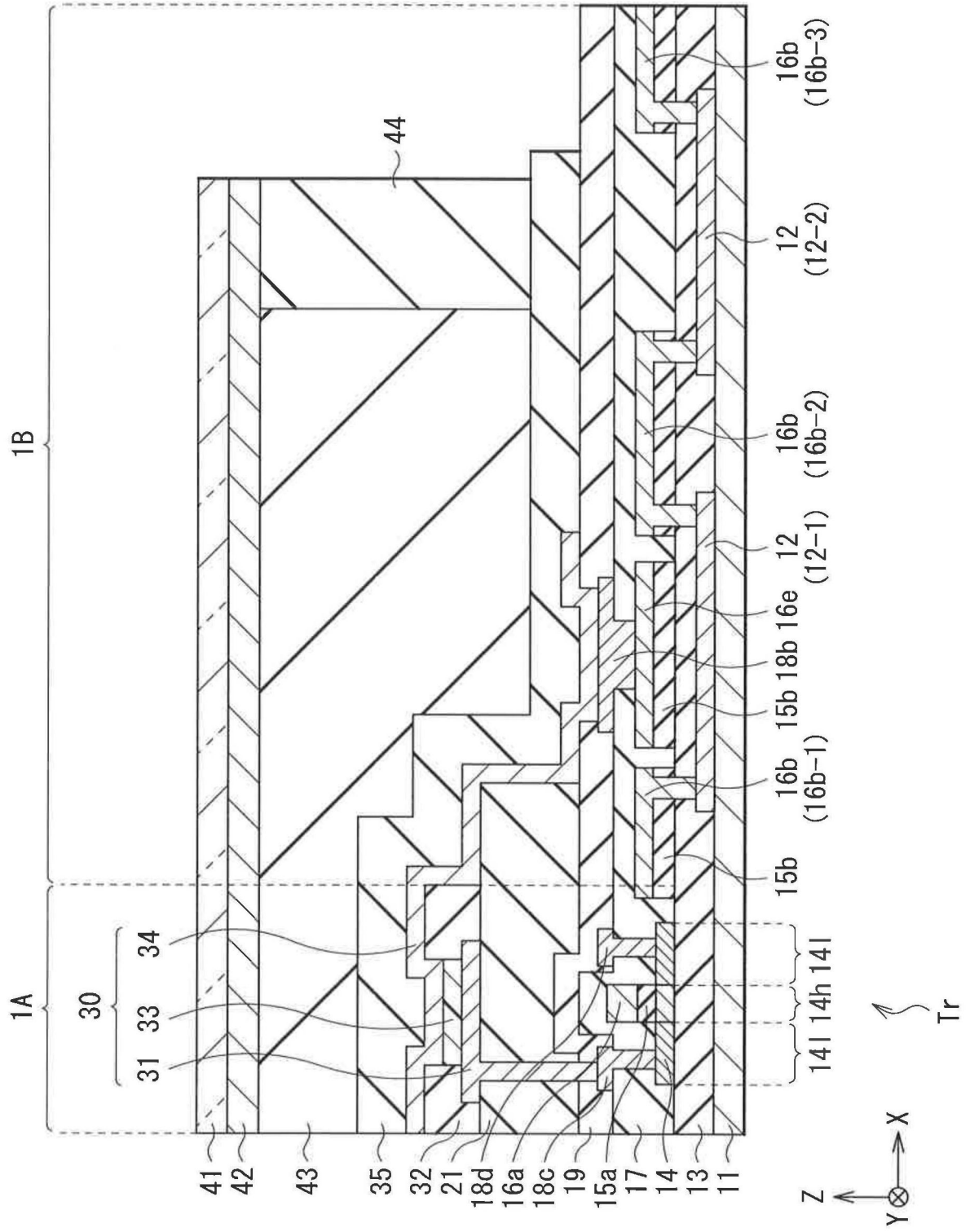

1B
1A
30
34
33
31
44
16b (16b-3)
12 (12-2)
16b (16b-2)
12 (12-1)
16e
18b
15b
16b (16b-1)
15b
14l
14h
14l
Tr
41
42
43
35
32
21
18d
16a
18c
19
15a
17
14
13
11
Z
X
Y

图22

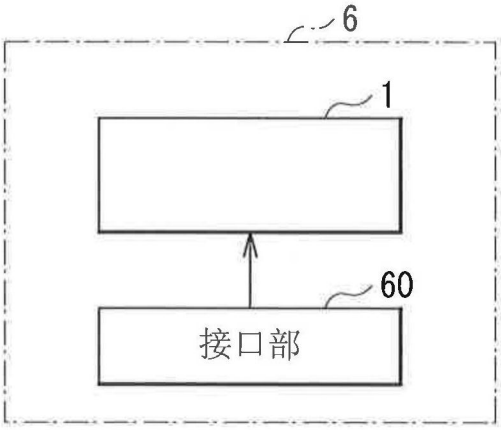


图23