

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2018-509062

(P2018-509062A)

(43) 公表日 平成30年3月29日(2018.3.29)

(51) Int.Cl.		F I		テーマコード (参考)
H04L 27/26	(2006.01)	H04L 27/26	410	5J065
H03M 13/27	(2006.01)	H03M 13/27		5K014
H04L 1/00	(2006.01)	H04L 1/00	B	

審査請求 有 予備審査請求 未請求 (全 135 頁)

(21) 出願番号	特願2017-541262 (P2017-541262)	(71) 出願人	502032105 エルジー エレクトロニクス インコーポ レイティド 大韓民国ソウル、ヨンドンポーク、ヨイ ーデロ、128
(86) (22) 出願日	平成27年8月25日 (2015. 8. 25)	(74) 代理人	100099759 弁理士 青木 篤
(85) 翻訳文提出日	平成29年9月26日 (2017. 9. 26)	(74) 代理人	100123582 弁理士 三橋 真二
(86) 国際出願番号	PCT/KR2015/008875	(74) 代理人	100165191 弁理士 河合 章
(87) 国際公開番号	W02016/125968	(74) 代理人	100114018 弁理士 南山 知広
(87) 国際公開日	平成28年8月11日 (2016. 8. 11)	(74) 代理人	100159259 弁理士 竹本 実
(31) 優先権主張番号	62/112, 650		
(32) 優先日	平成27年2月6日 (2015. 2. 6)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	62/120, 338		
(32) 優先日	平成27年2月24日 (2015. 2. 24)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	62/133, 482		
(32) 優先日	平成27年3月16日 (2015. 3. 16)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

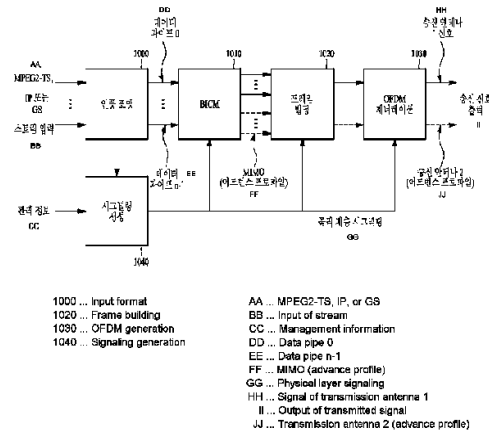
(54) 【発明の名称】 放送信号送信装置、放送信号受信装置、放送信号送信方法、及び放送信号受信方法

(57) 【要約】

【課題】 各サービス又はサービスコンポーネントに対するQoSを制御することによって様々な放送サービスを提供する。

【解決手段】 本発明の一実施例に係る放送信号受信装置は、放送信号を受信する受信部、受信した放送信号をOFDM (Orthogonal Frequency Division Multiplex) 方式でデモジュレートするデモジュレータ、デモジュレートされた放送信号をインタリービングシーケンスを用いて周波数デインタリーブする周波数デインタリーバ、デモジュレートされた放送信号から少なくとも一つの信号フレームをパース (parsing) するフレームパーサ、及びパースされた少なくとも一つの信号フレーム内のサービスデータをデコードするデコーダを含むことができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

放送信号を受信するステップと、
前記受信した放送信号を OFDM 方式でデモジュレートするステップと、
前記デモジュレートされた放送信号をインタリービングシーケンスを用いて周波数デインタリーブするステップと、
前記デモジュレートされた放送信号から少なくとも一つの信号フレームをパースするステップと、
前記パースされた少なくとも一つの信号フレーム内のサービスデータをデコードするステップと、
を含む、放送信号受信方法。

10

【請求項 2】

32K FFT モードの場合、OFDM シンボルペアに対応する 2 つの連続したデータシンボルごとに異なるインタリービングシーケンスが用いられ、
8K FFT モード又は 16K FFT モードの場合、各 OFDM シンボルに対応するデータシンボルごとに異なるインタリービングシーケンスが用いられることを含む、請求項 1 に記載の放送信号受信方法。

【請求項 3】

放送信号を受信する受信部と、
前記受信した放送信号を OFDM 方式でデモジュレートするデモジュレータと、
前記デモジュレートされた放送信号をインタリービングシーケンスを用いて周波数デインタリーブする周波数デインタリーバと、
前記デモジュレートされた放送信号から少なくとも一つの信号フレームをパースするフレームパーサと、
前記パースされた少なくとも一つの信号フレーム内のサービスデータをデコードするデコーダと、
を含む、放送信号受信装置。

20

【請求項 4】

32K FFT モードの場合、OFDM シンボルペアに対応する 2 つの連続したデータシンボルごとに異なるインタリービングシーケンスが用いられ、
8K FFT モード又は 16K FFT モードの場合、各 OFDM シンボルに対応するデータシンボルごとに異なるインタリービングシーケンスが用いられることを含む、請求項 3 に記載の放送信号受信装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放送信号送信装置、放送信号受信装置、及び放送信号送受信方法に関する。

【背景技術】

【0002】

アナログ放送信号送信が終了するに伴って、デジタル放送信号を送受信するための様々な技術が開発されている。デジタル放送信号は、アナログ放送信号に比べて多量のビデオ／オーディオデータを含むことができ、ビデオ／オーディオデータに加えて多様な付加データを含むことができる。

40

【発明の概要】

【発明が解決しようとする課題】

【0003】

すなわち、デジタル放送システムは HD (High Definition) イメージ、マルチチャネル (multi channel; 多チャネル) オーディオ、及び様々な付加サービスを提供することができる。しかし、デジタル放送のためには、多量のデータ伝送に対するデータ伝送効率、送受信ネットワークのロバスト性 (robustness

50

）、及びモバイル受信装置を考慮したネットワーク柔軟性（flexibility）が向上する必要がある。

【課題を解決するための手段】

【0004】

上述した目的及び他の利点を達成するために、本発明の一実施例に係る放送信号受信方法は、放送信号を受信するステップと、受信した放送信号をOFDM（Orthogonal Frequency Division Multiplex）方式でデモジュレートするステップと、デモジュレートされた放送信号をインタリービングシーケンスを用いて周波数デインタリーブするステップと、デモジュレートされた放送信号から少なくとも一つの信号フレームをパース（parsing）するステップと、パースされた少なくとも一つの信号フレーム内のサービスデータをデコードするステップと、を含むことができる。

10

【発明の効果】

【0005】

本発明は、サービス特性によってデータを処理して各サービス又はサービスコンポーネントに対するQoS（Quality of Service）を制御することによって様々な放送サービスを提供することができる。

【0006】

本発明は、同一のRF（radio frequency）信号帯域幅で様々な放送サービスを伝送することによって伝送柔軟性（flexibility）を達成することができる。

20

【0007】

本発明は、MIMO（Multiple-Input Multiple-Output）システムを用いてデータ伝送効率及び放送信号の送受信ロバスト性（Robustness）を向上させることができる。

【0008】

本発明によれば、モバイル受信装置を使用していたり室内環境にいたりする場合にも、エラー無しでデジタル放送信号を受信できる放送信号送信及び受信方法及び装置を提供することができる。

【図面の簡単な説明】

30

【0009】

本発明をさらに理解させるために含まれ、本出願に含まれてその一部を構成する添付の図面は、本発明の原理を説明する詳細な説明と共に本発明の実施例を示す。

【0010】

【図1】本発明の一実施例に係る次世代放送サービスに対する放送信号送信装置の構造を示す図である。

【図2】本発明の一実施例に係る入力フォーマッティング（Input formatting）ブロックを示す図である。

【図3】本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

【図4】本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

40

【図5】本発明の一実施例に係るBICM（bit interleaved coding & modulation）ブロックを示す図である。

【図6】本発明の他の実施例に係るBICMブロックを示す図である。

【図7】本発明の一実施例に係るフレームビルディング（Frame Building；フレーム生成）ブロックを示す図である。

【図8】本発明の一実施例に係るOFDM（orthogonal frequency division multiplexing）生成（generation）ブロックを示す図である。

【図9】本発明の一実施例に係る次世代放送サービスに対する放送信号受信装置の構造を示す図である。

50

- 【図 10】本発明の一実施例に係るフレーム構造を示す図である。
- 【図 11】本発明の一実施例に係るフレームのシグナリング層構造を示す図である。
- 【図 12】本発明の一実施例に係るプリアンブルシグナリングデータを示す図である。
- 【図 13】本発明の一実施例に係る PLS1 データを示す図である。
- 【図 14】本発明の一実施例に係る PLS2 データを示す図である。
- 【図 15】本発明の他の実施例に係る PLS2 データを示す図である。
- 【図 16】本発明の一実施例に係るフレームの論理 (logical) 構造を示す図である。
- 【図 17】本発明の一実施例に係る PLS (physical layer signaling) マッピングを示す図である。 10
- 【図 18】本発明の一実施例に係る EAC (emergency alert channel) マッピングを示す図である。
- 【図 19】本発明の一実施例に係る FIC (fast information channel) マッピングを示す図である。
- 【図 20】本発明の一実施例に係る DP (data pipe; データパイプ) のタイプを示す図である。
- 【図 21】本発明の一実施例に係る DP マッピングを示す図である。
- 【図 22】本発明の一実施例に係る FEC (forward error correction) 構造を示す図である。
- 【図 23】本発明の一実施例に係るビットインタリービングを示す図である。 20
- 【図 24】本発明の一実施例に係るセルワードデマルチプレクシングを示す図である。
- 【図 25】本発明の一実施例に係る時間インタリービングを示す図である。
- 【図 26】本発明の一実施例に係るツイスト行一列ブロックインタリーバの基本動作を示す図である。
- 【図 27】本発明の他の実施例に係るツイスト行一列ブロックインタリーバの動作を示す図である。
- 【図 28】本発明の一実施例に係るツイスト行一列ブロックインタリーバの対角線方向読み取りパターンを示す図である。
- 【図 29】本発明の一実施例に係る各インタリービングアレイ (array) からインタリーブされた XFECBLOCK を示す図である。 30
- 【図 30】本発明の一実施例に係る周波数インタリーバの動作を示す図である。
- 【図 31】本発明の一実施例に係る周波数デインタリービング過程を示す図である。
- 【図 32】入力 OFDM シンボルに対応するデータに対するシングルメモリデインタリービングを示す図である。
- 【図 33】本発明の一実施例に係る各メモリバンク内でインタリービングシーケンスの変更過程を説明する数式を示す図である。
- 【図 34】本発明の一実施例に係る 8K FFT モードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。
- 【図 35】本発明の他の実施例に係る 8K FFT モードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。 40
- 【図 36】本発明の一実施例に係る 8K FFT モードの周波数インタリーバを示す図である。
- 【図 37】本発明の一実施例に係る 8K FFT モードの周波数インタリーバの動作を表現する数式である。
- 【図 38】本発明の一実施例に係る 8K FFT モードの周波数インタリーバの論理 (logical) 構造図である。
- 【図 39】本発明の他の実施例に係る 8K FFT モードの周波数インタリーバを示す図である。
- 【図 40】本発明の一実施例に係る 8K FFT モードの周波数インタリーバのビットシャッフリング及び周波数インタリーバの動作を表現する数式である。 50

【図４１】本発明の一実施例に係る１６Ｋ ＦＦＴモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【図４２】本発明の他の実施例に係る１６Ｋ ＦＦＴモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【図４３】本発明の一実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

【図４４】本発明の一実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバの動作を表現する数式である。

【図４５】本発明の一実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバの論理構造図である。

10

【図４６】本発明の他の実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

【図４７】本発明の一実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバのビットシャッフリング及び周波数インタリーバの動作を表現する数式である。

【図４８】本発明の一実施例に係る３２Ｋ ＦＦＴモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【図４９】本発明の他の実施例に係る３２Ｋ ＦＦＴモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【図５０】本発明の一実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

20

【図５１】本発明の一実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバの動作を表現する数式である。

【図５２】本発明の一実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバの論理構造図である。

【図５３】本発明の他の実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

【図５４】本発明の一実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバのビットシャッフリング及び周波数インタリーバの動作を表現する数式である。

【図５５】本発明の３２Ｋ ＦＦＴモードの周波数インタリーバの動作を表す数式である。

30

【図５６】本発明の１６Ｋ ＦＦＴモードの周波数インタリーバの動作を表す数式である。

【図５７】本発明の８Ｋ ＦＦＴモードの周波数インタリーバの動作を表す数式である。

【図５８】各ＦＦＴモードによる周波数インタリーバの入力及び出力を表す数式である。

【図５９】本発明の他の実施例に係る３２Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

【図６０】本発明の他の実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

【図６１】本発明の他の実施例に係る８Ｋ ＦＦＴモードの周波数インタリーバを示す図である。

40

【図６２】本発明の一実施例に係るワイヤパーミュテーションテーブルを示す図である。

【図６３】本発明の一実施例に係る基本インタリービングシーケンスジェネレータの動作を表す数式である。

【図６４】本発明の一実施例に係るシンボルオフセットジェネレータの動作を表す数式である。

【図６５】本発明の一実施例に係るインタリービングアドレスを表す数式である。

【図６６】本発明の他の実施例に係る１６Ｋ ＦＦＴモードの周波数インタリーバの動作を表す数式である。

【図６７】本発明の他の実施例に係る８Ｋ ＦＦＴモードの周波数インタリーバの動作を表す数式である。

50

【図 6 8】各 F F T モードによる周波数インタリーバの入力及び出力を表す数式である。

【図 6 9】本発明の一実施例に係る F F T モードによる周波数インタリーバの動作を表す数式である。

【図 7 0】本発明の他の実施例に係るインタリービングアドレスを表す数式である。

【図 7 1】本発明の一実施例に係る周波数デインタリービング過程を示す図である。

【図 7 2】本発明の一実施例に係る信号フレームの論理構造を示す図である。

【図 7 3】本発明の一実施例に係るプリアンプルシンボルの構造を示す図である。

【図 7 4】本発明の一実施例に係るプリアンプルシンボルに対する周波数インタリービング過程を示す図である。

【図 7 5】本発明の他の実施例に係るプリアンプルシンボルに対する周波数インタリービング過程を示す図である。 10

【図 7 6】本発明の一実施例に係る信号フレームの論理構造におけるシグナリング構造を示す図である。

【図 7 7】本発明の一実施例に係る信号フレームのペイロードデータ構造を示す図である。

【図 7 8】本発明の一実施例に係る放送信号受信装置においてシングル F F T モードの信号フレームを処理する過程を示す図である。

【図 7 9】本発明の他の実施例に係る放送信号受信装置においてシングル F F T モードの信号フレームを処理する過程を示す図である。

【図 8 0】本発明の一実施例に係る放送信号受信装置においてミックスド F F T モードの信号フレームを処理する過程を示す図である。 20

【図 8 1】本発明の他の実施例に係る放送信号受信装置においてミックスド F F T モードの信号フレームを処理する過程を示す図である。

【図 8 2】本発明の一実施例に係る放送信号送信方法のフローチャートである。

【発明を実施するための形態】

【0011】

本発明の好ましい実施例について具体的に説明し、その例は添付の図面に示す。添付の図面を参照している以下の詳細な説明は、本発明の実施例によって具現可能な実施例を限定するためのものではなく、本発明の好ましい実施例を説明するためのものである。次の詳細な説明は、本発明の徹底した理解を提供するために細部事項を含む。しかし、本発明 30 がこのような細部事項無しにも実行可能であることは当業者にとって明らかである。

【0012】

本発明で使用されるほとんどの用語は、本技術で広く使用されるものから選ばれたが、一部の用語は、出願人によって任意に選ばれたものであって、その意味は、必要に応じて次の説明で詳細に説明する。よって、本発明は、単純な名前又は意味よりは、用語の意図された意味に基づいて理解しなければならない。

【0013】

本発明は、次世代放送サービスのための放送信号を送受信する装置及び方法を提供する。本発明の実施例に係る次世代放送サービスは、地上波放送サービス、モバイル放送サービス、UHD TV サービスなどを含む。本発明は、一実施例によって、非-MIMO (multiple input multiple output) 又は MIMO を通じて次世代放送サービスのための放送信号を処理することができる。本発明の実施例に係る非-MIMO 方式は、MISO (multiple input single output) 方式、SISO (single input single output) 方式などを含むことができる。 40

【0014】

MISO 又は MIMO は、説明の便宜上、以下で 2 個のアンテナを使用するが、本発明は、2 個以上のアンテナを用いるシステムに適用することができる。本発明は、特定の使用ケースのために要求される性能を獲得しながら、受信機の複雑度を最小化するのにそれぞれ最適化された 3 個の物理層 (PL) プロファイル (ベース、ハンドヘルド及びアドバ 50

ンスドプロファイル)を定義することができる。物理層(PHY)プロファイルは、該当受信機が具現しなければならないすべての構成のサブセットである。

【0015】

3個のPHYプロファイルは、機能ブロックのほとんどを共有するが、特定のブロック及び／又はパラメータにおいて少し異なる。追加のPHYプロファイルを将来に定義することができる。また、システム進化のために、将来のプロファイルは、FEF(future extension frame)を通じて単一RFチャネル内の既存のプロファイルとマルチプレクスされ得る。以下では、それぞれのPHYプロファイルの細部事項について説明する。

【0016】

1. ベースプロファイル

【0017】

ベースプロファイルは、通常、ルーフトップ(rooftop)アンテナに接続する固定受信装置に対する主要な使用ケースを示す。また、ベースプロファイルは、いずれかの場所に搬送可能であるが、比較的停止した受信カテゴリーに属するポータブル装置を含む。ベースプロファイルの使用は、任意の改善された具現例によってハンドヘルド装置又は車両装置に拡張可能であるが、これら使用ケースは、ベースプロファイル受信機の動作に対しては期待されない。

【0018】

受信のターゲットSNR範囲は約10dB~20dBであって、これは、既存の放送システム(例えば、ATSC A/53)の15dB SNR受信能力を含む。受信機の複雑度及び消費電力は、ハンドヘルドプロファイルを使用するバッテリー動作ハンドヘルド装置の場合のように重要ではない。以下では、ベースプロファイルに対する重要なシステムパラメータを表1に列挙する。

【0019】

【表1】

LDPCコードワード長さ	16K、64Kビット
星状(constellation)サイズ	4~10 bpcu (チャネル用途別ビット)
時間デインタリービングメモリサイズ	≤219データセル
パイロットパターン	固定受信のためのパイロットパターン
FFTサイズ	16K、32Kポイント

【0020】

2. ハンドヘルドプロファイル

【0021】

2. ハンドヘルドプロファイル

【0022】

ハンドヘルドプロファイルは、バッテリー電力で動作するハンドヘルド及び車両装置に使用されるように設計された。装置は、歩行者又は車両速度で移動することができる。受信機の複雑度のみならず、消費電力はハンドヘルドプロファイルの装置の具現において非常に重要である。ハンドヘルドプロファイルのターゲットSNR範囲は約0dB~10dBであるが、より深い室内受信を対象にすると、0dB未満に到達するように構成することができる。

【0023】

低いSNR能力に加えて、受信機の移動度によって誘発されたドップラー効果に対する弾力性は、ハンドヘルドプロファイルの最も重要な性能属性である。以下では、ハンドヘルドプロファイルに対する重要なパラメータを表2に列挙する。

【0024】

【表 2】

LDPCコードワード長さ	16Kビット
星状 (constellation) サイズ	2—8 bpcu
時間デインタリービングメモリサイズ	≤218データセル
パイロットパターン	モバイル及び室内受信のためのパイロットパターン
FFTサイズ	8K、16Kポイント

10

【0025】

3. アドバンスドプロファイル

【0026】

アドバンスドプロファイルは、より多くの具現複雑度を犠牲し、最も高いチャネル容量を提供する。このプロファイルは、MIMO送信及び受信の利用を要求し、UHD TVサービスは、このプロファイルが特別に設計されたターゲット使用ケースである。また、増加した容量は、与えられた帯域幅内で増加した数のサービス、例えば、SDTV又はHDTVサービスを許容するように使用することができる。

【0027】

アドバンスドプロファイルのターゲットSNR範囲は、約20dB～30dBである。MIMO送信は、初期に既存の楕円偏波 (elliptically-polarized) 送信装置を利用できるが、将来にフル電力交差偏波送信 (full-power cross-polarized transmission) に拡張される。以下では、アドバンスドプロファイルに対する重要なシステムパラメータを表3に列挙する。

20

【0028】

【表 3】

LDPCコードワード長さ	16K、64Kビット
星状 (constellation) サイズ	8—12 bpcu
時間デインタリービングメモリサイズ	≤219データセル
パイロットパターン	固定受信のためのパイロットパターン
FFTサイズ	16K、32Kポイント

30

【0029】

この場合、ベースプロファイルは、地上波放送サービス及びモバイル放送サービスのすべてのためのプロファイルとして使用することができる。すなわち、ベースプロファイルは、モバイルプロファイルを含むプロファイルの概念を定義するのに使用することができる。また、アドバンスドプロファイルは、MIMOを有するベースプロファイルのためのアドバンスドプロファイル、及びMIMOを有するハンドヘルドプロファイルのためのアドバンスドプロファイルに分離することができる。また、3個のプロファイルは、設計者の意図によって変更可能である。

40

【0030】

次の用語及び定義を本発明に適用することができる。次の用語及び定義は、設計によって変更可能である。

【0031】

補助ストリーム：未だに定義されていない変調及びコーディングのデータを伝達するセルのシーケンスであって、将来拡張のために、又は、ブロードキャスト又はネットワークオペレータによる要求通りに使用することができる。

【0032】

50

ベースデータパイプ：サービスシグナリングデータを伝達するデータパイプ

【0033】

ベースバンドフレーム（又はBBFRAME）：一つのFECエンコーディングプロセス（BCH及びLDPCエンコーディング）への入力形成するKbchビットのセット

【0034】

セル：OFDM送信の一つのキャリアによって伝達される変調値

【0035】

コーディングブロック：PLS1データのLDPCエンコーディングブロック及びPLS2データのLDPCエンコーディングブロックのうち一つ

【0036】

データパイプ：サービスデータ又は関連メタデータを伝達する物理層内の論理チャネルであって、一つ又は多数のサービス又はサービスコンポーネントを伝達することができる。

【0037】

データパイプ単位：フレーム内のDPにデータセルを割り当てる基本単位

【0038】

データシンボル：プリアンプルシンボルでないフレーム内のOFDMシンボル（フレームシグナリングシンボル及びフレームエッジシンボルはデータシンボルに含まれる。）

【0039】

DP_ID：この8ビットフィールドは、SYSTEM_IDによって識別されたシステム内のDPを固有に識別する。

【0040】

ダミーセル：PLSシグナリング、DP又は補助ストリームに使用されない残りの容量を充填するのに使用される擬似ランダム値を伝達するセル

【0041】

非常警戒チャネル（emergency alert channel；EAS）：EAS情報データを伝達するフレームの一部

【0042】

フレーム：プリアンプルから開始し、フレームエッジシンボルで終了する物理層時間スロット

【0043】

フレーム反復単位：FETを含む同一又は異なる物理層プロファイルに属するフレームセットであって、スーパーフレーム内で8回繰り返される。

【0044】

高速情報チャネル：サービスと対応ベースDPとの間のマッピング情報を伝達するフレーム内の論理チャネル

【0045】

FECBLOCK：DPデータのLDPCエンコーディングビットのセット

【0046】

FFTサイズ：特定のモードに使用される公称FFTサイズであって、基本期間（elementary period）Tの周期で表現されるアクティブシンボル期間Tsと同一である。

【0047】

フレームシグナリングシンボル：FFTサイズ、保護区間（guard interval）及び分散型パイロットパターンの所定の組み合わせでフレームの開始時に使用されるより高いパイロット密度を有するOFDMシンボルであって、PLSデータの一部分を伝達する。

【0048】

フレームエッジシンボル：FFTサイズ、保護区間及び分散型パイロットパターンの所定の組み合わせでフレームの終了時に使用されるより高いパイロット密度を有するOFD

10

20

30

40

50

Mシンボル

【0049】

フレームグループ：スーパーフレーム内の同一のPHYプロファイルタイプを有するすべてのフレームのセット

【0050】

将来拡張フレーム：将来拡張のために使用可能なスーパーフレーム内の物理層時間スロットであって、プリアンブルから開始する。

【0051】

フューチャーキャスト（futurecast）UTBシステム：入力の一つ以上のMPPEG2-TS又はIP又は一般ストリームであって、出力がRF信号である提案された物理層放送システム

【0052】

入力ストリーム：システムによってエンドユーザに伝達されるサービスのアンサンブルのためのデータのストリーム

【0053】

正常データシンボル：フレームシグナリングシンボル及びフレームエッジシンボルを除いたデータシンボル

【0054】

PHYプロファイル：該当受信機が具現しなければならないすべての構成のサブセット

【0055】

PLS：PLS1及びPLS2で構成された物理層シグナリングデータ

【0056】

PLS1：固定サイズ、コーディング及び変調を有するFSSシンボルで伝達されるPLSデータの第1セットであって、PLS2をデコードするのに必要なパラメータのみならず、システムに関する基本情報を伝達する。

【0057】

注（note）：フレームグループのデュレーションのために、PLS1データは一定に維持される。

【0058】

PLS2：FSSシンボルで送信されるPLSデータの第2セットであって、システム及びDPに対するより細部的なPLSデータを伝達する。

【0059】

PLS2動的データ：フレーム別に動的に変化可能なPLS2データ

【0060】

PLS2静的データ：フレームグループのデュレーションの間に静的に維持されるPLS2データ

【0061】

プリアンブルシグナリングデータ：プリアンブルシンボルによって伝達され、システムの基本モードを識別するのに使用されるシグナリングデータ

【0062】

プリアンブルシンボル：基本PLSデータを伝達し、フレームの初期に位置する固定長さパイロットシンボル

【0063】

注：プリアンブルシンボルは、主に高速初期帯域スキャンのために使用され、システム信号、そのタイミング、周波数オフセット及びFFTサイズを検出する。

【0064】

将来の使用のために予約：現在の文書では定義されないが、将来に定義可能である。

【0065】

スーパーフレーム：8個のフレーム反復単位のセット

【0066】

10

20

30

40

50

時間インタリービングブロック（T I ブロック）：時間インタリーブメモリの一つの用途に対応する時間インタリービングが行われるセルのセット

【0067】

T I グループ：特定の D P のための動的容量割り当てが行われる単位であって、整数、すなわち、動的に変わる数の X F E C B L O C K で構成される。

【0068】

注：T I グループは、一つのフレームに直接マップされたり、多数のフレームにマップされ得る。これは、一つ以上の T I ブロックを含むことができる。

【0069】

タイプ 1 D P：すべての D P が T D M 方式でマップされるフレームの D P

10

【0070】

タイプ 2 D P：すべての D P が F D M 方式でマップされるフレームの D P

【0071】

X F E C B L O C K：一つの L D P C F E C B L O C K のすべてのビットを伝達する N c e l l s セルのセット

【0072】

図 1 は、本発明の実施例によって次世代放送サービスのための放送信号を送信する装置の構造を示す図である。

【0073】

本発明の実施例によって次世代放送サービスのための放送信号を送信する装置は、入力フォーマッティングブロック 1000、B I C M (b i t i n t e r l e a v e d c o d i n g & m o d u l a t i o n) ブロック 1010、フレーム構造ブロック 1020、O F D M (o r t h o g o n a l f r e q u e n c y d i v i s i o n m u l t i p l e x i n g) 生成ブロック 1030、及びシグナリング生成ブロック 1040 を含むことができる。以下では、放送信号を送信する装置の各モジュールの動作を説明する。

20

【0074】

I P ストリーム／パケット及び M P E G 2 - T S はメイン入力フォーマットで、他のストリームタイプは一般ストリームとして処理される。これらデータ入力に加えて、管理情報が入力され、各入力ストリームに対する該当帯域幅のスケジューリング及び割り当てを制御する。一つ又は多数の T S ストリーム、I P ストリーム及び／又は一般ストリームの入力が同時に許容される。

30

【0075】

入力フォーマッティングブロック 1000 は、各入力ストリームを一つ又は多数のデータパイプにデマルチプレクスし、独立コーディング及び変調がデータパイプに適用される。データパイプ（D P）は、ロバスト性制御のための基本単位であって、Q o S に影響を与える。一つ又は多数のサービス又はサービスコンポーネントは単一の D P によって伝達され得る。入力フォーマッティングブロック 1000 の動作の細部事項については後で説明する。

【0076】

データパイプは、サービスデータ又は関連メタデータを伝達する物理層内の論理チャネルであって、一つ又は多数のサービス又はサービスコンポーネントを伝達することができる。

40

【0077】

また、データパイプ単位は、フレーム内の D P にデータセルを割り当てる基本ユニットである。

【0078】

B I C M ブロック 1010 において、パリティデータが誤り訂正のために追加され、エンコードされたビットストリームは複素数値の星状シンボルにマップされる。シンボルは、該当 D P に使用される特定のインタリービング深さを横切ってインタリーブされる。ア

50

ドバンドプロファイルに対して、MIMOエンコーディングがBICMブロック1010で行われ、追加のデータ経路はMIMO送信のための出力で追加される。BICMブロック1010の細部事項については後で説明する。

【0079】

フレームビルディングブロック1020は、入力DPのデータセルをフレーム内のOFDMシンボルにマップすることができる。マップした後、周波数インタリーブは、周波数領域多様性に使用され、特に、周波数選択フェーディングチャネルを防止する。フレームビルディングブロック1020の動作の細部事項については後で説明する。

【0080】

各フレームの初期にプリアンプルを挿入した後、OFDM生成ブロック1030は、保護区間として循環前置(cyclic prefix)を有する従来のOFDM変調を適用することができる。アンテナ空間ダイバーシチのために、分散型MISO方式が送信機に適用される。また、PAPR(peak-to-average power reduction)方式が時間領域で行われる。柔軟なネットワーク計画のために、この提案は、多様なFFTサイズ、保護区間長さ及び該当パイロットパターンのセットを提供する。OFDM生成ブロック1030の動作に対する詳細な内容は後で説明する。

【0081】

シグナリング生成ブロック1040は、各機能ブロックの動作に使用される物理層シグナリング情報を生成することができる。また、このシグナリング情報は、関心のあるサービスが受信側で適切に回復されるように送信される。シグナリング生成ブロック1040の動作の細部事項については後で説明する。

【0082】

図2、図3及び図4は、本発明の実施例に係る入力フォーマッティングブロック1000を示す。以下では、各図面に対して説明する。

【0083】

図2は、本発明の一実施例に係る入力フォーマッティングブロックを示す図である。図2は、入力信号が単一入力ストリームであるときの入力フォーマッティングブロックを示す。

【0084】

図2に示した入力フォーマッティングブロックは、図1を参照して説明した入力フォーマッティングブロック1000の実施例に該当する。

【0085】

物理層への入力は、一つ又は多数のデータストリームで構成することができる。各データストリームは一つのDPによって伝達される。モード適応モジュールは、入り込むデータストリームをベースバンドフレーム(BBF)のデータフィールドにスライスする。システムは、3つのタイプの入力データストリーム、すなわち、MPEG2-TS、インターネットプロトコル(IP)及びGS(generic stream)をサポートする。MPEG2-TSは、固定長さ(188バイト)パケットで特性化され、第1バイトはシンク(sync)バイト(0x47)である。IPストリームは、IPパケットヘッダ内でシグナルされる可変長さIPデータグラムパケットで構成される。システムは、IPストリームのためのIPv4及びIPv6をサポートする。GSは、カプセル化パケットヘッダ内でシグナルされる可変長さパケット又は固定長さパケットで構成することができる。

【0086】

(a)は、信号DPのためのモード適応ブロック2000及びストリーム適応ブロック2010を示し、(b)は、PLS信号を生成して処理するPLS生成ブロック2020及びPLSスクランブラ2030を示す。以下では、各ブロックの動作を説明する。

【0087】

入力ストリームスプリッタは、入力TS、IP、GSストリームを多数のサービス又はサービスコンポーネント(オーディオ、ビデオなど)ストリームに分離する。モード適応

モジュール 2010 は、CRC エンコーダ、BB (baseband) フレームスライサ及び BB フレームヘッダ挿入ブロックで構成される。

【0088】

CRC エンコーダは、ユーザパケット (UP) レベル、すなわち、CRC-8、CRC-16 及び CRC-32 で誤り訂正のための 3 つのタイプの CRC エンコーディングを提供する。計算された CRC バイトは UP の後に添付される。CRC-8 は TS ストリームに使用され、CRC-32 は IP ストリームに使用される。GS ストリームが CRC エンコーディングを提供しない場合、提案された CRC エンコーディングが適用されなければならない。

【0089】

BB フレームスライサは、入力を内部論理ビットフォーマットにマップする。最初に受信されたビットは MBS であると定義される。BB フレームスライサは、利用可能なデータフィールド容量と同一の多数の入力ビットを割り当てる。BBF ペイロードと同一の多数の入力ビットを割り当てるために、UP パケットストリームは BBF のデータフィールドに合わせてスライスされる。

【0090】

BB フレームヘッダ挿入ブロックは、2 バイトの固定長さ BBF ヘッダを BB フレームの前に挿入することができる。BBF ヘッダは、STUFFI (1 ビット)、SYNCD (13 ビット) 及び RFU (2 ビット) で構成される。固定 2 バイト BBF ヘッダに加えて、BBF は、2 バイト BBF ヘッダの端に拡張フィールド (1 バイト又は 3 バイト) を有することができる。

【0091】

ストリーム適応ブロック 2010 は、スタッフィング (stuffing) 挿入ブロック及び BB スクランプラで構成される。スタッフィング挿入ブロックは、スタッフィングフィールドを BB フレームのペイロードに挿入することができる。ストリーム適応への入力データが BB フレームを充填するのに十分である場合、STUFFI は「0」に設定され、BBF はスタッフィングフィールドを有さない。そうでない場合、STUFFI が「1」に設定され、スタッフィングフィールドが BBF ヘッダの直後に挿入される。スタッフィングフィールドは、2 バイトのスタッフィングフィールドヘッダ及び可変サイズのスタッフィングデータを含む。

【0092】

BB スクランプラは、エネルギー分散 (energy dispersal) のために完全な BBF をスクランブルする。スクランプリングシーケンスは BBF と同時に発生する。スクランプリングシーケンスは、フィードバックされたシフトレジスタによって生成される。

【0093】

PLS 生成ブロック 2020 は、物理層シグナリング (PLS) データを生成することができる。PLS は、受信機に物理層 DP にアクセスする手段を提供する。PLS データは、PLS1 データ及び PLS2 データで構成される。

【0094】

PLS1 データは、固定サイズ、コーディング及び変調を有するフレーム内の FSS シンボルで伝達される PLS データの第 1 セットであって、PLS2 データをデコードするのに必要なパラメータのみならず、システムに関する基本情報を伝達する。PLS1 データは、PLS2 データの受信及びデコーディングを可能にするのに要求されるパラメータを含む基本送信パラメータを提供する。また、PLS1 データは、フレームグループのデュレーションの間に一定に維持される。

【0095】

PLS2 データは、FSS シンボルで送信される PLS データの第 2 セットであって、システム及び DP に対するより詳細な PLS データを伝達する。PLS2 は、受信機に十分なデータを提供し、所望の DP をデコードするパラメータを含む。また、PLS2 シグ

10

20

30

40

50

ナリングは、2つのタイプのパラメータ、すなわち、P L S 2 静的データ（P L S 2－S T A T データ）及びP L S 2 動的データ（P L S 2－D Y N データ）で構成される。P L S 2 静的データは、フレームグループのデュレーションの間に静的に残っているP L S 2 データであり、P L S 2 動的データは、フレーム別に動的に変わり得るP L S 2 データである。

【0096】

P L S データの細部事項については後で説明する。

【0097】

P L S スクランプラ 2 0 3 0 は、エネルギー分散のために生成されたP L S データをスクランブルすることができる。

10

【0098】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0099】

図 3 は、本発明の他の実施例に係る入力フォーマッティングブロックを示す図である。

【0100】

図 3 に示した入力フォーマッティングブロックは、図 1 を参照して説明した入力フォーマッティングブロック 1 0 0 0 の実施例に該当する。

【0101】

図 3 は、入力信号が多数の入力ストリームに対応するときの入力フォーマッティングブロックのモード適応ブロックを示す。

20

【0102】

多数の入力ストリームを処理する入力フォーマッティングブロックのモード適応ブロックは、独立的に多数の入力ストリームを処理することができる。

【0103】

図 3 を参照すると、多数の入力ストリームをそれぞれ処理するモード適応ブロックは、入力ストリームスプリッタ 3 0 0 0、入力ストリーム同期化器 3 0 1 0、補償遅延ブロック 3 0 2 0、ヌル（n u l l）パケット削除ブロック 3 0 3 0、ヘッド圧縮ブロック 3 0 4 0、C R C エンコーダ 3 0 5 0、B B フレームスライサ 3 0 6 0 及び B B ヘッダ挿入ブロック 3 0 7 0 を含むことができる。以下では、モード適応ブロックの各ブロックを説明する。

30

【0104】

C R C エンコーダ 3 0 5 0、B B フレームスライサ 3 0 6 0 及び B B ヘッダ挿入ブロック 3 0 7 0 の動作は、図 2 を参照して説明した C R C エンコーダ、B B フレームスライサ及び B B ヘッダ挿入ブロックに対応するので、それに対する説明は省略する。

【0105】

入力ストリームスプリッタ 3 0 0 0 は、入力 T S、I P G S ストリームを多数のサービス又はサービスコンポーネント（オーディオ、ビデオなど）ストリームに分離することができる。

【0106】

40

入力ストリーム同期化器 3 0 1 0 は I S S Y と称することができる。I S S Y は、任意の入力データフォーマットに対する一定のエンドツーエンド送信遅延及び C B R （c o n s t a n t b i t r a t e）を保証する適切な手段を提供することができる。I S S Y は、常に T S を伝達する多数の D P の場合に使用され、選択的に、G S ストリームを伝達する D P に使用される。

【0107】

補償遅延ブロック 3 0 2 0 は、I S S Y 情報の挿入後に分離された T S パケットストリームを遅延させ、受信機内の追加のメモリを要求せずに T S パケット再結合メカニズムを許容することができる。

【0108】

50

ヌルパケット削除ブロック3030は、TS入力ストリームケースにのみ使用される。任意のTS入力ストリーム又は分離されたTSストリームは、CBR TSストリームにVBR (variable bit-rate) サービスを収容するために存在する多数のヌルパケットを有することができる。この場合、不要な送信オーバーヘッドを避けるために、ヌルパケットが識別され、送信されない。受信機において、除去されたヌルパケットは、送信時に挿入されたDNP (deleted null-packet) カウンタを参照し、本来にあった正確な場所に再挿入され、一定のビットレートを保証し、タイムスタンプ (PCR) アップデートに対する必要性を避けることができる。

【0109】

ヘッド圧縮ブロック3040は、パケットヘッダ圧縮を提供し、TS又はIP入力ストリームに対する送信効率を増加させることができる。受信機がヘッダの所定部分に対する先験的情報 (a priori information) を有し得るので、この既知の情報 は送信機で削除され得る。

【0110】

送信ストリームに対して、受信機は、シンクバイト構成 (0x47) 及びパケット長さ (188バイト) に関する先験的情報を有する。入力TSストリームが一つのPIDを有するコンテンツを伝達すると、すなわち、一つのサービスコンポーネント (ビデオ、オーディオなど) 又はサービスサブコンポーネント (SVCベース層、SVCインヘンズメント層、MVCベースビュー又はMVC従属ビュー) に対してのみ、TSパケットヘッダ圧縮を (選択的に) 送信ストリームに適用することができる。入力ストリームがIPストリームであると、IPパケットヘッダ圧縮が選択的に使用される。上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0111】

図4は、本発明の他の実施例に係る入力フォーマットブロックを示す図である。

【0112】

図4に示した入力フォーマットブロックは、図1を参照して説明した入力フォーマットブロック1000の実施例に該当する。

【0113】

図4は、入力信号が多数の入力ストリームに対応するときの入力フォーマットモジュールのストリーム適応ブロックを示す。

【0114】

図4を参照すると、多数の入力ストリームをそれぞれ処理するモード適応ブロックは、スケジューラ4000、1フレーム遅延ブロック4010、スタッフィング挿入ブロック4020、帯域内 (in-band) シグナリング4030、BBフレームスクランブラ4040、PLS生成ブロック4050及びPLSスクランブラ4060を含むことができる。以下では、ストリーム適応ブロックのそれぞれのブロックを説明する。

【0115】

スタッフィング挿入ブロック4020、BBフレームスクランブラ4040、PLS生成ブロック4050及びPLSスクランブラ4060の動作は、図2を参照して説明したスタッフィング挿入ブロック、BBスクランブラ、PLS生成ブロック及びPLSスクランブラに対応するので、それに対する説明は省略する。

【0116】

スケジューラ4000は、それぞれのDPのFECBLOCKの量から全体のフレームにわたった全体のセル割り当てを決定することができる。PLS、EAC及びFICに対する割り当てを含めて、スケジューラはPLS 2-DYNデータの値を生成し、これは、フレームのFSS内の帯域内シグナリング又はPLSセルとして送信される。FECBLOCK、EAC及びFICの細部事項については後で説明する。

【0117】

1フレーム遅延ブロック4010は、入力データを1送信フレームだけ遅延させ、次のフレームに関するスケジューリング情報を、DPに挿入される帯域内シグナリング情報に

10

20

30

40

50

対する現在のフレームを通じて送信させることができる。

【0118】

帯域内シグナリング4030は、PLS2データの遅延されていない部分をフレームのDPに挿入することができる。

【0119】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0120】

図5は、本発明の実施例に係るBICMブロックを示す図である。

【0121】

図5に示したBICMブロックは、図1を参照して説明したBICMブロック1010の実施例に該当する。

【0122】

上述したように、本発明の実施例によって次世代放送サービスのための放送信号を送信する装置は、地上波放送サービス、モバイル放送サービス、UHD TVサービスなどを提供することができる。

【0123】

QoSは、本発明の実施例によって次世代放送サービスのための放送信号を送信する装置によって提供されるサービスの特性に依存するので、各サービスに対応するデータは、異なる方式を通じて処理される必要がある。よって、本発明の実施例に係るBICMブロックは、SISO、MISO及びMIMO方式をデータ経路にそれぞれ対応するデータパイプに独立的に適用することによって、それに入力されたDPを独立的に処理することができる。結果的に、本発明の実施例によって次世代放送サービスのための放送信号を送信する装置は、それぞれのDPを通じて送信されるそれぞれのサービス又はサービスコンポーネントに対するQoSを制御することができる。

【0124】

(a)は、ベースプロファイル及びハンドヘルドプロファイルによって共有されたBICMブロックを示し、(b)は、アドバンスドプロファイルのBICMブロックを示す。

【0125】

ベースプロファイル及びハンドヘルドプロファイルによって共有されたBICMブロック及びアドバンスドプロファイルによって共有されたBICMブロックは、各DPを処理する複数の処理ブロックを含むことができる。

【0126】

以下では、ベースプロファイル及びハンドヘルドプロファイルのためのBICMブロック、及びアドバンスドプロファイルのためのBICMブロックのそれぞれの処理ブロックを説明する。

【0127】

ベースプロファイル及びハンドヘルドプロファイルのためのBICMブロックの処理ブロック5000は、データFECエンコーダ5010、ビットインタリーバ5020、星状マップ5030、SSD (signal space diversity) エンコーディングブロック5040及び時間インタリーバ5050を含むことができる。

【0128】

データFECエンコーダ5010は、入力BBFに対してFECエンコーディングを行い、アウターコーディング (BCH) 及びインナーコーディング (LDPC) を用いてFEC BLOCK手順を生成することができる。アウターコーディング (BCH) は選択的なコーディング方法である。データFECエンコーダ5010の動作の細部事項については後で説明する。

【0129】

ビットインタリーバ5020は、データFECTエンコーダ5010の出力をインタリーブし、効率的に具現可能な構造を提供しながらLDPCコード及び変調方式の組み合わせ

10

20

30

40

50

せで最適化された性能を達成することができる。ビットインタリーバ5020の動作の細部事項については後で説明する。

【0130】

星状マップ5030は、QPSK、QAM-16、不均一QAM（NUQ-64、NUQ-256、NUQ-1024）又は不均一星状（NUC-16、NUC-64、NUC-256、NUC-1024）を用いてベース及びハンドヘルドプロファイル内のビットインタリーバ5020からの各セルワード及びアドバンスドプロファイル内のセルワードデマルチプレクサ5010-1からのセルワードを変調し、電力正規化星状ポイントを提供することができる。この星状マッピングはDPに対してのみ適用される。QAM-16及びNUQが方形（square shaped）であるが、NUCは任意の形状を有する。それぞれの星状が90度の任意の倍数で回転すると、回転した星状は正確に本来の星状と重畳する。この「回転-感覚（rotation-sense）対称特性は、実数成分及び虚数成分の平均電力及び容量を互いに同一にする。NUQ及びNUCは、各コードレートに対して特別に定義され、使用される特定の 하나가PLS2データで提出されたパラメータ（DP_MOD）によってシグナルされる。

10

【0131】

SSDエンコーディングブロック5040は、2（2D）、3（3D）及び4（4D）次元でセルをプリコードし、異なるフェーディング条件下で受信ロバスト性を増加させることができる。

【0132】

時間インタリーバ5050はDPレベルで動作し得る。時間インタリービング（TI）のパラメータは、各DPに対して異なる形に設定することができる。時間インタリーバ5050の動作の細部事項については後で説明する。

20

【0133】

アドバンスドプロファイルのためのBICMブロックの処理ブロック5000-1は、データFECエンコーダ、ビットインタリーバ、星状マップ及び時間インタリーバを含むことができる。

【0134】

しかし、処理ブロック5000-1は処理ブロック5000と区別され、セルワードデマルチプレクサ5010-1及びMIMOエンコーディングブロック5020-1をさらに含む。

30

【0135】

また、処理ブロック5000-1のデータFECエンコーダ、ビットインタリーバ、星状マップ及び時間インタリーバの動作は、上述したデータFECエンコーダ5010、ビットインタリーバ5020、星状マップ5030及び時間インタリーバ5050に対応するので、それに対する説明は省略する。

【0136】

セルワードデマルチプレクサ5010-1は、アドバンスドプロファイルのDPに使用され、単一セルワードストリームをMIMO処理のためのデュアルセルワードストリームに分離する。セルワードデマルチプレクサ5010-1の動作の細部事項については後で説明する。

40

【0137】

MIMOエンコーディングブロック5020-1は、MIMOエンコーディング方式を用いてセルワードデマルチプレクサ5010-1の出力を処理することができる。MIMOエンコーディング方式は、放送信号の送信のために最適化された。MIMO技術は、容量を増加させる優れた方式であるが、チャネル特性に依存する。特に、ブロードキャストに対して、異なる信号伝播特性によって誘発された2個のアンテナ間の受信された信号電力の差又はチャネルの強いLOS成分は、MIMOから容量利得を得ることを困難にし得る。提案されたMIMOエンコーディング方式は、MIMO出力信号のうち一つの回転基盤プリコーディング及び位相ランダム化を用いてこの問題を克服する。

50

【0138】

MIMOエンコーディングは、送信機及び受信機で少なくとも2個のアンテナを必要とする2x2 MIMOシステムを目的とすることができる。この提案において、2個のMIMOエンコーディングモード、すなわち、FR-SM (full-rate spatial multiplexing) 及びFRFD-SM (full-rate full-diversity spatial multiplexing) が定義される。FR-SMエンコーディングは、受信機側で比較的小さい複雑度の増加と共に容量の増加を提供するが、FRFD-SMエンコーディングは、受信機側で大きい複雑度の増加と共に、容量の増加及び追加の多様性利得を提供する。提案されたMIMOエンコーディング方式は、アンテナ極性構成に対する制限を有さない。

10

【0139】

MIMO処理は、アドバンスドプロファイルフレームのために要求することができ、これは、アドバンスドプロファイルフレーム内のすべてのDPがMIMOエンコーダによって処理されることを意味する。MIMO処理はDPレベルで適用することができる。星状マッピング出力 (constellation mapper output) (NUQ) のペア (e1, i 及び e2, i) は、MIMOエンコーダの入力に供給することができる。MIMOエンコーダ出力のペア (g1, i 及び g2, i) は、それぞれのTXアンテナのOFDMシンボル (l) 及び同一のキャリア (k) によって送信され得る。

【0140】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

20

【0141】

図6は、本発明の他の実施例に係るBICMブロックを示す図である。

【0142】

図6に示したBICMブロックは、図1を参照して説明したBICMブロック1010の実施例に該当する。

【0143】

図6は、物理層シグナリング (PLS)、非常警戒チャネル (EAC) 及び高速情報チャネル (FIC) の保護のためのBICMブロックを示す。EACは、EAS情報を伝達するフレームの一部であって、FICは、サービスと該当ベースDPとの間のマッピング情報を伝達するフレーム内の論理チャネルである。EAC及びFICの細部事項については後で説明する。

30

【0144】

図6を参照すると、PLS、EAC及びFICの保護のためのBICMブロックは、PLS FECエンコーダ6000、ビットインタリーブ6010、星状マッピング6020及びタイムインタリーブ6030を含むことができる。

【0145】

また、PLS FECエンコーダ6000は、スクランブラ、BCHエンコーディング／ゼロ挿入ブロック、LDPCエンコーディングブロック及びLDPCパリティパンクチャリングブロックを含むことができる。以下では、BICMブロックの各ブロックを説明する。

40

【0146】

PLS FECエンコーダ6000は、スクランブルされたPLS 1/2データ、EAC及びFICセクションをエンコードすることができる。

【0147】

スクランブラは、BCHエンコーディング及び短縮及びパンクチャされたLDPCエンコーディング前にPLS 1データ及びPLS 2データをスクランブルすることができる。

【0148】

BCHエンコーディング／ゼロ挿入ブロックは、PLS保護のために短縮されたBCHコードを用いてスクランブルされたPLS 1/2データに対してアウターエンコーディ

50

ングを行い、BCHエンコーディング後にゼロビットを挿入することができる。PLS1データに対してのみ、LDPCエンコーディング前にゼロ挿入の出力ビットがパーミュート（permute）され得る。

【0149】

LDPCエンコーディングブロックは、LDPCコードを用いてBCHエンコーディング／ゼロ挿入ブロックの出力をエンコードすることができる。完全なコーディングブロック（Cldpc）を生成するために、パリティビット（Pldpc）がそれぞれのゼロ挿入PLS情報ブロック（Ildpc）から組織的にエンコードされ、その後に添付される。

【0150】

【数1】

$$\mathbf{C}_{ldpc} = [\mathbf{I}_{ldpc} \ \mathbf{P}_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

【0151】

PLS1及びPLS2に対するLDPCコードパラメータは、次の表4の通りである。

【0152】

【表4】

シグナリング タイプ	K_{sig}	K_{bch}	N_{bch_parity}	K_{ldpc} (= N_{bch})	N_{ldpc}	N_{ldpc_parity}	コード レート	Q_{ldpc}
PLS1	342	1020	60	1080	4320	3240	1/4	36
PLS2	<1021			2160	7200	5040	3/10	56
	>1020	2100						

【0153】

LDPCパリティパンクチャリングブロックは、PLS1データ及びPLS2データに対してパンクチャリングを行うことができる。

【0154】

PLS1データ保護に短縮が適用されると、任意のLDPCパリティビットは、LDPCエンコーディング後にパンクチャされる。また、PLS2データの保護のために、PLS2のLDPCパリティビットはLDPCエンコーディング後にパンクチャされる。これらパンクチャされたビットは送信されない。

【0155】

ビットインタリーブ6010は、それぞれ短縮及びパンクチャされたPLS1データ及びPLS2データをインタリーブする。

【0156】

星状マップ6020は、ビットインタリーブされたPLS1データ及びPLS2データを星状にマップすることができる。

【0157】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0158】

図7は、本発明の一実施例に係るフレームビルディングブロックを示す図である。

【0159】

図7に示したフレームビルディングブロックは、図1を参照して説明したフレームビルディングブロック1020の実施例に該当する。

【0160】

図7を参照すると、フレームビルディングブロックは、遅延補償ブロック7000、セ

10

20

30

40

50

ルマップ 7010 及び周波数インタリーブ 7020 を含むことができる。以下では、フレームビルディングブロックのそれぞれのブロックを説明する。

【0161】

遅延補償ブロック 7000 は、データパイプと対応 PLS データとの間のタイミングを調節し、送信端で時間が共に合わせられるように保証することができる。PLS データは、入力フォーマッティングブロック及び BICM ブロックによって誘発されたデータパイプの遅延を処理することによって、データパイプと同一の量だけ遅延される。BICM ブロックの遅延は、主に時間インタリーブ 5050 による。帯域内シグナリングデータは、次の TI グループの情報を伝達し、シグナルされる DP より一つのフレームだけ速く伝達される。よって、遅延補償ブロックは、帯域内シグナリングデータを遅延させる。

10

【0162】

セルマップ 7010 は、PLS、EAC、FIC、DP、補助ストリーム及びダミーセルをフレーム内の OFDM シンボルのアクティブキャリアにマップすることができる。セルマップ 7010 の基本機能は、もしあれば、DP、PLS セル及び EAC/FIC セルのそれぞれに対して TI によって生成されたデータセルをフレーム内の OFDM シンボルのそれぞれに対応するアクティブ OFDM セルのアレイにマップすることである。サービスシグナリングデータ (PSI (program specific information) / SI)) は、データパイプによって個別的に集めて送信することができる。セルマップは、スケジューラによって生成された動的情報及びフレーム構造の構成によって動作する。フレームの細部事項については後で説明する。

20

【0163】

周波数インタリーブ 7020 は、セルマップ 7010 から受信されたデータセルをランダムにインタリーブし、周波数多様性を提供することができる。また、周波数インタリーブ 7020 は、異なるインタリーブングシード (interleaving-seed) 順序を用いて 2 個の順次的な OFDM シンボルで構成される OFDM シンボルペアに対して動作し、単一フレーム内の最大のインタリーブング利得を得ることができる。周波数インタリーブ 7020 の動作の細部事項については後で説明する。

【0164】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

30

【0165】

図 8 は、本発明の実施例に係る OFDM 生成ブロックを示す図である。

【0166】

図 8 に示した OFDM 生成ブロックは、図 1 を参照して説明した OFDM 生成ブロック 1030 の実施例に該当する。

【0167】

OFDM 生成ブロックは、フレームビルディングブロックによって生成されたセルによって OFDM キャリアを変調し、パイロットを挿入し、送信される時間領域信号を生成する。また、このブロックは、保護区間を順次挿入し、PAPR (peak-to-average power ratio) 減少処理を適用して最終 RF 信号を生成する。

40

【0168】

図 8 を参照すると、フレームビルディングブロックは、パイロット及び予約トーン挿入ブロック 8000、2D-OFDM エンコーディングブロック 8010、IFFT (inverse fast Fourier transform) ブロック 8020、PAPR 減少ブロック 8030、保護区間挿入ブロック 8040、プリアンブル挿入ブロック 8050、他のシステム挿入ブロック 8060 及び DAC ブロック 8070 を含むことができる。以下では、フレームビルディングブロックのそれぞれのブロックを説明する。

【0169】

パイロット及び予約トーン挿入ブロック 8000 は、パイロット及び予約トーンを挿入することができる。

50

【0170】

OFDMシンボル内の多様なセルは、パイロットとして知られた基準情報で変調され、パイロットは、受信機で先験的に知られた送信値を有する。パイロットセルの情報は、分散されたパイロット、反復パイロット (continuous pilot)、エッジパイロット、FSS (frame signaling symbol) パイロット及びFES (frame edge symbol) パイロットで構成される。それぞれのパイロットは、パイロットタイプ及びパイロットパターンによって特定のブースティング電力レベルで送信される。パイロット情報の値は、任意の与えられたシンボル上のそれぞれの送信されたキャリアに対して一連の値である基準シーケンスから導出される。パイロットは、フレーム同期化、周波数同期化、時間同期化、チャネル推定及び送信モード識別に使用することができ、また、位相雑音をフォローする (following) のに使用することができる。

10

【0171】

基準シーケンスから取得された基準情報は、フレームのプリアンプル、FSS及びFESを除いたすべてのシンボルで分散されたパイロットセルで送信される。反復パイロットは、フレームのすべてのシンボルに挿入される。反復パイロットの数と位置は、FFTサイズ及び分散されたパイロットパターンに依存する。エッジキャリアは、プリアンプルシンボルを除いたすべてのシンボル内のエッジパイロットである。これらは、スペクトルのエッジまで周波数補間を許容するために挿入される。FSSパイロットはFSSに挿入され、FESパイロットはFESに挿入される。これらは、フレームのエッジまで時間補間を許容するために挿入される。

20

【0172】

本発明の実施例に係るシステムは、SFNネットワークをサポートし、分散型MISO方式は、選択的に非常にロバストな送信モードをサポートするのに使用される。2D-eSFNは、多数のTXアンテナを用いる分散型MISO方式であって、それぞれのTXアンテナはSFNネットワーク内の異なる送信側に配置される。

【0173】

2D-eSFNエンコーディングブロック8010は、SFN構成で時間及び周波数多様性を生成するために2D-eSFN処理を行い、多数の送信機から送信された信号の位相を歪曲することができる。そのため、長い時間の間の低いフラットフェーディング又は深いフェーディングによるバーストエラーを緩和することができる。

30

【0174】

IFFTブロック8020は、OFDM変調方式を用いて2D-eSFNエンコーディングブロック8010からの出力を変調することができる。パイロットとして (又は予約トーンとして) 指定されていないデータシンボル内の任意のセルは、周波数インターバからのデータセルのうち一つを伝達する。セルはOFDMキャリアにマップされる。

【0175】

PAPR減少ブロック8030は、時間領域内の多様なPAPR減少アルゴリズムを用いて入力信号に対するPAPR減少を行うことができる。

【0176】

保護区間挿入ブロック8040は保護区間を挿入することができ、プリアンプル挿入ブロック8050は信号の前にプリアンプルを挿入することができる。プリアンプルの構造の細部事項については後で説明する。

40

【0177】

他のシステム挿入ブロック8060は、時間領域で複数の放送送受信システムの信号をマルチプレクスし、放送サービスを提供する2個以上の異なる放送送信／受信システムのデータが同一のRF信号帯域幅で同時に送信され得る。この場合、2個以上の異なる放送送受信システムは、異なる放送サービスを提供するシステムを称する。異なる放送サービスは、地上波放送サービス、モバイル放送サービスなどを称する。それぞれの放送サービスと関連するデータは、異なるフレームを通じて送信され得る。

50

【0178】

DACブロック8070は、入力デジタル信号をアナログ信号に変換し、アナログ信号を出力することができる。DACブロック8070から出力された信号は、物理層プロファイルによって多数の出力アンテナを介して送信され得る。本発明の実施例に係るTXアンテナは、垂直又は水平極性 (polarity) を有することができる。

【0179】

上述したブロックは、省略したり、類似又は同一の機能を有するブロックに取り替えることができる。

【0180】

図9は、本発明の実施例によって次世代放送サービスのための放送信号を受信する装置の構造を示す図である。

【0181】

本発明の実施例によって次世代放送サービスのための放送信号を受信する装置は、図1を参照して説明した次世代放送サービスのために放送信号を送信する装置に対応し得る。

【0182】

本発明の実施例によって次世代放送サービスのための放送信号を受信する装置は、同期化及び復調モジュール9000、フレームパーシングモジュール9010、デマッピング及びデコーディングモジュール9020、出力プロセッサ9030及びシグナリングデコーディングモジュール9040を含むことができる。以下では、放送信号を受信する装置の各モジュールの動作を説明する。

【0183】

同期化及び復調モジュール9000は、m個のRxアンテナを介して入力信号を受信し、放送信号を受信する装置に対応するシステムに対して信号検出及び同期化を行い、放送信号を送信する装置によって行われる手続の逆の手続に対応する復調を行うことができる。

【0184】

フレームパーシングモジュール9100は、入力信号フレームをパースし、ユーザによって選択されたサービスが送信されるデータを抽出することができる。放送信号を送信する装置がインタリービングを行うと、フレームパーシングモジュール9100は、インタリービングの逆の手続に対応するデインタリービングを行うことができる。この場合、抽出される必要がある信号及びデータの位置は、シグナリングデコーディングモジュール9400から出力されたデータをデコードし、放送信号を送信する装置によって生成されたシグナリング情報を回復することによって得ることができる。

【0185】

デマッピング及びデコーディングモジュール9200は、入力信号をビット領域データに変換した後、必要に応じてデインタリーブすることができる。デマッピング及びデコーディングモジュール9200は、送信効率のために適用されたマッピングに対してデマッピングを行い、デコーディングを通じて送信チャネルに対して生成された誤りを訂正することができる。この場合、デマッピング及びデコーディングモジュール9200は、シグナリングデコーディングモジュール9400から出力されたデータをデコードすることによって、デマッピング及びデコーディングに必要な送信パラメータを得ることができる。

【0186】

出力プロセッサ9300は、放送信号を送信し、送信効率を改善する装置によって適用される多様な圧縮／信号処理手続の逆の手続を行うことができる。この場合、出力プロセッサ9300は、シグナリングデコーディングモジュール9400から出力されたデータから必要な制御情報を得ることができる。出力プロセッサ8300の出力は、放送信号を送信する装置に入力される信号に対応し、MPEG-TS、IPストリーム (v4又はv6) 及び一般ストリームであり得る。

【0187】

シグナリングデコーディングモジュール9400は、同期化及び復調モジュール9000

10

20

30

40

50

0によって復調された信号からPLS情報を得ることができる。上述したように、フレームパーシングモジュール9100、デマッピング及びデコーディングモジュール9200及び出力プロセッサ9300は、シグナリングデコーディングモジュール9400から出力されたデータを用いてその機能を実行することができる。

【0188】

図10は、本発明の実施例に係るフレーム構造を示す図である。

【0189】

図10は、スーパーフレーム内のフレームタイプ及びFRUの例示的な構成を示す。(a)は、本発明の実施例に係るスーパーフレームを示し、(b)は、本発明の実施例に係るFRU (frame repetition unit)を示し、(c)は、FRU内の可変PHYプロファイルのフレームを示し、(d)はフレームの構造を示す。

10

【0190】

スーパーフレームは8個のFRUで構成することができる。FRUは、フレームのTDMのための基本マルチプレクシング単位であって、スーパーフレーム内で8回繰り返される。

【0191】

FRU内の各フレームは、PHYプロファイル(ベース、ハンドヘルド、アドバンスド)及びFETのうち一つに属する。FRU内のフレームの最大許容数は4であり、与えられたPHYプロファイルは、FRU(例えば、ベース、ベース、ハンドヘルド、アドバンスド)で0倍から4倍までの任意の回数だけ表れる。PHYプロファイルの定義は、必要であれば、プリアンプル内のPHY__PROFILEの予約値を用いて拡張することができる。

20

【0192】

FET部分は、含まれるならば、FRUの端に挿入される。FETがFRUに含まれると、スーパーフレームでFETの最小数は8である。FET部分が互いに隣接することは推薦されない。

【0193】

また、一つのフレームは、多数のOFDMシンボル及びプリアンプルに分離される。(d)に示したように、フレームは、プリアンプル、一つ以上のフレームシグナリングシンボル(FSS)、正常データシンボル及びフレームエッジシンボル(FES)を含む。

30

【0194】

プリアンプルは、高速フューチャークャストUTBシステム信号の検出が可能であり、信号の効率的な送受信のための基本送信パラメータのセットを提供する特殊シンボルである。プリアンプルの細部説明については後で説明する。

【0195】

FSSの主要目的はPLSデータを伝達することにある。高速同期化及びチャネル推定、及びPLSデータの高速度デコーディングのために、FSSは、正常データシンボルより密集したパイロットパターンを有する。FESは、正確にFSSと同一のパイロットを有し、これは、FESの直前のシンボルに対して外挿せず、FES内の周波数専用補間及び時間補間を可能にする。

40

【0196】

図11は、本発明の実施例に係るフレームのシグナリング層構造を示す図である。

【0197】

図11は、3個の主要部分、すなわち、プリアンプルシグナリングデータ11000、PLS1データ11010及びPLS2データ11020に分離されたシグナリング層構造を示す。すべてのフレームでプリアンプルシンボルによって伝達されるプリアンプルの目的は、そのフレームの送信タイプ及び基本送信パラメータを指示することにある。PLS1は、受信機がPLS2データにアクセスし、PLS2データをデコードするようにし、これは、関心のあるDPにアクセスするパラメータを含む。PLS2は、すべてのフレームで伝達され、2個の主要部分、すなわち、PLS2-STATAデータ及びPLS2-

50

D Y Nデータに分離される。P L S 2データの静的及び動的部分には、必要であればパディングが後に来る。

【0198】

図12は、本発明の実施例に係るプリアンプルシグナリングデータを示す図である。

【0199】

プリアンプルシグナリングデータは、フレーム構造内で受信機がP L Sデータにアクセスし、D Pをトレースさせるのに必要な情報の21ビットを伝達する。プリアンプルシグナリングの細部事項は次の通りである。

【0200】

PHY__PROFILE：この3ビットフィールドは、現在のフレームのPHYプロファイルタイプを示す。異なるPHYプロファイルタイプのマッピングは、以下の表5に与えられる。

【0201】

【表5】

値	PHYプロファイル
000	ベースプロファイル
001	ハンドヘルドプロファイル
010	アドバンスドプロファイル
011—110	予約
111	FET

【0202】

FFT__SIZE：この2ビットフィールドは、以下の表6に記載したように、フレームグループ内の現在のフレームのFFTサイズを示す。

【0203】

【表6】

値	FFTサイズ
00	8K FFT
01	16K FFT
10	32K FFT
11	予約

【0204】

GI__FRACTION：この3ビットフィールドは、以下の表7に記載したように、現在のスーパーフレーム内の保護区間分数（fraction）値を示す。

【0205】

【表7】

値	GI__FRACTION
000	1/5
001	1/10
010	1/20
011	1/40
100	1/80
101	1/160
110—111	予約

【0206】

EAC_FLAG: この1ビットフィールドは、EACが現在のフレームに提供されるか否かを示す。このフィールドが「1」に設定されると、EAS (emergency alert service) が現在のフレームで提供される。このフィールドが「0」に設定されると、EASが現在のフレームで伝達されない。このフィールドは、スーパーフレーム内で動的にスイッチされ得る。

【0207】

PILOT_MODE: この1ビットフィールドは、プロファイルモードが現在のフレームグループ内の現在のフレームに対してモバイルモードであるのか、それとも固定モードであるのかを指示する。このフィールドが「0」に設定されると、モバイルパイロットモードが使用される。このフィールドが「1」に設定されると、固定パイロットモードが使用される。

10

【0208】

PAPR_FLAG: この1ビットフィールドは、PAPR減少が現在のフレームグループ内の現在のフレームに使用されるか否かを指示する。このフィールドが「1」に設定されると、PAPR減少にトーン予約 (tone reservation) が使用される。このフィールドが「0」に設定されると、PAPR減少が使用されない。

【0209】

FRU_CONFIGURE: この3ビットフィールドは、現在のスーパーフレーム内に存在するFRU (frame repetition unit) のPHYプロファイルタイプ構成を示す。現在のスーパーフレームで伝達されるすべてのプロファイルタイプは、現在のスーパーフレーム内のすべてのフレーム内のこのフィールドで識別される。3ビットフィールドは、以下の表8に示したように、各プロファイルに対する異なる定義を有する。

20

【0210】

【表8】

	現在のPHY _PROFI LE=「000 」 (ベース)	現在のPHY _PROFI LE=「001 」 (ハンドヘル ド)	現在のPHY _PROFI LE=「010 」 (アドバンス ド)	現在のPHY _PROFI LE=「111 」 (FET)
FRU_CO NFIGUR E=000	ベースプロフ ファイルのみが 存在	ハンドヘルド プロファイル のみが存在	アドバンスド プロファイル のみが存在	FETのみが 存在
FRU_CO NFIGUR E=1XX	ハンドヘルド プロファイル が存在	ベースプロフ ファイルが存在	ベースプロフ ファイルが存在	ベースプロフ ファイルが存在
FRU_CO NFIGUR E=X1X	アドバンスド プロファイル が存在	アドバンスド プロファイル が存在	ハンドヘルド プロファイル が存在	ハンドヘルド プロファイル が存在
FRU_CO NFIGUR E=XX1	FETが存在	FETが存在	FETが存在	アドバンスド プロファイル が存在

30

40

【0211】

RESERVED: この7ビットフィールドが将来の使用のために予約される。

【0212】

図13は、本発明の実施例に係るPLS1データを示す図である。

【0213】

PLS1データは、PLS2の受信及びデコーディングを可能にするのに必要なパラメ

50

ータを含む基本送信パラメータを提供する。上述したように、P L S 1 データは、一つのフレームグループの全体のデュレーションの間に変更されない。P L S 1 データのシグナリングフィールドの詳細な定義は次の通りである。

【0 2 1 4】

P R E A M B L E _ D A T A : この 2 0 ビットフィールドは、E A C _ F L A G を除いたプリアンプルシグナリングデータの写本である。

【0 2 1 5】

N U M _ F R A M E _ F R U : この 2 ビットフィールドは、F R U 当たりのフレームの数を示す。

【0 2 1 6】

P A Y L O A D _ T Y P E : この 3 ビットフィールドは、フレームグループで伝達されるペイロードデータのフォーマットを指示する。P A Y L O A D _ T Y P E は、表 9 に示したようにシグナルされる。

【0 2 1 7】

【表 9】

値	ペイロードタイプ
1 X X	T S ストリームが送信される。
X 1 X	I P ストリームが送信される。
X X 1	G S ストリームが送信される。

【0 2 1 8】

N U M _ F S S : この 2 ビットフィールドは、現在のフレーム内の F S S シンボルの数を示す。

【0 2 1 9】

S Y S T E M _ V E R S I O N : この 8 ビットフィールドは、送信された信号フォーマットのバージョンを示す。S Y S T E M _ V E R S I O N は、2 個の 4 ビットフィールド、すなわち、メジャーバージョン及びマイナーバージョンに分離される。

【0 2 2 0】

メジャーバージョン：S Y S T E M _ V E R S I O N フィールドの M S B 4 ビットは、メジャーバージョン情報を示す。メジャーバージョンフィールドの変化は、非一下位一互換 (n o n - b a c k w a r d - c o m p a t i b l e) 変化を示す。デフォルト値は「0 0 0 0」である。この標準に記載したバージョンにおいて、値は「0 0 0 0」に設定される。

【0 2 2 1】

マイナーバージョン：S Y S T E M _ V E R S I O N の L S B 4 ビットは、マイナーバージョン情報を示す。マイナーバージョンフィールドの変化は下位互換性である。

【0 2 2 2】

C E L L _ I D : これは、A T S C ネットワークで地理的なセルを固有に識別する 1 6 ビットフィールドである。A T S C セルカバレッジ領域は、フューチャーキャスト U T B システムに使用される周波数の数に依存し、一つ以上の周波数で構成することができる。C E L L _ I D の値が知られていないか、特定されていない場合、このフィールドは「0」に設定される。

【0 2 2 3】

N E T W O R K _ I D : これは、現在の A T S C ネットワークを固有に識別する 1 6 ビットフィールドである。

【0 2 2 4】

S Y S T E M _ I D : この 1 6 ビットフィールドは、A T S C ネットワーク内のフューチャーキャスト U T B システムを固有に識別する。フューチャーキャスト U T B システムは、入力の一つ以上の入力ストリーム (T S 、 I P 、 G S) であって、出力が R F 信号で

ある地上波放送システムである。フューチャークキャストU T Bシステムは、もしあれば、一つ以上のPHYプロファイル及びF E Tを伝達する。同一のフューチャークキャストU T Bシステムは、異なる入力ストリームを伝達することができ、異なる地理的領域で異なるR F周波数を使用してローカルサービス挿入を許容する。フレーム構造及びスケジューリングは、一つの場所で制御され、フューチャークキャストU T Bシステム内ですべての送信に対して同一である。一つ以上のフューチャークキャストU T Bシステムは、すべて同一の物理層構造及び構成を有することを意味する同一のS Y S T E M _ I Dを有することができる。

【0225】

次のループは、各フレームタイプのFRU構成及び長さを指示するのに使用されるFRU__PHY__PROFILE、FRU__FRAME__LENGTH、FRU__GI__FRACT I O N及びR E S E R V E Dで構成される。ループサイズは固定され、4個のPHYプロファイル（F E Tを含む）がFRU内でシグナルされる。NUM__FRAME__FRUが4より小さいと、使用されないフィールドはゼロで充填される。

【0226】

FRU__PHY__PROFILE：この3ビットフィールドは、関連したFRUの（ $i+1$ ）番目（ i は、ループインデックスである）のフレームのPHYプロファイルタイプを示す。このフィールドは、表8に示したように、同一のシグナリングフォーマットを使用する。

【0227】

FRU__FRAME__LENGTH：この2ビットフィールドは、関連したFRUの（ $i+1$ ）番目のフレームの長さを示す。FRU__GI__FRACT I O Nと共にFRU__FRAME__LENGTHを用いて、フレームデュレーションの正確な値を得ることができる。

【0228】

FRU__GI__FRACT I O N：この3ビットフィールドは、関連したFRUの（ $i+1$ ）番目のフレームの保護区間分数値を示す。FRU__GI__FRACT I O Nは、表7によってシグナルされる。

【0229】

R E S E R V E D：この4ビットフィールドが将来の使用のために予約される。

【0230】

次のフィールドは、P L S 2 データをデコードするパラメータを提供する。

【0231】

P L S 2 __F E C __T Y P E：この2ビットフィールドは、P L S 2 保護によって使用されるF E Cタイプを示す。F E Cタイプは、表10によってシグナルされる。L D P Cコードの細部事項については後で説明する。

【0232】

【表10】

コンテンツ	P L S 2 F E Cタイプ
00	4K—1／4及び7K—3／10 LDPCコード
01—11	予約

【0233】

P L S 2 __M O D：この3ビットフィールドは、P L S 2 によって使用される変調タイプを示す。変調タイプは、表11によってシグナルされる。

【0234】

10

20

30

40

【表 1 1】

値	PLS2_MODE
0 0 0	BPSK
0 0 1	QPSK
0 1 0	QAM—1 6
0 1 1	NUQ—6 4
1 0 0—1 1 1	予約

【0 2 3 5】

10

PLS2_SIZE_CELL：この15ビットフィールドは、現在のフレームグループで伝達されるPLS2に対するフルコーディングブロック（full coded blocks）の集合（collection）のサイズ（QAMセルの数として特定される）（Ctotal_partial_block）を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0 2 3 6】

PLS2_STAT_SIZE_BIT：この14ビットフィールドは、現在のフレームグループに対するPLS2-STATのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0 2 3 7】

20

PLS2_DYN_SIZE_BIT：この14ビットフィールドは、現在のフレームグループに対するPLS2-DYNのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0 2 3 8】

PLS2_REP_FLAG：この1ビットフラグは、現在のフレームグループでPLS2反復モードが使用されるか否かを示す。このフィールドが値「1」に設定されると、PLS2反復モードが活性化される。このフィールドが値「0」に設定されると、PLS2反復モードが非活性化される。

【0 2 3 9】

30

PLS2_REP_SIZE_CELL：この15ビットフィールドは、PLS2反復が使用されるとき、現在のフレームグループのすべてのフレームで伝達されるPLS2に対する部分コーディングブロック（partial coded blocks）の集合（collection）のサイズ（QAMセルの数として特定される）（Ctotal_partial_block）を示す。反復が使用されない場合、このフィールドの値は0と同一である。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0 2 4 0】

40

PLS2_NEXT_FEC_TYPE：この2ビットフィールドは、次のフレームグループのすべてのフレームで伝達されるPLS2に使用されるFECタイプを示す。FECタイプは、表10によってシグナルされる。

【0 2 4 1】

PLS2_NEXT_MOD：この3ビットフィールドは、次のフレームグループのすべてのフレームで伝達されるPLS2に使用される変調タイプを示す。変調タイプは、表11によってシグナルされる。

【0 2 4 2】

PLS2_NEXT_REP_FLAG：この1ビットフィールドは、次のフレームグループでPLS2反復モードが使用されるか否かを示す。このフィールドが値「1」に設定されると、PLS2反復モードが活性化される。このフィールドが値「0」に設定されると、PLS2反復モードが非活性化される。

【0 2 4 3】

50

PLS2_NEXT_REP_SIZE_CELL：この15ビットフィールドは、PLS2反復が使用されるとき、次のフレームグループのすべてのフレームで伝達されるPLS2に対するフルコーディングブロック（full coded blocks）の集合（collection）のサイズ（QAMセルの数として特定される）（Ctotal_partial_block）を示す。次のフレームグループで反復が使用されない場合、このフィールドの値は0と同一である。この値は、現在のフレームグループで一定である。

【0244】

PLS2_NEXT_REP_STAT_SIZE_BIT：この14ビットフィールドは、次のフレームグループに対するPLS2—STATのビットサイズを示す。この値は、現在のフレームグループで一定である。

10

【0245】

PLS2_NEXT_REP_DYN_SIZE_BIT：この14ビットフィールドは、次のフレームグループに対するPLS2—DYNのビットサイズを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0246】

PLS2_AP_MODE：この2ビットフィールドは、現在のフレームグループ内のPLS2に追加のパリティが提供されるか否かを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。下記の表12は、このフィールドの値を示す。このフィールドが「00」に設定されると、現在のフレームでPLS2に対して追加のパリティが使用されない。

20

【0247】

【表12】

値	PLS2—APモード
00	APは提供されない。
01	AP1モード
10—11	予約

【0248】

30

PLS2_AP_SIZE_CELL：この15ビットフィールドは、PLS2の追加のパリティビットのサイズ（QAMセルの数として特定される）を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0249】

PLS2_NEXT_AP_MODE：この2ビットフィールドは、次のフレームグループでPLS2に追加のパリティが提供されるか否かを示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。表12は、このフィールドの値を定義する。

【0250】

40

PLS2_NEXT_AP_SIZE_CELL：この15ビットフィールドは、次のフレームグループのすべてのフレームでのPLS2の追加のパリティビットのサイズ（QAMセルの数として特定される）を示す。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0251】

RESERVED：この32ビットフィールドが将来の使用のために予約される。

【0252】

CRC_32：全体のPLS1シグナリングに適用される32ビットエラー検出コード

【0253】

図14は、本発明の実施例に係るPLS2データを示す図である。

【0254】

50

図14は、PLS2データのPLS2-STATデータを示す。PLS2-STATデータは、フレームグループ内で同一であるが、PLS2-DYNデータは現在のフレームに特定された情報を提供する。

【0255】

PLS2-STATデータのフィールドの細部事項は次の通りである。

【0256】

FIC_FLAG：この1ビットフィールドは、FICが現在のフレームグループに使用されるか否かを示す。このフィールドが「1」に設定されると、FICが現在のフレームで提供される。このフィールドが「0」に設定されると、FICが現在のフレームで伝達されない。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

10

【0257】

AUX_FLAG：この1ビットフィールドは、現在のフレームグループで補助ストリームが使用されるか否かを示す。このフィールドが「1」に設定されると、補助ストリームが現在のフレームで提供される。このフィールドが「0」に設定されると、補助ストリームが現在のフレームで伝達されない。この値は、現在のフレームグループの全体のデュレーションの間に一定である。

【0258】

NUM_DP：この6ビットフィールドは、現在のフレームで伝達されるDPの数を示す。このフィールドの値は、1～64の範囲内にあり、DPの数はNUM_DP+1である。

20

【0259】

DP_ID：この6ビットフィールドは、PHYプロファイル内でDPを固有に識別する。

【0260】

DP_TYPE：この3ビットフィールドはDPのタイプを示す。これは、以下の表13によってシグナルされる。

【0261】

【表13】

値	DPタイプ
000	DPタイプ1
001	DPタイプ2
010—111	予約

30

【0262】

DP_GROUP_ID：この8ビットフィールドは、現在のDPが関連したDPグループを識別する。これは、受信機が特定のサービスと関連したサービスコンポーネントのDPにアクセスするのに使用することができ、これらDPは同一のDP_GROUP_IDを有する。

40

【0263】

BASE_DP_ID：この6ビットフィールドは、管理層で使用されるサービスシグナリングデータ（PSI/SI）を伝達するDPを示す。BASE_DP_IDで指示されたDPは、サービスシグナリングデータのみを伝達する専用DP又はサービスデータと共にサービスシグナリングデータを伝達する正常DPであり得る。

【0264】

DP_FEC_TYPE：この2ビットフィールドは、関連したDPによって使用されるFECタイプを示す。FECタイプは、以下の表14によってシグナルされる。

【0265】

【表 1 4】

値	FEC_TYPE
0 0	1 6 K LDPC
0 1	6 4 K LDPC
1 0—1 1	予約

【0 2 6 6】

DP_COD: この4ビットフィールドは、関連したDPによって使用されるコードレートを示す。コードレートは、以下の表 1 5 によってシグナルされる。

【0 2 6 7】

【表 1 5】

値	コードレート
0 0 0 0	5 / 1 5
0 0 0 1	6 / 1 5
0 0 1 0	7 / 1 5
0 0 1 1	8 / 1 5
0 1 0 0	9 / 1 5
0 1 0 1	1 0 / 1 5
0 1 1 0	1 1 / 1 5
0 1 1 1	1 2 / 1 5
1 0 0 0	1 3 / 1 5
1 0 0 1—1 1 1 1	予約

【0 2 6 8】

DP_MOD: この4ビットフィールドは、関連したDPによって使用される変調を示す。変調は、以下の表 1 6 によってシグナルされる。

【0 2 6 9】

【表 1 6】

値	変調
0 0 0 0	QPSK
0 0 0 1	QAM—1 6
0 0 1 0	NUQ—6 4
0 0 1 1	NUQ—2 5 6
0 1 0 0	NUQ—1 0 2 4
0 1 0 1	NUC—1 6
0 1 1 0	NUC—6 4
0 1 1 1	NUC—2 5 6
1 0 0 0	NUC—1 0 2 4
1 0 0 1—1 1 1 1	予約

【0 2 7 0】

DP_SSD_FLAG: この1ビットフィールドは、SSDモードが関連したDPで使用されるか否かを示す。このフィールドが値「1」に設定されると、SSDが使用される。このフィールドが値「0」に設定されると、SSDが使用されない。

【0 2 7 1】

PHY_PROFILEがアドバンスドプロファイルを示す「0 1 0」と同一である場合のみに次のフィールドが表れる。

10

20

30

40

50

【0272】

DP__MIMO：この3ビットフィールドは、関連したDPにいずれのタイプのMIMOエンコーディングプロセスが適用されるのかを示す。MIMOエンコーディングプロセスのタイプは、表17によってシグナルされる。

【0273】

【表17】

値	MIMOエンコーディング
000	FR—SM
001	FRFD—SM
010—111	予約

10

【0274】

DP__TI__TYPE：この1ビットフィールドは、時間インターリービングのタイプを示す。「0」の値は、一つのTIグループが一つのフレームに対応し、一つ以上のTIブロックを含むことを示す。「1」の値は、一つのTIグループが1より多いフレームで伝達され、一つのTIブロックのみを含むことを示す。

【0275】

DP__TI__LENGTH：2ビットフィールドの使用（許容される値が1、2、4、8のみである）は、次のようにDP__TI__TYPEフィールド内に設定された値によって決定される。

20

【0276】

DP__TI__LENGTHが値「1」に設定されると、このフィールドは、PI、すなわち、各TIグループがマップされるフレームの数（NTI）を示し、TIグループ当たり到一个のTIブロックがある（NTI=1）。2ビットフィールドを有する許容されたPI値は、以下の表18で定義される。

【0277】

DP__TI__TYPEが「0」に設定されると、このフィールドは、TIグループ当たりのTIブロックの数（NTI）を示し、フレーム当たり到一个のTIグループがある（PI=1）。2ビットフィールドを有する許容されたPI値は、以下の表18で定義される。

30

【0278】

【表18】

2ビットフィールド	PI	NTI
00	1	1
01	2	2
10	4	3
11	8	4

40

【0279】

DP__FRAME__INTERVAL：この2ビットフィールドは、関連したDPに対するフレームグループ内のフレーム区間（IJUMP）を示し、許容される値は1、2、4、8である（対応する2ビットフィールドは、それぞれ「00」、「01」、「10」、「11」である）。フレームグループのすべてのフレームで表れないDPに対して、このフィールドの値は連続的なフレーム間の間隔と同一である。例えば、DPがフレーム1、5、9、13などで表れると、このフィールドは「4」に設定される。すべてのフレームで表れるDPに対して、このフィールドは「1」に設定される。

【0280】

DP__TI__BYPASS：この1ビットフィールドは、時間インターバ5050の

50

利用可能性を決定する。D Pに対して時間インタリービングが使用されない場合、これは「1」に設定される。時間インタリービングが使用される場合、これは「0」に設定される。

【0281】

D P__F I R S T__F R A M E__I D X：この5ビットフィールドは、現在D Pが発生するスーパーフレームの第1フレームのインデックスを示す。D P__F I R S T__F R A M E__I D Xの値は0～31の範囲内にある。

【0282】

D P__N U M__B L O C K__M A X：この10ビットフィールドは、このD Pに対するD P__N U M__B L O C K Sの最大値を示す。このフィールドの値は、D P__N U M__B L O C K Sと同一の範囲を有する。

【0283】

D P__P A Y L O A D__T Y P E：この2ビットフィールドは、与えられたD Pによって伝達されるペイロードデータのタイプを示す。D P__P A Y L O A D__T Y P Eは、以下の表19によってシグナルされる。

【0284】

【表19】

値	ペイロードタイプ
00	T S
01	I P
10	G S
11	予約

【0285】

D P__I N B A N D__M O D E：この2ビットフィールドは、現在のD Pが帯域内シグナリング情報を伝達するか否かを示す。帯域内シグナリングタイプは、以下の表20によってシグナルされる。

【0286】

【表20】

値	帯域内モード
00	帯域内シグナリングが伝達されない。
01	I N B A N D—P L Sのみが伝達される。
10	I N B A N D—I S S Yのみが伝達される。
11	I N B A N D—P L S及びI N B A N D—I S S Yが伝達される。

【0287】

D P__P R O T O C O L__T Y P E：この2ビットフィールドは、与えられたD Pによって伝達されるペイロードの protokolタイプを示す。入力ペイロードタイプが選択されると、以下の表21によってシグナルされる。

【0288】

【表 2 1】

値	DP_PAYLOAD__TYPEがTSである場合	DP_PAYLOAD__TYPEがIPである場合	DP_PAYLOAD__TYPEがGSである場合
0 0	MPEG 2—TS	I P v 4	(注)
0 1	予約	I P v 6	予約
1 0	予約	予約	予約
1 1	予約	予約	予約

10

【0 2 8 9】

DP_CRC_MODE：この2ビットフィールドは、入力フォーマッティングブロックでCRCエンコーディングが使用されるか否かを示す。CRCモードは、以下の表2 2によってシグナルされる。

【0 2 9 0】

【表 2 2】

値	CRCモード
0 0	使用されない
0 1	CRC—8
1 0	CRC—1 6
1 1	CRC—3 2

20

【0 2 9 1】

DNP_MODE：この2ビットフィールドは、DP_PAYLOAD__TYPEがTS（「0 0」）に設定されるとき、関連したDPによって使用されるヌル—パケット削除モードを示す。DNP_MODEは、以下の表2 3によってシグナルされる。DP_PAYLOAD__TYPEがTS（「0 0」）でない場合、DNP_MODEは値「0 0」に設定される。

【0 2 9 2】

【表 2 3】

値	ヌル—パケット削除モード
0 0	使用されない
0 1	DNP—NORMAL
1 0	DNP—OFFSET
1 1	予約

30

【0 2 9 3】

ISSY_MODE：この2ビットフィールドは、DP_PAYLOAD__TYPEがTS（「0 0」）に設定されるとき、関連したDPによって使用されるISSYモードを示す。ISSY_MODEは、以下の表2 4によってシグナルされる。DP_PAYLOAD__TYPEがTS（「0 0」）でない場合、ISSY_MODEは値「0 0」に設定される。

40

【0 2 9 4】

【表 2 4】

値	I S S Yモード
0 0	使用されない
0 1	I S S Y—UP
1 0	I S S Y—B B F
1 1	予約

【0 2 9 5】

H C _ M O D E _ T S : この 2 ビットフィールドは、D P _ P A Y L O A D _ T Y P E が T S (「0 0」) に設定されるとき、関連した D P によって使用される T S ヘッダ圧縮モードを示す。H C _ M O D _ T S は、以下の表 2 5 によってシグナルされる。

【0 2 9 6】

【表 2 5】

値	ヘッダ圧縮モード
0 0	H C _ M O D E _ T S 1
0 1	H C _ M O D E _ T S 2
1 0	H C _ M O D E _ T S 3
1 1	H C _ M O D E _ T S 4

【0 2 9 7】

H C _ M O D E _ I P : この 2 ビットフィールドは、D P _ P A Y L O A D _ T Y P E が I P (「0 1」) に設定されるとき、I P ヘッダ圧縮モードを示す。H C _ M O D _ I P は、以下の表 2 6 によってシグナルされる。

【0 2 9 8】

【表 2 6】

値	ヘッダ圧縮モード
0 0	圧縮しない
0 1	H C _ M O D E _ I P 1
1 0—1 1	予約

【0 2 9 9】

P I D : この 1 3 ビットフィールドは、D P _ P A Y L O A D _ T Y P E が T S (「0 0」) に設定され、H C _ M O D E _ T S が「0 1」又は「1 0」に設定されるとき、T S ヘッダ圧縮のための P I D 番号を示す。

【0 3 0 0】

R E S E R V E D : この 8 ビットフィールドは、将来の使用のために予約される。

【0 3 0 1】

F I C _ F L A G が「1」と同一である場合のみに次のフィールドが表れる。

【0 3 0 2】

F I C _ V E R S I O N : この 8 ビットフィールドは、F I C のバージョン番号を示す。

【0 3 0 3】

F I C _ L E N G T H _ B Y T E : この 1 3 ビットフィールドは、F I C のバイト長を示す。

【0 3 0 4】

R E S E R V E D : この 8 ビットフィールドは、将来の使用のために予約される。

【0 3 0 5】

10

20

30

40

50

AUX__FLAGが「1」と同一である場合に次のフィールドが表れる。

【0306】

NUM__AUX：この4ビットフィールドは、補助ストリームの数を示す。ゼロは、補助ストリームが使用されないことを意味する。

【0307】

AUX__CONFIG__RFU：この8ビットフィールドは、将来の使用のために予約される。

【0308】

AUX__STREAM__TYPE：この4ビットフィールドは、現在の補助ストリームのタイプを示すための将来の使用のために予約される。

【0309】

AUX__PRIVATE__CONFIG：この28ビットフィールドは、補助ストリームをシグナルするための将来の使用のために予約される。

【0310】

図15は、本発明の他の実施例に係るPLS2データを示す図である。

【0311】

図15は、PLS2データのPLS2-DYNデータを示す。PLS2-DYNデータの値は、一つのフレームグループのデュレーションの間に変化可能であり、フィールドのサイズは一定に維持される。

【0312】

PLS2-DYNデータのフィールドの細部事項は次の通りである。

【0313】

FRAME__INDEX：この5ビットフィールドは、スーパーフレーム内の現在のフレームのフレームインデックスを示す。スーパーフレームの第1フレームのインデックスは「0」に設定される。

【0314】

PLS__CHANGE__COUNTER：この4ビットフィールドは、構成が変更される前のスーパーフレームの数を示す。構成において、変更された後のスーパーフレームは、このフィールド内でシグナルされる値によって指示される。このフィールドが値「0000」に設定されると、スケジュールされた変化が予想されないことを意味し、値「1」は、次のスーパーフレームで変化があることを意味する。

【0315】

FIC__CHANGE__COUNTER：この4ビットフィールドは、構成（すなわち、FICの内容）が変更される前のスーパーフレームの数を示す。構成において、変更された後のスーパーフレームは、このフィールド内でシグナルされる値によって指示される。このフィールドが値「0000」に設定されると、スケジュールされた変化が予想されないことを意味し、値「0001」は、次のスーパーフレームで変化があることを意味する。

【0316】

RESERVED：この16ビットフィールドは、将来の使用のために予約される。

【0317】

NUM__DPを通じてループで次のフィールドが表れ、これは、現在のフレームで伝達されるDPと関連したパラメータを示す。

【0318】

DP__ID：この6ビットフィールドは、PHYプロファイル内のDPを固有に指示する。

【0319】

DP__START：この15ビット（又は13ビット）フィールドは、DPUアドレッシング方式を用いて第1DPの開始位置を示す。DP__STARTフィールドは、以下の表27に示したように、PHYプロファイル及びFFTサイズによって異なる長さを有す

10

20

30

40

50

る。

【0320】

【表27】

PHYプロファイル	DP_STARTフィールドサイズ	
	64K	16K
ベース	13ビット	15ビット
ハンドヘルド	—	13ビット
アドバンスド	13ビット	15ビット

10

【0321】

DP_NUM_BLOCK：この10ビットフィールドは、現在のDPに対する現在のTIグループ内のFECブロックの数を示す。DP_NUM_BLOCKの値は0～1023の範囲内にある。

【0322】

RESERVED：この8ビットフィールドは、将来の使用のために予約される。

【0323】

次のフィールドは、EACと関連したFICパラメータを示す。

【0324】

EAC_FLAG：この1ビットフィールドは、現在のフレーム内のEACの存在を示す。このビットは、プリアンプル内のEAC_FLAGと同一の値である。

20

【0325】

EAS_WAKE_UP_VERSION_NUM：この8ビットフィールドは、ウェイクアップ指示のバージョン番号を示す。

【0326】

EAC_FLAGフィールドが「1」と同一である場合、次の12ビットは、EAC_LENGTH_BYTEフィールドに対して割り当てられる。EAC_FLAGフィールドが「0」と同一である場合、次の12ビットは、EAC_COUNTERに割り当てられる。

【0327】

EAC_LENGTH_BYTE：この12ビットフィールドは、EACのバイト長を示す。

30

【0328】

EAC_COUNTER：この12ビットフィールドは、EACが到達するフレームの前のフレームの数を示す。

【0329】

AUX_FLAGフィールドが「1」と同一である場合にのみ次のフィールドが表れる。

【0330】

AUX_PRIVATE_DYN：この48ビットフィールドは、補助ストリームをシグナルするための将来使用のために予約される。このフィールドの意味は、構成可能なPLS2-STAT内のAUX_STREAM_TYPEの値に依存する。

40

【0331】

CRC_32：全体のPLS2に適用される32ビットエラー検出コード。

【0332】

図16は、本発明の実施例に係るフレームの論理構造を示す図である。

【0333】

上述したように、PLS、EAC、FIC、DP、補助ストリーム及びダミーセルは、フレーム内のOFDMシンボルのアクティブキャリアにマップされる。PLS1及びPLS2は、まず、一つ以上のFSSにマップされる。その後、もしあれば、EACセルがP

50

L Sフィールドの直後にマップされ、その後、もしあれば、F I Cセルがマップされる。もしあれば、D Pは、P L S又はE A C、F I Cの後にマップされる。まず、タイプ1 D Pが後に来た後、タイプ2 D Pが後に来る。D Pのタイプの細部事項については後で説明する。任意の場合、D Pは、E A Sのための任意の特殊データ又はサービスシグナリングデータを伝達することができる。もしあれば、補助ストリーム又は各ストリームがD Pの後に来た後、ダミーセルが後に来る。これらすべてを上記した順序、すなわち、P L S、E A C、F I C、D P、補助ストリーム及びダミーデータセルの順にマップすることは、フレーム内のセル容量を正確に充填する。

【0334】

図17は、本発明の実施例に係るP L Sマッピングを示す図である。

10

【0335】

P L Sセルは、F S Sのアクティブキャリアにマップされる。P L Sによって占有されたセルの数に依存して、一つ以上のシンボルがF S Sとして指定され、F S Sの数(N F S S)は、P L S 1内のNUM_F S Sによってシグナルされる。F S Sは、P L Sセルを伝達する特殊シンボルである。ロバスト性及びレイテンシ(l a t e n c y)はP L Sの重要な問題であるので、F S Sは、F S S内の周波数専用補間及び高速同期化を許容するより高い密度のパイロットを有する。

【0336】

P L Sセルは、図17の例に示したように、トッパーダウン(t o p - d o w n)方式でN F S S個のF S Sのアクティブキャリアにマップされる。P L S 1セルは、セルインデックスの増加順に第1 F S Sの第1セルから先にマップされる。P L S 2セルは、P L S 1の最後のセルの直後にマップされ、第1 F S Sの最後のセルインデックスまでマッピングが下向きに継続される。要求されるP L Sセルの総数が一つのF S Sのアクティブキャリアの数を超えると、マッピングは、次のF S Sに進行し、第1 F S Sと正確に同一の方式で継続される。

20

【0337】

P L Sマッピングの完了後、D Pが次に伝達される。E A C、F I C又はE A C及びF I Cが現在のフレームに存在すると、これらはP L Sと「正常」D Pとの間に配置される。

【0338】

30

図18は、本発明の実施例に係るE A Cマッピングを示す図である。

【0339】

E A Cは、E A Sメッセージを伝達する専用チャネルであって、E A Sに対するD Pにリンクされる。E A Sサポートは提供されるが、E A C自体は、すべてのフレームに存在することもあり、すべてのフレームに存在しないこともある。もしあれば、E A CはP L S 2セルの直後にマップされる。E A Cは、P L Sセル以外に、F I C、D P、補助ストリーム及びダミーセルのうちいずれかの後に来ない。E A Cセルをマップする手続はP L Sと正確に同一である。

【0340】

E A Cセルは、図18に示したように、セルインデックスの増加順にP L S 2の次のセルからマップされる。E A Sメッセージサイズによって、E A Cセルは、図18に示したようにいくつかのシンボルを占有する。

40

【0341】

E A Cセルは、P L S 2の最後のセルの直後にマップされ、マッピングは、最後のF S Sの最後のセルインデックスまで下向きに継続される。要求されるE A Cの総数が最後のF S Sの残りのアクティブキャリアの数を超えると、マッピングは次のシンボルに進行し、F S Sと正確に同一の方式で継続される。この場合のマッピングのための次のシンボルは正常データシンボルであって、これは、F S Sより多くのアクティブキャリアを有する。

【0342】

E A Cマッピングの完了後、もし存在すれば、F I Cが次に伝達される。(P L S 2フ

50

フィールドでシグナルされることによって) F I Cが送信されないと、D PはE A Cの最後のセルの直後にマップされる。

【0343】

図19は、本発明の実施例に係るF I Cマッピングを示す図である。

【0344】

(a)は、E A CがないF I Cの例示的なマッピングを示し、(b)は、E A CがあるF I Cの例示的なマッピングを示す。

【0345】

F I Cは、高速サービス獲得及びチャネルスキニングを可能にする層間(c r o s s - l a y e r) 情報に対する専用チャネルである。この情報は、主に各ブロードキャストのD Pとサービスとの間の情報を結合するチャネルを含む。高速スキャンのために、受信機は、F I Cをデコードし、ブロードキャストI D、サービスの数及びB A S E _ D P _ I Dなどの情報を得ることができる。高速サービスの獲得のために、F I Cに加えて、ベースD PがB A S E _ D P _ I Dを用いてデコードされ得る。伝達される内容以外に、ベースD Pは、正常D Pと正確に同一の方式でエンコードされ、フレームにマップされる。そのため、ベースD Pに対して追加の説明が要求されない。F I Cデータが生成されて管理層で消費される。F I Cデータの内容は、管理層の説明書に記載した通りである。

【0346】

F I Cデータは選択的であり、F I Cの使用は、P L S 2の静的部分内のF I C _ F L A Gパラメータによってシグナルされる。F I Cが使用されると、F I C _ F L A Gが「1」に設定され、F I CのためのシグナリングフィールドはP L S 2の静的部分に定義される。このフィールドでは、F I C _ V E R S I O N及びF I C _ L E N G T H _ B Y T Eがシグナルされる。F I Cは、P L S 2と同一の変調、コーディング及び時間インタリーブパラメータを用いる。F I Cは、P L S 2 _ M O D E及びP L S 2 _ F E Cなどの同一のシグナリングパラメータを共有する。もしあれば、F I Cデータは、P L S 2又は、もしあれば、E A Cの直後にマップされる。F I Cは、任意の正常D P、補助ストリーム又はダミーセルの後にマップされない。F I Cセルをマップする方法はE A Cと正確に同一であり、これはP L Sと同一である。

【0347】

P L Sの後にE A Cがない場合、F I Cセルは、(a)の例に示したように、セルインデックスの増加順にP L S 2の次のセルからマップされる。F I Cデータサイズによって、F I Cセルは、(b)に示したように、いくつかのシンボルにわたってマップされ得る。

【0348】

F I Cセルは、P L S 2の最後のセルの直後にマップされ、マッピングは、最後のF S Sの最後のセルインデックスまで下向きに継続される。要求されるF I Cセルの総数が最後のF S Sの残りのアクティブキャリアの数を超えると、マッピングは次のシンボルに進行し、F S Sと正確に同一の方式で継続される。この場合のマッピングのための次のシンボルは、F S Sより多くのアクティブキャリアを有する正常データシンボルである。

【0349】

E A Sメッセージが現在のフレームで送信されると、E A CはF I Cに先行し、F I Cセルは、(b)に示したように、セルインデックスの増加順にE A Cの次のセルからマップされる。

【0350】

F I Cマッピングの完了後、一つ以上のD Pがマップされ、その後、もしあれば、補助ストリーム及びダミーセルがマップされる。

【0351】

図20は、本発明の実施例に係るD Pのタイプを示す図である。

【0352】

図20の(a)はタイプ1 D Pを示し、(b)はタイプ2 D Pを示す。

【0353】

先行チャネル、すなわち、P L S、E A C及びF I Cがマップされた後、D Pのセルがマップされる。D Pは、マッピング方法によって2個のタイプのうち一つに分類される。

【0354】

タイプ1 D P：D Pは、T D Mによってマップされる。

【0355】

タイプ2 D P：D Pは、F D Mによってマップされる。

【0356】

D Pのタイプは、P L S 2の静的部分でD P__T Y P Eフィールドによって指示される。図20は、タイプ1 D P及びタイプ2 D Pのマッピング順序を示す。タイプ1 D Pは、まず、セルインデックスの増加順にマップされ、最後のセルインデックスに到達した後、シンボルインデックスが1ずつ増加する。次のシンボル内で、D Pは、p = 0からセルインデックスの増加順に継続してマップされる。一つのフレームで共にマップされた多数のD Pで、タイプ1 D Pのそれぞれは、D PのT D Mマルチプレクシングと類似する形に時間でグループ化される。

【0357】

タイプ2 D Pは、まず、シンボルインデックスの増加順にマップされ、フレームの最後のO F D Mシンボルに到達した後、セルインデックスは1ずつ増加し、シンボルインデックスは第1利用可能なシンボルに後退し、そのシンボルインデックスから増加する。一つのフレームで多数のD Pを共にマップした後、タイプ2 D Pのそれぞれは、D PのF D Mマルチプレクシングと類似する形に周波数でグループ化される。

【0358】

一つの制限が必要であれば、すなわち、タイプ1 D Pが常にタイプ2 D Pに先行すると、タイプ1 D P及びタイプ2 D Pはフレーム内で共存し得る。タイプ1及びタイプ2 D Pを伝達するO F D Mセルの総数は、D Pの送信のために利用可能なO F D Mセルの総数を超えることができない。

【0359】

【数2】

$$D_{DP1} + D_{DP2} \leq D_{DP}$$

【0360】

ここで、D D P 1は、タイプ1 D Pによって占有されるO F D Mセルの数であり、D D P 2は、タイプ2 D Pによって占有されるO F D Mセルの数である。P L S、E A C、F I Cは、いずれもタイプ1 D Pと同一の方式でマップされるので、これらはすべて「タイプ1のマッピング規則」に従う。そのため、タイプ1のマッピングは、常にタイプ2のマッピングより先行する。

【0361】

図21は、本発明の実施例に係るD Pマッピングを示す図である。

【0362】

(a)は、タイプ1 D PをマップするためのO F D Mセルのアドレッシングを示し、(b)は、タイプ2 D PをマップするためのO F D Mセルのアドレッシングを示す。

【0363】

タイプ1 D P (0, D D P 1 - 1)をマップするためのO F D Mセルのアドレッシングは、タイプ1 D Pのアクティブデータセルのために定義される。アドレッシング方式は、タイプ1 D Pのそれぞれに対するT Iからのセルがアクティブデータセルに割り当てられる順序を定義する。また、これは、P L S 2の動的部分内のD Pの位置をシグナルするのに使用される。

【0364】

E A C及びF I Cなしで、アドレス0は、最後のF S S内のP L Sを伝達する最後のセ

ルの直後のセルを称する。EACが送信され、FICがその該当フレームでない場合、アドレス0は、EACを伝達する最後のセルの直後のセルを称する。FICが該当フレームで送信されると、アドレス0は、FICを伝達する最後のセルの直後のセルを称する。タイプ1 DPに対するアドレス0は、(a)に示したように、2個の異なるケースを考慮して算出することができる。(a)に示した例において、PLS、EAC及びFICはすべて送信されると仮定する。EAC及びFICのうち一つ又は二つとも省略される場合への拡張は容易である。(a)の左側に示したように、FICまでのすべてのセルをマップした後、FSS内に残りのセルが残っている。

【0365】

タイプ2 DP (0, ..., DDP2-1) をマップするOFDMセルのアドレッシングは、タイプ2 DPのアクティブデータセルのために定義される。アドレッシング方式は、タイプ2 DPのそれぞれに対するTIからのセルがアクティブデータセルに割り当てられる順序を定義する。また、これは、PLS2の動的部分内のDPの位置をシグナルするのに使用される。

【0366】

(b)に示したように、3個の少し異なるケースが可能である。(b)の左側上に示した第1ケースでは、最後のFSS内のセルはタイプ2 DPマッピングに用いられる。中間に示した第2ケースでは、FICが正常シンボルのセルを占めるが、そのシンボル上のFICセルの数はCFSSより小さい。(b)の右側に示した第3ケースは、そのシンボル上にマップされたFICセルの数がCFSSを超えることを除いては第2ケースと同一である。

【0367】

PLS、EAC及びFICは、タイプ1 DPと同一の「タイプ1のマッピング規則」に従うので、タイプ1 DPがタイプ2 DPに先行する場合への拡張は簡単である。

【0368】

データパイプ単位(DPU)は、データセルをフレーム内のDPに割り当てる基本単位である。

【0369】

DPUは、フレーム内にDPを位置させるシグナリング単位として定義される。セルマップ7010は、DPのそれぞれに対するTIによって生成されたセルをマップすることができる。時間インターバ5050は、一連のTIブロックを出力し、それぞれのTIブロックは、セルのセットで構成される可変数(variable number)のXFECBLOCKを含む。XFECBLOCK内のセルの数(Ncells)は、FECBLOCKサイズ(Nldpc)及び星状シンボル当たりの送信ビット数に依存する。DPUは、与えられたPHYプロファイルでサポートされるXFECBLOCK内のセルの数のすべての可能な値の最も大きい共通除数(divisor)(Ncells)として定義される。セル内のDPUの長さはLDPUとして定義される。各PHYプロファイルがFECBLOCKサイズ及び星状シンボル当たりに異なる数の異なる組み合わせをサポートするので、LDPUはPHYプロファイルに基づいて定義される。

【0370】

図22は、本発明の実施例に係るFEC構造を示す図である。

【0371】

図22は、ビットインターリービング前の本発明の実施例に係るFEC構造を示す。上述したように、データFECエンコーダは、入力BBFに対してFECエンコーディングを行い、アウターコーディング(BCH)及びインナーコーディング(LDPC)を用いてFECBLOCK手続を生成することができる。図示したFEC構造はFECBLOCKに対応する。また、FECBLOCK及びFEC構造は、LDPCコードワードの長さに対応する同一の値を有する。

【0372】

図22に示したように、BCHエンコーディングはそれぞれのBBF(Kbchビット

）に適用され、LDPCエンコーディングはBCHエンコーディングBBF（ K_{ldpc} ビット＝ N_{bch} ビット）に適用される。

【0373】

N_{ldpc} の値は、64800ビット（長いFECBLOCK）又は16200ビット（短いFECBLOCK）である。

【0374】

以下の表28及び表29は、それぞれ長いFECBLOCK及び短いFECBLOCKに対するFECエンコーディングパラメータを示す。

【0375】

【表28】

LDPCレート	N_{ldpc}	K_{ldpc}	K_{bch}	BCH誤り訂正能力	$N_{bch}-K_{bch}$
5/15	64800	21600	21408	12	192
6/15		25920	25728		
7/15		30240	30048		
8/15		34560	34368		
9/15		38880	38688		
10/15		43200	43008		
11/15		47520	47328		
12/15		51840	51648		
13/15		56160	55968		

10

20

【0376】

【表29】

LDPCレート	N_{ldpc}	K_{ldpc}	K_{bch}	BCH誤り訂正能力	$N_{bch}-K_{bch}$
5/15	16200	5400	5232	12	168
6/15		6480	6312		
7/15		7560	7392		
8/15		8640	8472		
9/15		9720	9552		
10/15		10800	10632		
11/15		11880	11712		
12/15		12960	12792		
13/15		14040	13872		

30

【0377】

BCHエンコーディング及びLDPCエンコーディングの動作の細部事項は次の通りである。

40

【0378】

12誤り訂正BCHコードは、BBFのアウトーエンコーディングに使用される。短いFECBLOCK及び長いFECBLOCKに対するBCH生成器多項式は、すべての多項式を共に乗じることによって得られる。

【0379】

LDPCコードは、アウトーBCHエンコーディングの出力をエンコードするのに使用される。完成した B_{ldpc} （FECBLOCK）を生成するために、 P_{ldpc} （パリティビット）は各 I_{ldpc} （BCHエンコーディングBBF）から体系的にエンコードされ、 I_{ldpc} に添付される。完成した B_{ldpc} （FECBLOCK）は次の数式と

50

して表現される。

【 0 3 8 0 】

【 数 3 】

$$B_{ldpc} = [\mathbf{I}_{ldpc} \quad \mathbf{P}_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

【 0 3 8 1 】

長い F E C B L O C K 及び短い F E C B L O C K に対するパラメータは、それぞれ表 2 8 及び表 2 9 に与えられる。

【 0 3 8 2 】

長い F E C B L O C K に対する $N_{ldpc} - K_{ldpc}$ を算出する細部手続は次の通りである。 10

【 0 3 8 3 】

1) パリティビット初期化

【 0 3 8 4 】

【 数 4 】

$$p_0 = p_1 = p_2 = \dots = p_{N_{ldpc}-K_{ldpc}-1} = 0$$

【 0 3 8 5 】

2) パリティチェックマトリックスのアドレスの第 1 行に特定されたパリティビットアドレスで第 1 情報ビット (i_0) を累算する。パリティチェックマトリックスのアドレスの細部事項については後で説明する。例えば、レート 1 3 / 1 5 に対して、 20

【 0 3 8 6 】

【 数 5 】

$$p_{983} = p_{983} \oplus i_0 \qquad p_{2815} = p_{2815} \oplus i_0$$

$$p_{4837} = p_{4837} \oplus i_0 \qquad p_{4989} = p_{4989} \oplus i_0$$

$$p_{6138} = p_{6138} \oplus i_0 \qquad p_{6458} = p_{6458} \oplus i_0$$

$$p_{6921} = p_{6921} \oplus i_0 \qquad p_{6974} = p_{6974} \oplus i_0$$

$$p_{7572} = p_{7572} \oplus i_0 \qquad p_{8260} = p_{8260} \oplus i_0$$

$$p_{8496} = p_{8496} \oplus i_0$$

【 0 3 8 7 】

3) 次の 3 5 9 個の情報ビット (i_s) ($s = 1, 2, \dots, 359$) が次の数式を用いてパリティビットで累算される。

【 0 3 8 8 】

30

40

【数 6】

$$\{x + (s \bmod 360) \times Q_{ldpc}\} \bmod (N_{ldpc} - K_{ldpc})$$

【0389】

ここで、 x は、第 1 ビット (i_0) に対応するパリティビット累算器のアドレスを示し、 Q_{ldpc} は、パリティチェックマトリックスのアドレスで特定されたコードレート従属定数である。継続して、例えば、レート 13/15 に対して $Q_{ldpc} = 24$ であって、よって、情報ビット (i_1) に対して次の動作が行われる。

【0390】

【数 7】

10

$$p_{1007} = p_{1007} \oplus i_1 \quad p_{2839} = p_{2839} \oplus i_1$$

$$p_{4861} = p_{4861} \oplus i_1 \quad p_{5013} = p_{5013} \oplus i_1$$

$$p_{6162} = p_{6162} \oplus i_1 \quad p_{6482} = p_{6482} \oplus i_1$$

20

$$p_{6945} = p_{6945} \oplus i_1 \quad p_{6998} = p_{6998} \oplus i_1$$

$$p_{7596} = p_{7596} \oplus i_1 \quad p_{8284} = p_{8284} \oplus i_1$$

$$p_{8520} = p_{8520} \oplus i_1$$

30

【0391】

4) 361 番目の情報ビット (i_{360}) に対して、パリティビット累算器のアドレスは、パリティチェックマトリックスのアドレスの第 2 行に与えられる。類似する方式で、次の 358 個の情報ビット (i_s) ($s = 361, 362, \dots, 719$) に対するパリティビット累算器のアドレスは数式 6 を用いて得られ、ここで、 x は、情報ビット (i_{360}) に対応するパリティビット累算器のアドレス、パリティチェックマトリックスのアドレスの第 2 行内のエントリーを示す。

【0392】

5) 類似する方式で、360 個の新たな情報ビットのすべてのグループに対して、パリティチェックマトリックスのアドレスからの新たな行がパリティビット累算器のアドレス

40

を探すのに使用される。

【0393】

情報ビットが全部消尽した後、最終パリティが次のように得られる。

【0394】

6) $i = 1$ から開始する次の動作を順次行う。

【0395】

【数 8】

$$p_i = p_i \oplus p_{i-1}, \quad i = 1, 2, \dots, N_{ldpc} - K_{ldpc} - 1$$

【0396】

50

ここで、 p_i ($i = 0, 1, \dots, Nd_{pc} - Kld_{pc} - 1$) の最終内容は、パリティビット (p_i) と同一である。

【0397】

【表30】

コードレート	Qld_{pc}
5/15	120
6/15	108
7/15	96
8/15	84
9/15	72
10/15	60
11/15	48
12/15	36
13/15	24

10

【0398】

短い FECBLOCK に対するこの LDPC エンコーディング手続は、表30及び表31を取り替え、長い FECBLOCK に対するパリティチェックマトリックスのアドレスを短い FECBLOCK に対するパリティチェックマトリックスのアドレスに取り替えることを除いては、長い FECBLOCK に対する LDPC エンコーディング手続に従う。

20

【0399】

【表31】

コードレート	Qld_{pc}
5/15	30
6/15	27
7/15	24
8/15	21
9/15	18
10/15	15
11/15	12
12/15	9
13/15	6

30

【0400】

図23は、本発明の実施例に係るビットインタリーブングを示す図である。

【0401】

LDPC エンコーダの出力はビットインタリーブされ、これは、パリティインタリーブング、その後の QCB (quasi-cyclic block) インタリーブング及び内部グループインタリーブングで構成される。

40

【0402】

(a) は、QCB インタリーブングを示し、(b) は、内部グループインタリーブングを示す。

【0403】

FECBLOCK はパリティインタリーブされ得る。パリティインタリーブングの出力において、LDPC コードワードは、長い FECBLOCK 内の 180 個の隣接した QC ブロック及び短い FECBLOCK 内の 180 個の隣接した QC ブロックで構成される。長い又は短い FECBLOCK 内のそれぞれの QC ブロックは 360 ビットで構成される

50

。パリティインタリーブされたLDPCコードワードは、QCBインタリーブングによってインタリーブされる。QCBインタリーブングの単位はQCブロックである。パリティインタリーブングの出力におけるQCブロックは、図23に示したように、QCBインタリーブングによってパーミュートされ、ここで、FECBLOCK長さによって $N_{cells} = 6480 / \eta \bmod$ 又は $16200 / \eta \bmod$ である。QCBインタリーブングパターンは、変調タイプ及びLDPCコードレートの各組み合わせに固有である。

【0404】

QCBインタリーブング後、内部グループインタリーブングは、以下の表32に定義された変調タイプ及び順序($\eta \bmod$)に従って行われる。また、一つの内部グループに対するQCブロックの数(N_{QCB_IG})が定義される。

【0405】

【表32】

変調タイプ	$\eta \bmod$	N_{QCB_IG}
QAM—16	4	2
NUC—16	4	4
NUQ—64	6	3
NUC—64	6	6
NUQ—256	8	4
NUC—256	8	8
NUQ—1024	10	5
NUC—1024	10	10

【0406】

内部グループインタリーブングプロセスは、QCBインタリーブング出力の N_{QCB_IG} 個のQCブロックで行われる。内部グループインタリーブングは、360個の列と N_{QCB_IG} 個の行を用いて内部グループのビットを記入及び判読するプロセスを有する。記入動作において、QCBインタリーブング出力からのビットが行方向に記入される。判読動作は列方向に行われ、各行から m 個のビットを判読し、ここで、 m は、NUCに対して1と同一であり、NCQに対して2と同一である。

【0407】

図24は、本発明の実施例に係るセルワードデマルチプレクシングを示す図である。

【0408】

(a)は、8及び12bpuc MIMOに対するセルワードデマルチプレクシングを示し、(b)は、10bpuc MIMOに対するセルワードデマルチプレクシングを示す。

【0409】

(a)に示したように、ビットインタリーブング出力の各セルワード

【化1】

$$(c_{0,b}, c_{1,b}, \dots, c_{n \bmod -1, b})$$

は、

【化2】

$$(d_{1,0,m}, d_{1,1,m}, \dots, d_{1,n \bmod -1,m})$$

及び

【化3】

$$(d_{2,0,m}, d_{2,1,m}, \dots, d_{2,n \bmod -1,m})$$

にデマルチプレクスされ、これは、一つのXFECBLOCKに対するセルワードデマ

ルチプレクシングプロセスを示す。

【0410】

MIMOエンコーディングのための異なるタイプのNUQを用いた10bpcu MIMOケースに対して、NUQ-1024に対するビットインタリーバが再使用される。(b)に示したように、ビットインタリーバ出力の各セルワード

【化4】

$(c_{0,1}, c_{1,1}, \dots, c_{9,1})$

は、

【化5】

$(d_{1,0,m}, d_{1,1,m}, \dots, d_{1,3,m})$

及び

【化6】

$(d_{2,0,m}, d_{2,1,m}, \dots, d_{2,5,m})$

にデマルチプレクスされる。

【0411】

図25は、本発明の実施例に係る時間インタリービングを示す図である。

【0412】

(a)～(c)は、TIモードの例を示す。

【0413】

時間インタリーバはDPレベルで動作する。時間インタリービング(TI)のパラメータは、各DPに対して異なる形に設定することができる。

【0414】

PLS2-STATAデータの一部で表れる次のパラメータはTIを構成する。

【0415】

DP_TI_TYPE (許容値: 0又は1): TIモードを示す。; 「0」は、TIグループ当たり多数のTIブロック(1より多いTIブロック)を有するモードを示す。この場合、一つのTIグループは一つのフレームに直接マップされる(インターフレームインタリービングではない)。「1」は、TIグループ当たり一つのみのTIブロックを有するモードを示す。この場合、TIブロックは、1より多いフレームに拡散され得る(インターフレームインタリービング)。

【0416】

DP_TI_LENGTH: DI_TI_TYPE = 「0」である場合、このパラメータは、TIグループ当たりのTIブロックの数(NTI)である。DP_TI_TYPE = 「1」に対して、このパラメータは、一つのTIグループから拡散されたフレームの数(PI)である。

【0417】

DP_NUM_BLOCK_MAX (許容値: 0～1023): TIグループ当たりのXFECBLOCKの最大数を示す。

【0418】

DP_FRAME_INTERVAL (許容値: 1、2、4、8): 与えられたPHYプロファイルの同一のDPを伝達する2個の連続的なフレーム間のフレームの数(IJUMP)を示す。

【0419】

DP_TI_BYPASS (許容値: 0又は1): 時間インタリービングがDPに使用されない場合、このパラメータは「1」に設定される。時間インタリービングが使用される場合、このパラメータは「0」に設定される。

【0420】

10

20

30

40

50

さらに、PLS2-DYNデータからのパラメータ(DP_NUM_BLOCK)は、DPの一つのTIグループによって伝達されたXFECBLOCKの数を示すのに使用される。

【0421】

時間インタリービングがDPに使用されない場合、次のTIグループ、時間インタリービング動作及びTIモードは考慮されない。しかし、スケジューラからの動的構成情報に対する補償ブロックは依然として必要である。各DPにおいて、SSD/MIMOエンコーディングから受信されたXFECBLOCKはTIグループにグループ化される。すなわち、それぞれのTIグループは、整数の(an integer number of) XFECBLOCKのセットであり、動的に可変する数のXFECBLOCKを含む。インデックスのTIグループ内のXFECBLOCKの数(n)はNxBLOCK_Group_(n)で表示され、PLS2-DYNデータのDP_NUM_BLOCKとしてシグナルされる。NxBLOCK_Group_(n)は、0の最小値から最も大きい値が1023である最大値(NxBLOCK_Group_MAX)(DP_NUM_BLOCK_MAXに対応)まで変わり得る。

【0422】

各TIグループは、一つのフレームに直接マップされたり、PIフレームにわたって拡散される。また、それぞれのTIグループは、1より多いTIブロック(NTI)に分離され、それぞれのTIブロックは、時間インタリーブメモリの一つの用途に対応する。TIグループ内のTIブロックは、少し異なる数のXFECBLOCKを含むことができる。TIグループが多数のTIブロックに分離されると、一つのフレームのみに直接マップされる。以下の表33に示したように(時間インタリービングをスキップする追加のオプションを除いて)、時間インタリービングのための3個のオプションが存在する。

【0423】

【表33】

モード	説明
オプション1	それぞれのTIグループは一つのTIブロックを含み、(a)に示したように、一つのフレームに直接マップされる。このオプションは、DP_TI_TYPE=「0」及びDP_TI_LENGTH=「1」(NTI=1)によってPLS2-STATでシグナルされる。
オプション2	それぞれのTIグループは一つのTIブロックを含み、1より多いフレームにマップされる。(b)は、一つのTIグループが2個のフレーム、すなわち、DP_TI_LENGTH=「2」(PI=2)及びDP_frame_INTERVAL(IJUMP=2)にマップされる例を示す。これは、低いデータレートサービスにより高い時間多様性を提供する。このオプションは、DP_TI_TYPE=「1」によってPLS2-STATでシグナルされる。
オプション3	それぞれのTIグループは、多数のTIブロックに分離され、(c)に示したように、一つのフレームに直接マップされる。それぞれのTIブロックは、全体のTIメモリを使用してDPに最大ビットレートを提供する。このオプションは、PI=1の間、DP_TI_TYPE=「0」及びDP_TI_LENGTH=NTIによってPLS2-STATでシグナルされる。

【0424】

各DPにおいて、TIメモリは、入力XFECBLOCK(SSD/MIMOエンコーディングブロックからの出力XFECBLOCK)を格納する。入力XFECBLOCKは、

【化 7】

$$(d_{n,s,0,0}, d_{n,s,0,1}, \dots, d_{n,s,0,N_{\text{cells}}-1}, d_{n,s,1,0}, \dots, d_{n,s,1,N_{\text{cells}}-1}, \dots, d_{n,s,N_{\text{BLOCK_TI}}(n,s)-1,0}, \dots, d_{n,s,N_{\text{BLOCK_TI}}(n,s)-1,N_{\text{cells}}-1}),$$

として定義され、ここで、 $d_{n,s,r,q}$ は、 n 番目の T I グループの s 番目の T I ブロック内の r 番目の X F E C B L O C K の q 番目のセルであって、次のように S S D 及び M I M O エンコーディングの出力を示す。

【0 4 2 5】

【化 8】

$$d_{n,s,r,q} = \begin{cases} f_{n,s,r,q} & , \text{ S S D エンコーディングの出力} \\ g_{n,s,r,q} & , \text{ M I M O エンコーディングの出力} \end{cases}$$

10

【0 4 2 6】

また、時間インタリーバからの出力 X F E C B L O C K は、次のように定義されると仮定する。

【化 9】

$$(h_{n,s,0}, h_{n,s,1}, \dots, h_{n,s,i}, \dots, h_{n,s,N_{\text{BLOCK_TI}}(n,s) \times N_{\text{cells}}-1})$$

20

ここで、 $h_{n,s,i}$ は、 n 番目の T I グループの s 番目の T I ブロック内の i 番目の出力セル（

【化 1 0】

$$i = 0, \dots, N_{\text{BLOCK_TI}}(n,s) \times N_{\text{cells}} - 1$$

）である。

【0 4 2 7】

30

一般に、時間インタリーバは、フレームビルディングプロセス前に D P データのためのバッファとして動作する。これは、それぞれの D P に対する 2 個のメモリバンクによって達成される。第 1 T I ブロックは第 1 バンクに記入される。第 1 バンクが判読される間、第 2 T I ブロックが第 2 バンクに記入される。

【0 4 2 8】

T I は、ツイスト行一列ブロックインタリーバである。 n 番目の T I グループの s 番目の T I ブロックに対して、T I メモリの行 (N r) の数はセルの数 (N c e l l) と同一である。すなわち、 $N r = N c e l l$ であるが、列の数 (N c) は数 (N x B L O C K _ T I (n, s)) と同一である。

【0 4 2 9】

40

図 2 6 は、本発明の一実施例に係るツイスト行一列ブロックインタリーバの基本動作を示す図である。

【0 4 3 0】

(a) は、時間インタリーバの書き込み動作を示し、(b) は、時間インタリーバの読み取り動作を示す。第 1 X F E C B L O C K は、T I メモリの第 1 列に列方向に書き込まれ、第 2 X F E C B L O C K は次の列に書き込まれ、その他は (a) に示した通りである。そして、インタリービングアレイ内に、各セルは対角線方向に読み取られる。第 1 行（一番左側の列から始める列に沿って右側にある）から最後の行に對角線方向に読み取る間、N r セルは、(b) に示したように読み取られる。具体的に、連続的に読み取られる T I メモリセルの位置を

50

【化 1 1】

$$z_{n,s,i} (i = 0, \dots, N_r N_c)$$

である仮定すると、そのようなインタリービングアレイにおける読み取りプロセスは、行インデックス

【化 1 2】

$$R_{n,s,i}$$

、列インデックス

10

【化 1 3】

$$C_{n,s,i}$$

、及び関連したツイスティングパラメータ

【化 1 4】

$$T_{n,s,i}$$

を次の表現のように計算することによって行われる。

20

【0 4 3 1】

【数 9】

$$GENERATE(R_{n,s,i}, C_{n,s,i}) =$$

{

$$R_{n,s,i} = \text{mod}(i, N_r),$$

$$T_{n,s,i} = \text{mod}(S_{\text{shift}} \times R_{n,s,i}, N_c),$$

$$C_{n,s,i} = \text{mod}(T_{n,s,i} + \left\lfloor \frac{i}{N_r} \right\rfloor, N_c)$$

30

}

【0 4 3 2】

【化 1 5】

$$S_{\text{shift}}$$

は、

【化 1 6】

$$N_{\text{xBLOCK_TI}}(n, s)$$

40

とは関係なく、対角線方向読み取りプロセスに対する共通シフト値であって、それは、次の表現のように、P L S 2－S T A Tに与えられた

【化 1 7】

$$N_{\text{xBLOCK_TI_MAX}}$$

によって決定される。

【0 4 3 3】

【数 1 0】

$$\text{for} \begin{cases} N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX} + 1, & \text{if } N_{xBLOCK_TI_MAX} \bmod 2 = 0 \\ N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX}, & \text{if } N_{xBLOCK_TI_MAX} \bmod 2 = 1 \end{cases}$$

$$S_{\text{shift}} = \frac{N'_{xBLOCK_TI_MAX} - 1}{2}$$

【0 4 3 4】

その結果、読み取られるセルの位置は、

【化 1 8】

$$z_{n,s,i} = N_r C_{n,s,i} + R_{n,s,i}$$

10

のような座標によって計算される。

【0 4 3 5】

図 2 7 は、本発明の一実施例に係るツイスト行一列ブロックインタリーバの動作を示す図である。

【0 4 3 6】

より具体的に、図 2 7 は、

【化 1 9】

$$N_{xBLOCK_TI}(0,0) = 3$$

20

、

【化 2 0】

$$N_{xBLOCK_TI}(1,0) = 6$$

、

【化 2 1】

$$N_{xBLOCK_TI}(2,0) = 5$$

である場合、仮想 X F E C B L O C K を含む各 T I グループのための T I メモリ内のインタリーピングアレイを示す。

30

【0 4 3 7】

可変数字

【化 2 2】

$$N_{xBLOCK_TI}(n,s) = N_r$$

は、

【化 2 3】

$$N'_{xBLOCK_TI_MAX}$$

40

より小さいか又は同一である。そのため、受信側で単一メモリインタリーピングを達成するために、

【化 2 4】

$$N_{xBLOCK_TI}(n,s)$$

とは関係なく、ツイスト行一列ブロックインタリーバで使用されるためのインタリーピングアレイは、仮想 X F E C B L O C K を T I メモリに挿入することによって

【化 2 5】

$$N_r \times N_c = N_{\text{cells}} \times N'_{xBLOCK_TI_MAX}$$

50

のサイズに設定され、読み取りプロセスは、次の表現のように行われる。

【0438】

【数11】

$p=0;$

$for\ i=0; i < N_{cells} N'_{xBLOCK_TI_MAX}; i=i+1$

$\{GENERATE(R_{n,s,i}, C_{n,s,i});$

$V_i = N_r C_{n,s,j} + R_{n,s,j}$

$if\ V_i < N_{cells} N_{xBLOCK_TI}(n,s)$

{

$Z_{n,s,p} = V_i; p = p+1;$

}

}

10

【0439】

TIグループの数が3に設定される。時間インターバのオプションは、DP__TI__TYPE = 「0」、DP__FRAME__INTERVAL = 「1」、DP__TI__LENGTH = 「1」、すなわち、NTI = 1、IJUMP = 1、及びPI = 1によってPLS2-STATTデータでシグナルされる。各Ncells = 30セルを有する、TIグループ当たりのXFECBLOCKの数は、それぞれNxBLOCK__TI(0, 0) = 3、NxBLOCK__TI(1, 0) = 6、及びNxBLOCK__TI(2, 0) = 5によってPLS2-DYNデータでシグナルされる。XFECBLOCKの最大数は、

20

【化26】

$$\left\lfloor \frac{N_{xBLOCK_Group_MAX}}{N_{TI}} \right\rfloor = N_{xBLOCK_TI_MAX} = 6$$

につながるNxBLOCK__Group__MAXによってPLS2-STATTデータでシグナルされる。

【0440】

図28は、本発明の実施例に係るツイスト行一列ブロックインターバの対角線方向読み取りパターンを示す図である。

30

【0441】

より具体的に、図28は、

【化27】

$$N'_{xBLOCK_TI_MAX} = 7$$

及びShift = (7 - 1) / 2 = 3の各パラメータを有するそれぞれのインタービングアレイから対角線方向読み取りパターンを示す。擬似コード(pseudocode)のように示された読み取りプロセスにおいて、

【化28】

40

$$V_i \geq N_{cells} N_{xBLOCK_TI}(n,s)$$

である場合、Viの値はスキップされ、Viの次に計算された値が使用される。

【0442】

図29は、本発明の実施例に係るそれぞれのインタービングアレイからインタープされたXFECBLOCKを示す図である。

【0443】

図29は、

【化 2 9】

$$N_{xBLOCK_TI_MAX} = 7$$

及び $Sshift = 3$ のパラメータを有するそれぞれのインタリービングアレイからインタリーブされた $XFECKBLOCK$ を示す図である。

【0444】

以下では本発明の一実施例に係る周波数インタリービング過程について説明する。

【0445】

本発明の一実施例に係る周波数インタリーブ 7020 は、多数のセルで構成された OFDM シンボル構造において周波数ダイバーシチ (diversity) 性能の向上のために毎 OFDM シンボルに対応するセルに対して個別のインタリービングシーケンスを適用するためのものである。

【0446】

本発明では上述した周波数インタリービング方法をランダム周波数インタリービング (random frequency interleaving) 又はランダム FI (random FI) と呼ぶことができ、これは設計者の意図によって変更可能である。

【0447】

上述したように、本発明の一実施例に係る放送信号送信装置又は放送信号送信装置内の周波数インタリーブ 7020 は、少なくとも一つの OFDM シンボル、すなわち、各 OFDM シンボル又はペア (pair) となった 2 つの OFDM シンボル (ペアワイズ (pair-wise) OFDM シンボル又は各 OFDM シンボルペア) のセルに対して個別のインタリービングシーケンスを適用して周波数インタリービングを行うので、周波数ダイバーシチを得ることができる。本発明の一実施例に係る周波数インタリーブは、メインインタリービングシーケンス (又は、基本インタリービングシーケンス) とシンボルオフセット (symbol offset) に基づいて生成された周波数インタリービングアドレス (frequency interleaving address) を用いて入力された OFDM シンボルに対して周波数インタリービングを行うことができる。具体的な内容は後述する。

【0448】

したがって、本発明の一実施例に係る放送信号送信装置又は周波数インタリーブは 2 つのメモリバンクを用いて連続した一対の OFDM シンボル単位で周波数インタリービングを行うピンポン (ping-pong) 周波数インタリーブ構造を有することができる。呼称は設計者の意図によって変更可能である。

【0449】

偶数番目ペア OFDM シンボルに対応するデータセルと奇数番目ペア OFDM シンボルに対応するデータセルは個別の FI メモリバンクで独立してインタリービングされ得る。また、本発明の一実施例に係る周波数インタリーブは、各メモリバンクに入力される連続した一対の OFDM シンボルに対応するデータセルに対して任意のシングルインタリービングシーケンスを用いて書く動作 (writing operation) 及び読む動作 (reading operation) を同時に行うことができる。具体的な動作については後述する。

【0450】

図 30 は、本発明の一実施例に係る周波数インタリーブの動作を示す図である。

【0451】

具体的に、図 30 は、送信側において 2 つのメモリバンクを使用する周波数インタリーブの基本動作を示す。本発明の一実施例に係る周波数インタリービングは、受信側においてシングルメモリを用いた周波数デインタリービングを可能にすることができる。

【0452】

上述したように、本発明の一実施例に係る周波数インタリーブは、ピンポンインタリー

ピング動作を行うことができる。

【0453】

一般に、ピンポンインタリーピング動作は2つのメモリバンクを用いて行う。

【0454】

上述したように、偶数番目のペアOFDMシンボルに対応するデータセルと奇数番目のペアOFDMシンボルに対応するデータセルを、互いに異なるFIメモリバンクで独立してインタリーブすることができる。例えば、1番目の（偶数）OFDMシンボルに対応するデータセルは、1番目のメモリバンクにおいて本発明の一実施例に係るインタリーピングシーケンスによって周波数インタリーブされ、2番目の（奇数）OFDMシンボルに対応するデータセルは、2番目のメモリバンクにおいて本発明の一実施例に係るインタリーピングシーケンスによって周波数インタリーブされ得る。

10

【0455】

図示のように、周波数インタリーバは、デマックス（demux）16000、2つのメモリバンクA16100及びB16200、及びマックス（mux）16300を含むことができる。

【0456】

まず、本発明の一実施例に係る周波数インタリーバは、連続して入力されるOFDMシンボルに対応するデータセルに対してペアリングのためのデマルチプレクシングを行うことができる。その後、本発明の一実施例に係る周波数インタリーバは、各メモリバンクA及びBを用いて、書く動作及び読む動作を含む周波数インタリーピングを行うことができる。

20

【0457】

その後、本発明の一実施例に係る周波数インタリーバは、OFDMシンボルに対応するデータセルの連続した伝送のためのマルチプレクシングを行うことができる。

【0458】

図31は、本発明の一実施例に係る周波数デインタリーピング過程を示す図である。

【0459】

本発明の一実施例に係る放送信号受信装置は、シングルメモリを用いて上述の周波数インタリーピング過程の逆過程を行うことができる。同図は、連続して入力されたOFDMシンボルに対応するデータセルに対してシングルメモリを用いた周波数デインタリーピング過程を示す。

30

【0460】

基本的に、本発明の一実施例に係る周波数デインタリーピングは、上述した周波数インタリーピングの逆過程によって行うことができる。

【0461】

すなわち、図面の左側に示すように、連続して入力されるOFDMシンボルに対応するデータセルに対して、本発明の一実施例に係る放送信号受信装置は、シングルメモリを用いて、上述した周波数インタリーピングの書く動作及び読む動作の逆過程を行うことができる。この場合、シングルメモリのみを使用することによってメモリ使用効率性を増加させることができる。これは、送信側で使用されたピンポンインタリーピング動作によって発生した効果である。

40

【0462】

図32は、入力OFDMシンボルに対応するデータに対するシングルメモリデインタリーピングを示す図である。

【0463】

図32は、放送信号送信装置（又は、周波数インタリーバ7020）で用いられたインタリーピングシーケンスを、毎ペアワイズOFDMシンボルに対応するデータシンボルに適用してデインタリーピングを行う放送信号受信装置又は放送信号受信装置の周波数デインタリーバの動作を概念化して示す図である。

【0464】

50

上述したように、本発明の一実施例に係る放送信号受信装置は、シングルメモリを用いて、上述した周波数インタリーブング過程の逆過程を行うことができる。同図は、入力された連続したOFDMシンボルに対応するデータシンボルに対するシングルメモリ周波数デインタリーブングを行う放送信号受信装置の動作を示す。

【0465】

本発明の一実施例に係る放送信号受信装置は、上述した周波数インタリーブ7020の動作の逆過程を行うことができる。したがって、デインタリーブングシーケンスは上述したインタリーブングシーケンスに対応する。

【0466】

図33は、本発明の一実施例に係る各メモリバンク内でインタリーブングシーケンスの変更過程を説明する数式を示す図である。

10

【0467】

上述したように、本発明の一実施例に係る周波数インタリーブは、基本インタリーブングシーケンスに基づいてシンボルオフセットを生成して計算された周波数インタリーブングアドレスを用いて周波数インタリーブングを行うことができる。

【0468】

図面の上段に位置しているブロックは、 i 番目のOFDMシンボルペアの1番目のOFDMシンボルに対応するデータセルに対する周波数インタリーブング過程を表す数式であり、図面の下段に位置しているブロックは、 i 番目のOFDMシンボルペアの2番目のOFDMシンボルに対応するデータセルに対する周波数インタリーブング過程を表す数式である。

20

【0469】

ランダムシーケンスを、基本インタリーブングシーケンスジェネレータ(basic interleaving sequence generator)によって生成することができる。具体的な内容は後述する。

【0470】

シンボルオフセットは、後述するシンボルオフセットジェネレータ(symbol offset generator)によって生成することができる。具体的な内容は後述する。

【0471】

可用のデータセル(セルマップ7010から出力されたセル)を、一つのOFDMシンボル内でインタリーブすることができる。本発明の一実施例に係るNdاتاはデータセルの個数を意味し、Ndاتاの最大値をNmax又はMmaxと表現することができる。Nmax値はFFTモードによって変わってもよく、呼称や該当の値は設計者の意図によって変更可能である。

30

【0472】

$H_j(k)$ は、各FFTモードに対するインタリーブングアドレス又はインタリーブングシーケンスを意味する。上述したように、本発明の一実施例に係る周波数インタリーブ7020は、一つのOFDMシンボルに対応するデータセルをランダムにインタリーブして周波数端におけるダイバーシチ(diversity)を得るために用いる。したがって、一つの信号フレームにおいて最大インタリーブングゲインを得るために、本発明の一実施例に係る周波数インタリーブ7020は、連続した2つのOFDMシンボルから構成されたOFDMシンボルペアに対応するデータセル単位でインタリーブングシーケンスを適用することができる。

40

【0473】

また、上述したように、本発明の一実施例に係るOFDMジェネレーションブロック1030は、入力データに対してIFFT変換を行うことができる。

【0474】

以下ではランダムインタリーブングシーケンスを生成する周波数インタリーブ7020の動作を説明する。

50

【0475】

ランダムインタリーブングシーケンスジェネレータは、周波数インタリーブそのものを意味してもよく、周波数インタリーブに含まれるブロック又はモジュールとして説明されてもよい。

【0476】

ランダムインタリーブングシーケンスジェネレータはインタリーブングアドレスジェネレータ又はインタリーブングシーケンスジェネレータと呼ばれてもよく、これは設計者の意図によって変更可能である。本発明の一実施例に係るインタリーブングシーケンスジェネレータは基本インタリーブングシーケンスジェネレータ (basic interleaving sequence generator)、シンボルオフセットジェネレータ (symbol offset generator)、モジュロオペレータ (modulo operator)、アドレスチェックブロック (address check block) を含むことができる。本発明の一実施例に係る基本インタリーブングシーケンスジェネレータはランダムメインシーケンスジェネレータと呼ばれてもよく、アドレスチェックブロックはメモリインデックスチェックブロックと呼ばれてもよい。各ブロックの名称又は位置、機能などは設計者の意図によって変更可能な事項である。

【0477】

上述したように、本発明の一実施例に係るFFTモード又はFFTサイズは8K、16K、32Kなどに行うことができる。これは設計者の意図によって変更可能な事項である。

【0478】

以下ではランダムインタリーブングシーケンスジェネレータ (random interleaving sequence generator) を説明する。

【0479】

本発明の一実施例に係る周波数インタリーブは、上述したように、毎OFDMシンボルごとに異なるインタリーブングシーケンス又はインタリーブングアドレスを適用してインタリーブングを行うことによって周波数ダイバーシチを得ることができる。本発明の一実施例に係るランダムインタリーブングシーケンスジェネレータの論理的構成 (logical composition) は、毎シングルOFDMシンボル内にあるデータセルをインタリーブするためのランダムメインシーケンスジェネレータ (random main-sequence generator) ($C_j(K)$) 及びシンボルオフセットジェネレータ (random symbol-offset generator) を生成又は変更するためのランダムシンボルオフセットジェネレータ (random symbol-offset generator) を含むことができる。

【化30】

Slj/2]

を含むことができる。また、本発明の一実施例に係るランダムインタリーブングシーケンスジェネレータは、上述したインタリーブングシーケンス又はインタリーブングアドレスを生成することができる。

【0480】

上述したように、本発明の一実施例に係るランダムメインシーケンスジェネレータは基本インタリーブングシーケンスジェネレータ (basic interleaving sequence generator) と呼ぶことができ、これは設計者の意図によって変更可能である。本発明の一実施例に係るランダムメインシーケンスジェネレータは各FFTモードごとに決定された特定大きさのバイナリシーケンス (binary sequence) を用いてメインシーケンスを生成することができる。

【0481】

本発明の一実施例に係るランダムメインシーケンスジェネレータは、スプレッド (spread) 及びランダムマイザ (randomizer) を含むことができ、周波数ド

メイン上の任意性 (full randomness) のためのレンダリング (rendering) を行うことができる。

【0482】

本発明の一実施例に係るランダムシンボルオフセットジェネレータは上述したシンボルオフセットジェネレータと呼ばれてもよく、これは設計者の意図によって変更可能である。

【0483】

本発明の一実施例に係るシンボルオフセットジェネレータは k ビットのスプレッド及び $(X - k)$ ビットのランダムマイザを含むことができ、時間ドメイン上で $2k$ だけのスプレディング (spreading) のためのレンダリングを行うことができる。

10

【0484】

上述したスプレッド及びランダムマイザは、インタリービングシーケンス生成時に、スプレディング効果及びランダム効果を発生させるために使用することができる。

【0485】

以下ではFFTサイズが $8K$ である場合の周波数インタリーブについて説明する。

【0486】

本発明の一実施例に係る周波数インタリーブは $8K$ FFTモード (又は、 $8K$ モード) の場合に次の論理 (logical) 構造を含むことができる。

【0487】

基本インタリービングシーケンスジェネレータは1ビットスプレッド及び12ビットランダムマイザを含むことができ、シンボルオフセットジェネレータは k ビットのスプレッドと $(13 - k)$ ビットのランダムマイザを含むことができる。これは設計者の意図によって変更可能である。

20

【0488】

図34は、本発明の一実施例に係る $8K$ FFTモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【0489】

(a) は0ビットスプレッドと13ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b) は $8K$ FFTモードのシンボルオフセットジェネレータの動作を表す数式である。

30

【0490】

(a) に示すシンボルオフセットジェネレータは毎OFDMシンボルペア単位で動作することができる。

【0491】

(b) の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式 (PP (primitive polynomial)) を表す。この場合、PPは13th PPになり得、初期値は任意の値に変更可能である。

【0492】

(b) の下段に示す数式は、スプレッドとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアごとに動作することができ、出力されるオフセットの全長は全OFDMシンボル長の半分に該当する。

40

【0493】

図35は、本発明の他の実施例に係る $8K$ FFTモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。(a) は2ビットスプレッドと11ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b) は $8K$ FFTモードのシンボルオフセットジェネレータの動作を表す数式である。

【0494】

(a) に示すシンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルに対して動作することができる。

50

【0495】

(b)の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式(P P)を表す。この場合、P Pは1 1 t h P Pになり得、初期値は任意の値に変更可能である。

【0496】

(b)の下段に示す数式は、スプレッダとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルに対して動作することができる。したがって、出力されるオフセットの全長は全OFDMシンボル長の半分に該当する。

【0497】

図36は、本発明の一実施例に係る8K F F Tモードの周波数インタリーブを示す図である。

10

【0498】

本発明の一実施例に係る8K F F Tモードの周波数インタリーブは、上述したインタリーブシーケンス又はインタリーブアドレスを生成するためにスプレッダ(1-bit toggling)、ランダムマイザ、ランダムシンボルオフセットジェネレータ(シンボルオフセットジェネレータ)、モジュロオペレータ(modulo operator)、メモリインデックスチェック(memory-index check)ブロックを含むことができる。スプレッダ及びランダムマイザは上述した基本インタリーブシーケンスジェネレータに含まれてもよく、メモリインデックスチェックブロックはアドレスチェックブロックと呼ばれてもよい。これは設計者の意図によって変更可能な事項である。

20

【0499】

図示のように、本発明の一実施例に係る周波数インタリーブは、モジュロ演算を行い、生成されたインタリーブシーケンスのメモリインデックスを検証(又は、生成されたインタリーブシーケンスのアドレスを検証)する過程を行うことができる。これは、受信側においてシングルメモリを用いて周波数デインタリーブを行う場合、デインタリーブのパフォーマンスを増加させるためである。上述したように、本発明の一実施例に係る信号フレーム(又は、フレーム)は、ノーマルデータシンボル(又は、データシンボル)、フレームエッジシンボル及びフレームシグナリングシンボルを含むことができる。この場合、フレームエッジシンボル及びフレームシグナリングシンボルはノーマルデータシンボルに比べて長さが短いため、シングルメモリを有する周波数デインタリーブのパフォーマンスが低下することがある。このため、本発明では周波数デインタリーブパフォーマンスを増加させるためにモジュロ演算を行った後、インタリーブシーケンスのアドレス(又は、メモリインデックス)をチェックする周波数インタリーブを提案する。

30

【0500】

以下、各ブロックの動作を説明する。

【0501】

スプレッダは全13ビットのうちのn-ビット上位部分を用いて動作することができ、ルックアップテーブル(lookup-table)に基づくマルチプレクサとして動作可能である。8K F F Tモードの場合、1-ビットマルチプレクサ(又は、トグリング)になり得る。

40

【0502】

ランダムマイザはPN(又は、PRBS(Pseudo Random Bit Stream))ジェネレータによって動作し、インタリーブ時に全体ランダム効果を提供することができる。上述したように、8K F F Tモードの場合、12-ビットを考慮したPN(又は、PRBS)ジェネレータを用いることができる。これは設計者の意図によって変更可能である。

【0503】

シンボルオフセットジェネレータは、毎OFDMシンボルペアに対応するデータセルご

50

とに適用するためのシンボルオフセットを生成することができる。図示のように、8 K の場合、シンボルオフセットは13ビットのビットシーケンスに基づいて決定され得る。結果的に、生成されたシンボルオフセットは、OFDMシンボルペアを構成する2つの連続したシンボル (two consecutive symbols) に対して同じ値 (constant value) になり得る。具体的な動作は上述したとおりであり、省略する。

【0504】

モジュロオペレータは、入力値が N_{data} 又は N_{max} を超える場合に動作することができる。8 K FFTモードの場合、 N_{max} の最大値は8192になり得る。

【0505】

その後、メモリインデックスチェックブロックは、現在生成された値が N_{data} 又は N_{data} の最大値 (N_{max}) より大きい場合、モジュロオペレータから出力された出力値を使用せず、反復的にスプレッダ及びランダムマイザを動作させて、出力メモリインデックス値 (又は、インタリービングアドレス) が N_{data} 又は N_{data} の最大値 (N_{max}) を超えないように調節する役割を担うことができる。

【0506】

図37は、本発明の一実施例に係る8 K FFTモードの周波数インタリーバの動作を表現する数式である。

【0507】

図面の上段に示す数式は、上述した基本インタリービングシーケンスジェネレータに含まれたランダムマイザの初期値設定及びPPを表す。この場合、PPは12th PPになり得、初期値は任意の値に変更可能である。すなわち、図面の上段に示す数式は、上述した基本インタリービングシーケンスを定義するために使用できるバイナリワードシーケンス (binary word sequence) を表す。

【0508】

図面の下段に示す数式は、基本インタリービングシーケンスジェネレータの出力信号に対して周波数インタリーバがインタリービングシーケンス (又は、インタリービングアドレス) を計算する過程を表す。数式に示すように、インタリービングシーケンスを出力するために生成されたシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎OFDMシンボルペアに対応するデータセルに対して同一に適用することができる。

【0509】

上述したように、本発明の一実施例に係るシンボルオフセットジェネレータはkビットスプレッダ及び $(X-k)$ ビットランダムマイザを含むことができる。

【0510】

kビットスプレッダは、2kマルチプレクサによって動作し、シンボル間スプレディング性質を最大化 (又は、コリレーション性質を最小化) するように最適化設計され得る。

【0511】

ランダムマイザは、NビットPNジェネレータ (又は、NビットPRBSジェネレータ) によって動作し、任意性を提供するように設計され得る。

【0512】

8 K FFTモードのシンボルオフセットジェネレータは0/1/2ビットスプレッダ及び13/12/11ビットランダムジェネレータ (又は、PNジェネレータ) を含むことができる。これは設計者の意図によって変更可能である。

【0513】

図38は、本発明の一実施例に係る8 K FFTモードの周波数インタリーバの論理 (logical) 構造図である。

【0514】

上述したように、本発明の一実施例に係る8 K FFTモードの周波数インタリーバは基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジ

10

20

30

40

50

ュロオペレータ及びメモリインデックスチェックブロックを含むことができる。

【0515】

具体的な説明は上述したとおりであり、省略する。

【0516】

以下では8K F F Tモードの周波数インタリーバの他の実施例を説明する。8K F F Tモードの周波数インタリーバの他の実施例は、基本インタリービングシーケンスのランダムマイザがビットシャッフリング (b i t s h u f f l i n g) をさらに含むという点で異なる。

【0517】

図39は、本発明の他の実施例に係る8K F F Tモードの周波数インタリーバを示す図である。

10

【0518】

本発明の他の実施例に係る8K F F Tモードの周波数インタリーバは、上述したインタリービングシーケンス又はインタリービングアドレスを生成するために基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びメモリインデックスチェックブロックを含むことができるが、基本インタリービングシーケンスジェネレータでビットシャッフリングを行うという点で異なる。ビットシャッフリング以外の動作は上述のとおりであり、省略する。

【0519】

ビットシャッフリングは、スプレディング性質又は任意性を最適化する機能を有し、N d a t aを考慮して設計される。8K F F Tモードの場合、ランダムマイザは12ビットPNジェネレータを使用することができ、これは変更可能である。

20

【0520】

図40は、本発明の一実施例に係る8K F F Tモードの周波数インタリーバのビットシャッフリング及び周波数インタリーバの動作を表現する数式である。

【0521】

(a)は、上述した8K F F Tモードのビットシャッフリングを表し、(b)は、8K F F Tモードの周波数インタリーバの動作を表現する数式である。

【0522】

(a)に示すように、8K F F Tモードのビットシャッフリングを、メモリインデックス計算時にPNジェネレータのレジスタのビットを混ぜるために用いることができる。(a)の上段は、ビットシャッフリングの動作を示し、下段は、12ビットの場合、ビットシャッフリングの実施例を示す。

30

【0523】

図示のように、ビットシャッフリングの結果、8K F F Tモードの周波数インタリーバで用いられる基本インタリービングシーケンスは、12ビットのバイナリワードシーケンスがR又はR'に変更され得る。変更されたバイナリワードシーケンスは、毎OFDMシンボルペアに対応するデータセルに対して同一に適用されてもよく、OFDMシンボルペアを構成する2つのOFDMシンボルのそれぞれに対応するデータセルごとに個別に適用されてもよい。

40

【0524】

(b)の上段に示す数式は、上述した基本インタリービングシーケンスジェネレータに含まれたランダムマイザの初期値設定及びPPを表す。この場合、PPは12 t h P Pになり得、初期値は任意の値に変更可能である。すなわち、図面の上段に示す数式は、上述した基本インタリービングシーケンスを定義するために使用できるバイナリワードシーケンス (b i n a r y w o r d s e q u e n c e) を表す。

【0525】

(b)の下段に示す数式は、基本インタリービングシーケンスジェネレータの出力信号に対して周波数インタリーバがインタリービングシーケンス (又は、インタリービングアドレス) を計算する過程を表す。数式に示すように、インタリービングシーケンスを出力

50

するためにシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎OFDMシンボルペアに対応するデータセルに対して同一に適用することができる。

【0526】

以下ではFFTサイズが16Kである場合の周波数インターバについて説明する。

【0527】

本発明の一実施例に係る周波数インターバは、16K FFTモードの場合、次の論理構造を含むことができる。基本インタービングシーケンスジェネレータは1ビットスプレッダ及び13ビットランダムマイザを含むことができ、シンボルオフセットジェネレータはkビットのスプレッダと(14-k)ビットのランダムマイザを含むことができる。これは設計者の意図によって変更可能である。

10

【0528】

図41は、本発明の一実施例に係る16K FFTモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【0529】

(a)は、0ビットスプレッダと14ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b)は、16K FFTモードのシンボルオフセットジェネレータの動作を表す数式である。

【0530】

(a)に示すシンボルオフセットジェネレータは、毎OFDMシンボルペアに対応するデータセルごとに動作することができる。

20

【0531】

(b)の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式(PP (primitive polynomial))を表す。この場合、PPは14th PPになり得、初期値は任意の値に変更可能である。

【0532】

(b)の下段に示す数式は、スプレッダとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに動作することができ、出力されるオフセットの全長は全OFDMシンボル長の半分に該当する。

30

【0533】

図42は、本発明の他の実施例に係る16K FFTモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【0534】

(a)は、2ビットスプレッダと12ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b)は、16K FFTモードのシンボルオフセットジェネレータの動作を表す数式である。

【0535】

(a)に示すシンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに動作することができる。

40

【0536】

(b)の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式(PP)を表す。この場合、PPは12th PPになり得、初期値は任意の値に変更可能である。

【0537】

(b)の下段に示す数式は、スプレッダとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに動作することができる。したがって、出力されるオフセットの全長は全OFDMシンボルに対応するデータシンボル長の半分に該当する。

【0538】

50

図43は、本発明の一実施例に係る16K F F Tモードの周波数インタリーブを示す図である。

【0539】

本発明の一実施例に係る16K F F Tモードの周波数インタリーブは、上述したインタリーブシーケンス又はインタリーブアドレスを生成するためにスプレッダ（1-bit toggling）、ランダムマイザ、ランダムシンボルオフセットジェネレータ（シンボルオフセットジェネレータ）、モジュロオペレータ（modulo operator）、メモリインデックスチェック（memory-index check）ブロックを含むことができる。スプレッダ及びランダムマイザは上述した基本インタリーブシーケンスジェネレータに含まれてもよく、メモリインデックスチェックブロックはアドレスチェックブロックと呼ばれてもよい。これは設計者の意図によって変更可能な事項である。

10

【0540】

以下、各ブロックの動作を説明する。

【0541】

スプレッダは全14ビットのうちのnビットの上位部分を用いて動作することができ、ルックアップテーブル（look-up table）に基づくマルチプレクサとして動作可能である。16K F F Tモードの場合、1ビットマルチプレクサ（又は、トグリング）になり得る。

【0542】

ランダムマイザは、PN（又は、PRBS（Pseudo Random Bit Stream））ジェネレータによって動作し、インタリーブ時に全体ランダム効果を提供することができる。上述したように、16K F F Tモードの場合、13ビットを考慮したPN（又は、PRBS）ジェネレータを用いることができる。これは設計者の意図によって変更可能である。

20

【0543】

シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに適用するためのシンボルオフセットを生成することができる。図示のように、16Kの場合、シンボルオフセットは14ビットのビットシーケンスに基づいて決定され得る。シンボルオフセットの値（value）はOFDMシンボルペアを構成する2つの連続したシンボル（two consecutive symbols）に対応するデータセルに対して同一である。

30

【0544】

モジュロオペレータは、入力値がNdata又はNmaxを超える場合に動作することができる。16K F F Tモードの場合、Nmaxの最大値は16384になり得る。

【0545】

その後、メモリインデックスチェックブロックは、現在生成された値がNdata又はNdataの最大値（Nmax）より大きい場合、モジュロオペレータから出力された出力値を使用せず、反復的にスプレッダ及びランダムマイザを動作させて、出力メモリインデックス値（又は、インタリーブアドレス）がNdata又はNdataの最大値（Nmax）を超えないように調節する役割を担うことができる。

40

【0546】

図44は、本発明の一実施例に係る16K F F Tモードの周波数インタリーブの動作を表現する数式である。

【0547】

図面の上段に示す数式は、上述した基本インタリーブシーケンスジェネレータに含まれたランダムマイザの初期値設定及びPPを表す。この場合、PPは13th PPになり得、初期値は任意の値に変更可能である。すなわち、図面の上段に示す数式は、上述した基本インタリーブシーケンスを定義するために使用できるバイナリワードシーケンス（binary word sequence）を表す。

50

【0548】

図面の下段に示す数式は、基本インタリービングシーケンスジェネレータの出力信号に対して周波数インタリーバがインタリービングシーケンス（又は、インタリービングアドレス）を計算する過程を表す。数式に示すように、インタリービングシーケンスを出力するためにシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎OFDMシンボルペアに対応するデータセルに対して同一に適用することができる。

【0549】

上述したように、本発明の一実施例に係るシンボルオフセットジェネレータは k ビットスプレッダ及び $(X - k)$ ビットランダムマイザを含むことができる。

10

【0550】

k ビットスプレッダは $2k$ マルチプレクサによって動作し、シンボル間スプレディング性質を最大化（又は、コリレーション性質を最小化）するように最適化設計され得る。

【0551】

ランダムマイザは N ビットPNジェネレータ（又は、 N ビットPRBSジェネレータ）によって動作し、任意性を提供するように設計され得る。

【0552】

16K FFTモードのシンボルオフセットジェネレータは0/1/2ビットスプレッダ及び14/13/12ビットランダムジェネレータ（又は、PNジェネレータ）を含むことができる。これは設計者の意図によって変更可能である。

20

【0553】

図45は、本発明の一実施例に係る16K FFTモードの周波数インタリーバの論理構造図である。

【0554】

上述したように、本発明の一実施例に係る16K FFTモードの周波数インタリーバは基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びメモリインデックスチェックブロックを含むことができる。

【0555】

具体的な説明は上述したとおりであり、省略する。

【0556】

30

以下では16K FFTモードの周波数インタリーバの他の実施例を説明する。16K FFTモードの周波数インタリーバの他の実施例は、基本インタリービングシーケンスのランダムマイザがビットシャッフリング（bit shuffling）をさらに含むという点で異なる。

【0557】

図46は、本発明の他の実施例に係る16K FFTモードの周波数インタリーバを示す図である。

【0558】

本発明の他の実施例に係る16K FFTモードの周波数インタリーバは、上述したインタリービングシーケンス又はインタリービングアドレスを生成するために基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びメモリインデックスチェックブロックを含むことができるが、基本インタリービングシーケンスジェネレータでビットシャッフリングを行うという点で異なる。ビットシャッフリング以外のブロックの動作は上述のとおりであり、省略する。

40

【0559】

ビットシャッフリングはスプレディング性質又は任意性を最適化する機能を有し、Ndataを考慮して設計される。16K FFTモードの場合、ランダムマイザは13ビットPNジェネレータを使用することができ、これは変更可能である。

【0560】

図47は、本発明の一実施例に係る16K FFTモードの周波数インタリーバのビッ

50

トシャッフリング及び周波数インタリーバの動作を表現する数式である。

【0561】

(a) は、上述した 16K FFT モードのビットシャッフリングを表し、(b) は、16K FFT モードの周波数インタリーバの動作を表現する数式である。

【0562】

(a) に示すように、16K FFT モードのビットシャッフリングを、メモリインデックス計算時に PN ジェネレータのレジスタのビットを混ぜるために用いることができる。(a) の上段は、ビットシャッフリングの動作を表し、下段は、13 ビットの場合、ビットシャッフリングの実施例を示す。

【0563】

10

図示のように、ビットシャッフリングの結果、16K FFT モードの周波数インタリーバで用いられる基本インタリービングシーケンスは、13 ビットのバイナリワードシーケンスが R 又は R' に変更され得る。変更されたバイナリワードシーケンスは毎 OFDM シンボルペアに対応するデータセルに対して同一に適用されてもよく、OFDM シンボルペアを構成する 2 つの OFDM シンボルのそれぞれに対応するデータセルに対して異なって適用されてもよい。

【0564】

(b) の上段に示す数式は、上述した基本インタリービングシーケンスジェネレータに含まれたランダムマイザの初期値設定及び PP を表す。この場合、PP は 13th PP になり得、初期値は任意の値に変更可能である。すなわち、図面の上段に示す数式は、上述した基本インタリービングシーケンスを定義するために使用できるバイナリワードシーケンス (binary word sequence) を表す。

20

【0565】

(b) の下段に示す数式は、基本インタリービングシーケンスジェネレータの出力信号に対して周波数インタリーバがインタリービングシーケンス (又は、インタリービングアドレス) を計算する過程を表す。数式に示すように、インタリービングシーケンスを出力するためにシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎 OFDM シンボルペアに対応するデータセルに対して同一に適用することができる。

【0566】

30

以下では FFT サイズが 32K である場合の周波数インタリーバについて説明する。

【0567】

本発明の一実施例に係る周波数インタリーバは、32K FFT モードの場合、次の論理構造を含むことができる。

【0568】

基本インタリービングシーケンスジェネレータは 1 ビットスプレッド及び 14 ビットランダムマイザを含むことができ、シンボルオフセットジェネレータは k ビットのスプレッドと (15 - k) ビットランダムマイザを含むことができる。これは設計者の意図によって変更可能である。

【0569】

40

図 48 は、本発明の一実施例に係る 32K FFT モードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【0570】

(a) は、0 ビットスプレッドと 15 ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b) は、32K FFT モードのシンボルオフセットジェネレータの動作を表す数式である。

【0571】

(a) に示すシンボルオフセットジェネレータは、毎 OFDM シンボルペアに対応するデータセルごとに動作することができる。

【0572】

50

(b)の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式 (PP (primitive polynomial)) を表す。この場合、PPは15th PPになり得、初期値は任意の値に変更可能である。

【0573】

(b)の下段に示す数式は、スプレッダとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに動作することができる。したがって、出力されるオフセットの全長は全OFDMシンボルに対応するデータシンボル長の半分に該当する。

【0574】

図49は、本発明の他の実施例に係る32K FFTモードのシンボルオフセットジェネレータ及びシンボルオフセットジェネレータの動作を表す数式である。

【0575】

(a)は、2ビットスプレッダと13ビットランダムマイザを含むシンボルオフセットジェネレータを示し、(b)は、32K FFTモードのシンボルオフセットジェネレータの動作を表す数式である。

【0576】

(a)に示すシンボルオフセットジェネレータは毎OFDMシンボルペアごとに動作することができる。

【0577】

(b)の上段に示す数式は、ランダムマイザの初期値設定及び原始多項式 (PP) を表す。この場合、PPは13th PPになり得、初期値は任意の値に変更可能である。

【0578】

(b)の下段に示す数式は、スプレッダとランダムマイザの出力信号に対してシンボルオフセットを計算及び出力する過程を表す。数式に示すように、シンボルオフセットジェネレータは毎OFDMシンボルペアに対応するデータセルごとに動作することができる。したがって、出力されるオフセットの全長は全OFDMシンボルに対応するデータシンボル長の半分に該当する。

【0579】

図50は、本発明の一実施例に係る32K FFTモードの周波数インタリーバを示す図である。

【0580】

本発明の一実施例に係る32K FFTモードの周波数インタリーバは、上述したインタリービングシーケンス又はインタリービングアドレスを生成するためにスプレッダ (1-bit toggling)、ランダムマイザ、ランダムシンボルオフセットジェネレータ (シンボルオフセットジェネレータ)、モジュロオペレータ (modulo operator)、メモリインデックスチェック (memory-index check) ブロックを含むことができる。スプレッダ及びランダムマイザは上述した基本インタリービングシーケンスジェネレータに含まれてもよく、メモリインデックスチェックブロックはアドレスチェックブロックと呼ばれてもよい。これは設計者の意図によって変更可能な事項である。

【0581】

以下、各ブロックの動作を説明する。

【0582】

スプレッダは、全15ビットのうちのnビットの上位部分を用いて動作することができる。ルックアップテーブル (look-up table) に基づくマルチプレクサとして動作可能である。32K FFTモードの場合、1ビットマルチプレクサ (又は、トグリング) になり得る。

【0583】

ランダムマイザはPN (又は、PRBS (Pseudo Random Bit Str

10

20

30

40

50

e a m)) ジェネレータによって動作し、インタリービング時に全体ランダム効果を提供することができる。上述したように、32K FFTモードの場合、14ビットを考慮したPN（又は、PRBS）ジェネレータを用いることができる。これは設計者の意図によって変更可能である。

【0584】

シンボルオフセットジェネレータは毎OFDMシンボルペアごとに適用するためのシンボルオフセットを生成することができる。図示のように、8Kの場合、シンボルオフセットは15ビットのビットシーケンスに基づいて決定され得る。シンボルオフセットの値はOFDMシンボルペアを構成する2つの連続したシンボル（two consecutive symbols）に対応するデータセルに対して同一である。具体的な動作は上述したとおりであり、省略する。

10

【0585】

モジュロオペレータは、入力値がNd a t a又はNm a xを超える場合に動作することができる。32K FFTモードの場合、Nm a xの最大値は32768になり得る。

【0586】

その後、メモリインデックスチェックブロックは、現在生成された値がNd a t a又はNd a t aの最大値（Nm a x）より大きい場合、モジュロオペレータから出力された出力値を使用せず、反復的にスプレッダ及びランダムマイザを動作させて出力メモリインデックス値（又は、インタリービングアドレス）がNd a t a又はNd a t aの最大値（Nm a x）を超えないように調節する役割を担うことができる。

20

【0587】

図51は、本発明の一実施例に係る32K FFTモードの周波数インタリーバの動作を表現する数式である。

【0588】

図面の上段に示す数式は、上述した基本インタリービングシーケンスジェネレータに含まれたランダムマイザの初期値設定及びPPを表す。この場合、PPは14th PPになり得、初期値は任意の値に変更可能である。

【0589】

すなわち、図面の上段に示す数式は、上述した基本インタリービングシーケンスを定義するために使用できるバイナリワードシーケンス（binary word sequence）を表す。

30

【0590】

図面の下段に示す数式は、基本インタリービングシーケンスジェネレータの出力信号に対して周波数インタリーバがインタリービングシーケンス（又は、インタリービングアドレス）を計算する過程を表す。数式に示すように、インタリービングシーケンスを出力するためにシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎OFDMシンボルペアに対応するデータセルに対して同一に適用することができる。

【0591】

上述したように、本発明の一実施例に係るシンボルオフセットジェネレータはkビットスプレッダ及び（X-k）ビットランダムマイザを含むことができる。kビットスプレッダは2kマルチプレクサによって動作し、シンボル間スプレディング性質を最大化（又は、コリレーション性質を最小化）するように最適化設計され得る。

40

【0592】

ランダムマイザはNビットPNジェネレータ（又は、NビットPRBSジェネレータ）によって動作し、任意性を提供するように設計され得る。32K FFTモードのシンボルオフセットジェネレータは0/1/2ビットスプレッダ及び15/14/13ビットランダムジェネレータ（又は、PNジェネレータ）を含むことができる。これは設計者の意図によって変更可能である。

【0593】

50

図52は、本発明の一実施例に係る32K FFTモードの周波数インタリーブの論理構造図である。

【0594】

上述したように、本発明の一実施例に係る32K FFTモードの周波数インタリーブは基本インタリーブシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びメモリインデックスチェックブロックを含むことができる。

【0595】

具体的な説明は上述したとおりであり、省略する。

【0596】

以下では32K FFTモードの周波数インタリーブの他の実施例を説明する。32K

10

FFTモードの周波数インタリーブの他の実施例は基本インタリーブシーケンスのランダムイザがビットシャッフリング (b i t s h u f f l i n g) をさらに含むという点で異なる。

【0597】

図53は、本発明の他の実施例に係る32K FFTモードの周波数インタリーブを示す図である。

【0598】

本発明の他の実施例に係る32K FFTモードの周波数インタリーブは、上述したインタリーブシーケンス又はインタリーブアドレスを生成するために基本インタリーブシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びメモリインデックスチェックブロックを含むことができるが、基本インタリーブシーケンスジェネレータでビットシャッフリングを行うという点で異なる。ビットシャッフリング以外の動作は上述のとおりであり、省略する。

20

【0599】

ビットシャッフリングはスプレディング性質又は任意性を最適化する機能を有し、Nd a t aを考慮して設計される。32K FFTモードの場合、ランダムイザは14ビットPNジェネレータを使用することができ、これは変更可能である。

【0600】

図54は、本発明の一実施例に係る32K FFTモードの周波数インタリーブのビットシャッフリング及び周波数インタリーブの動作を表現する数式である。

30

【0601】

(a)は、上述した32K FFTモードのビットシャッフリングを表し、(b)は、32K FFTモードの周波数インタリーブの動作を表現する数式である。

【0602】

(a)に示すように、32K FFTモードのビットシャッフリングを、メモリインデックス計算時にPNジェネレータのレジスタのビットを混ぜるために用いることができる。(a)の上段は、ビットシャッフリングの動作を表し、下段は、14ビットである場合、ビットシャッフリングの実施例を示す。

【0603】

図示のように、ビットシャッフリングの結果、8K FFTモードの周波数インタリーブで用いられる基本インタリーブシーケンスは、14ビットのバイナリワードシーケンスがR又はR'に変更され得る。変更されたバイナリワードシーケンスは毎OFDMシンボルペアに対応するデータセルに対して同一に適用されてもよく、OFDMシンボルペアを構成する2つのOFDMシンボルのそれぞれに対応するデータセルに対して異なって適用されてもよい。

40

【0604】

(b)の上段に示す数式は、上述した基本インタリーブシーケンスジェネレータに含まれたランダムイザの初期値設定及びPPを表す。この場合、PPは14 t h PPになり得、初期値は任意の値に変更可能である。すなわち、図面の上段に示す数式は、上述した基本インタリーブシーケンスを定義するために使用できるバイナリワードシー

50

ケンス (binary word sequence) を表す。

【0605】

(b) の下段に示す数式は、基本インタリーブングシーケンスジェネレータの出力信号に対して周波数インタリーブがインタリーブングシーケンス (又は、インタリーブングアドレス) を計算する過程を表す。数式に示すように、インタリーブングシーケンスを出力するためにシンボルオフセットが用いられてもよく、モジュロオペレーション及びアドレスチェック動作が行われる。上述したように、一つのシンボルオフセットを毎 OFDM シンボルペアに対応するデータセルに対して同一に適用することができる。

【0606】

以下では本発明の 32K FFT モードの周波数インタリーブの他の実施例を説明する。

【0607】

本発明の 32K FFT モードの周波数インタリーブは、上述したように、OFDM シンボルペアに対応するデータ (又は、データセル) に対して同じインタリーブングシーケンス又はインタリーブングアドレスを適用することができる。この場合、本発明の一実施例に係る 32K FFT モードの周波数インタリーブは、OFDM シンボルペアの偶数番目のシンボルに対応するデータセルに対して、インタリーブングシーケンスを用いてメモリに書く動作を行うことができ、OFDM シンボルペアの奇数番目のシンボルに対応するデータセルに対しては、インタリーブングシーケンスを用いてメモリから読む動作を行うことができる。また、本発明の一実施例に係る周波数インタリーブの書く動作及び読む動作は、入力データセルに対して連続してなされ、同時に行われ得る。すなわち、本発明の一実施例に係る周波数インタリーブは、偶数番目のシンボルに対応するデータセルをメモリにランダムに書く動作を行った後、奇数番目のシンボルに対応するデータセルが入力されると、書かれた偶数番目のシンボルに対応するデータセルをメモリから線形的 (linear) に読んでいくと同時に、入力された奇数番目のシンボルに対応するデータセルをメモリに線形的に書くことができる。その後、メモリに書き込まれた奇数番目のシンボルに対応するデータセルはランダムに読み出され得る。また、本発明の一実施例に係る周波数インタリーブは OFDM シンボルペアに対応するデータセルに対して動作するので、信号フレーム内の OFDM シンボルに対応するシンボルの個数は常に偶数となる。

【0608】

本発明の 32K FFT モードの周波数インタリーブは、毎 OFDM シンボルペアに対応するデータセルごとに異なるインタリーブングシーケンスを用いてランダム性質を向上させてダイバーシチ性能を最大化することができる。具体的に、本発明の 32K FFT モードの周波数インタリーブは、毎 OFDM シンボルペアに対応するデータセルに対して基本インタリーブングシーケンスをシンボルオフセットだけ回転させて、異なるインタリーブングシーケンスを生成することができる。この場合、シンボルオフセットは毎 OFDM シンボルペアに対応するデータセルに対して個別に生成され得る。したがって、送信端において周波数インタリーブング過程で OFDM シンボルペアの偶数番目のシンボルに対応するデータセルが線形的に読まれ、奇数番目のシンボルに対応するデータセルが線形的に書かれるので、本発明の一実施例に係る放送信号受信装置又は放送信号受信装置に含まれた周波数デインタリーブは、シングルメモリを用いた周波数デインタリーブングを行うことができる。この時に要求される最大メモリサイズは 32K になり得る。

【0609】

図 55 は、本発明の 32K FFT モードの周波数インタリーブの動作を表す数式である。

【0610】

図面の上段に示すブロックは、OFDM シンボルペアにおいて偶数番目のシンボルに対応するデータセルと奇数番目のシンボルに対応するデータセルに対する周波数インタリーブング入力及び出力を表す数式である。

【0611】

左側は、周波数インタリービングが、インタリービングが行われた出力データ（インタリーブドベクトル）を表し、右側は、周波数インタリービングの入力データセル（インタリーブインプットベクトル）を表す。図面に示す X_m, l, p は、 m 番目のフレームの l 番目の OFDM シンボルにマップされるセルインデックス p を意味でき、 $X_m, l, H(p)$ は、 m 番目のフレームの l 番目の OFDM シンボルにマップされるセルインデックス p がインタリービングアドレス（又は、インタリービングシーケンス）によって読まれたことを意味する。

【0612】

すなわち、図面に示す数式は、OFDM シンボルペアの偶数番目のシンボルに対応するデータセルはインタリービングシーケンスを用いてメモリに書かれたことを表し、奇数番目のシンボルに対応するデータセルはインタリービングシーケンスによって読まれたことを表す。

【0613】

図面の下段に示すブロックは、各 OFDM シンボルペアごとに適用されるインタリービングシーケンスを表す。図示のように、インタリービングシーケンスをシンボルオフセット及び N_{max} 値を用いて計算することができる。 N_{max} の大きさは上述したとおりである。

【0614】

以下では本発明の 16K FFT モードの周波数インタリーブの他の実施例を説明する。

【0615】

本発明の 16K FFT モードの周波数インタリーブは OFDM シンボルペアに対応するセルに対して同じインタリービングシーケンスを適用することができる。この場合、本発明の一実施例に係る 16K FFT モードの周波数インタリーブは 32K FFT モードの周波数インタリーブと同様に、OFDM シンボルペアの偶数番目のシンボルに対応するデータセルに対してインタリービングシーケンスを用いてメモリに書く動作を行うことができ、OFDM シンボルペアの奇数番目のシンボルに対応するデータセルに対してはインタリービングシーケンスを用いてメモリから読む動作を行うことができる。16K FFT モードの周波数インタリーブの動作は 32K FFT モードの周波数インタリーブの動作と同一であり、具体的な説明は省略する。結果的に、本発明の 16K FFT モードの周波数インタリーブは、受信側がシングルメモリを用いた周波数デインタリービングを行えるようにし、この時に要求される最大メモリ大きさは 16K になり得る。

【0616】

また、本発明の一実施例に係る 16K FFT モードの周波数インタリーブは、各 OFDM シンボルに対応するデータセルに対して互いに異なるインタリービングシーケンスを適用して周波数インタリービングを行うことができる。この場合、本発明の一実施例に係る 16K FFT モードの周波数インタリーブは、入力シンボルに対応するデータセルをメモリからランダムに読む動作を行うべくインタリービングシーケンスが適用されてもよく、フレーム内の OFDM シンボルの個数に対して制約がない。また、本発明の 16K FFT モードの周波数インタリーブは、各 OFDM シンボルに対応するデータセルに対して互いに異なるインタリービングシーケンスを適用する場合にも、各 OFDM シンボルに対応するデータセルごとに基本インタリービングシーケンスをシンボルオフセットだけ回転させて異なるインタリービングシーケンスを生成することができる。この場合、シンボルオフセットは毎 OFDM シンボルペアに対応するデータセルごとに個別に生成されてもよい。

【0617】

この場合、受信側はダブルメモリを用いた周波数デインタリービングを行うことができる。この時に要求される最大メモリ大きさは 32K になり得る。

【0618】

図 56 は、本発明の 16K FFT モードの周波数インタリーブの動作を表す数式であ

る。

【0619】

(a) は、本発明の 16K F F T モードの周波数インタリーバが O F D M シンボルペアに対応するデータセルに対して同じインタリービングシーケンスを適用する場合の動作を表す数式であり、O F D M シンボルペアにおいて偶数番目のシンボルに対応するデータセルと奇数番目のシンボルに対応するデータセルに対する周波数インタリービング入力及び出力を表す数式である。

【0620】

(b) は、本発明の 16K F F T モードの周波数インタリーバが各 O F D M シンボルに対応するデータセルごとに異なるインタリービングシーケンスを適用して読む動作を行う場合の周波数インタリービング入力及び出力を表す数式である。

10

【0621】

具体的に、数式の左側は、周波数インタリービングが行われた出力データ（インタリーブドベクトル）を表し、右側は、周波数インタリービングの入力データセル（インタリーブインプットベクトル）を表す。

【0622】

図面に示す X_m, l, p は、 m 番目フレームの l 番目の O F D M シンボルにマップされるセルインデックス p を意味でき、 $X_m, l, H(p)$ は、 m 番目フレームの l 番目の O F D M シンボルにマップされるセルインデックス p がインタリービングアドレス（又は、インタリービングシーケンス）によって読まれたことを意味する。

20

【0623】

したがって、(a) に示す数式は、O F D M シンボルペアのうちの偶数番目のシンボルに対応するデータセルはインタリービングシーケンスを用いてメモリに書かれたことを表し、奇数番目のシンボルに対応するデータセルはインタリービングシーケンスによって読まれたことを表す。

【0624】

また、(b) に示す数式は、各 O F D M シンボルに対応するデータセルをインタリービングシーケンスを用いて読む過程を表す。

【0625】

図面 (a) 及び (b) の各下段に示すブロックは、各 O F D M シンボルペアごとに適用されるインタリービングシーケンスを表す。図示のように、インタリービングシーケンスをシンボルオフセット及び N_{max} 値を用いて計算することができる。 N_{max} の大きさは上述したとおりである。

30

【0626】

以下では本発明の 8K F F T モードの周波数インタリーバの他の実施例を説明する。

【0627】

本発明の 8K F F T モードの周波数インタリーバは、各 O F D M シンボルに対応するデータセルごとに異なるインタリービングシーケンスを適用することができる。この場合、本発明の一実施例に係る 8K F F T モードの周波数インタリーバは、入力シンボルに対応するデータセルをメモリからランダムに読む動作を行うべくインタリービングシーケンスが適用されてもよく、フレーム内の O F D M シンボルの個数に対して制約がない。また、本発明の 8K F F T モードの周波数インタリーバは、各 O F D M シンボルに対応するデータセルに対して互いに異なるインタリービングシーケンスを適用する場合にも、各 O F D M シンボルに対応するデータセルごとに基本インタリービングシーケンスをシンボルオフセットだけ回転させて異なるインタリービングシーケンスを生成することができる。この場合、シンボルオフセットは毎 O F D M シンボルペアに対応するデータセルごとに個別に生成されてもよい。

40

【0628】

また、受信側はダブルメモリを用いた周波数デインタリービングを行うことができる。この時に要求される最大メモリ大きさは 16K になり得る。

50

【0629】

図57は、本発明の8K F F Tモードの周波数インタリーバの動作を表す数式である。

【0630】

図面の上段に示す数式は、本発明の8K F F Tモードの周波数インタリーバが各O F D Mシンボルに対応するデータセルごとに異なるインタリービングシーケンスを適用して読む動作を行う場合の周波数インタリービング入力及び出力を表す数式である。具体的に、数式の左側は、周波数インタリービングが行われた出力データ（インタリーブドベクトル）を表し、右側は、周波数インタリービングの入力データセル（インタリーブインプットベクトル）を表す。

10

【0631】

図面に示す $X_m, l, H(p)$ は、 m 番目のフレームの l 番目のO F D Mシンボルにマップされるセルインデックス p がインタリービングアドレス（又は、インタリービングシーケンス）によって読まれたことを意味する。

【0632】

したがって、図面の上段に示す数式は、各O F D Mシンボルに対応するデータセルをインタリービングシーケンスを用いて読む過程を表す。

【0633】

図面の下段に示すブロックは、各O F D Mシンボルペアごとに適用されるインタリービングシーケンスを表す。図示のように、インタリービングシーケンスをシンボルオフセット及び N_{max} 値を用いて計算することができる。 N_{max} の大きさは上述したとおりである。

20

【0634】

図58は、各F F Tモードによる周波数インタリーバの入力及び出力を表す数式である。

【0635】

図面上段に示すブロック内の数式は、32K F F Tモード及び16K F F Tモードの周波数インタリーバの入力及び出力の関係であり、一つのインタリービングシーケンスを一つのO F D Mシンボルペアに対応するデータセルに適用する場合を表す。

【0636】

図面の下段に示すブロック内の数式は、16K F F Tモード及び8K F F Tモードの周波数インタリーバの入力及び出力の関係であり、一つのインタリービングシーケンスを一つのO F D Mシンボルに対応するデータセルに適用する場合を表す。

30

【0637】

上述したように、左側は、周波数インタリーバの出力であるインタリーブされたベクトルを意味し、右側は、周波数インタリーバの入力であるインプットデータベクトル（又は、インプットベクトル）を意味する。

【0638】

図59は、本発明の他の実施例に係る32K F F Tモードの周波数インタリーバを示す図である。

40

【0639】

32K F F Tモードの周波数インタリーバは、上述したように、入力O F D Mシンボルペアに対してインタリービングシーケンス又はインタリービングアドレスを用いてインタリーブされ得る。図59に示す32K F F Tモードの周波数インタリーバは、上述したインタリービングシーケンス又はインタリービングアドレスを生成するために基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びアドレスチェックブロックを含むことができる。図59は、図50、図52、図53で説明した周波数インタリーバの他の実施例に該当する。以下、各ブロックについて説明する。

【0640】

50

基本インタリービングシーケンスジェネレータは、基本ランダムアドレスジェネレータ (basic random address generator) 及びワイヤパーミュテーション (wire permutation) ブロックを含むことができる。基本ランダムアドレスジェネレータは1ビットトグリング及び14ビットPNジェネレータを含むことができ、インタリービング時に準任意性 (quasi-random) が発生するように動作することができる。ワイヤパーミュテーションブロックは、PRBSレジスタの値を用いて10進数のアドレスを作る時にビットの順序を変えることができる。この場合、ワイヤパーミュテーションブロックは既に設定されたワイヤパーミュテーションテーブルを用いてビットの順序を変えることができる。

【0641】

10

32K FFTモードの場合、OFDMシンボルペアを構成する各シンボルに対応するデータセルに対して同一のワイヤパーミュテーションテーブルが用いられてもよい。具体的な内容は後述する。

【0642】

シンボルオフセットジェネレータはOFDMシンボルペア単位で動作し、生成された基本インタリービングシーケンスジェネレータから出力された基本インタリービングシーケンスをサイクリックシフト (cyclic shift) するためのシンボルオフセットを生成することができる。

【0643】

モジュロオペレータは、出力されたデータがNmaxを超える場合に動作し、32Kの場合、Nmax値は32768になり得る。

20

【0644】

アドレスチェックブロックとPRBSコントローラは、出力された15ビットのH1 (p)、すなわち、インタリービングシーケンス (又は、インタリービングアドレス) 値が入力データベクトルの大きさ (Ndata) より大きい場合、出力値を使用しないで無視し、反復的に基本インタリービングシーケンスジェネレータの動作を調節してインタリービングアドレス値がNmaxを超えないようにすることができる。

【0645】

上述したように、モジュロオペレータはアドレスチェックブロックより先に動作することができる。これは、OFDMシンボルペアにおいてデータベクトル (又は、データセル) の大きさが互いに異なる場合にも、受信機がシングルメモリを用いてデインタリービングを行えるようにするためである。

30

【0646】

図60は、本発明の他の実施例に係る16K FFTモードの周波数インタリーブを示す図である。

【0647】

16K FFTモードの周波数インタリーブは、上述したように、入力OFDMシンボルペア又は入力OFDMシンボルに対応するデータセルに対してインタリービングシーケンス又はインタリービングアドレスを用いてインタリーブされ得る。図60に示す16K FFTモードの周波数インタリーブは、上述したインタリービングシーケンス又はインタリービングアドレスを生成するために基本インタリービングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びアドレスチェックブロックを含むことができる。図60は、図43、図45、図46で説明した周波数インタリーブの他の実施例に該当する。以下、各ブロックについて説明する。

40

【0648】

基本インタリービングシーケンスジェネレータは、基本ランダムアドレスジェネレータ (basic random address generator) 及びワイヤパーミュテーション (wire permutation) ブロックを含むことができる。基本ランダムアドレスジェネレータは1ビットトグリング及び13ビットPNジェネレータを含むことができ、インタリービング時に準任意性 (quasi-random) が発生す

50

るように動作することができる。ワイヤパーミュテーションブロックは、PRBSレジスタの値を用いて10進数のアドレスを作る時にビットの順序を変えることができる。この場合、ワイヤパーミュテーションブロックは既に設定されたワイヤパーミュテーションテーブルを用いてビットの順序を変えることができる。16K FFTモードの場合、OFDMシンボルペアを構成する各シンボルに対応するデータセルに対して同一のワイヤパーミュテーションテーブルを用いることができ、OFDMシンボルペアを構成する各シンボルに対応するデータセルごとに異なるワイヤパーミュテーションテーブルを用いることができる。具体的な内容は後述する。

【0649】

シンボルオフセットジェネレータはOFDMシンボルペア単位で動作し、生成された基本インタリーピングシーケンスジェネレータから出力された基本インタリーピングシーケンスをサイクリックシフト(cyclic shift)するためのシンボルオフセットを生成することができる。

【0650】

モジュロオペレータは、出力されたデータがNmaxを超える場合に動作し、16Kの場合、Nmax値は16384になり得る。

【0651】

アドレスチェックブロックとPRBSコントローラは出力された14ビットのH1(p)、すなわち、インタリーピングシーケンス(又は、インタリーピングアドレス)値が入力データベクトルの大きさ(Ndata)より大きい場合、出力値を使用しないで無視し、反復的に基本インタリーピングシーケンスジェネレータの動作を調節してインタリーピングアドレス値がNmaxを超えないようにすることができる。

【0652】

上述したように、モジュロオペレータはアドレスチェックブロックより先に動作することができる。これは、OFDMシンボルペアにおいてデータベクトル(データセル)の大きさが互いに異なる場合にも、受信機がシングルメモリを用いてデインタリーピングを行えるようにするためである。

【0653】

図61は、本発明の他の実施例に係る8K FFTモードの周波数インタリーブを示す図である。

【0654】

8K FFTモードの周波数インタリーブは、上述したように、入力シンボルに対してインタリーピングシーケンス又はインタリーピングアドレスを用いてインタリーブされる。図61に示す8K FFTモードの周波数インタリーブは、上述したインタリーピングシーケンス又はインタリーピングアドレスを生成するために基本インタリーピングシーケンスジェネレータ、シンボルオフセットジェネレータ、モジュロオペレータ及びアドレスチェックブロックを含むことができる。図61は、図36、図38、図39で説明した周波数インタリーブの他の実施例に該当する。以下、各ブロックについて説明する。

【0655】

基本インタリーピングシーケンスジェネレータは、基本ランダムアドレスジェネレータ(basic random address generator)及びワイヤパーミュテーション(wire permutation)ブロックを含むことができる。基本ランダムアドレスジェネレータは1ビットトグリング及び12ビットPNジェネレータを含むことができ、インタリーピング時に準任意性(quasi-random)が発生するように動作することができる。ワイヤパーミュテーションブロックは、PRBSレジスタの値を用いて10進数のアドレスを作る時にビットの順序を変えることができる。この場合、ワイヤパーミュテーションブロックは既に設定されたワイヤパーミュテーションテーブルを用いてビットの順序を変えることができる。8K FFTモードの場合、OFDMシンボルペアを構成する各シンボルに対応するデータセルごとに異なるワイヤパーミュテーションテーブルが用いられ得る。具体的な内容は後述する。

【0656】

シンボルオフセットジェネレータはOFDMシンボルペア単位で動作し、生成された基本インタリービングシーケンスジェネレータから出力された基本インタリービングシーケンスをサイクリックシフト(cyclic shift)するためのシンボルオフセットを生成することができる。

【0657】

モジュロオペレータは、出力されたデータがNmaxを超える場合に動作し、8Kの場合、Nmax値は8192になり得る。

【0658】

アドレスチェックブロックとPRBSコントローラは、出力された13ビットのH1(p)、すなわち、インタリービングシーケンス(又は、インタリービングアドレス)値が入力データベクトルの大きさ(Ndata)より大きい場合、出力値を使用しないで無視し、反復的に基本インタリービングシーケンスジェネレータの動作を調節してインタリービングアドレス値がNmaxを超えないようにすることができる。

【0659】

上述したように、モジュロオペレータはアドレスチェックブロックより先に動作することができる。これは、OFDMシンボルペアでデータベクトルの大きさが互いに異なる場合にも受信機がシングルメモリを用いてデインタリービングを行えるようにするためである。

【0660】

図62は、本発明の一実施例に係るワイヤパーミュテーションテーブルを示す図である。

【0661】

各テーブルの1番目の行は、入力されたビットシーケンスのビットポジションを表し、2番目及び3番目の行は、パーミュテーションによって変更されるビットポジションを表す。

【0662】

(a)は、32K FFTモードに対するワイヤパーミュテーションテーブルの実施例であり、入力OFDMシンボルペアを構成するシンボルに対応するデータセルに対して同一に適用されるワイヤパーミュテーションテーブルを示す。

【0663】

(b)は、16K FFTモードに対するワイヤパーミュテーションテーブルの実施例であり、入力OFDMシンボルペアを構成するシンボルに対応するデータセルに対して同一に適用されるワイヤパーミュテーションテーブルを示す。

【0664】

(c)は、16K FFTモードに対するワイヤパーミュテーションテーブルの実施例であり、各OFDMシンボルペアに対応するデータセルごとに個別に適用されるワイヤパーミュテーションテーブルを示す。図示のように、2番目の行は、入力OFDMシンボルペアの偶数番目のシンボルに対応するデータセルの変更されたビットポジションを表し、3番目の行は、入力OFDMシンボルペアの奇数番目のシンボルに対応するデータセルの変更されたビットポジションを表す。

【0665】

(d)は、8K FFTモードに対するワイヤパーミュテーションテーブルの実施例であり、各OFDMシンボルペアに対応するデータセルごとに個別に適用されるワイヤパーミュテーションテーブルを示す。テーブルに対する説明は(c)と同一なので省略する。

【0666】

各ビットポジションは設計者の意図によって変更可能である。

【0667】

図63は、本発明の一実施例に係る基本インタリービングシーケンスジェネレータの動作を表す数式である。

【0668】

上述したように、本発明の一実施例に係る基本インタリーブングシーケンスジェネレータは、各FFTモードごとに異なる大きさのビット数を有するバイナリワード R' を生成することができる。図63は、このようなバイナリワードを生成する過程を表す数式である。これは、任意のPRBSに変更可能である。本発明の一実施例に係る基本インタリーブングシーケンスジェネレータは、生成されたバイナリワード R' に対してワイヤパーミュテーションを経てトグリングを行って基本インタリーブングシーケンスを出力することができる。

【0669】

図64は、本発明の一実施例に係るシンボルオフセットジェネレータの動作を表す数式である。

10

【0670】

上述したように、本発明の一実施例に係るシンボルオフセットジェネレータは、各OFDMシンボルペアに対してシンボルオフセットを生成することができ、生成されたシンボルオフセットはOFDMシンボルペアを構成する2つのシンボルに対応するデータセルに対して同一である。また、シンボルオフセットジェネレータはFFTモードごとに特定値を有するバイナリワード G_k を生成することができる。これは任意のPRBSに変更可能である。

【0671】

図65は、本発明の一実施例に係るインタリーブングアドレスを表す数式である。

20

【0672】

本発明の周波数インタリーブは、上述した基本インタリーブングシーケンス及びシンボルオフセットを用いてインタリーブングアドレス $H_l(p)$ を生成することができる。

【0673】

図面の上段に示す数式は、インタリーブングアドレスを生成する過程を表し、図面の下段に示す数式は、シンボルオフセットを表す。この数式は設計者の意図によって変更可能である。

【0674】

以下では本発明の16K FFTモードの周波数インタリーブの他の実施例を説明する。

30

【0675】

本発明の16K FFTモードの周波数インタリーブは、各OFDMシンボルに対応するデータセルごとに異なるインタリーブングシーケンスを適用することができる。この場合、本発明の一実施例に係る16K FFTモードの周波数インタリーブは、入力シンボルに対応するデータセルをメモリからランダムに読む動作を行うべくインタリーブングシーケンスが適用されてもよく、フレーム内のOFDMシンボルの個数に対して制約がない。また、本発明の16K FFTモードの周波数インタリーブは、各OFDMシンボルごとに異なるインタリーブングシーケンスを適用する場合にも、各OFDMシンボルごとに基本インタリーブングシーケンスをシンボルオフセットだけ回転させて異なるインタリーブングシーケンスを生成することができる。この場合、シンボルオフセットの値は、毎OFDMシンボルペアに対応するセルに対しては同一であり得る。

40

【0676】

結果的に、本発明の16K FFTモードの周波数インタリーブは、受信側がシングルメモリを用いた周波数デインタリーブングを行えるようにし、この時に要求される最大メモリ大きさは16Kになり得る。

【0677】

図66は、本発明の他の実施例に係る16K FFTモードの周波数インタリーブの動作を表す数式である。

【0678】

図66は、図56で説明した16K FFTモードの周波数インタリーブの動作の他の

50

実施例に該当する。同図は、本発明の 16K F F T モードの周波数インタリーブが各 OFDM シンボルに対応するデータセルごとに異なるインタリーブシーケンスを適用してメモリにランダムに書く動作を行う場合の周波数インタリーブ入力及び出力を表す数式である。

【0679】

具体的に、数式の左側は、周波数インタリーブが行われた出力データ（インタリーブドベクトル）を表し、右側は、周波数インタリーブの入力データセル（インタリーブインプットベクトル）を表す。

【0680】

図面に示す X_m, l, p は、 m 番目のフレームの l 番目の OFDM シンボル内のセルインデックス p を意味する。

【0681】

図示のように、インタリーブシーケンスをシンボルオフセット及び N_{max} 値を用いて計算することができる。 N_{max} の大きさは上述したとおりである。

【0682】

また、受信側はダブルメモリを用いた周波数デインタリーブを行うことができる。この時に要求される最大メモリ大きさは 32K になり得る。

【0683】

以下では本発明の 8K F F T モードの周波数インタリーブの他の実施例を説明する。

【0684】

本発明の 8K F F T モードの周波数インタリーブは OFDM シンボルペアに対応するデータセルに対して同じインタリーブシーケンスを適用することができる。この場合、本発明の一実施例に係る 8K F F T モードの周波数インタリーブは、上述した 32K

F F T モードの周波数インタリーブと同様に、OFDM シンボルペアの偶数番目のシンボルに対応するデータセルに対しては書く動作を行うべくインタリーブシーケンスを使用することができ、OFDM シンボルペアの奇数番目のシンボルに対応するデータセルに対しては読む動作を行うべくインタリーブシーケンスを使用することができる。8K F F T モードの周波数インタリーブの動作は、32K F F T モードの周波数インタリーブの動作と同一であり、具体的な説明は省略する。結果的に、本発明の 8K F F T モードの周波数インタリーブは、受信側がシングルメモリを用いた周波数デインタリーブを行えるようにし、この時に要求される最大メモリ大きさは 8K になり得る。

【0685】

また、本発明の一実施例に係る 8K F F T モードの周波数インタリーブは入力シンボルに対応するデータセルをメモリにランダムに書く動作を行うべくインタリーブシーケンスが適用されてもよく、フレーム内の OFDM シンボルの個数に対して制約がない。また、本発明の 8K F F T モードの周波数インタリーブは、各 OFDM シンボルごとに異なるインタリーブシーケンスを適用する場合にも、各 OFDM シンボルごとに基本インタリーブシーケンスをシンボルオフセットだけ回転させて異なるインタリーブシーケンスを生成することができる。この場合、シンボルオフセットは毎 OFDM シンボルペアごとに個別に生成され得る。

【0686】

この場合、受信側ではダブルメモリを用いた周波数デインタリーブを行うことができ、この時に要求される最大メモリ大きさは 16K になり得る。

【0687】

図 67 は、本発明の他の実施例に係る 8K F F T モードの周波数インタリーブの動作を表す数式である。

【0688】

図 67 は、図 57 で説明した 8K F F T モードの周波数インタリーブの動作の他の実施例に該当する。

【0689】

(a) は、本発明の 8 K F F T モードの周波数インタリーバが O F D M シンボルペアに対応するデータセルに対して同じインタリーブングシーケンスを適用する場合の動作を表す数式であり、O F D M シンボルペアにおいて偶数番目のシンボルに対応するデータセルと奇数番目のシンボルに対応するデータセルに対する周波数インタリーブング入力及び出力を表す数式である。

【0690】

(b) は、本発明の 8 K F F T モードの周波数インタリーバが各 O F D M シンボルに対応するデータセルごとに異なるインタリーブングシーケンスを適用して書く動作を行う場合の周波数インタリーブング入力及び出力を表す数式である。

【0691】

具体的に、数式の左側は、周波数インタリーブングが行われた出力データ（インタリーブドベクトル）を表し、右側は、周波数インタリーブングの入力データセル（インタリーブインプットベクトル）を表す。

【0692】

図面に示す X_m, l, p は、 m 番目のフレームの l 番目の O F D M シンボルにマップされるセルインデックス p を意味でき、 $X_m, l, H(p)$ は、 m 番目のフレームの l 番目の O F D M シンボルにマップされるセルインデックス p がインタリーブングアドレス（又は、インタリーブングシーケンス）によって読まれたことを意味する。

【0693】

したがって、(a) に示す数式は、O F D M シンボルペアのうちの偶数番目のシンボルに対応するデータセルはインタリーブングシーケンスを用いてメモリに書かれたことを表し、奇数番目のシンボルに対応するデータセルはインタリーブングシーケンスによって読まれたことを表す。

【0694】

また、(b) に示す数式は、各 O F D M シンボルに対応するデータセルをインタリーブングシーケンスを用いて書く過程を表す。

【0695】

同図の (a) 及び (b) のそれぞれの下段に示すブロックは、各 O F D M シンボルペアごとに適用されるインタリーブングシーケンスを表す。図示のように、インタリーブングシーケンスをシンボルオフセット及び N_{max} 値を用いて計算することができる。 N_{max} の大きさは上述したとおりである。

【0696】

図 68 は、各 F F T モードによる周波数インタリーバの入力及び出力を表す数式である。

【0697】

図面に示すブロック内の数式は、16 K F F T モード及び 8 K F F T モードの周波数インタリーバの入力及び出力の関係であり、一つのインタリーブングシーケンスを一つの O F D M シンボルに対応するデータセルに適用する場合を表す。上述したように、左側は、周波数インタリーバの出力であるインタリーブされたベクトルを意味し、右側は、周波数インタリーバの入力であるインプットデータベクトル（又は、インプットベクトル）を意味する。

【0698】

図 69 は、本発明の一実施例に係る F F T モードによる周波数インタリーバの動作を表す数式である。

【0699】

図 69 は、上述した 32 K、16 K、8 K の F F T モードの周波数インタリーバの動作を表す数式の他の実施例であり、(a) は、本発明の一実施例に係る 32 K F F T モードの周波数インタリーバの動作を表す数式であり、(b) は、本発明の一実施例に係る 16 K、8 K F F T モードの周波数インタリーバの動作を表す数式である。

【0700】

10

20

30

40

50

(a)、(b)に示す数式において、左側は、周波数インタリーブが行われた出力データ（OFDMシンボルに対応するインタリーブされたデータセル）を表し、右側は、周波数インタリーブの入力データセルを表す。

【0701】

具体的に、(a)は、本発明の32K FFTモードの周波数インタリーブがOFDMシンボルペアに対応するデータ（又は、データセル）に対して同じインタリーブシーケンス又はインタリーブアドレスを適用する場合の数式を表す。上述したように、本発明の一実施例に係る32K FFTモードの周波数インタリーブは、OFDMシンボルペアの偶数番目のシンボルに対応するデータセルに対してインタリーブシーケンスを用いてメモリに書く動作を行うことができ、OFDMシンボルペアの奇数番目のシンボルに対応するデータセルに対してはインタリーブシーケンスを用いてメモリから読む動作を行うことができる。この場合、信号フレーム内のOFDMシンボルに対応するシンボルの個数は常に偶数となる。

【0702】

本発明の32K FFTモードの周波数インタリーブは、毎OFDMシンボルペアに対応するデータセルごとに異なるインタリーブシーケンスを用いてランダム性質を向上させてダイバーシチ性能を最大化できる。具体的に、本発明の32K FFTモードの周波数インタリーブは毎OFDMシンボルペアに対応するデータセルに対して基本インタリーブシーケンスをシンボルオフセットだけ回転させて異なるインタリーブシーケンスを生成することができる。この場合、シンボルオフセットは、毎OFDMシンボルペアに対応するデータセルに対して異なるように生成され得る。

【0703】

したがって、送信端において周波数インタリーブ過程でOFDMシンボルペアの偶数番目のシンボルに対応するデータセルが線形的に読まれ、奇数番目のシンボルに対応するデータセルが線形的に書かれるので、本発明の一実施例に係る放送信号受信装置又は放送信号受信装置に含まれた周波数デインタリーブは、シングルメモリを用いた周波数デインタリーブを行うことができる。この時に要求される最大メモリ大きさは32Kになり得る。

【0704】

(b)は、本発明の16K及び8K FFTモードの周波数インタリーブが各OFDMシンボルに対応するデータセルに対して互いに異なるインタリーブシーケンスを適用して周波数インタリーブを行うことができる。この場合、本発明の一実施例に係る16K及び8K FFTモードの周波数インタリーブは、入力シンボルに対応するデータセルをメモリからランダムに読む動作を行うべくインタリーブシーケンスが適用されてもよく、フレーム内のOFDMシンボルの個数に対して制約がない。また、本発明の16K及び8K FFTモードの周波数インタリーブは、各OFDMシンボルに対応するデータセルに対して互いに異なるインタリーブシーケンスを適用する場合にも、各OFDMシンボルに対応するデータセルごとに基本インタリーブシーケンスをシンボルオフセットだけ回転させて異なるインタリーブシーケンスを生成することができる。この場合、シンボルオフセットは毎OFDMシンボルペアに対応するデータセルごとに個別に生成されてもよい。

【0705】

この場合、受信側はダブルメモリを用いた周波数デインタリーブを行うことができる。この時に要求される最大メモリ大きさはそれぞれ32K及び16Kになり得る。

【0706】

図70は、本発明の他の実施例に係るインタリーブアドレスを表す数式である。

【0707】

図70は、図65で説明したインタリーブアドレスを表す数式の他の実施例であり、上述した基本インタリーブシーケンス及びシンボルオフセットを用いてインタリーブアドレス $H1(p)$ を生成する過程を示す。この数式は設計者の意図によって変更

可能であり、具体的な内容は上述したとおりであり、省略する。

【0708】

図71には、本発明の一実施例に係る周波数デインタリービング過程を示す。

【0709】

具体的に、図71は、16K及び8KのFFTモードの周波数インタリーブが各OFDMシンボルに対応するデータセルに対して互いに異なるインタリービングシーケンスを適用して周波数デインタリービングを行う場合の受信側の周波数デインタリービング過程を示す。この場合、上述したように、受信側はダブルメモリを用いた周波数デインタリービングを行うことができるので、ピンポン構造の周波数デインタリービングを行うことができる。この時に用いられる基本インタリービングシーケンスは送信部において用いられたものと同一である。

10

【0710】

以下では本発明の一実施例に係る次世代放送サービスに対する放送信号送／受信装置の信号フレームの構造を説明する。

【0711】

図72には、本発明の一実施例に係る信号フレームの論理構造を示す。

【0712】

図72は、図1乃至図29で説明したフレームの他の実施例であり、本発明の一実施例に係る信号フレームの論理(logical)構造は、ブートストラップ(bootstrap)、プリアンブルシンボル(L1シグナリング)及びペイロードデータシンボル(又は、データシンボル)を含むことができる。

20

【0713】

図72に示すブートストラップは、上述したプリアンブルに対応し、図72に示すプリアンブルシンボルは上述したFSSに対応し、ペイロードデータシンボルはノーマルデータシンボルに対応し得る。また、L1シグナリングは上述したPLS1、PLS2シグナリングに対応し得る。

【0714】

本発明の一実施例に係るブートストラップは信号フレームの前の部分に挿入され、放送信号受信装置が該当の信号フレームを検出できるようにプリアンブルやペイロードデータに比べてロバスト性(robust)を有するように処理され得る。また、本発明の一実施例に係るブートストラップは必須放送システム情報及び該当放送システムに接近するための必須情報を伝送することができる。本発明の一実施例に係るブートストラップはEASウェイクアップ(Emergency Alert System wake-up)情報、システム情報、プリアンブル構造指示(Preamble structure indicator)情報及び将来拡張使用のための情報などを含むことができる。

30

【0715】

本発明の一実施例に係るプリアンブル構造指示情報は、プリアンブルのFFTモード、プリアンブルのNOA(Number Of Active carrier)情報、及びプリアンブルを構成するOFDMシンボルの個数などを含むことができる。

【0716】

図示のように、本発明の一実施例に係るプリアンブルシンボル及びデータシンボルに対しては上述した周波数デインタリービング処理が行われるが(FI ON)、ブートストラップに対しては周波数デインタリービングが適用されない(FI OFF)。

40

【0717】

以下では本発明のプリアンブルシンボルに対する周波数デインタリービングの実施例を説明する。

【0718】

図73には本発明の一実施例に係るプリアンブルシンボルの構造を示す。

【0719】

本発明の一実施例に係るプリアンブルシンボルは、伝送されるL1シグナリング情報の

50

ビット数によって少なくとも一つのOFDMシンボルで構成され得る。プリアンブルシンボルで伝送されるL1シグナリング情報はOFDMシンボルのアクティブキャリアにマップされた後、周波数インタリービング処理され得る。この場合、周波数インタリーブの入力データはOFDMシンボルに対応するプリアンブルセルになり得る。

【0720】

プリアンブルシンボルのパラメータは、データシンボルと違い、任意の固定した値を有する。

【0721】

したがって、本発明の一実施例に係る放送信号受信装置は、ブートストラップからプリアンブルに対するシグナリング情報を取得せずにもプリアンブルシンボルを処理することができ、プリアンブルシンボルで伝送されるL1シグナリング情報を迅速に把握し、チャネルスキャンを含むサービス取得時間を短縮することができる。また、劣悪なチャネル環境でもFFT/GI取得失敗の可能性を最小化できるので、放送信号受信性能を向上させることができる。

【0722】

本発明の一実施例に係るプリアンブルシンボルのパラメータ及びパラメータ使用のための前提条件は次のとおりである。

【0723】

まず、放送信号システムの運営において柔軟性(flexibility)を向上させるためにプリアンブルシンボルには最も小さいFFTモード(例えば、8K FFTモード)を適用することができる。また、受信機においてブートストラップを用いたシグナリング無しにもプリアンブルシンボルをディテクトするためにプリアンブルシンボルのNoAを固定することができる。また、プリアンブルシンボルの個数は、プリアンブルシンボルのFFTモード及びデータシンボルのFFTモード間の関係を考慮して決定することができる。

【0724】

プリアンブルシンボルのFFTモードとデータシンボルのFFTモードとが異なる場合、プリアンブルシンボルの個数は偶数個に限定される。これは、上述した周波数デインタリービングにおいて放送信号受信装置がシングルメモリを用いてデータシンボルを連続的にデインタリーブするためである。

【0725】

プリアンブルシンボルのFFTモードとデータシンボルのFFTモードが同じ場合、プリアンブルシンボルの個数は限定されない。すなわち、データシンボルにかかわらずに奇数又は偶数個のプリアンブルシンボルを用いることができる。

【0726】

図74には、本発明の一実施例に係るプリアンブルシンボルに対する周波数インタリービング過程を示す。

【0727】

具体的に、図74は、プリアンブルシンボルのFFTモードとデータシンボルのFFTモードとが異なる場合のプリアンブルシンボルに対応するプリアンブルセルに適用される周波数インタリービング過程を示す。

【0728】

この場合、図73で説明したようにプリアンブルシンボルは偶数個になり得る。本発明の一実施例に係る周波数インタリーブは、連続した2つのシンボルを含むOFDMシンボルペアに対応するプリアンブルセルを一つのグループと見なして周波数インタリービングを行うことができる。

【0729】

図面の下段に示すように、本発明の一実施例に係る周波数インタリーブは、OFDMシンボルペアの偶数番目のシンボルに対応するプリアンブルセルに対してインタリービングシーケンスを用いてメモリに書く動作を行うことができ、OFDMシンボルペアの奇数番

目のシンボルに対応するプリアンプルセルに対してはインタリービングシーケンスを用いてメモリから読む動作を行うことができる。また、本発明の一実施例に係る周波数インタリーバの書く動作及び読む動作は入力プリアンプルセルに対して連続してなされ、同時に行われてもよい。

【0730】

すなわち、本発明の一実施例に係る周波数インタリーバは、偶数番目のシンボル（1番目のシンボル）に対応するプリアンプルセルをメモリにランダムに書き込む動作を行った後、奇数番目のシンボル（2番目のシンボル）に対応するプリアンプルセルが入力されると、書き込まれた偶数番目のシンボルに対応するプリアンプルセルをメモリから線形的（linear）に読んでいくと同時に、入力された奇数番目のシンボルに対応するプリアンプルセルをメモリに線形的に書き込むことができる。その後、メモリに書き込まれた奇数番目のシンボルに対応するプリアンプルセルをランダムに読むことができる。

10

【0731】

結果的に、本発明の一実施例に係る放送信号受信装置又は放送信号受信装置に含まれた周波数デインタリーバは、シングルメモリを用いた周波数デインタリービングを行うことができる。これはデータシンボルに対する周波数インタリービングと同一である。

【0732】

図75には、本発明の他の実施例に係るプリアンプルシンボルに対する周波数インタリービング過程を示す。

【0733】

具体的に、図75は、プリアンプルシンボルのFFTモードとデータシンボルのFFTモードとが同じ場合のプリアンプルシンボルに対応するプリアンプルセルに適用される周波数インタリービング過程を示す。

20

【0734】

この場合、プリアンプルシンボルはデータシンボルと同じパラメータ（FFT／GI／NoA）を使用し、放送信号受信装置はブートストラップ（プリアンプル構造指示情報）からプリアンプルシンボルのパラメータ情報及びプリアンプルの個数に関する情報を取得すると仮定する。また、図73で説明したように、プリアンプルシンボルは偶数個又は奇数個になり得る。

【0735】

図75は、プリアンプルシンボルの個数が偶数個である場合の周波数インタリービング過程を示す。したがって、本発明の一実施例に係る周波数インタリーバは、連続した2つのシンボルを含むOFDMシンボルペアに対応するプリアンプルセルを一つのグループと見なして周波数インタリービングを行うことができる。具体的な動作は図74における説明と同一なので省略する。

30

【0736】

図76には、本発明の一実施例に係る信号フレームの論理構造におけるシグナリング構造を示す。

【0737】

具体的に、図76は、本発明の一実施例に係る周波数インタリービング及び周波数デインタリービングのために要求されるブートストラップ、プリアンプルシンボル、データシンボルの順に伝達されるシグナリング情報／コンテンツ及び全体動作メカニズムを示している。本発明のデータシンボルに適用されるFFTモードが異なる場合、同じFFTモードで処理されるデータシンボルの集合をパーティション（partition）と呼ぶことができる。

40

【0738】

本発明の一実施例に係る信号フレームは、少なくとも一つのパーティションを含むことができ、パーティションはサブフレーム（sub frame）と呼ぶことができる。これは設計者の意図によって変更可能な事項である。

【0739】

50

図 7 6 には、データシンボルに適用される F F T モードが同一又は異なる場合を全て含む信号フレームの論理構造を示す。

【 0 7 4 0 】

本発明の一実施例に係るブートストラップは、上述したように、放送信号受信装置がプリアンプルシンボルを取得するために必要な情報を伝送する。具体的に、本発明の一実施例に係るブートストラップはプリアンプルシンボルの F F T モード情報、プリアンプルシンボルの N o A、プリアンプルシンボルの個数情報などを伝送することができる。

【 0 7 4 1 】

本発明の一実施例に係るプリアンプルシンボルは、放送信号受信装置がデータシンボルをディテクトするために必要な情報を伝送することができる。具体的に、本発明の一実施例に係るプリアンプルシンボルはパーティションの個数情報、パーティション別 F F T モード情報、各パーティションに含まれたデータシンボルの N o A、各パーティション別データシンボルの個数、各パーティションの開始シンボル（又は、セル）情報、同じ F F T モードが信号フレーム内でどこにあるのか（又は、いつ現れるか）を示す同一 F F T 指示情報（same F F T indicator）などを含むことができる。上述した情報は毎信号フレームごとにダイナミックに変更可能である。

10

【 0 7 4 2 】

図 7 7 には、本発明の一実施例に係る信号フレームのペイロードデータ構造を示す。

【 0 7 4 3 】

（a）は、ペイロードデータ、すなわち、データシンボルに同じ F F T モードが適用される場合のペイロードデータ構造を示し、（b）は、データシンボルに様々な F F T モードが適用される場合のペイロードデータ構造を示す。

20

【 0 7 4 4 】

本発明では（a）に示す信号フレームをシングル F F T 信号フレームと呼ぶことができ、（b）に示す信号フレームをミックスド（mixed）F F T 信号フレームと呼ぶことができる。これは設計者の意図によって変更可能な事項である。

【 0 7 4 5 】

（a）の場合、一つの信号フレームにおけるデータシンボルは同じ O F D M シンボル構造を有し、同じパラメータ（F F T モード、G I 長、N o A、パイロットパターンなど）を有する。上述したように、データシンボルに対するパラメータはプリアンプルシンボルで伝送される。

30

【 0 7 4 6 】

本発明の一実施例に係る周波数インターバが O F D M シンボルペアに対応するデータセルに対して動作する場合、データシンボルの個数は必ず偶数と定義される必要がある。したがって、プリアンプルシンボルの F F T モードとデータシンボルの F F T モードとの関係によってデータシンボルの個数を次のように定義することができる。

【 0 7 4 7 】

プリアンプルシンボルの F F T モードとデータシンボルの F F T モードとが異なる場合、データシンボルの個数は偶数にならなければならない。

【 0 7 4 8 】

プリアンプルシンボルの F F T モードとデータシンボルの F F T モードとが同じ場合、プリアンプルシンボルの個数とデータシンボルの個数の和は偶数個にならなければならない。結果的に、プリアンプルシンボルの個数によってデータシンボルの個数は偶数又は奇数になり得る。

40

【 0 7 4 9 】

（b）の場合、一つの信号フレームにおけるデータシンボルは複数の O F D M シンボル構造を有し、シンボル構造によって互いに異なるパラメータ（F F T モード、G I 長、N o A、パイロットパターンなど）を有する。ミックスド F F T フレームにおいて同じ O F D M 構造を有するデータシンボルの集合をパーティションと定義できるため、一つのミックスド F F T フレームは複数個のパーティションを含むことができる。

50

【0750】

したがって、図示のように、各パーティションに対して独立したパラメータ（FFTモード、GI長、NoA、パイロットパターンなど）の設定が可能であり、プリアンプルシンボルは各パーティションの位置、構造に関する情報、データシンボルの個数に関する情報などを含むことができる。また、様々なFFTモードのパーティションをTDM（Time Division Multiplexing）、LDM（Layered Division Multiplexing）又はFDM（Frequency Division Multiplexing）構造の信号フレームを用いて伝送することができ、各FFTモードのパーティションは特定GIを有するOFDMシンボルのセットと定義することができる。

10

【0751】

互いに異なるFFTモードは、様々な放送信号受信装置、例えば、モバイル用放送信号受信装置、固定型放送信号受信装置などに適した放送サービスを処理するために定義することができる。したがって、FFTモード別にターゲット放送サービス又はターゲット放送信号受信装置が決定されると、放送信号受信装置は自身に適した放送サービスが伝送される区間（パーティション）だけを取得して処理すればいいので、受信機の節電（power saving）効果を増加させることができる。

【0752】

本発明の一実施例に係る放送信号受信装置の周波数デインタリービングは、プリアンプルシンボルのFFTモードとデータシンボルのFFTモードとが同じ場合及び異なる場合における各パーティションのデータシンボルの個数とプリアンプルシンボルの個数の関係によって次のように動作することができる。

20

【0753】

プリアンプルシンボルのFFTモードと最初パーティションのデータシンボルのFFTモードとが同じ場合であって、プリアンプルシンボルの個数と各パーティションのデータシンボルの個数がいずれも偶数である場合：

【0754】

放送信号受信装置はシングルメモリを用いて（最大値32K）プリアンプルシンボルとデータシンボルを連続してデインタリーブすることができる。特に、放送信号受信装置は各パーティション別にFFTモードが異なる場合にもシングルメモリを用いてデインタリービングを行うことができるので、効率的なメモリ運用が可能であるという長所がある。

30

【0755】

プリアンプルシンボルのFFTモードと最初のパーティションのデータシンボルのFFTモードとが同じ場合であって、プリアンプルシンボルの個数は奇数であり、各パーティションのデータシンボルの個数は偶数又は奇数である場合：

【0756】

この場合、放送信号受信装置はシングルメモリを用いて互いに異なるFFTモードに対応するパーティションを連続してデインタリーブすることができない。したがって、放送信号受信装置はダブルメモリを用いてプリアンプルシンボルとデータシンボルをデインタリーブし、メモリ効率が低下することがある。

40

【0757】

プリアンプルシンボルのFFTモードと最初のパーティションのデータシンボルのFFTモードとが異なる場合であって、プリアンプルシンボルの個数と各パーティションのデータシンボルの個数がいずれも偶数である場合：

【0758】

放送信号受信装置はシングルメモリを用いて（最大値32K）プリアンプルシンボルとデータシンボルを連続してデインタリーブすることができる。特に、放送信号受信装置は各パーティション別にFFTモードが異なる場合にもシングルメモリを用いてデインタリービングを行うことができ、効率的なメモリ運用が可能であるという長所がある。

【0759】

50

プリアンプルシンボルの F F T モードと最初のパーティションのデータシンボルの F F T モードとが異なる場合であって、プリアンプルシンボルの個数は奇数であり、各パーティションのデータシンボルの個数は偶数又は奇数である場合：

【0760】

この場合、放送信号受信装置はシングルメモリを用いて互いに異なる F F T モードに対応するパーティションを連続してデインタリーブすることができない。したがって、放送信号受信装置はダブルメモリを用いてプリアンプルシンボルとデータシンボルをデインタリーブし、メモリ効率が低下することがある。

【0761】

したがって、放送信号受信装置がシングルメモリを用いて効率的な周波数デインタリーブを行うためには、プリアンプルシンボルの F F T モードと最初のパーティションの F F T モードとが同一である必要がある。また、放送信号受信装置が各パーティションの F F T モードが異なる場合にも連続した周波数デインタリーブを行うために各パーティション内データシンボルの個数は次のような条件を有することができる。

【0762】

プリアンプルシンボルの個数と最初のパーティション内データシンボルの個数との和は偶数である必要がある。また、残りのパーティションに含まれたデータシンボルの個数は偶数である。

【0763】

図 7 8 には、本発明の一実施例に係る放送信号受信装置においてシングル F F T モードの信号フレームを処理する過程を示す。

【0764】

(a) は、放送信号受信装置から連続して入力される互いに異なる F F T モードのシングル F F T モード信号フレームを処理する過程を示し、(b) は、放送信号受信装置から連続して入力されたシングル F F T モード信号フレームを周波数デインタリーブする前に処理する過程を示す。

【0765】

具体的に (a) に示すように、シングル F F T モード信号フレームの場合、一つの信号フレーム内プリアンプルシンボル及びデータシンボルの F F T モードは同一であり、各信号フレームの F F T モードは異なり得る。同図は、1 番目の信号フレームは 1 6 K F F T モード、2 番目の信号フレームは 8 K F F T モード、3 番目の信号フレームは 1 6 K F F T モード、4 番目及び 5 番目の信号フレームは 3 2 K F F T モードである実施例を示す。また、各信号フレーム内のプリアンプルシンボルの個数とプリアンプルシンボルと隣接したデータシンボルの個数との和は偶数であり、各信号フレームは一つのパーティションを含むことができる。

【0766】

各信号フレームはブートストラップ、少なくとも一つのプリアンプルシンボル、データシンボルを含むことができる。ブートストラップ及びプリアンプルシンボルで伝送される情報は上述したとおりである。

【0767】

したがって、本発明の一実施例に係る放送信号受信装置はブートストラップ情報を用いてプリアンプルシンボルをデコードし、プリアンプルシンボルで伝送される情報を用いてデータシンボルをデコードすることができる。

【0768】

(b) に示すように本発明の一実施例に係る放送信号受信装置は、(a) のように受信した信号フレームに対して周波数デインタリーブを行うことができる。本発明の一実施例に係る放送信号受信装置は、ブートストラップ及びプリアンプルシンボル内の情報を用いて周波数デインタリーブを行うことができ、この場合に用いられる最大受信メモリの大きさは 3 2 K になり得る。また、本発明の一実施例に係る放送信号受信装置は、各 O F D M シンボルに対応する入力データに対して読む過程及び書く過程を同時に行うこと

10

20

30

40

50

ができ、シングルメモリを用いて互いに異なる F F T モードの信号フレームに対して連続的な周波数デインタリーピングを行うことができる。

【0769】

したがって、本発明の一実施例に係る放送信号受信装置は、(b)に示すように、32 K F F T モードの信号フレーム 0、16 K F F T モードの信号フレーム 1 及び 8 K F F T モードの信号フレーム 2 を連続して受信した場合、32 K シングルメモリを用いて効率的に周波数デインタリーブするために周波数デインタリーブの入力フォーマットを仮想的に変更することができる。(b)は、32 K F F T モードの N o A に合わせて各信号フレーム内のデータシンボルの位置を再配置する方法を用いて入力フォーマットを変更する過程を示す。この場合、入力フォーマットは設計者の意図又は受信装置具現方法によって変更可能である。

10

【0770】

したがって、(b)の右側ブロックのように周波数デインタリーブの入力フォーマットが変更されると、周波数デインタリーブは、互いに異なる F F T モードの信号フレームの N o A にかかわらずにシングルメモリを用いて周波数デインタリーピングを行うことができる。

【0771】

図 79 には、本発明の他の実施例に係る放送信号受信装置においてシングル F F T モードの信号フレームを処理する過程を示す。

【0772】

図 79 は、図 78 の他の実施例であり、放送信号受信装置がシングルメモリを用いて一つの F F T モード信号フレームに対してのみ周波数デインタリーピングを行う場合を示している。

20

【0773】

(a)は、放送信号送信装置が連続して入力されたシングル F F T モード信号フレームのうち 16 K F F T モード信号フレームだけをディテクトして処理する過程を示し、(b)は、放送信号受信装置が連続して入力されたシングル F F T モード信号フレームのうち 32 K F F T モード信号フレームだけを選択的に周波数デインタリーブする過程を示す。

【0774】

(a)に示すように、本発明の一実施例に係る放送信号受信装置は、16 K F F T モード信号フレームだけを選択的にデコードすることができる。(a)の場合、各信号フレーム内のプリアンプルシンボルの個数とプリアンプルシンボルと隣接したデータシンボルの個数との和は偶数であり、各信号フレームは一つのパーティションを含むことができる。また、本発明の一実施例に係る放送信号受信装置は、プリアンプルシンボルで伝送される同一 F F T 指示情報を用いて同じ F F T モードの信号フレームをディテクトすることができる。

30

【0775】

また、(b)に示すように、本発明の一実施例に係る放送信号受信装置は、最大 32 K 大きさのシングルメモリを用いて 32 K F F T モード信号フレームだけを周波数デインタリーブすることができる。

40

【0776】

具体的に、本発明の一実施例に係る放送信号受信装置は、(b)に示すように、32 K F F T モードの信号フレーム 0、16 K F F T モードの信号フレーム 1、8 K F F T モードの信号フレーム 2、32 K F F T モードの信号フレーム 4 を連続して受信した場合、32 K F F T モードの信号フレーム 0、4 だけをディテクトし、周波数デインタリーピングを行うことができる。

【0777】

(b)は、32 K F F T モード信号フレームだけをディテクトして周波数デインタリーブの入力フォーマットを変更する過程を示す。したがって、(b)の右側ブロックのよ

50

うに周波数デインタリーバの入力フォーマットが変更されると、周波数デインタリーバは 3 2 K F F T モードの信号フレームだけをシングルメモリを用いて周波数デインタリーピングを行うことができる。

【0778】

図 80 には、本発明の一実施例に係る放送信号受信装置においてミックスド F F T モードの信号フレームを処理する過程を示す。

【0779】

(a) は、放送信号受信装置から連続して入力される互いに異なる F F T モードのミックスド F F T モード信号フレームを処理する過程を示し、(b) は、放送信号受信装置から連続して入力されたミックスド F F T モード信号フレームを周波数デインタリーブする前に処理する過程を示している。

10

【0780】

具体的に、(a) に示すように、ミックスド F F T モード信号フレームの場合、一つの信号フレーム内のプリアンプルシンボル及び最初のパーティションの F F T モードは同一であり、プリアンプルシンボルの個数とプリアンプルシンボルと隣接したパーティションのデータシンボルの個数との和は偶数になり得る。また、残りのパーティションに含まれたデータシンボルの個数は偶数になり得、ミックスド F F T モード信号フレーム内には少なくとも 2 つの互いに異なる F F T モードを有するパーティションが含まれ得る。

【0781】

同図は、1 番目の信号フレームは 8 K、1 6 K F F T モードのパーティションを含み、2 番目の信号フレームは 8 K、3 2 K F F T モードのパーティションを含み、3 番目の信号フレームは 8 K、1 6 K、3 2 K F F T モードのパーティションを含み、4 番目の信号フレームは 8 K、1 6 K F F T モードのパーティションを含み、5 番目の信号フレームは 8 K、3 2 K F F T モードのパーティションを含む実施例を示す。

20

【0782】

また、各信号フレームはブートストラップ、少なくとも一つのプリアンプルシンボル、データシンボルを含むことができる。ブートストラップ及びプリアンプルシンボルで伝送される情報は上述したとおりである。

【0783】

したがって、本発明の一実施例に係る放送信号受信装置は、ブートストラップ情報を用いてプリアンプルシンボルをデコードし、プリアンプルシンボルで伝送される情報を用いてデータシンボルをデコードすることができる。特に、本発明の一実施例に係る放送信号受信装置は、プリアンプルシンボル内の各パーティションの開始シンボル（又は、セル）情報及びパーティション別 F F T モード情報を用いて一つの信号フレーム内の各パーティションの位置及び F F T モードを確認することができる。

30

【0784】

(b) に示すように、本発明の一実施例に係る放送信号受信装置は、(a) のように受信した信号フレームに対して周波数デインタリーピングを行うことができる。本発明の一実施例に係る放送信号受信装置は、ブートストラップ及びプリアンプルシンボル内の情報を用いて周波数デインタリーピングを行うことができ、この場合に用いられる最大受信メモリの大きさは 3 2 K になり得る。また、本発明の一実施例に係る放送信号受信装置は各 O F D M シンボルに対応する入力データに対して読む過程及び書く過程を同時に行うことができ、シングルメモリを用いて一つの信号フレームに含まれた少なくとも 2 つの F F T モードに対応するデータを連続的に周波数デインタリーブすることができる。

40

【0785】

したがって、本発明の一実施例に係る放送信号受信装置は、(b) に示すように、3 2 K F F T モードのパーティション、1 6 K F F T モードのパーティション及び 8 K F F T モードのパーティションを含むミックスド F F T 信号フレームを受信した場合、3 2 K シングルメモリを用いて効率的に周波数デインタリーピングをするために周波数デインタリーバの入力フォーマットを仮想的に変更することができる。(b) は、3 2 K F

50

F TモードのN o Aに合わせてミックスドF F T信号フレーム内のパーティションに含まれたデータシンボルの位置を再配置する方法を用いて入力フォーマットを変更する過程を示す。この場合、入力フォーマットは設計者の意図又は受信装置具現方法によって変更可能である。

【0786】

したがって、(b)の右側ブロックのように周波数デインタリーバの入力フォーマットが変更されると、周波数デインタリーバは一つのミックスドF F T信号フレーム内の互いに異なるF F Tモードのパーティションに対してもシングルメモリを用いて周波数デインタリーピングを行うことができる。

【0787】

図81は、本発明の他の実施例に係る放送信号受信装置においてミックスドF F Tモードの信号フレームを処理する過程を示す。

【0788】

図81は、図80の他の実施例であり、放送信号受信装置がシングルメモリを用いて特定F F Tモードパーティションに対してのみ周波数デインタリーピングを行う場合を示している。

【0789】

(a)は、放送信号受信装置から連続して入力される互いに異なるF F TモードのミックスドF F Tモード信号フレームに含まれた特定F F Tモード、すなわち、16K F F Tモードのパーティションだけをディテクトして処理する過程を示し、(b)は、放送信号受信装置から連続して入力されたミックスドF F Tモード信号フレームに含まれた32K F F Tモードのパーティションに対して周波数デインタリーブする前に処理する過程を示す。

【0790】

(a)に示すように本発明の一実施例に係る放送信号受信装置は、16K F F Tモードのパーティションだけを選択的にデコードすることができる。一つの信号フレーム内のプリアンプルシンボル及び最初のパーティションのF F Tモードは同一であり、プリアンプルシンボルの個数とプリアンプルシンボルと隣接したパーティションのデータシンボルの個数との和は偶数になり得る。また、残りのパーティションに含まれたデータシンボルの個数は偶数になり得、ミックスドF F Tモード信号フレーム内には少なくとも2つの互いに異なるF F Tモードを有するパーティションが含まれ得る。

【0791】

本発明の一実施例に係る放送信号受信装置は、ブートストラップ情報を用いてプリアンプルシンボルをデコードし、プリアンプルシンボルで伝送される情報を用いてデータシンボルをデコードすることができる。特に、本発明の一実施例に係る放送信号受信装置は、プリアンプルシンボル内の各パーティションの開始シンボル(又は、セル)情報及びパーティション別F F Tモード情報を用いて現在信号フレーム内の各パーティションの位置及びF F Tモードを確認し、所望のF F Tモードのパーティションを処理することができ、同一のF F T指示情報を用いて異なる信号フレームで伝送される同じF F Tモードのパーティションをディテクトすることができる。

【0792】

(b)に示すように、本発明の一実施例に係る放送信号受信装置は、最大32K大きさのシングルメモリを用いて32K F F Tモードパーティションだけを周波数デインタリーブすることができる。

【0793】

具体的に、本発明の一実施例に係る放送信号受信装置は、(b)に示すように32K、16K、8K F F Tモードのパーティションを含む信号フレーム0、及び32K F F Tモードのパーティションとその他のF F Tモードのパーティションを含む信号フレーム1を連続的に受信した場合、各信号フレーム内で32K F F Tモードのパーティションだけをディテクトし、周波数デインタリーピングを行うことができる。

【0794】

(b)は、32K FFTモードパーティションだけをディテクトして周波数デインタリーバの入力フォーマットを変更する過程を示す。したがって、(b)の右側ブロックのように周波数デインタリーバの入力フォーマットが変更されると、周波数デインタリーバは、シングルメモリを用いて32K FFTモードのパーティションだけを周波数デインタリーブすることができる。

【0795】

図82は、本発明の一実施例に係る放送信号受信方法のフローチャートである。

【0796】

本発明の一実施例に係る放送信号受信装置は放送信号を受信することができる(S81000)。

10

【0797】

その後、本発明の一実施例に係る放送信号受信装置は、受信した放送信号をOFDM(Orthogonal Frequency Division Multiplexing)方式でデモジュレートすることができる(S81100)。具体的な過程は図9で説明したとおりである。

【0798】

その後、本発明の一実施例に係る放送信号受信装置は、デモジュレートされた放送信号をインタリーブシーケンスを用いて周波数デインタリーブすることができる(S81200)。具体的な過程は、図30乃至図81で説明したとおりである。

20

【0799】

その後、本発明の一実施例に係る放送信号受信装置は、デモジュレートされた放送信号から少なくとも一つの信号フレームをパースすることができる(81300)。具体的なビットインタリーブ方法は図9で説明したとおりである。

【0800】

その後、本発明の一実施例に係る放送信号受信装置は、パースされた少なくとも一つの信号フレーム内のサービスデータをデコードすることができる(S81400)。この場合、本発明の一実施例に係る放送信号受信装置は、上述したエンコーディングの逆過程に該当するデコーディングを行うことができる。具体的なエンコーディング方法は、図1乃至図29で説明したとおりである。

30

【0801】

上述したように、各物理(physical)経路は少なくとも一つのサービス又は少なくとも一つのサービスコンポーネントを伝送することができる。本発明の一実施例に係る物理経路は上述したDPと同一であり、呼称は設計者の意図によって変更可能である。

【0802】

本発明の思想や範囲を逸脱することなく本発明において様々な変更及び変形が可能であることは当業者には理解される。したがって、本発明は添付の請求項及びその同等範囲内で提供される本発明の変更及び変形を含むものと意図される。

【0803】

本明細書において装置及び方法の発明が両方とも言及され、装置及び方法の両発明の説明は互いに補完して適用され得る。

40

【0804】

本発明の一実施例に係るモジュール、ユニット又はブロックは、メモリ(又は、保存ユニット)に保存された連続した過程を実行するプロセッサ/ハードウェアであってもよい。上述した実施例の各段階又は方法はハードウェア/プロセッサによって行われ得る。また、本発明の提示する方法はコードとして実行され得る。このコードはプロセッサが読み取り可能な保存媒体に書き込み可能であり、本発明の実施例による装置が提供するプロセッサによって読み取り可能である。

【0805】

様々な実施例が本発明を実施するための形態において説明されている。

50

【産業上の利用可能性】

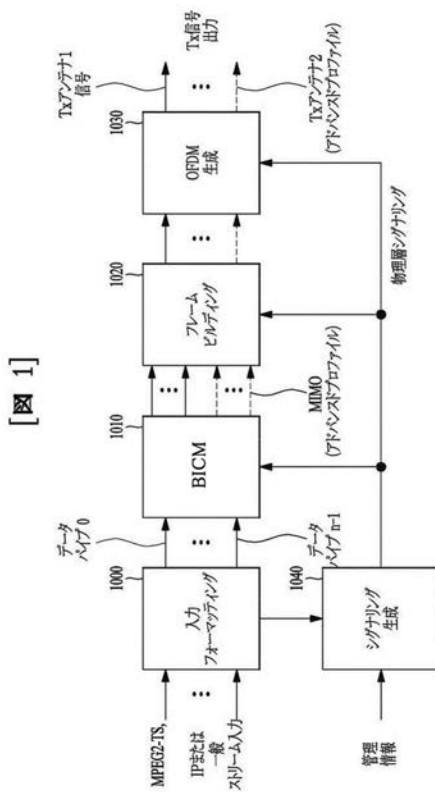
【0806】

本発明は一連の放送信号提供分野で利用される。

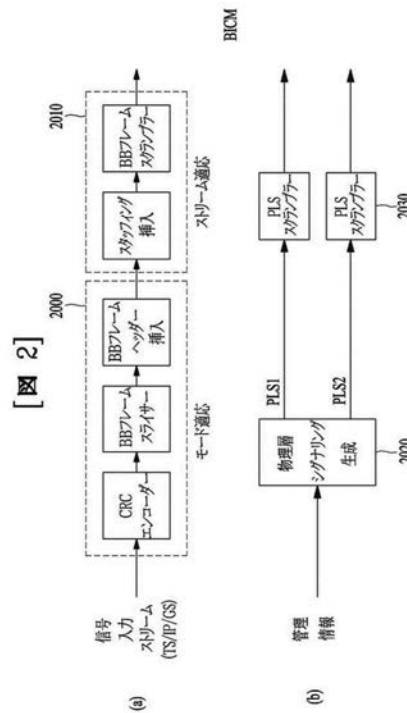
【0807】

本発明の思想や範囲を逸脱することなく本発明において様々な変更及び変形が可能であることが当業者には自明である。したがって、本発明は添付の請求項及びその同等範囲内で提供される本発明の変更及び変形を含むものとして意図される。

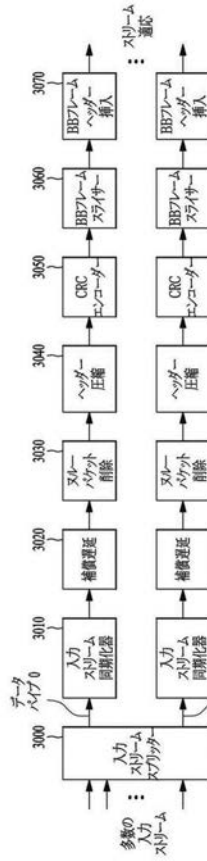
【図 1】



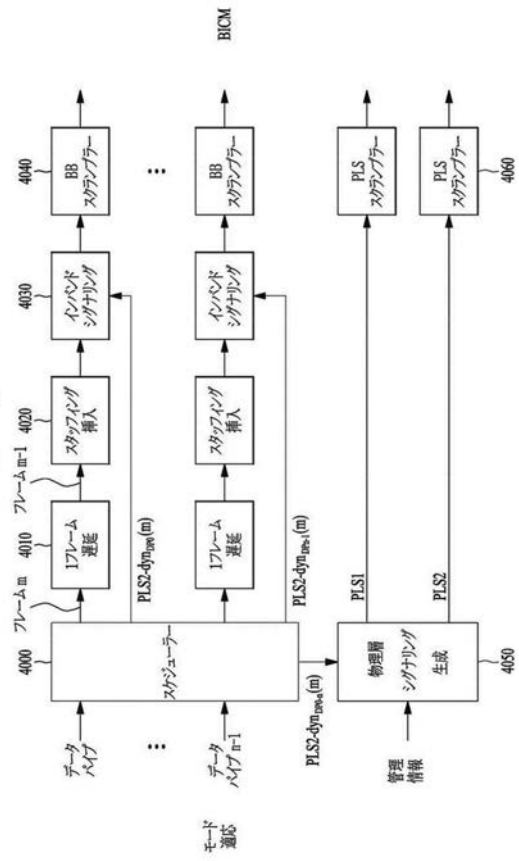
【図 2】



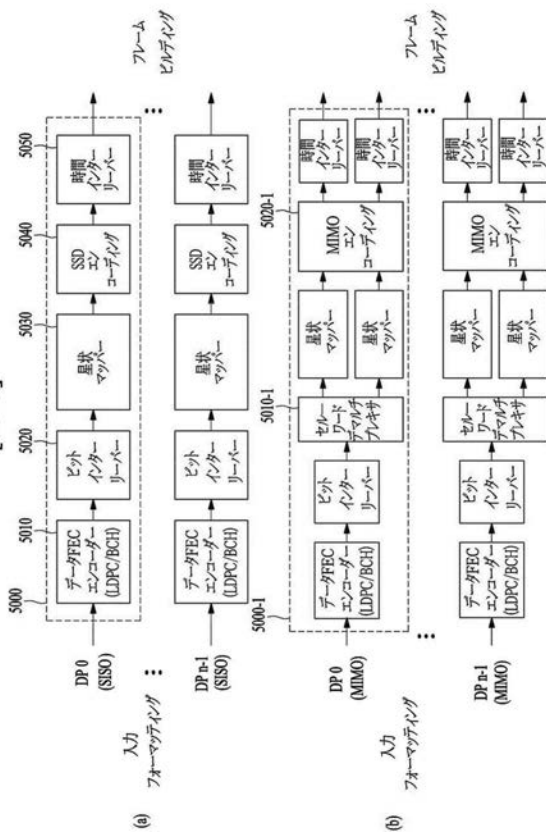
【図 3】



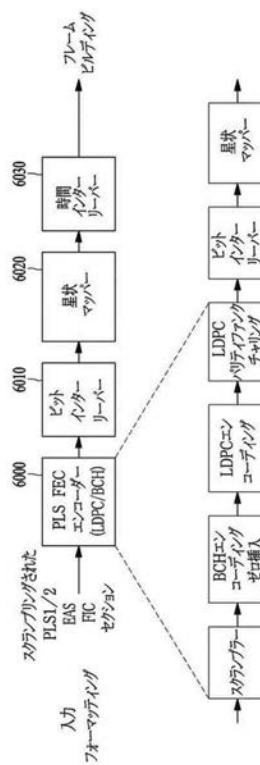
【図 4】



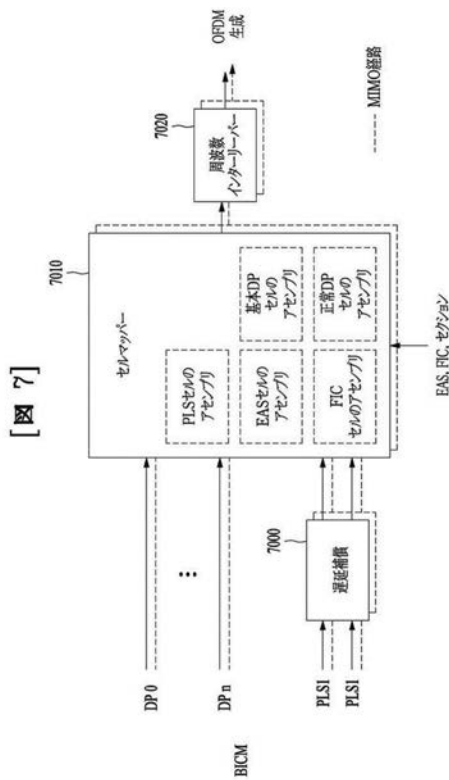
【図 5】



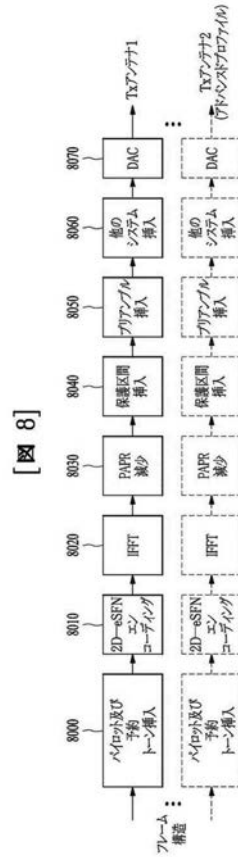
【図 6】



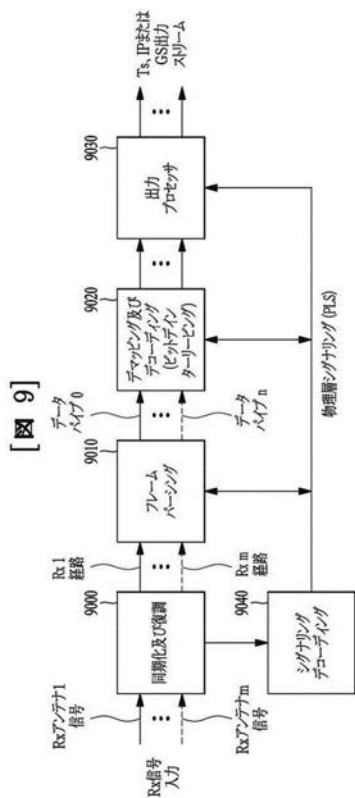
【図 7】



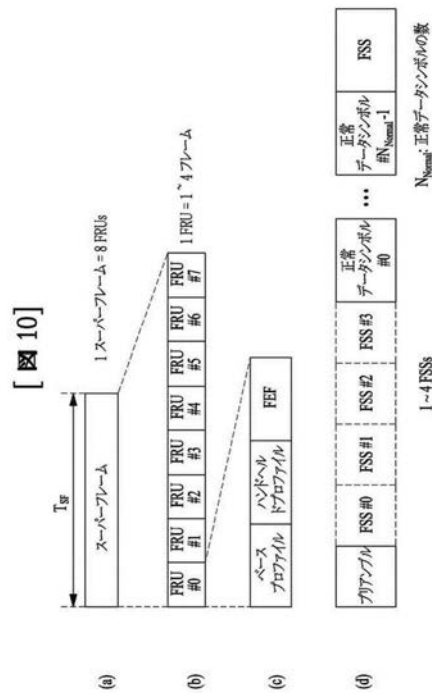
【図 8】



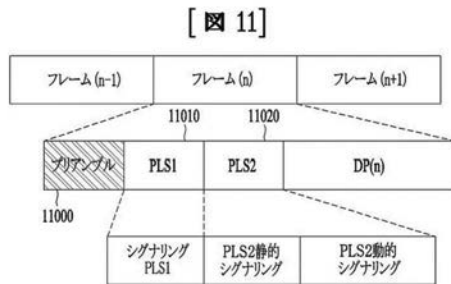
【図 9】



【図 10】



【図 1 1】



【図 1 2】

[図 12]

内容	ビット
PHY PROFILE	3
FFT SIZE	2
GI FRACTION	3
EAC FLAG	1
PILOT MODE	1
PAPR FLAG	1
FRU CONFIGURE	3
RESERVED	7

【図 1 3】

[図 13]

内容	ビット
PREAMBLE DATA	20
NUM FRAME FRU	2
PAYLOAD TYPE	3
NUM FSS	2
SYSTEM VERSION	8
CELL_ID	16
NETWORK_ID	16
SYSTEM_ID	16
for i = 0:3	
FRU PHY PROFILE	3
FRU FRAME LENGTH	2
FRU GI FRACTION	3
RESERVED	4
end	
PLS2 FEC TYPE	2
PLS2 MOD	3
PLS2 SIZE CELL	15
PLS2 STAT SIZE BIT	14
PLS2 SYN SIZE BIT	14
PLS2 REP FLAG	1
PLS2 REP SIZE CELL	15
PLS2 NEXT FEC TYPE	2
PLS2 NEXT MODE	3
PLS2 NEXT REP FLAG	1
PLS2 NEXT REP SIZE CELL	15
PLS2 NEXT REP STAT SIZE BIT	14
PLS2 NEXT REP DYN SIZE BIT	14
PLS2 AP MODE	2
PLS2 AP SIZE CELL	15
PLS2 NEXT AP MODE	2
PLS2 NEXT AP SIZE CELL	15
RESERVED	32
CRC 32	32

【図 1 4】

[図 14]

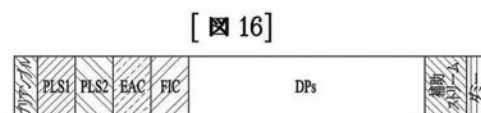
内容	ビット
FIC FLAG	1
AUX FLAG	1
NUM DP	6
for i = 1: NUM_DP	
DP_ID	6
DP_TYPE	3
DP GROUP_ID	8
BASE_DP_ID	6
DP_FEC_TYPE	2
DP_COD	4
DP_MOD	4
DP_SSD_FLAG	1
if PHY_PROFILE == '010'	
DP_MIMO	3
end	
DP_TI_TYPE	1
DP_TI_LENGTH	2
DP_TI_BYPASS	1
DP_FRAME_INTERVAL	2
DP_FIRST_FRAME_IDX	5
DP_NUM_BLOCK_MAX	10
DP_PAYLOAD_TYPE	2
DP_INBAND_MODE	2
DP_PROTOCOL_TYPE	2
DP_CRC_MODE	2
if DP_PAYLOAD_TYPE == TS('00')	
DNP_MODE	2
ISSY_MODE	2
HC_MODE_TS	2
if HC_MODE_TS == '01' or '10'	
PID	13
end	
if DP_PAYLOAD_TYPE == IP('01')	
HC_MODE_IP	2
end	
RESERVED	8
end	
if FIC_FLAG == 1	
FIC_VERSION	8
FIC_LENGTH_BYTE	13
RESERVED	8
end	
if AUX_FLAG == 1	
NUM_AUX	4
AUX_CONFIG_RFU	8
for i = 1: NUM_AUX	
AUX_STREAM_TYPE	4
AUX_PRIVATE_CONF	28
end	
end	

【図 1 5】

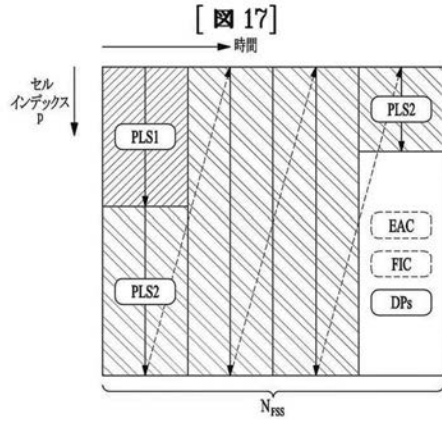
[図 15]

内容	ビット
FRAME_INDEX	5
PLS_CHANGE_COUNTER	4
FIC_CHANGE_COUNTER	4
RESERVED	16
for i = 1: NUM_DP	
DP_ID	6
DP_START	15 (or 13)
DP_NUM_BLOCK	10
end	
RESERVED	8
EAC_FLAG	1
EAS_WAKE_UP_VERSION_NUM	8
if EAC_FLAG == 1	
EAC_LENGTH_BYTE	12
else	
EAC_COUNTER	12
end	
for i = 1: NUM_AUX	
AUX_PRIVATE_DYN	48
end	
CRC 32	32

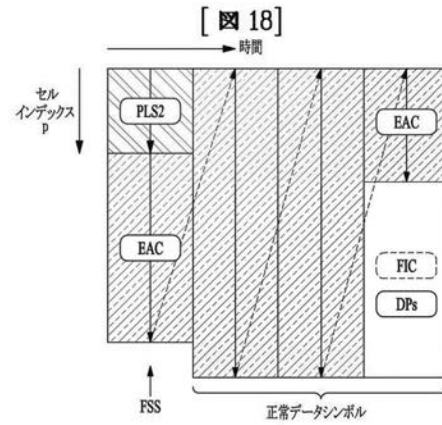
【図 1 6】



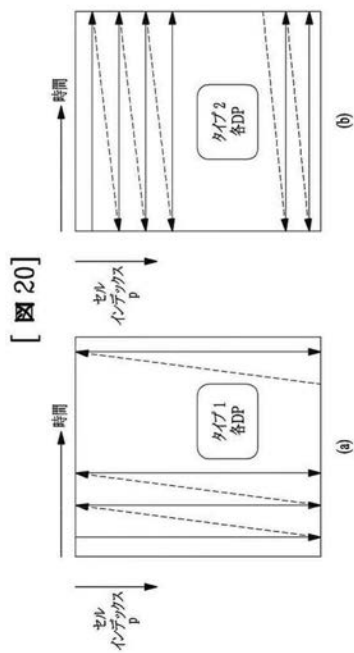
【図 17】



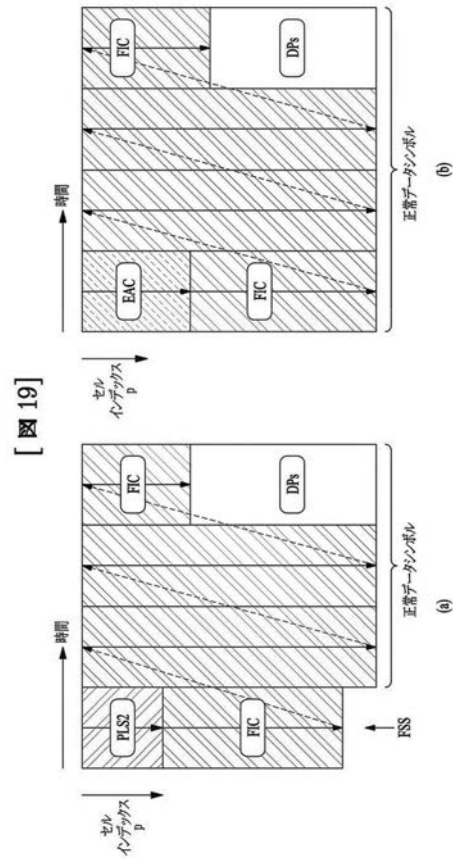
【図 18】



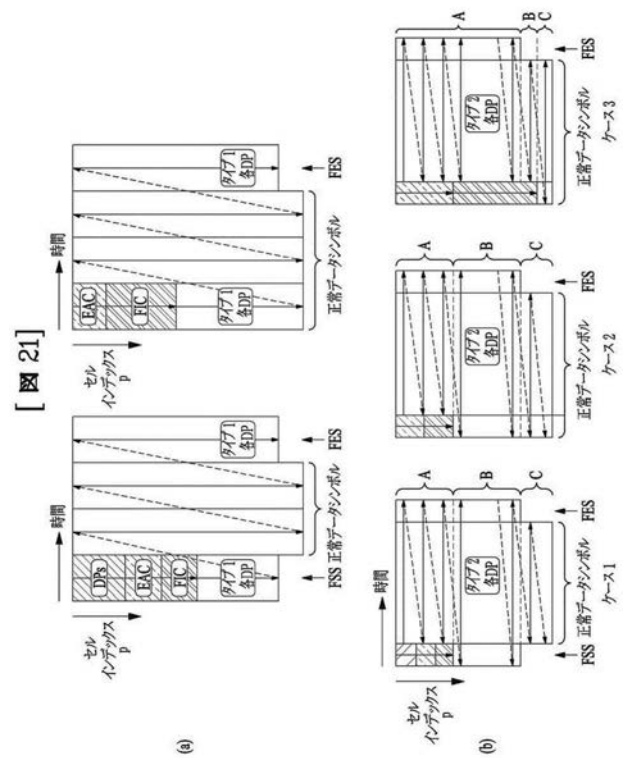
【図 20】



【図 19】

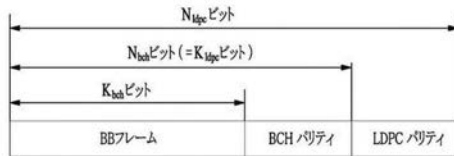


【図 21】



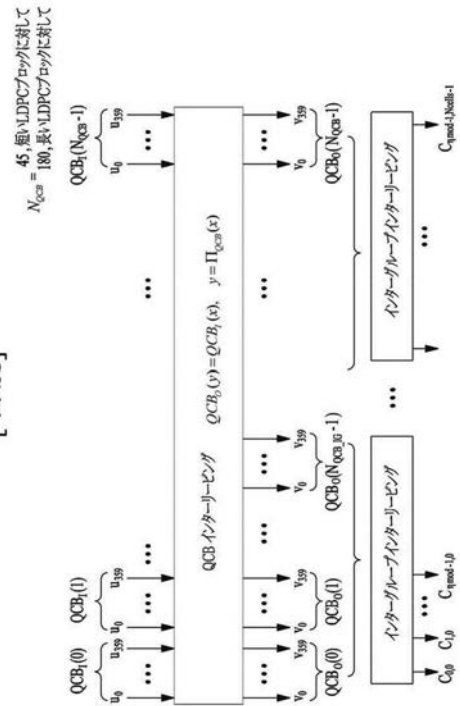
【図 22】

【図 22】



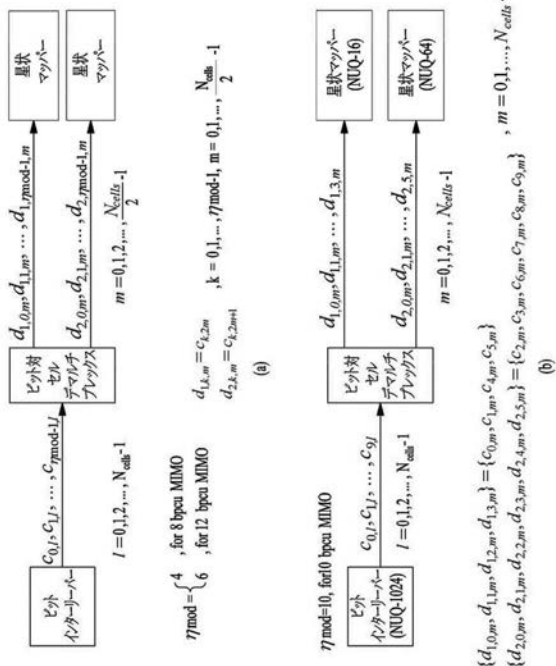
【図 23】

【図 23】



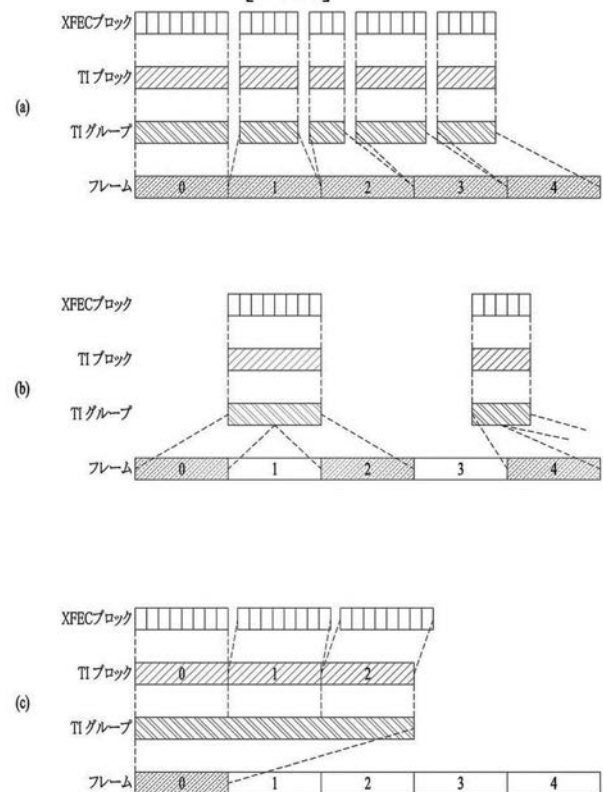
【図 24】

【図 24】



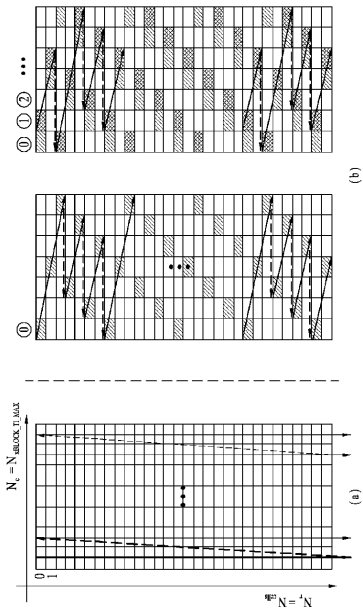
【図 25】

【図 25】

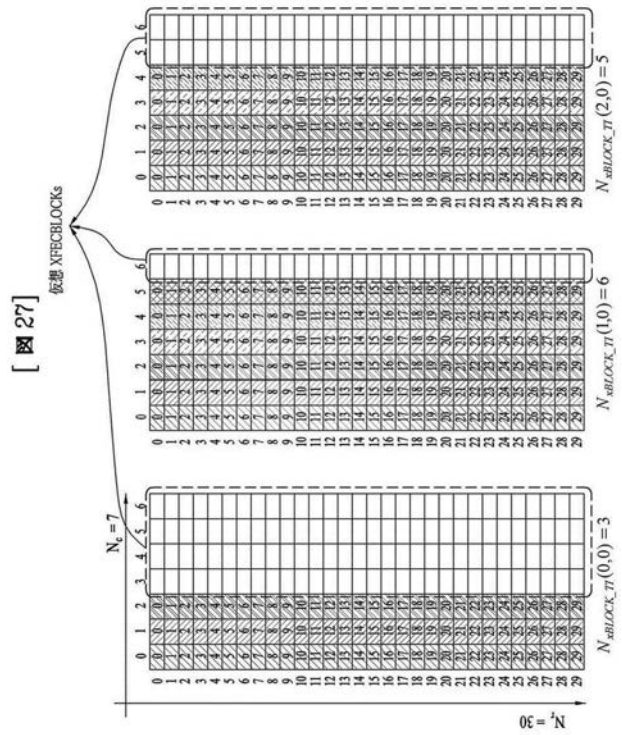


【図 26】

[5:26]

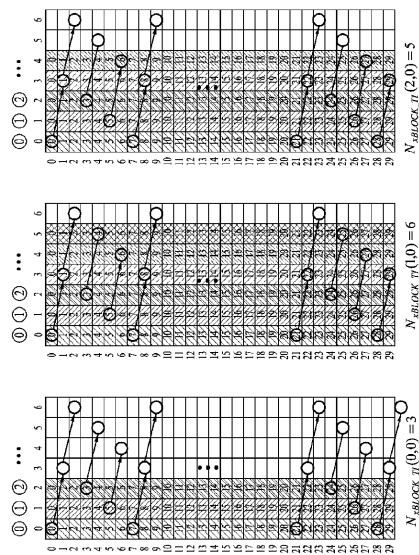


【図 27】



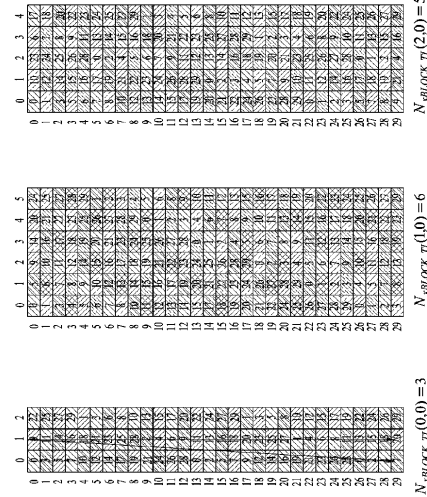
【図 28】

[5:28]

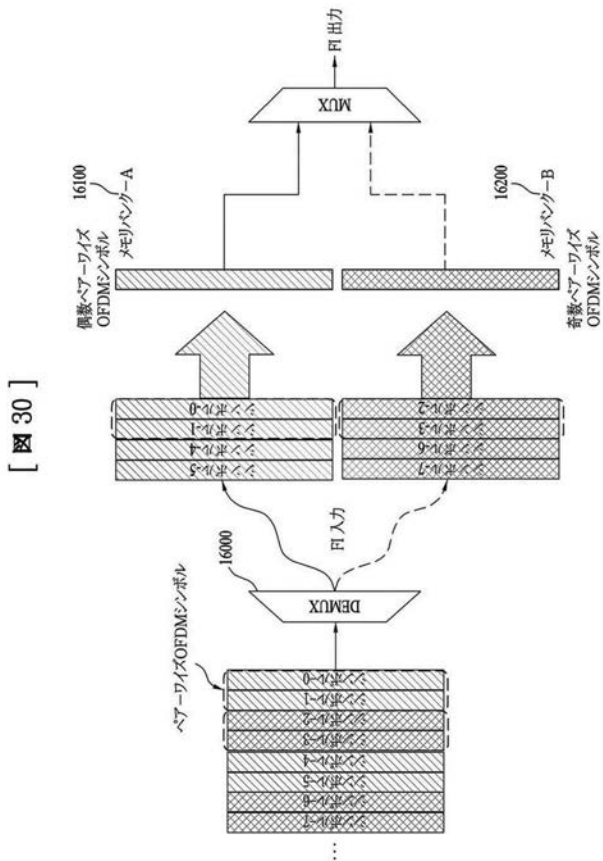


【図 29】

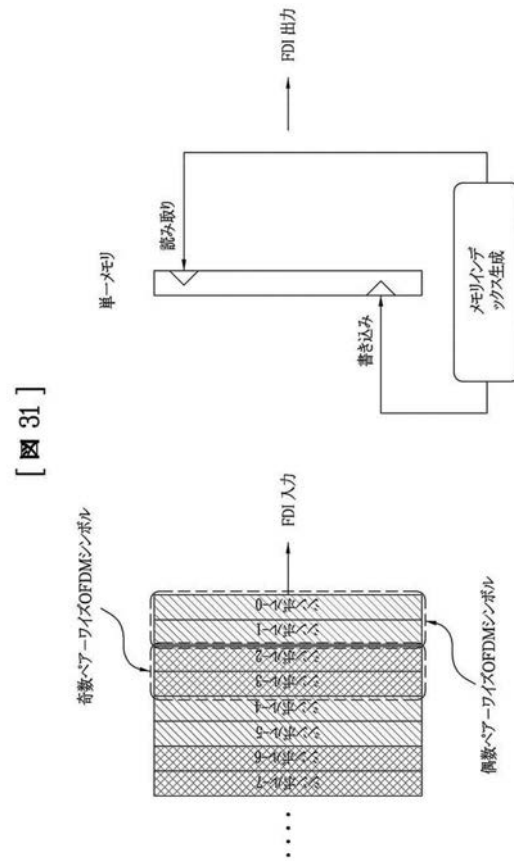
[5:29]



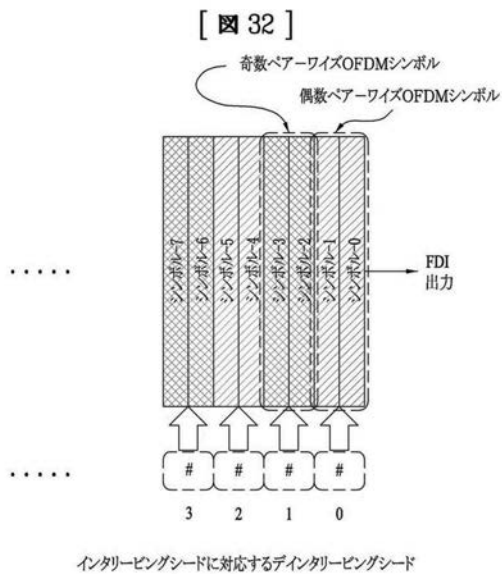
【図 30】



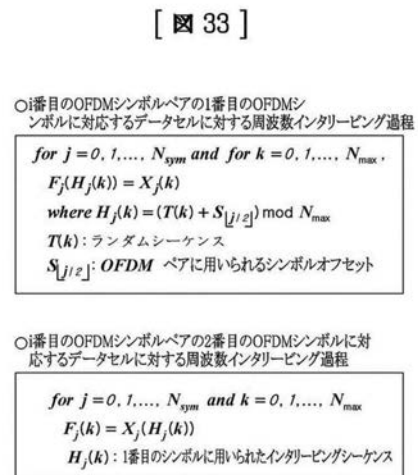
【図 31】



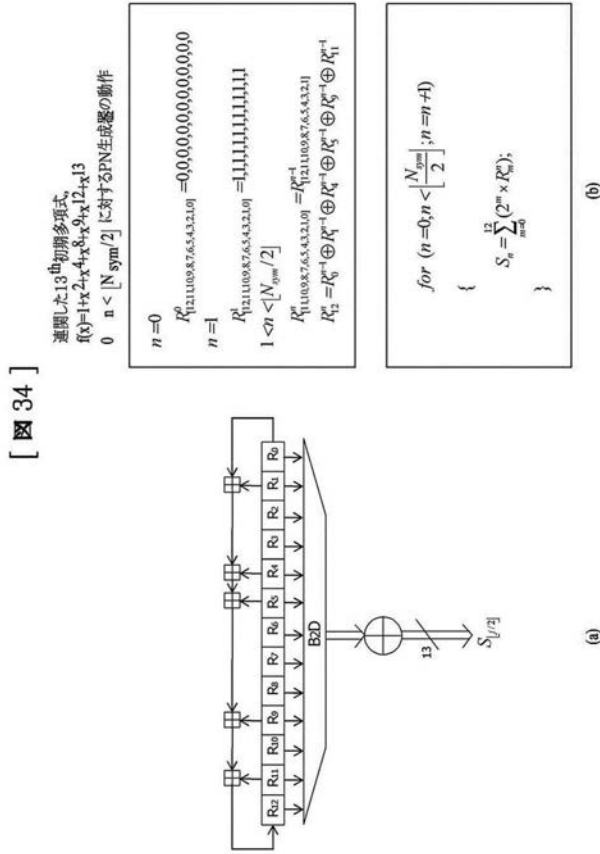
【図 32】



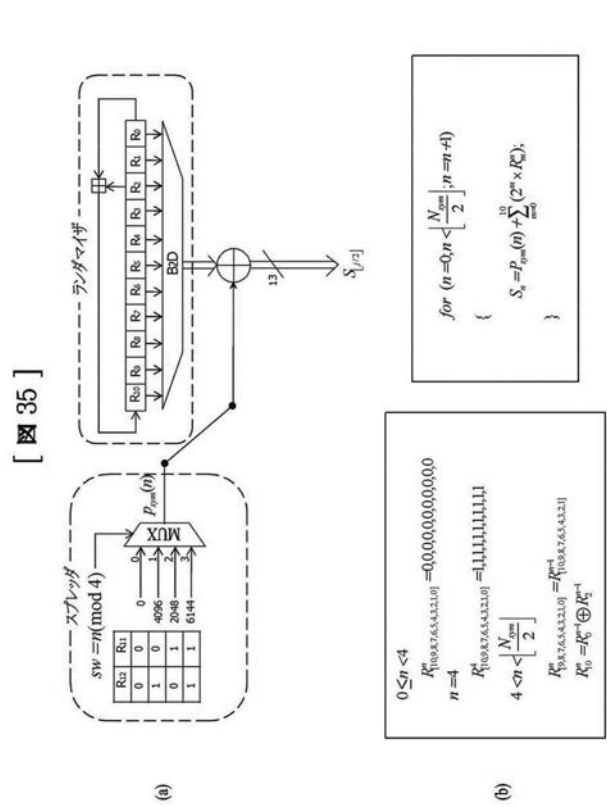
【図 33】



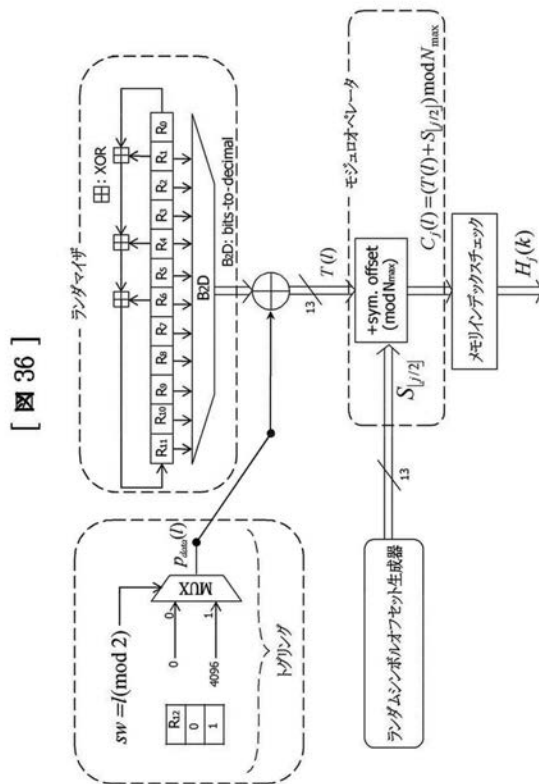
【図 34】



【図 35】



【図 36】



【図 37】

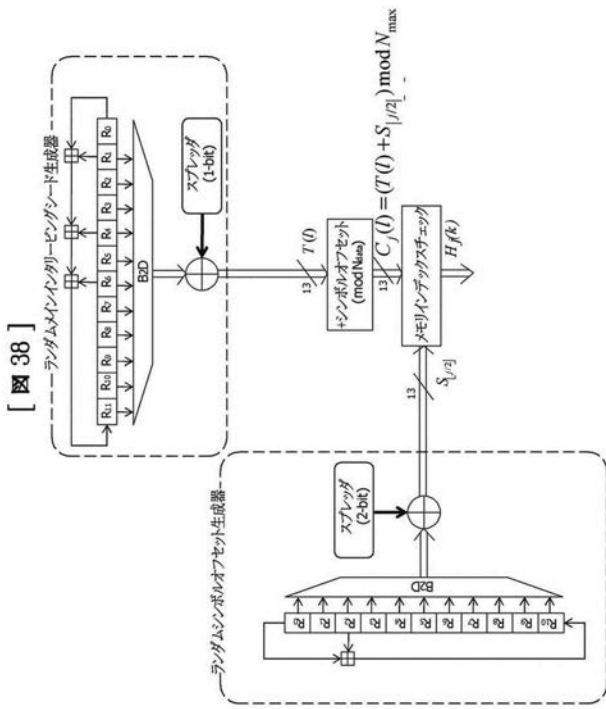
【図 37】

連関した12th初期多項式, $f(x)=1+x^6+x^8+x^{11}+x^{12}$
 $0 \leq l < N_{max} (8192)$ に対するPN生成器の動作

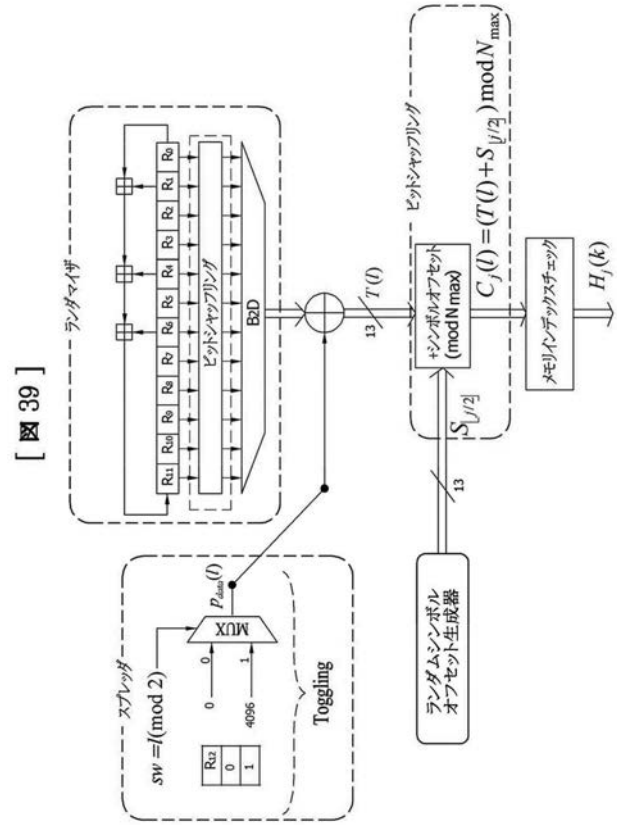
$0 \leq l < 2$
 $R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^l = 0,0,0,0,0,0,0,0,0,0,0,0$
 $l=2$
 $R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^2 = 0,0,0,0,0,1,0,1,0,0,1,1$
 $2 < l < N_{max}$
 $R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^l = R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^{l-1}$
 $R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^l = R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^{l-1} \oplus R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^{l-4}$

$k=0;$
 $for (l=0; l < N_{max}; l=l+1)$
 $\{$
 $T(l) = P_{data}(l) + \sum_{n=0}^{11} (2^n \times R_{[11,10,9,8,7,6,5,4,3,2,1,0]}^n);$
 $C_j(l) = (T(l) + S_{[1/2]}) \bmod N_{max};$
 $if C_j(l) < N_{data}$
 $\{$
 $H_j(k) = C_j(l);$
 $k=k+1;$
 $\}$
 $\}$

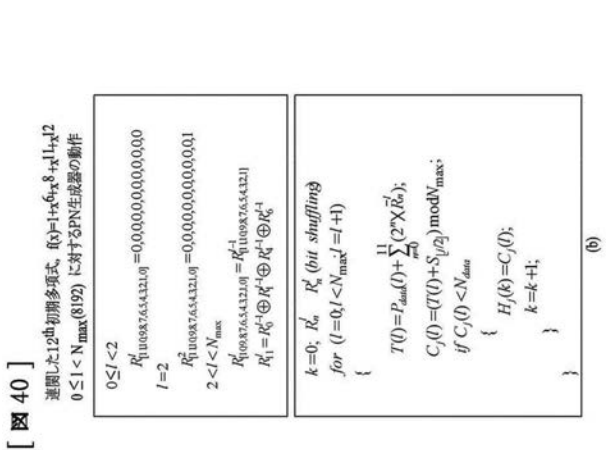
【図 38】



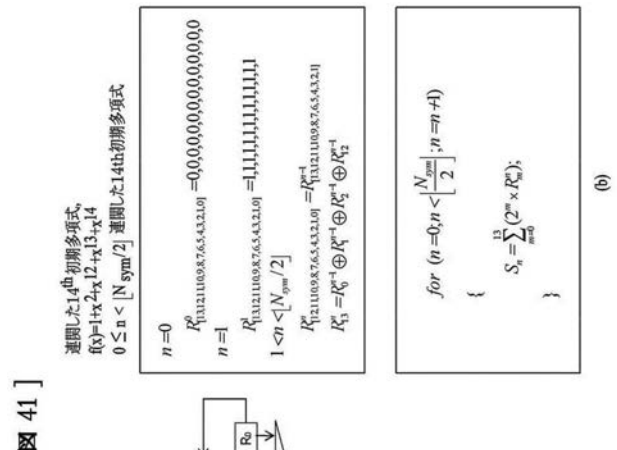
【図 39】



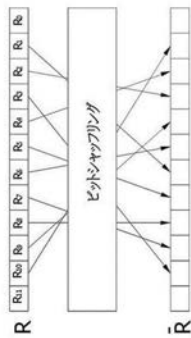
【図 40】



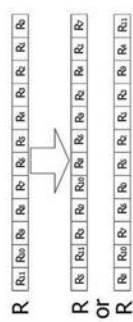
【図 41】



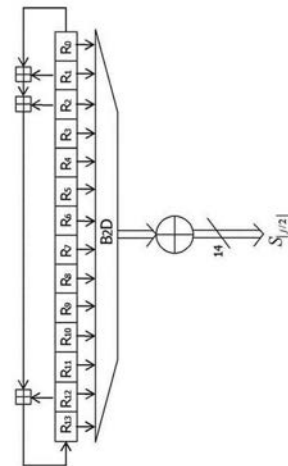
【図 40】



(a)

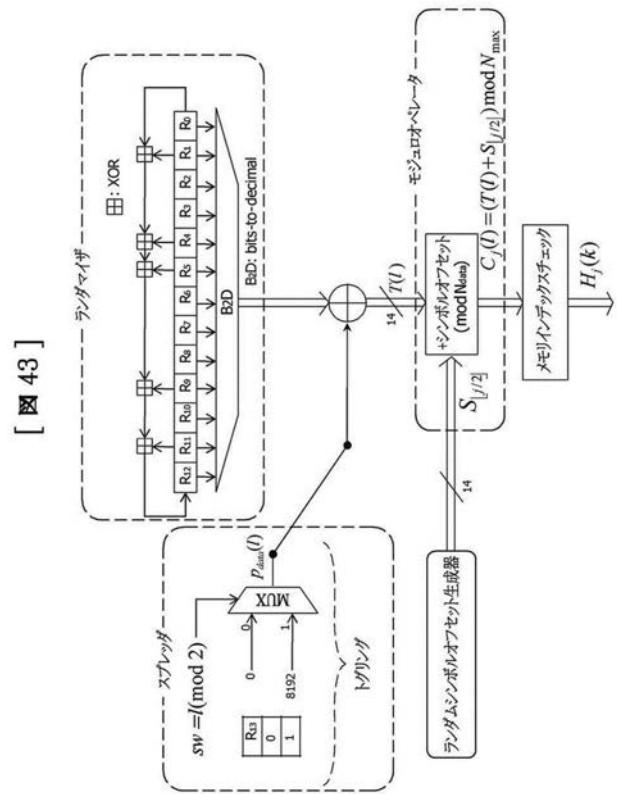


【図 41】



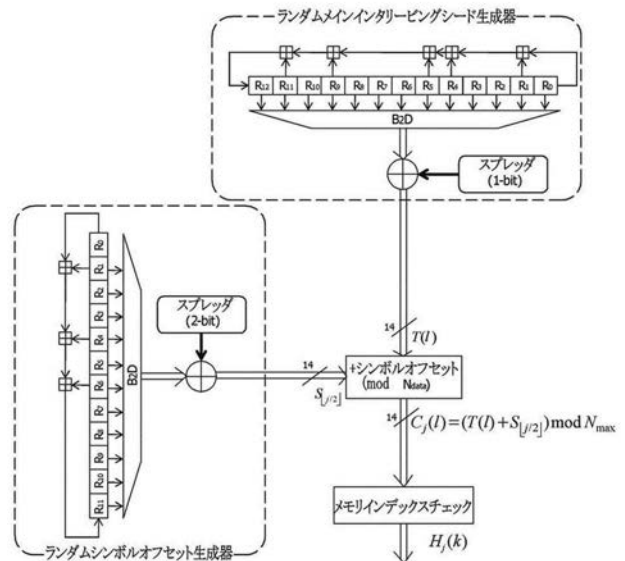
(a)

【図 4 3】

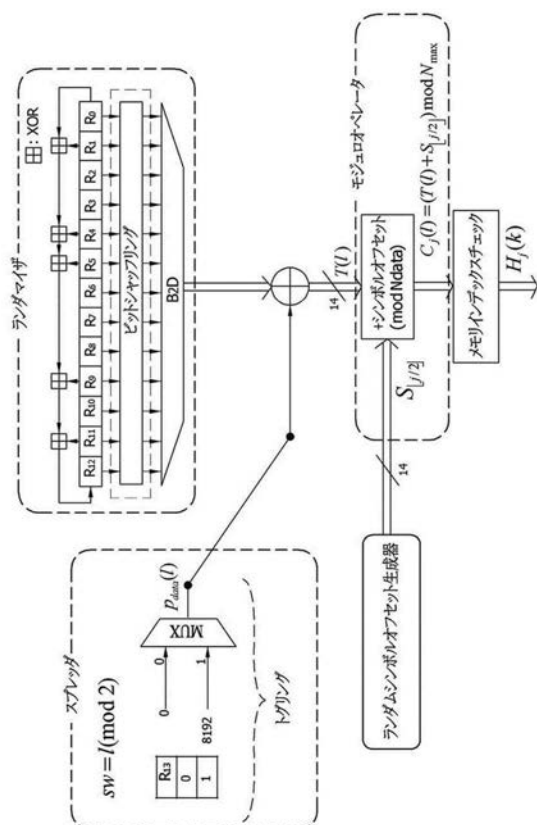


【图 4 5】

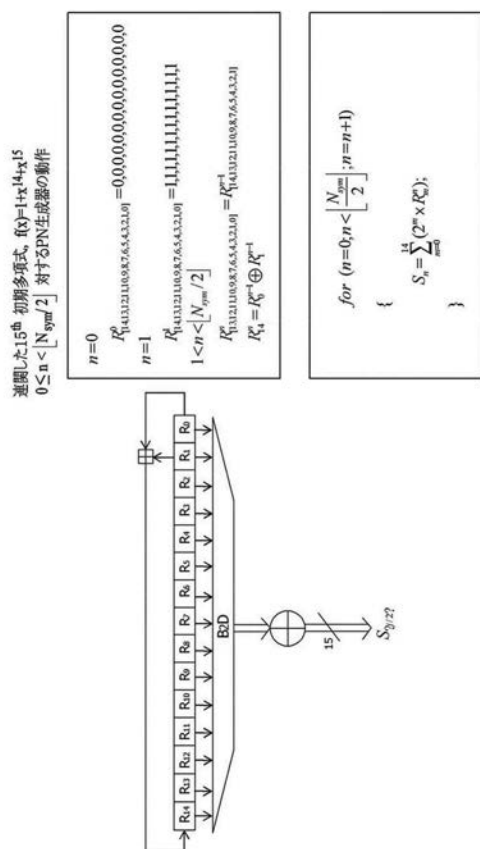
[45]

$$\begin{aligned}
0 &\leq l < 2 \\
R'_{[1211109876543210]} &= 0,0,0,0,0,0,0,0,0,0,0,0 \\
l &= 2 \\
R'_{[1211109876543210]} &= 0,1,0,1,0,0,0,1,1,0,0,1 \\
2 &< l < N_{\max} \\
R'_{[11109876543210]} &= R'^{-1}_{[1211109876543210]} \\
R'_{l_2} &= R'^{-1}_{l_0} \oplus R'^{-1}_{l_1} \oplus R'^{-1}_{l_4} \oplus R'^{-1}_{l_5} \oplus R'^{-1}_{l_9} \oplus R'^{-1}_{l_{11}} \\
k &= 0; \\
\text{for } (l=0; l < N_{\max}; l=l+1) \\
\{ \\
T(l) &= P_{data}(l) + \sum_{n=0}^{12} (2^n \times R'_n); \\
C_j(l) &= (T(l) + S_{\lfloor l/2 \rfloor}) \bmod N_{\max} \\
\text{if } C_j(l) &< N_{data} \\
\{ \\
H_j(k) &= C_j(l); \\
k &= k+1; \\
\} \\
\}
\end{aligned}$$


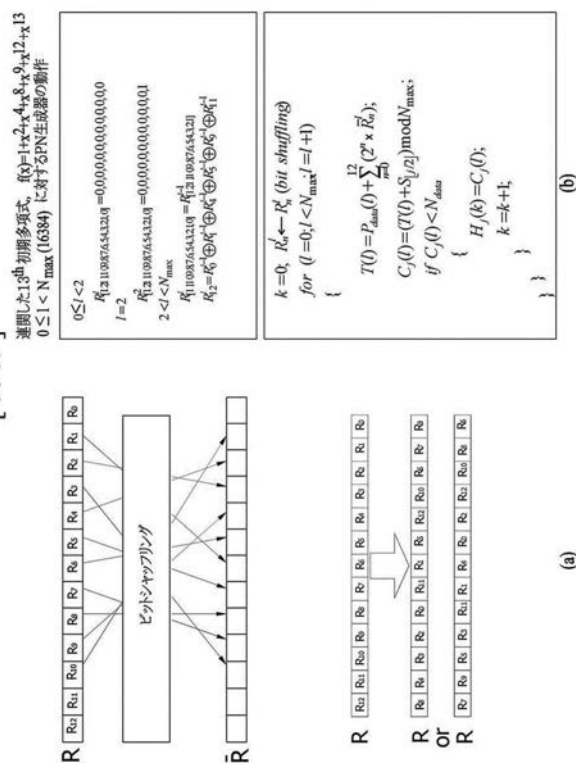
【图 4 6】



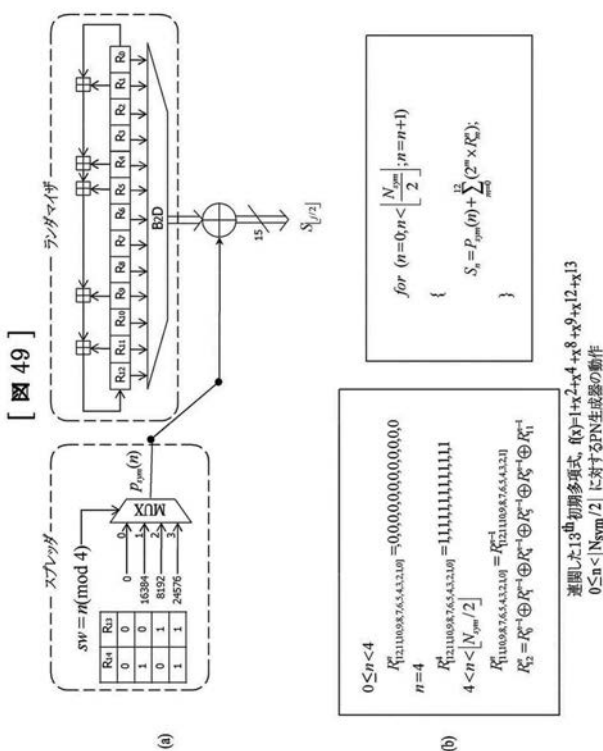
【图 4 8】



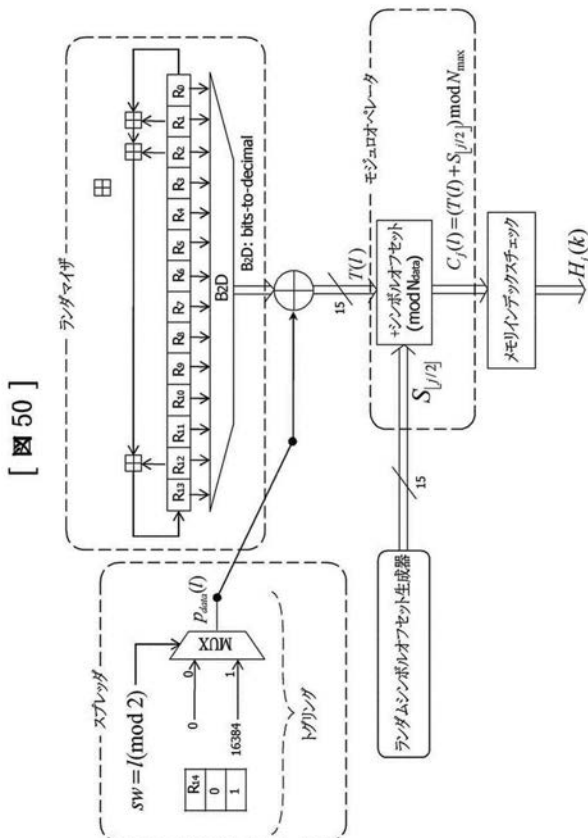
【图 4 7】



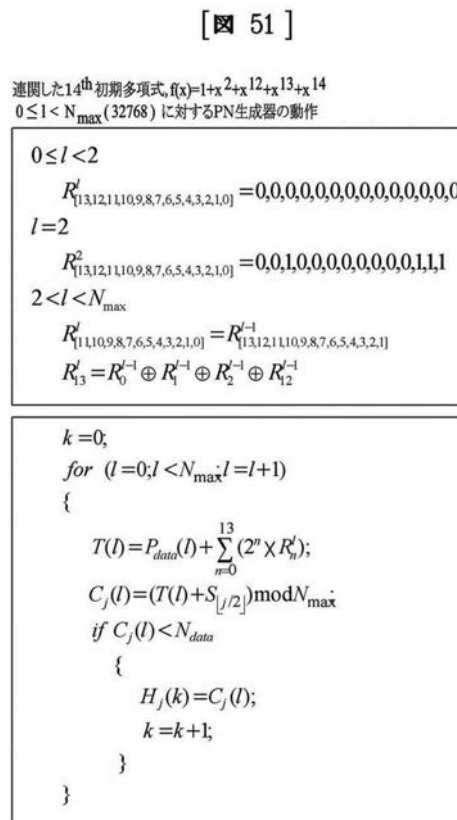
【図 49】



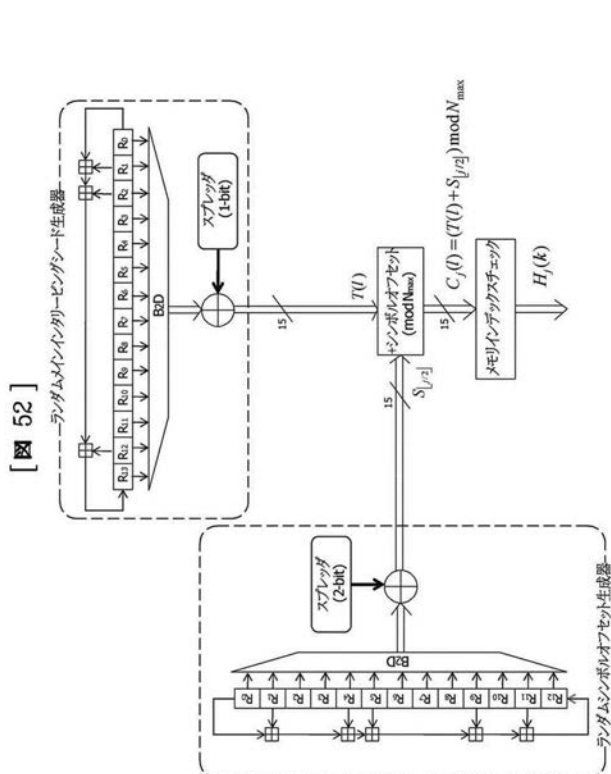
【图 50】



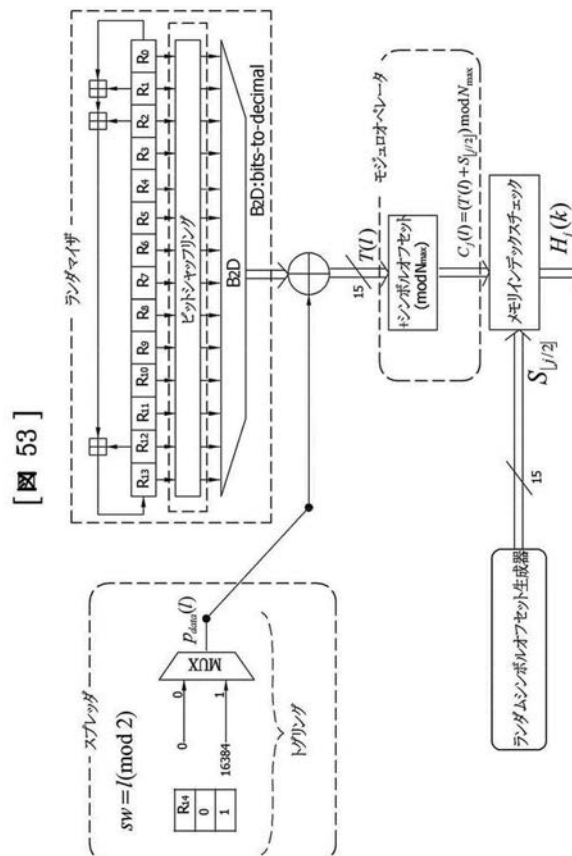
【図 5 1】



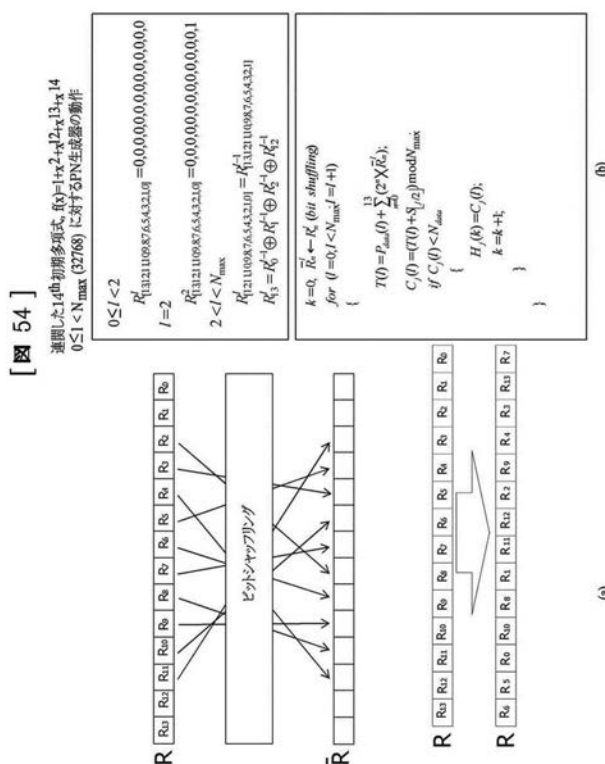
【图 5 2】



【図 5 3】



【図 5 4】



【図 5 5】

[55]

$$\begin{aligned} A_{m,l,H(p)} &= X_{m,l,p} && \text{for } l=0,2,4,\dots \\ A_{m,l,p} &= X_{m,l,H(p)} && \text{for } l=1,3,5,\dots \end{aligned}$$

$A_{m,l}$: インタリービングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリーバ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([(H(p) + S(l)) / N_{\text{max}}]), \text{ where } N_{\text{max}} = 32768 \text{ and } S(l) \text{ is a symbol offset}$$

【図 5 6】

[56]

$$\begin{aligned} A_{m,l,H(p)} &= X_{m,l,p} & \text{for } l = 0, 2, 4, \dots \\ A_{m,l,p} &= X_{m,l,H(p)} & \text{for } l = 1, 3, 5, \dots \end{aligned}$$

$A_{m,l}$: インタリービングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリーバ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\text{max}}), \text{ where } N_{\text{max}} = 16384 \text{ and } S(l) \text{ is a symbol offset}$$

$$A_{m,1,p} = X_{m,1,H(p)} \quad \text{for } l=1,2,3,\dots$$

$A_{m,l}$: インタリービングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリーブ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\text{max}}), \text{ where } N_{\text{max}} = 16384 \text{ and } S(l) \text{ is a symbol offset}$$

【图 5 7】

[57]

$$A_{m,l,p} = X_{m,l,H(p)} \quad \text{for } l = 1, 2, 3, \dots$$

$A_{m,l}$: インタリーピングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリーブ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\text{max}}), \text{ where } N_{\text{max}} = 8192 \text{ and } S(l) \text{ is a symbol offset}$$

【图 5 8】

[58]

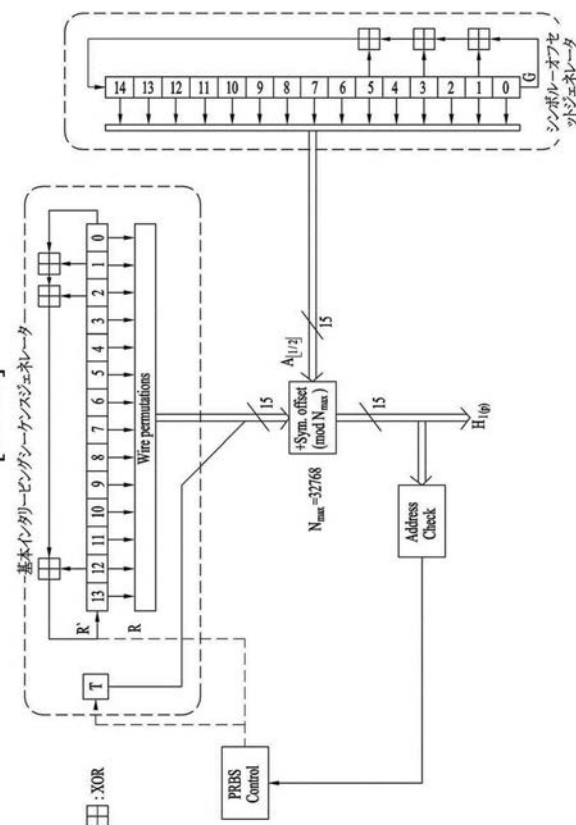
32K FFT モード及び 16K FFT モード

インタリーピングされたベクトル $A_{m,l} = (a_{m,l,0}, a_{m,l,1}, \dots, a_{m,l,Ndata-1})$ の定義:
 $a_{m,l,H(p)} = x_{m,l,p}$ フレーム $(l \bmod 2 = 0)$ for $p = 0, \dots, Ndata-1$ の偶数番目のシンボル
 $a_{m,l,p} = x_{m,l,H(p)}$ フレーム $(l \bmod 2 = 1)$ for $p = 0, \dots, Ndata-1$ の奇数番目のシンボル

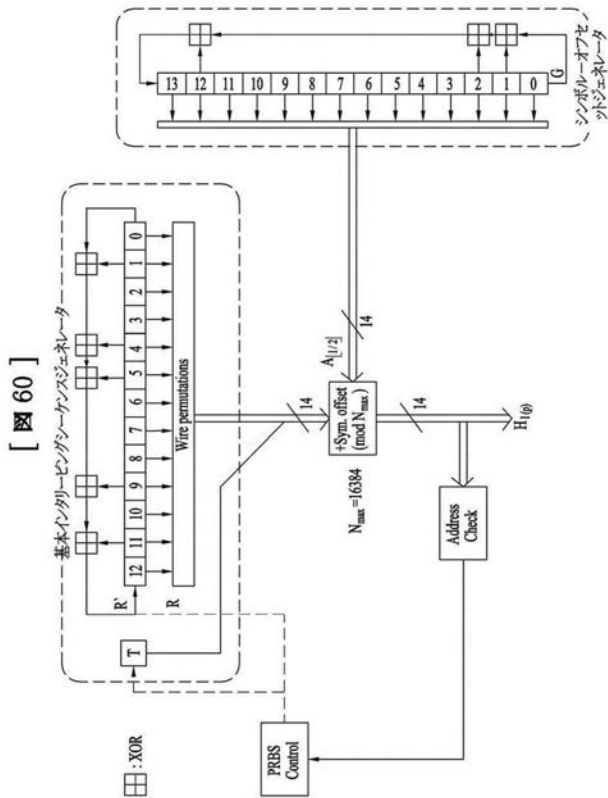
16K FFT の奇数番目のシンボル 8K FFT モード

インタリーピングされたベクトル $A_{m,l} = (a_{m,l,0}, a_{m,l,1}, \dots, a_{m,l,Ndata-1})$ の定義:
 $a_{m,l,p} = x_{m,l,H_1(p)}$ フレーム ($p = 0, \dots, Ndata-1$) のシンボル

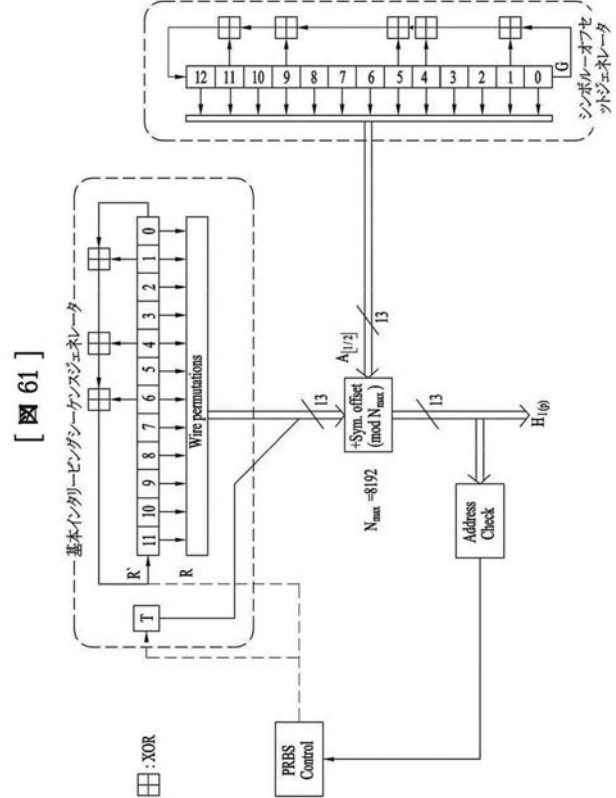
[59]



【図 60】



【図 61】



【図 62 (a)】

R' bit position	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R bit position	6	5	0	10	8	1	11	12	2	9	4	3	13	7

【図 62 (b)】

R' bit position	12	11	10	9	8	7	6	5	4	3	2	1	0
R bit position	7	9	5	3	11	1	4	0	2	12	10	8	6

【図 62 (c)】

R' bit position	12	11	10	9	8	7	6	5	4	3	2	1	0
R bit position (even)	8	4	3	2	0	11	1	5	12	10	6	7	9
R bit position (odd)	7	9	5	3	11	1	4	0	2	12	10	8	6

【図 62 (d)】

R' bit position	11	10	9	8	7	6	5	4	3	2	1	0
R bit position (even)	5	11	3	0	10	8	6	9	2	4	1	7
R bit position (odd)	8	10	7	6	0	5	2	1	3	9	4	11

【図 63】

(Nr-1) ビットバイナリワードシーケンスに基づいて定義された基本インタリーピングシーケンス

$N_r = \log_2 N_{max}$
 1. $0 \leq n < 2$
 $R_n[N_r-2, N_r-3, \dots, 1, 0] = [0, 0, \dots, 0, 0]$
 2. $n = 2$
 $R_n[N_r-2, N_r-3, \dots, 1, 0] = [0, 0, \dots, 0, 1]$
 3. $2 < n < N_{max}$
 $R_n[N_r-3, N_r-4, \dots, 1, 0] = R_n[N_r-2, N_r-3, \dots, 2, 1]$

【図 64】

【図 64】

(Nr-1) ビットバイナリワードシーケンスに基づいて定義されたシンボルオフセット

$N_r = \log_2 N_{max}$
 1. $0 \leq k < 2$
 $G_k[N_r-1, N_r-2, \dots, 1, 0] = [1, 1, \dots, 1, 1]$
 2. $2 \leq k < L_F$
 $G_k[N_r-2, N_r-3, \dots, 1, 0] = G_{k-1}[N_r-1, N_r-2, \dots, 2, 1]$

【図 65】

[5:65]

$N_r = \log_2 N_{max}$
 $p = 0$
 for ($n = 0; n < N_{max}; n = n + 1$)
 {
 $T(n) = (n \bmod 2) 2^{N_r-1} + \sum_{i=0}^{N_r-2} 2^i R_n[i];$
 $S(n) = (T(n) + A_{l/2}) \bmod N_{max};$
 if ($S(n) < N_{max}$)
 $H_l(p) = S(n); p = p + 1;$
 }

where $A_{l/2} = A_k$ is calculated every OFDM symbol pair

for ($k = 0; k < \lfloor \frac{N_{max}}{2} \rfloor; k = k + 1$)
 {
 $A_k = \sum_{i=0}^{N_r-1} 2^i G_k[i];$
 }

【図 66】

[図 66]

$$A_{m,l,H(p)} = X_{m,l,p} \quad \text{for } l=1,2,3,\dots$$

$A_{m,l}$: インタリーピングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリープ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\max}), \text{ where } N_{\max} = 16384 \text{ and } S(l) \text{ is a symbol offset}$$

【図 67】

[図 67]

(a)

$$\begin{aligned} A_{m,l,H(p)} &= X_{m,l,p} & \text{for } l=0,2,4,\dots \\ A_{m,l,p} &= X_{m,l,H(p)} & \text{for } l=1,3,5,\dots \end{aligned}$$

$A_{m,l}$: インタリーピングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリープ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\max}), \text{ where } N_{\max} = 8192 \text{ and } S(l) \text{ is a symbol offset}$$

(b)

$$A_{m,l,H(p)} = X_{m,l,p} \quad \text{for } l=1,2,3,\dots$$

$A_{m,l}$: インタリーピングされたベクトル (interleaved vector)
 $X_{m,l}$: インタリープ入力ベクトル (interleaver input vector)

$$F(p) = \text{mod}([H(p) + S(l)] / N_{\max}), \text{ where } N_{\max} = 8192 \text{ and } S(l) \text{ is a symbol offset}$$

【図 70】

[図 70]

```

Nt = log2 Nmax
for (l=0; l < Nt; l=l+1)
{
  p=0;
  for (n=0; n < Nmax; n=n+1)
  {
    Hl(p) = ((n mod 2)2Nt-1 + ∑i=0Nt-2 2i Rs[i] + ∑i=0Nt-2 2i Gl/2[i]) mod Nmax;
    if (Hl(p) < Ndata) p=p+1;
  }
}

```

【図 68】

[図 68]

インタリーピングされたベクトル $A_{m,l} = (a_{m,l,0}, a_{m,l,1}, \dots, a_{m,l,N_{\text{data}}-1})$ の定義:
 $a_{m,l,H(p)} = x_{m,l,p}$ フレーム $(p=0, \dots, N_{\text{data}}-1)$ のシンボル

【図 69】

[図 69]

$a_{m,l,H(l/2)(p)} = x_{m,l,p}$ シンボルペア, $l=0,2,\dots, p=0,\dots, N_{\text{data}}-1$ の偶数番目のシンボル
 $a_{m,l,p} = x_{m,l,H(l/2)(p)}$ シンボルペア, $l=1,3,\dots, p=0,\dots, N_{\text{data}}-1$ の奇数番目のシンボル

(a)

インタリーピングされたシンボル: $A_{m,l} = (a_{m,l,0}, a_{m,l,1}, a_{m,l,2}, \dots, a_{m,l,N_{\text{data}}-1})$
 インタリープの入力シンボル: $X_{m,l} = (x_{m,l,0}, x_{m,l,1}, x_{m,l,2}, \dots, x_{m,l,N_{\text{data}}-1})$

$a_{m,l,p} = x_{m,l,H(p)}$ シンボルペア, $l=0,1,\dots, N_F-1, p=0,\dots, N_{\text{data}}-1$ の偶数/奇数番目のシンボル

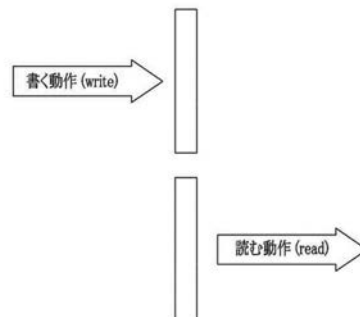
(b)

インタリーピングされたシンボル: $A_{m,l} = (a_{m,l,0}, a_{m,l,1}, a_{m,l,2}, \dots, a_{m,l,N_{\text{data}}-1})$
 インタリープの入力シンボル: $X_{m,l} = (x_{m,l,0}, x_{m,l,1}, x_{m,l,2}, \dots, x_{m,l,N_{\text{data}}-1})$

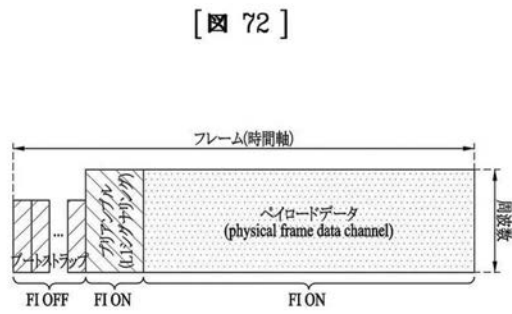
m : フレームインデックス
 p : セルインデックス
 l : OFDMシンボルインデックス
 N_F : フレーム内のOFDMシンボルの個数
 N_{data} : OFDMシンボル内のアクティブデータセルの個数

【図 71】

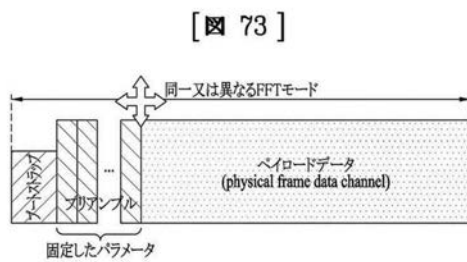
[図 71]



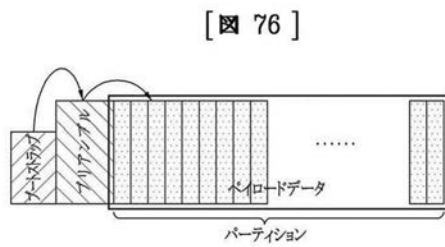
【図 7 2】



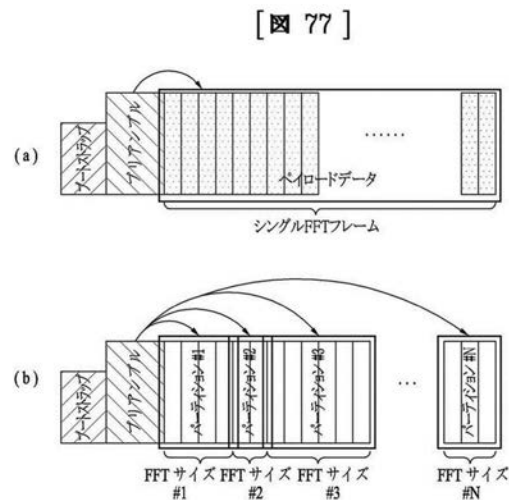
【図 7 3】



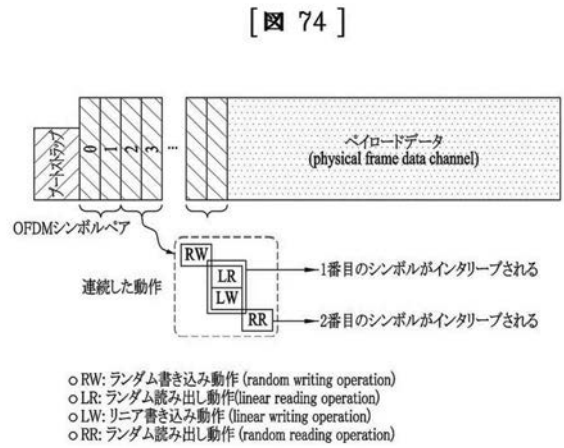
【図 7 6】



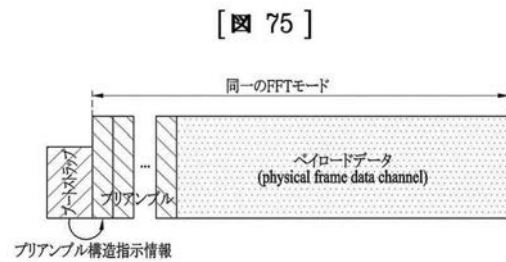
【図 7 7】



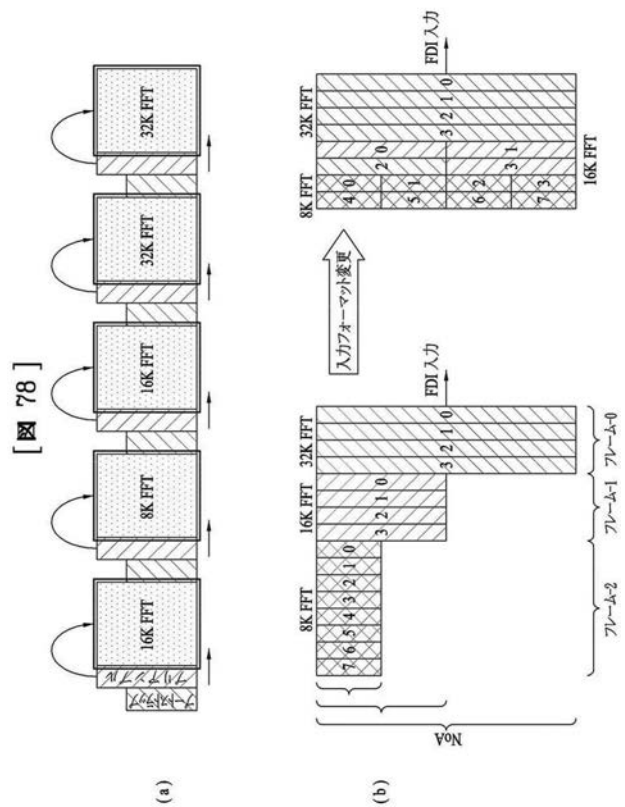
【図 7 4】



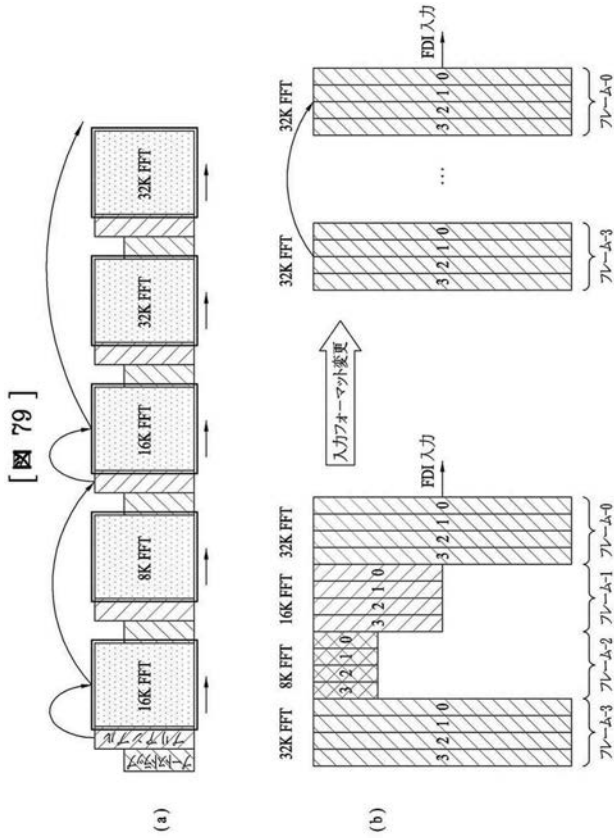
【図 7 5】



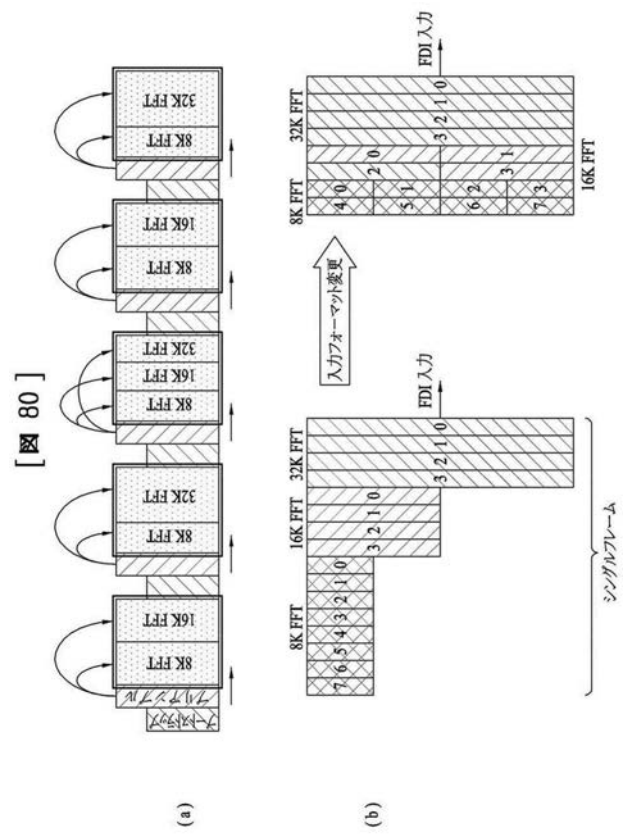
【図 7 8】



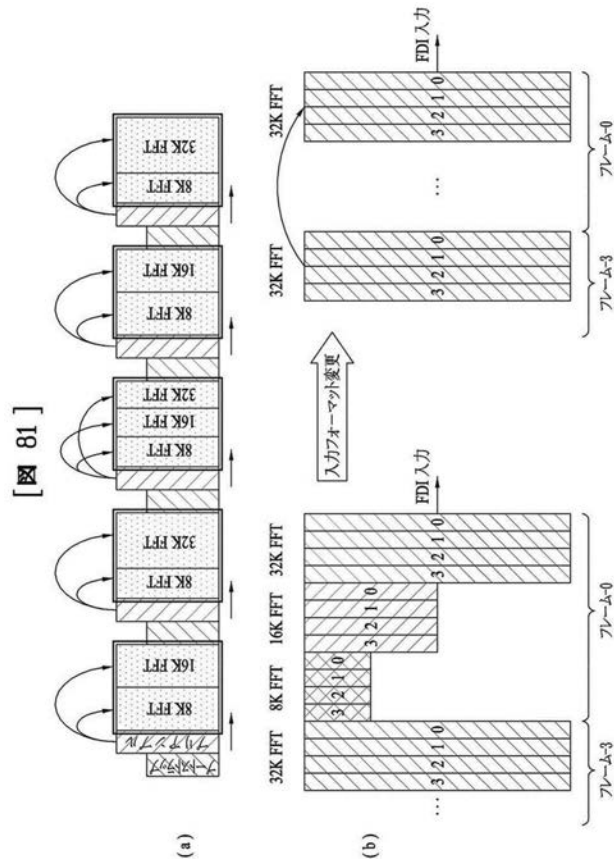
【図 79】



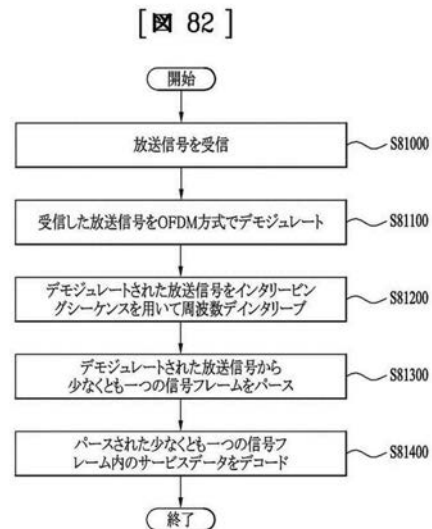
【図 80】



【図 81】



【図 82】



【手続補正書】

【提出日】平成29年9月26日(2017.9.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

放送信号を受信する方法であって、
前記放送信号を受信するステップと、
前記受信した放送信号をOFDM方式で復調するステップと、
前記復調された放送信号をFFTサイズに基づく異なるインタリーブングシーケンスを用いて周波数デインタリーブするステップと、
前記周波数デインタリーブされた放送信号から少なくとも一つの信号フレームをパースするステップと、
前記パースされた少なくとも一つの信号フレーム内のサービスデータをデコードするステップと、
を含み、
前記FFTサイズは、8K、16K、及び32Kの1つであり、
前記インタリーブングシーケンスがトグルビット、基本インタリーブングシーケンス、及びシンボルオフセットに基づき生成された後、前記インタリーブングシーケンスのアドレスがOFDMシンボルの範囲内であるか否かが検査され、
前記FFTサイズが32Kである場合、単一のパーミュテーションが前記基本インタリーブングシーケンスに適用され、前記FFTサイズが8Kまたは16Kである場合、異なるパーミュテーションが前記基本インタリーブングシーケンスに適用される、放送信号受信方法。

【請求項 2】

前記シンボルオフセットは、2つの順次的OFDMシンボルに対する前記FFTサイズに基づいて生成される、請求項 1 に記載の放送信号受信方法。

【請求項 3】

信号フレーム内の少なくとも一つのデータシンボルに対応するデータが、異なるFFTサイズに従い復調される、請求項 1 に記載の放送信号受信方法。

【請求項 4】

前記周波数デインタリーブするステップは、
基本インタリーブングシーケンスを生成するステップと、
シンボルオフセットを生成するステップと、を含み、
前記生成されたシンボルオフセットは、2つの連続するOFDMシンボルに対し一定である、請求項 1 に記載の放送信号受信方法。

【請求項 5】

放送信号を受信する装置であって、
放送信号を受信する受信部と、
前記受信した放送信号をOFDM方式で復調する復調部と、
前記復調された放送信号をFFTサイズに基づく異なるインタリーブングシーケンスを用いて周波数デインタリーブする周波数デインタリーブ部と、
前記周波数デインタリーブされた放送信号から少なくとも一つの信号フレームをパースするフレームパーサーと、
前記パースされた少なくとも一つの信号フレーム内のサービスデータをデコードするデコーダと、
を含み、

前記 F F T サイズは、8 K、16 K、及び 32 K の 1 つであり、

前記 インタリービング シーケンス が トグル ビット、基本 インタリービング シーケンス、及び シンボル オフセット に 基づき 生成 された 後、前記 インタリービング シーケンス の アドレス が O F D M シンボルの 範囲内 である か 否か が 検査 され、

前記 F F T サイズ が 32 K である 場合、単一の パーミュテーション が 前記 基本 インタリービング シーケンス に 適用 され、前記 F F T サイズ が 8 K または 16 K である 場合、異なる パーミュテーション が 前記 基本 インタリービング シーケンス に 適用 される、放送 信号 受信 装置。

【請求項 6】

前記 シンボル オフセット は、2 つの 順次的 O F D M シンボル に対する 前記 F F T サイズ に 基づいて 生成 される、請求項 5 に 記載 の 放送 信号 受信 装置。

【請求項 7】

信号 フレーム 内の 少なくとも 1 つの データ シンボル に対応 する データ が、異なる F F T サイズ に 従い 復調 される、請求項 5 に 記載 の 放送 信号 受信 装置。

【請求項 8】

前記 周波数 デインタリーバ は、

基本 インタリービング シーケンス を 生成 する 基本 インタリービング シーケンス 生成器 と

、

シンボル オフセット を 生成 する シンボル オフセット 生成器 と、を さらに 含み、

前記 生成 された シンボル オフセット は、2 つの 連続 する O F D M シンボル に対し 一定 である、請求項 5 に 記載 の 放送 信号 受信 装置。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/008875

A. CLASSIFICATION OF SUBJECT MATTER H04N 7/08(2006.01)i, H04N 21/236(2011.01)i, H04J 11/00(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04N 7/08; H04L 27/00; H04L 1/00; H04N 7/015; H04N 7/64; H03M 13/05; H04L 27/28; H04L 27/04; H04N 21/236; H04J 11/00 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Utility models and applications for Utility models: IPC as above Japanese Utility models and applications for Utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & Keywords: broadcasting signal, FFT mode, mixing, interleaving sequence		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2014-171673 A1 (LG ELECTRONICS INC.) 23 October 2014 See paragraphs [411]-[412], claims 13, 17-18 and figures 38-40.	1,3
Y		2,4
Y	US 2012-0189079 A1 (TAYLOR, Matthew Paul Athol et al.) 26 July 2012 See paragraphs [0484], [0494]-[0533] and figure 45.	2,4
A	US 2014-0105328 A1 (LG ELECTRONICS INC.) 17 April 2014 See paragraph [0214], claim 13 and figure 63.	1-4
A	US 2012-0002739 A1 (PERON, Jean - Luc) 05 January 2012 See paragraphs [0041]-[0059] and figures 5-7.	1-4
A	KR 10-2013-0122756 A (LG ELECTRONICS INC.) 08 November 2013 See paragraphs [0232]-[0312] and figures 20-24.	1-4
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 08 DECEMBER 2015 (08.12.2015)		Date of mailing of the international search report 09 DECEMBER 2015 (09.12.2015)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
WO 2014-171673 A1	23/10/2014	NONE	
US 2012-0189079 A1	26/07/2012	AU 2008-229928 A1	14/05/2009
		AU 2008-230048 A1	14/05/2009
		AU 2008-230049 A1	14/05/2009
		AU 2008-237590 A1	14/05/2009
		AU 2008-237593 A1	14/05/2009
		AU 2008-330660 A1	04/06/2009
		AU 2008-330661 A1	04/06/2009
		AU 2008-330661 A2	04/06/2009
		AU 2008-330666 A1	04/06/2009
		AU 2008-330672 A1	04/06/2009
		AU 2008-330672 A2	04/06/2009
		AU 2008-330716 A1	04/06/2009
		AU 2008-330716 A2	04/06/2009
		AU 2008-330816 A1	04/06/2009
		AU 2008-330816 A2	04/06/2009
		CN 101425992 A	06/05/2009
		CN 101425992 B	14/08/2013
		CN 101425993 A	06/05/2009
		CN 101425993 B	28/08/2013
		CN 101425994 A	06/05/2009
		CN 101425994 B	14/08/2013
		CN 101425995 A	06/05/2009
		CN 101425995 B	11/06/2014
		CN 101425996 A	06/05/2009
		CN 101425996 B	11/06/2014
		CN 101425997 A	06/05/2009
		CN 101425997 B	11/06/2014
		CN 101425998 A	06/05/2009
		CN 101425998 B	01/05/2013
		CN 101510865 A	19/08/2009
		CN 101510865 B	11/12/2013
		CN 101843023 A	22/09/2010
		CN 101843023 B	17/04/2013
		CN 101874350 A	27/10/2010
		CN 101874350 B	10/12/2014
		CN 101874351 A	27/10/2010
		CN 101874351 B	17/12/2014
		CN 101874352 A	27/10/2010
		CN 101874352 B	17/04/2013
		CN 101911504 A	08/12/2010
		CN 101911504 B	11/06/2014
		CN 101911505 A	08/12/2010
		CN 101911505 B	06/05/2015
		CN 101911506 A	08/12/2010
		CN 101911506 B	02/04/2014
		CN 101911507 A	08/12/2010
		CN 101911507 B	16/10/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		CN 103401830 A	20/11/2013
		CN 103560993 A	05/02/2014
		DK 2056464 T3	18/02/2013
		DK 2056510 T3	21/05/2013
		DK 2056549 T3	04/02/2013
		DK 2056550 T3	17/06/2013
		EP 1463255 A1	29/09/2004
		EP 1463256 A1	29/09/2004
		EP 1463256 B1	10/05/2006
		EP 1662739 A1	31/05/2006
		EP 1662739 B1	24/09/2008
		EP 1662739 B9	05/08/2009
		EP 1662740 A1	31/05/2006
		EP 1662740 B1	30/04/2008
		EP 1931097 A1	11/06/2008
		EP 1931097 B1	07/10/2009
		EP 2056463 A2	06/05/2009
		EP 2056463 A3	26/08/2009
		EP 2056463 B1	04/12/2013
		EP 2056464 A2	06/05/2009
		EP 2056464 A3	16/09/2009
		EP 2056464 B1	12/12/2012
		EP 2056466 A1	06/05/2009
		EP 2056466 B1	29/02/2012
		EP 2056467 A1	06/05/2009
		EP 2056467 B1	29/02/2012
		EP 2056468 A2	06/05/2009
		EP 2056468 A3	26/08/2009
		EP 2056468 B1	03/07/2013
		EP 2056469 A1	06/05/2009
		EP 2056469 B1	21/03/2012
		EP 2056470 A1	06/05/2009
		EP 2056470 B1	21/03/2012
		EP 2056470 B9	01/08/2012
		EP 2056471 A1	06/05/2009
		EP 2056471 B1	16/09/2009
		EP 2056472 A1	06/05/2009
		EP 2056472 B1	09/12/2009
		EP 2056473 A1	06/05/2009
		EP 2056474 A1	06/05/2009
		EP 2056475 A2	06/05/2009
		EP 2056475 A3	13/05/2009
		EP 2056476 A2	06/05/2009
		EP 2056476 A3	13/05/2009
		EP 2056477 A1	06/05/2009
		EP 2056478 A1	06/05/2009
		EP 2056510 A2	06/05/2009
		EP 2056510 A3	16/09/2009
		EP 2056510 B1	03/04/2013
		EP 2056549 A2	06/05/2009

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		EP 2056549 A3	16/09/2009
		EP 2056549 B1	12/12/2012
		EP 2056550 A2	06/05/2009
		EP 2056550 A3	16/09/2009
		EP 2056550 B1	24/04/2013
		EP 2117195 A1	11/11/2009
		EP 2117195 B1	04/08/2010
		EP 2204002 A1	07/07/2010
		EP 2204002 B1	01/05/2013
		EP 2214318 A1	04/08/2010
		EP 2214319 A1	04/08/2010
		EP 2214320 A1	04/08/2010
		EP 2214321 A1	04/08/2010
		EP 2216907 A1	11/08/2010
		EP 2216908 A1	11/08/2010
		EP 2237427 A2	06/10/2010
		EP 2237427 A3	01/04/2015
		EP 2237429 A1	06/10/2010
		EP 2237430 A2	06/10/2010
		EP 2237431 A2	06/10/2010
		EP 2237431 A3	08/04/2015
		EP 2237432 A2	06/10/2010
		EP 2237432 A3	01/04/2015
		EP 2247055 A1	03/11/2010
		EP 2247055 B1	14/03/2012
		EP 2333963 A2	15/06/2011
		EP 2333963 A3	28/03/2012
		EP 2333963 B1	03/04/2013
		EP 2333964 A2	15/06/2011
		EP 2333964 A3	08/08/2012
		EP 2333964 B1	09/04/2014
		EP 2333965 A2	15/06/2011
		EP 2333965 A3	30/05/2012
		EP 2333965 B1	04/12/2013
		EP 2333966 A2	15/06/2011
		EP 2333966 A3	08/08/2012
		EP 2333966 B1	04/12/2013
		EP 2333967 A2	15/06/2011
		EP 2333967 A3	28/03/2012
		EP 2333967 B1	19/02/2014
		EP 2341629 A2	06/07/2011
		EP 2341629 A3	30/05/2012
		EP 2341629 B1	03/07/2013
		EP 2403147 A2	04/01/2012
		EP 2403147 A3	08/08/2012
		EP 2405584 A2	11/01/2012
		EP 2405584 A3	08/08/2012
		EP 2421158 A2	22/02/2012
		EP 2421158 A3	03/10/2012
		EP 2421158 B1	04/12/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		EP 2421159 A2	22/02/2012
		EP 2421159 A3	15/08/2012
		EP 2421160 A2	22/02/2012
		EP 2421160 A3	03/10/2012
		EP 2421160 B1	16/10/2013
		EP 2421161 A2	22/02/2012
		EP 2421161 A3	28/03/2012
		EP 2421161 B1	04/09/2013
		EP 2421162 A2	22/02/2012
		EP 2421162 A3	28/03/2012
		EP 2421162 B1	31/07/2013
		EP 2421163 A2	22/02/2012
		EP 2421163 A3	29/02/2012
		EP 2421163 B1	13/03/2013
		EP 2421164 A2	22/02/2012
		EP 2421164 A3	28/03/2012
		EP 2421164 B1	21/08/2013
		EP 2421165 A2	22/02/2012
		EP 2421165 A3	28/03/2012
		EP 2421165 B1	10/07/2013
		EP 2421166 A2	22/02/2012
		EP 2421166 A3	29/02/2012
		EP 2421166 B1	13/03/2013
		EP 2421167 A2	22/02/2012
		EP 2421167 A3	03/10/2012
		EP 2421167 B1	18/12/2013
		EP 2421168 A2	22/02/2012
		EP 2421168 A3	03/10/2012
		EP 2421168 B1	04/12/2013
		EP 2421169 A2	22/02/2012
		EP 2421169 A3	15/08/2012
		EP 2426823 A2	07/03/2012
		EP 2426823 A3	30/05/2012
		EP 2426823 B1	31/07/2013
		EP 2456077 A2	23/05/2012
		EP 2456077 A3	30/05/2012
		EP 2456077 B1	31/07/2013
		EP 2469715 A2	27/06/2012
		EP 2469715 A3	22/10/2014
		EP 2469785 A2	27/06/2012
		EP 2469785 A3	22/10/2014
		EP 2509270 A2	10/10/2012
		EP 2509270 A3	29/10/2014
		EP 2852064 A1	25/03/2015
		ES 2398851 T3	22/03/2013
		ES 2399157 T3	26/03/2013
		ES 2407505 T3	12/06/2013
		ES 2416356 T3	31/07/2013
		GB 2454193 A	06/05/2009
		GB 2454194 A	06/05/2009

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		GB 2454195 A	06/05/2009
		GB 2454196 A	06/05/2009
		GB 2454267 A	06/05/2009
		GB 2454307 A	06/05/2009
		GB 2454308 A	06/05/2009
		GB 2454311 A	06/05/2009
		GB 2454312 A	06/05/2009
		GB 2454316 A	06/05/2009
		GB 2454317 A	06/05/2009
		GB 2454318 A	06/05/2009
		GB 2454319 A	06/05/2009
		GB 2454321 A	06/05/2009
		GB 2454322 A	06/05/2009
		GB 2454323 A	06/05/2009
		GB 2454324 A	06/05/2009
		GB 2454722 A	20/05/2009
		GB 2455071 A	03/06/2009
		GB 2462039 A	27/01/2010
		GB 2462040 A	27/01/2010
		GB 2462041 A	27/01/2010
		GB 2462042 A	27/01/2010
		GB 2462749 A	24/02/2010
		GB 2462750 A	24/02/2010
		JP 2009-112008 A	21/05/2009
		JP 2009-112009 A	21/05/2009
		JP 2009-112010 A	21/05/2009
		JP 2009-112011 A	21/05/2009
		JP 2009-112012 A	21/05/2009
		JP 2009-112013 A	21/05/2009
		JP 2009-153109 A	09/07/2009
		JP 2009-239886 A	15/10/2009
		JP 5048629 B2	17/10/2012
		JP 5248983 B2	31/07/2013
		JP 5252552 B2	31/07/2013
		JP 5252553 B2	31/07/2013
		JP 5253092 B2	31/07/2013
		JP 5253093 B2	31/07/2013
		JP 5253094 B2	31/07/2013
		JP 5273054 B2	28/08/2013
		JP 5273055 B2	28/08/2013
		JP 5288212 B2	11/09/2013
		JP 5288213 B2	11/09/2013
		JP 5359881 B2	04/12/2013
		JP 5359882 B2	04/12/2013
		JP 5371374 B2	18/12/2013
		KR 10-1459152 B1	07/11/2014
		KR 10-2009-0045096 A	07/05/2009
		KR 10-2009-0045101 A	07/05/2009
		TW 200937870 A	01/09/2009
		TW 200937874 A	01/09/2009

INTERNATIONAL SEARCH REPORT
 Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2014-0105328 A1	17/04/2014	TW 1448087 B	01/08/2014
		TW 1451702 B	01/09/2014
		US 2009-0125760 A1	14/05/2009
		US 8179955 B2	15/05/2012
		US 8351541 B2	08/01/2013
US 2014-0105328 A1	17/04/2014	AT 520214 T	15/08/2011
		CN 102265519 A	30/11/2011
		CN 102265519 B	27/08/2014
		DK 2207283 T3	05/12/2011
		DK 2375599 T3	24/09/2012
		DK 2385638 T3	18/11/2013
		EP 2207283 A1	14/07/2010
		EP 2207283 B1	10/08/2011
		EP 2375599 A1	12/10/2011
		EP 2375599 B1	20/06/2012
		EP 2385638 A2	09/11/2011
		EP 2385638 A3	14/03/2012
		EP 2385638 B1	21/08/2013
		ES 2371538 T3	04/01/2012
		ES 2393033 T3	17/12/2012
		ES 2436081 T3	26/12/2013
		HR P20120720 T1	31/10/2012
		HR P20131074 T1	20/12/2013
		PT 2207283 E	21/11/2011
		PT 2375599 E	18/09/2012
		PT 2385638 E	21/11/2013
		SI 2207283 T1	30/12/2011
		SI 2375599 T1	30/11/2012
		SI 2385638 T1	28/02/2014
		US 2011-0305300 A1	15/12/2011
		US 8644406 B2	04/02/2014
		WO 2010-079868 A1	15/07/2010
US 2012-0002739 A1	05/01/2012	AT 326105 T	15/06/2006
		AT 394003 T	15/05/2008
		AT 409383 T	15/10/2008
		AT 445281 T	15/10/2009
		AT 476817 T	15/08/2010
		AT 549836 T	15/03/2012
		AU 2008-229928 A1	14/05/2009
		AU 2008-230048 A1	14/05/2009
		AU 2008-230049 A1	14/05/2009
		AU 2008-237590 A1	14/05/2009
		AU 2008-237593 A1	14/05/2009
		AU 2008-330660 A1	04/06/2009
		AU 2008-330661 A1	04/06/2009
		AU 2008-330661 A2	04/06/2009
		AU 2008-330666 A1	04/06/2009
		AU 2008-330672 A1	04/06/2009

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		AU 2008-330672 A2	04/06/2009
		AU 2008-330716 A1	04/06/2009
		AU 2008-330716 A2	04/06/2009
		AU 2008-330816 A1	04/06/2009
		AU 2008-330816 A2	04/06/2009
		CN 101425992 A	06/05/2009
		CN 101425992 B	14/08/2013
		CN 101425993 A	06/05/2009
		CN 101425993 B	28/08/2013
		CN 101425994 A	06/05/2009
		CN 101425994 B	14/08/2013
		CN 101425995 A	06/05/2009
		CN 101425995 B	11/06/2014
		CN 101425996 A	06/05/2009
		CN 101425996 B	11/06/2014
		CN 101425997 A	06/05/2009
		CN 101425997 B	11/06/2014
		CN 101425998 A	06/05/2009
		CN 101425998 B	01/05/2013
		CN 101510865 A	19/08/2009
		CN 101510865 B	11/12/2013
		CN 101843023 A	22/09/2010
		CN 101843023 B	17/04/2013
		CN 101874350 A	27/10/2010
		CN 101874350 B	10/12/2014
		CN 101874351 A	27/10/2010
		CN 101874351 B	17/12/2014
		CN 101874352 A	27/10/2010
		CN 101874352 B	17/04/2013
		CN 101911504 A	08/12/2010
		CN 101911504 B	11/06/2014
		CN 101911505 A	08/12/2010
		CN 101911505 B	06/05/2015
		CN 101911506 A	08/12/2010
		CN 101911506 B	02/04/2014
		CN 101911507 A	08/12/2010
		CN 101911507 B	16/10/2013
		CN 103401830 A	20/11/2013
		CN 103560993 A	05/02/2014
		DE 602004000824 D1	14/06/2006
		DE 602004000824 T2	30/11/2006
		DE 602004013451 D1	12/06/2008
		DE 602004013451 T2	20/05/2009
		DE 602004016756 D1	06/11/2008
		DE 602004023550 D1	19/11/2009
		DE 602004028535 D1	16/09/2010
		DK 1463256 T3	31/07/2006
		DK 1662739 T3	26/01/2009
		DK 1931097 T3	04/01/2010
		DK 2117195 T3	18/10/2010

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		DK 2247055 T3	14/05/2012
		EP 1463255 A1	29/09/2004
		EP 1463256 A1	29/09/2004
		EP 1463256 B1	10/05/2006
		EP 1662739 A1	31/05/2006
		EP 1662739 B1	24/09/2008
		EP 1662739 B9	05/08/2009
		EP 1662740 A1	31/05/2006
		EP 1662740 B1	30/04/2008
		EP 1931097 A1	11/06/2008
		EP 1931097 B1	07/10/2009
		EP 2056463 A2	06/05/2009
		EP 2056463 A3	26/08/2009
		EP 2056463 B1	04/12/2013
		EP 2056464 A2	06/05/2009
		EP 2056464 A3	16/09/2009
		EP 2056464 B1	12/12/2012
		EP 2056466 A1	06/05/2009
		EP 2056466 B1	29/02/2012
		EP 2056467 A1	06/05/2009
		EP 2056467 B1	29/02/2012
		EP 2056468 A2	06/05/2009
		EP 2056468 A3	26/08/2009
		EP 2056468 B1	03/07/2013
		EP 2056469 A1	06/05/2009
		EP 2056469 B1	21/03/2012
		EP 2056470 A1	06/05/2009
		EP 2056470 B1	21/03/2012
		EP 2056470 B9	01/08/2012
		EP 2056471 A1	06/05/2009
		EP 2056471 B1	16/09/2009
		EP 2056472 A1	06/05/2009
		EP 2056472 B1	09/12/2009
		EP 2056473 A1	06/05/2009
		EP 2056474 A1	06/05/2009
		EP 2056475 A2	06/05/2009
		EP 2056475 A3	13/05/2009
		EP 2056476 A2	06/05/2009
		EP 2056476 A3	13/05/2009
		EP 2056477 A1	06/05/2009
		EP 2056478 A1	06/05/2009
		EP 2056510 A2	06/05/2009
		EP 2056510 A3	16/09/2009
		EP 2056510 B1	03/04/2013
		EP 2056549 A2	06/05/2009
		EP 2056549 A3	16/09/2009
		EP 2056549 B1	12/12/2012
		EP 2056550 A2	06/05/2009
		EP 2056550 A3	16/09/2009
		EP 2056550 B1	24/04/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		EP 2117195 A1	11/11/2009
		EP 2117195 B1	04/08/2010
		EP 2204002 A1	07/07/2010
		EP 2204002 B1	01/05/2013
		EP 2214318 A1	04/08/2010
		EP 2214319 A1	04/08/2010
		EP 2214320 A1	04/08/2010
		EP 2214321 A1	04/08/2010
		EP 2216907 A1	11/08/2010
		EP 2216908 A1	11/08/2010
		EP 2237427 A2	06/10/2010
		EP 2237427 A3	01/04/2015
		EP 2237429 A1	06/10/2010
		EP 2237430 A2	06/10/2010
		EP 2237431 A2	06/10/2010
		EP 2237431 A3	08/04/2015
		EP 2237432 A2	06/10/2010
		EP 2237432 A3	01/04/2015
		EP 2247055 A1	03/11/2010
		EP 2247055 B1	14/03/2012
		EP 2333963 A2	15/06/2011
		EP 2333963 A3	28/03/2012
		EP 2333963 B1	03/04/2013
		EP 2333964 A2	15/06/2011
		EP 2333964 A3	08/08/2012
		EP 2333964 B1	09/04/2014
		EP 2333965 A2	15/06/2011
		EP 2333965 A3	30/05/2012
		EP 2333965 B1	04/12/2013
		EP 2333966 A2	15/06/2011
		EP 2333966 A3	08/08/2012
		EP 2333966 B1	04/12/2013
		EP 2333967 A2	15/06/2011
		EP 2333967 A3	28/03/2012
		EP 2333967 B1	19/02/2014
		EP 2341629 A2	06/07/2011
		EP 2341629 A3	30/05/2012
		EP 2341629 B1	03/07/2013
		EP 2403147 A2	04/01/2012
		EP 2403147 A3	08/08/2012
		EP 2405584 A2	11/01/2012
		EP 2405584 A3	08/08/2012
		EP 2421158 A2	22/02/2012
		EP 2421158 A3	03/10/2012
		EP 2421158 B1	04/12/2013
		EP 2421159 A2	22/02/2012
		EP 2421159 A3	15/08/2012
		EP 2421160 A2	22/02/2012
		EP 2421160 A3	03/10/2012
		EP 2421160 B1	16/10/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		EP 2421161 A2	22/02/2012
		EP 2421161 A3	28/03/2012
		EP 2421161 B1	04/09/2013
		EP 2421162 A2	22/02/2012
		EP 2421162 A3	28/03/2012
		EP 2421162 B1	31/07/2013
		EP 2421163 A2	22/02/2012
		EP 2421163 A3	29/02/2012
		EP 2421163 B1	13/03/2013
		EP 2421164 A2	22/02/2012
		EP 2421164 A3	28/03/2012
		EP 2421164 B1	21/08/2013
		EP 2421165 A2	22/02/2012
		EP 2421165 A3	28/03/2012
		EP 2421165 B1	10/07/2013
		EP 2421166 A2	22/02/2012
		EP 2421166 A3	29/02/2012
		EP 2421166 B1	13/03/2013
		EP 2421167 A2	22/02/2012
		EP 2421167 A3	03/10/2012
		EP 2421167 B1	18/12/2013
		EP 2421168 A2	22/02/2012
		EP 2421168 A3	03/10/2012
		EP 2421168 B1	04/12/2013
		EP 2421169 A2	22/02/2012
		EP 2421169 A3	15/08/2012
		EP 2426823 A2	07/03/2012
		EP 2426823 A3	30/05/2012
		EP 2426823 B1	31/07/2013
		EP 2456077 A2	23/05/2012
		EP 2456077 A3	30/05/2012
		EP 2456077 B1	31/07/2013
		EP 2469715 A2	27/06/2012
		EP 2469715 A3	22/10/2014
		EP 2469785 A2	27/06/2012
		EP 2469785 A3	22/10/2014
		EP 2509270 A2	10/10/2012
		EP 2509270 A3	29/10/2014
		EP 2852064 A1	25/03/2015
		ES 2260728 T3	01/11/2006
		ES 2304757 T3	16/10/2008
		ES 2310883 T3	16/01/2009
		ES 2332158 T3	27/01/2010
		ES 2348580 T3	09/12/2010
		ES 2381648 T3	30/05/2012
		GB 2454193 A	06/05/2009
		GB 2454194 A	06/05/2009
		GB 2454195 A	06/05/2009
		GB 2454196 A	06/05/2009
		GB 2454267 A	06/05/2009

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
		GB 2454307 A	06/05/2009
		GB 2454308 A	06/05/2009
		GB 2454311 A	06/05/2009
		GB 2454312 A	06/05/2009
		GB 2454316 A	06/05/2009
		GB 2454317 A	06/05/2009
		GB 2454318 A	06/05/2009
		GB 2454319 A	06/05/2009
		GB 2454321 A	06/05/2009
		GB 2454322 A	06/05/2009
		GB 2454323 A	06/05/2009
		GB 2454324 A	06/05/2009
		GB 2454722 A	20/05/2009
		GB 2455071 A	03/06/2009
		GB 2462039 A	27/01/2010
		GB 2462040 A	27/01/2010
		GB 2462041 A	27/01/2010
		GB 2462042 A	27/01/2010
		GB 2462749 A	24/02/2010
		GB 2462750 A	24/02/2010
		JP 2009-112008 A	21/05/2009
		JP 2009-112009 A	21/05/2009
		JP 2009-112010 A	21/05/2009
		JP 2009-112011 A	21/05/2009
		JP 2009-112012 A	21/05/2009
		JP 2009-112013 A	21/05/2009
		JP 2009-153109 A	09/07/2009
		JP 2009-239886 A	15/10/2009
		JP 5048629 B2	17/10/2012
		JP 5248983 B2	31/07/2013
		JP 5252552 B2	31/07/2013
		JP 5252553 B2	31/07/2013
		JP 5253092 B2	31/07/2013
		JP 5253093 B2	31/07/2013
		JP 5253094 B2	31/07/2013
		JP 5273054 B2	28/08/2013
		JP 5273055 B2	28/08/2013
		JP 5288212 B2	11/09/2013
		JP 5288213 B2	11/09/2013
		JP 5359881 B2	04/12/2013
		JP 5359882 B2	04/12/2013
		JP 5371374 B2	18/12/2013
		KR 10-0642539 B1	10/11/2006
		KR 10-2004-0064811 A	06/10/2004
		PT 1463256 E	29/09/2006
		PT 1662739 E	19/12/2008
		PT 1931097 E	10/12/2009
		PT 2117195 E	06/09/2010
		PT 2247055 E	25/05/2012
		US 2004-0246888 A1	09/12/2004

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008875

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2013-0122756 A	08/11/2013	US 2008-0298487 A1	04/12/2008
		US 7426240 B2	16/09/2008
		US 8130894 B2	06/03/2012
		US 8155228 B2	10/04/2012
		KR 10-2013-0121881 A	06/11/2013
		US 2013-0235952 A1	12/09/2013
		US 2013-0243116 A1	19/09/2013
		US 9008218 B2	14/04/2015
		WO 2012-067362 A2	24/05/2012
		WO 2012-067362 A3	12/07/2012
		WO 2012-067362 A9	24/05/2012
		WO 2012-070837 A2	31/05/2012
		WO 2012-070837 A3	13/09/2012
		WO 2012-070837 A9	31/05/2012

국제조사보고서		국제출원번호 PCT/KR2015/008875
A. 발명이 속하는 기술분류(국제특허분류(IPC)) H04N 7/08(2006.01)i, H04N 21/236(2011.01)i, H04J 11/00(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H04N 7/08; H04L 27/00; H04L 1/00; H04N 7/015; H04N 7/64; H03M 13/05; H04L 27/28; H04L 27/04; H04N 21/236; H04J 11/00 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 방송신호, FFT 모드, 혼합, 인터리빙 시퀀스		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	WO 2014-171673 A1 (LG ELECTRONICS INC.) 2014.10.23 단락 [411]-[412], 청구항 13, 17-18 및 도면 38-40 참조.	1,3
Y		2,4
Y	US 2012-0189079 A1 (MATTHEW PAUL ATHOL TAYLOR 등) 2012.07.26 단락 [0484], [0494]-[0533] 및 도면 45 참조.	2,4
A	US 2014-0105328 A1 (LG ELECTRONICS INC.) 2014.04.17 단락 [0214], 청구항 13 및 도면 63 참조.	1-4
A	US 2012-0002739 A1 (JEAN-LUC PERON) 2012.01.05 단락 [0041]-[0059] 및 도면 5-7 참조.	1-4
A	KR 10-2013-0122756 A (엘지전자 주식회사) 2013.11.08 단락 [0232]-[0312] 및 도면 20-24 참조.	1-4
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “B” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신구성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2015년 12월 08일 (08.12.2015)		국제조사보고서 발송일 2015년 12월 09일 (09.12.2015)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-472-7140		심사관 김성우 전화번호 +82-42-481-3348

서식 PCT/ISA/210 (두 번째 용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
WO 2014-171673 A1	2014/10/23	없음	
US 2012-0189079 A1	2012/07/26	AU 2008-229928 A1	2009/05/14
		AU 2008-230048 A1	2009/05/14
		AU 2008-230049 A1	2009/05/14
		AU 2008-237590 A1	2009/05/14
		AU 2008-237593 A1	2009/05/14
		AU 2008-330660 A1	2009/06/04
		AU 2008-330661 A1	2009/06/04
		AU 2008-330661 A2	2009/06/04
		AU 2008-330666 A1	2009/06/04
		AU 2008-330672 A1	2009/06/04
		AU 2008-330672 A2	2009/06/04
		AU 2008-330716 A1	2009/06/04
		AU 2008-330716 A2	2009/06/04
		AU 2008-330816 A1	2009/06/04
		AU 2008-330816 A2	2009/06/04
		CN 101425992 A	2009/05/06
		CN 101425992 B	2013/08/14
		CN 101425993 A	2009/05/06
		CN 101425993 B	2013/08/28
		CN 101425994 A	2009/05/06
		CN 101425994 B	2013/08/14
		CN 101425995 A	2009/05/06
		CN 101425995 B	2014/06/11
		CN 101425996 A	2009/05/06
		CN 101425996 B	2014/06/11
		CN 101425997 A	2009/05/06
		CN 101425997 B	2014/06/11
		CN 101425998 A	2009/05/06
		CN 101425998 B	2013/05/01
		CN 101510865 A	2009/08/19
		CN 101510865 B	2013/12/11
		CN 101843023 A	2010/09/22
		CN 101843023 B	2013/04/17
		CN 101874350 A	2010/10/27
		CN 101874350 B	2014/12/10
		CN 101874351 A	2010/10/27
		CN 101874351 B	2014/12/17
		CN 101874352 A	2010/10/27
		CN 101874352 B	2013/04/17
		CN 101911504 A	2010/12/08
		CN 101911504 B	2014/06/11
		CN 101911505 A	2010/12/08
		CN 101911505 B	2015/05/06
		CN 101911506 A	2010/12/08
		CN 101911506 B	2014/04/02
		CN 101911507 A	2010/12/08
		CN 101911507 B	2013/10/16

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CN 103401830 A	2013/11/20
		CN 103560993 A	2014/02/05
		DK 2056464 T3	2013/02/18
		DK 2056510 T3	2013/05/21
		DK 2056549 T3	2013/02/04
		DK 2056550 T3	2013/06/17
		EP 1463255 A1	2004/09/29
		EP 1463256 A1	2004/09/29
		EP 1463256 B1	2006/05/10
		EP 1662739 A1	2006/05/31
		EP 1662739 B1	2008/09/24
		EP 1662739 B9	2009/08/05
		EP 1662740 A1	2006/05/31
		EP 1662740 B1	2008/04/30
		EP 1931097 A1	2008/06/11
		EP 1931097 B1	2009/10/07
		EP 2056463 A2	2009/05/06
		EP 2056463 A3	2009/08/26
		EP 2056463 B1	2013/12/04
		EP 2056464 A2	2009/05/06
		EP 2056464 A3	2009/09/16
		EP 2056464 B1	2012/12/12
		EP 2056466 A1	2009/05/06
		EP 2056466 B1	2012/02/29
		EP 2056467 A1	2009/05/06
		EP 2056467 B1	2012/02/29
		EP 2056468 A2	2009/05/06
		EP 2056468 A3	2009/08/26
		EP 2056468 B1	2013/07/03
		EP 2056469 A1	2009/05/06
		EP 2056469 B1	2012/03/21
		EP 2056470 A1	2009/05/06
		EP 2056470 B1	2012/03/21
		EP 2056470 B9	2012/08/01
		EP 2056471 A1	2009/05/06
		EP 2056471 B1	2009/09/16
		EP 2056472 A1	2009/05/06
		EP 2056472 B1	2009/12/09
		EP 2056473 A1	2009/05/06
		EP 2056474 A1	2009/05/06
		EP 2056475 A2	2009/05/06
		EP 2056475 A3	2009/05/13
		EP 2056476 A2	2009/05/06
		EP 2056476 A3	2009/05/13
		EP 2056477 A1	2009/05/06
		EP 2056478 A1	2009/05/06
		EP 2056510 A2	2009/05/06
		EP 2056510 A3	2009/09/16
		EP 2056510 B1	2013/04/03
		EP 2056549 A2	2009/05/06

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2056549 A3	2009/09/16
		EP 2056549 B1	2012/12/12
		EP 2056550 A2	2009/05/06
		EP 2056550 A3	2009/09/16
		EP 2056550 B1	2013/04/24
		EP 2117195 A1	2009/11/11
		EP 2117195 B1	2010/08/04
		EP 2204002 A1	2010/07/07
		EP 2204002 B1	2013/05/01
		EP 2214318 A1	2010/08/04
		EP 2214319 A1	2010/08/04
		EP 2214320 A1	2010/08/04
		EP 2214321 A1	2010/08/04
		EP 2216907 A1	2010/08/11
		EP 2216908 A1	2010/08/11
		EP 2237427 A2	2010/10/06
		EP 2237427 A3	2015/04/01
		EP 2237429 A1	2010/10/06
		EP 2237430 A2	2010/10/06
		EP 2237431 A2	2010/10/06
		EP 2237431 A3	2015/04/08
		EP 2237432 A2	2010/10/06
		EP 2237432 A3	2015/04/01
		EP 2247055 A1	2010/11/03
		EP 2247055 B1	2012/03/14
		EP 2333963 A2	2011/06/15
		EP 2333963 A3	2012/03/28
		EP 2333963 B1	2013/04/03
		EP 2333964 A2	2011/06/15
		EP 2333964 A3	2012/08/08
		EP 2333964 B1	2014/04/09
		EP 2333965 A2	2011/06/15
		EP 2333965 A3	2012/05/30
		EP 2333965 B1	2013/12/04
		EP 2333966 A2	2011/06/15
		EP 2333966 A3	2012/08/08
		EP 2333966 B1	2013/12/04
		EP 2333967 A2	2011/06/15
		EP 2333967 A3	2012/03/28
		EP 2333967 B1	2014/02/19
		EP 2341629 A2	2011/07/06
		EP 2341629 A3	2012/05/30
		EP 2341629 B1	2013/07/03
		EP 2403147 A2	2012/01/04
		EP 2403147 A3	2012/08/08
		EP 2405584 A2	2012/01/11
		EP 2405584 A3	2012/08/08
		EP 2421158 A2	2012/02/22
		EP 2421158 A3	2012/10/03
		EP 2421158 B1	2013/12/04

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2421159 A2	2012/02/22
		EP 2421159 A3	2012/08/15
		EP 2421160 A2	2012/02/22
		EP 2421160 A3	2012/10/03
		EP 2421160 B1	2013/10/16
		EP 2421161 A2	2012/02/22
		EP 2421161 A3	2012/03/28
		EP 2421161 B1	2013/09/04
		EP 2421162 A2	2012/02/22
		EP 2421162 A3	2012/03/28
		EP 2421162 B1	2013/07/31
		EP 2421163 A2	2012/02/22
		EP 2421163 A3	2012/02/29
		EP 2421163 B1	2013/03/13
		EP 2421164 A2	2012/02/22
		EP 2421164 A3	2012/03/28
		EP 2421164 B1	2013/08/21
		EP 2421165 A2	2012/02/22
		EP 2421165 A3	2012/03/28
		EP 2421165 B1	2013/07/10
		EP 2421166 A2	2012/02/22
		EP 2421166 A3	2012/02/29
		EP 2421166 B1	2013/03/13
		EP 2421167 A2	2012/02/22
		EP 2421167 A3	2012/10/03
		EP 2421167 B1	2013/12/18
		EP 2421168 A2	2012/02/22
		EP 2421168 A3	2012/10/03
		EP 2421168 B1	2013/12/04
		EP 2421169 A2	2012/02/22
		EP 2421169 A3	2012/08/15
		EP 2426823 A2	2012/03/07
		EP 2426823 A3	2012/05/30
		EP 2426823 B1	2013/07/31
		EP 2456077 A2	2012/05/23
		EP 2456077 A3	2012/05/30
		EP 2456077 B1	2013/07/31
		EP 2469715 A2	2012/06/27
		EP 2469715 A3	2014/10/22
		EP 2469785 A2	2012/06/27
		EP 2469785 A3	2014/10/22
		EP 2509270 A2	2012/10/10
		EP 2509270 A3	2014/10/29
		EP 2852064 A1	2015/03/25
		ES 2398851 T3	2013/03/22
		ES 2399157 T3	2013/03/26
		ES 2407505 T3	2013/06/12
		ES 2416356 T3	2013/07/31
		GB 2454193 A	2009/05/06
		GB 2454194 A	2009/05/06

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		GB 2454195 A	2009/05/06
		GB 2454196 A	2009/05/06
		GB 2454267 A	2009/05/06
		GB 2454307 A	2009/05/06
		GB 2454308 A	2009/05/06
		GB 2454311 A	2009/05/06
		GB 2454312 A	2009/05/06
		GB 2454316 A	2009/05/06
		GB 2454317 A	2009/05/06
		GB 2454318 A	2009/05/06
		GB 2454319 A	2009/05/06
		GB 2454321 A	2009/05/06
		GB 2454322 A	2009/05/06
		GB 2454323 A	2009/05/06
		GB 2454324 A	2009/05/06
		GB 2454722 A	2009/05/20
		GB 2455071 A	2009/06/03
		GB 2462039 A	2010/01/27
		GB 2462040 A	2010/01/27
		GB 2462041 A	2010/01/27
		GB 2462042 A	2010/01/27
		GB 2462749 A	2010/02/24
		GB 2462750 A	2010/02/24
		JP 2009-112008 A	2009/05/21
		JP 2009-112009 A	2009/05/21
		JP 2009-112010 A	2009/05/21
		JP 2009-112011 A	2009/05/21
		JP 2009-112012 A	2009/05/21
		JP 2009-112013 A	2009/05/21
		JP 2009-153109 A	2009/07/09
		JP 2009-239886 A	2009/10/15
		JP 5048629 B2	2012/10/17
		JP 5248983 B2	2013/07/31
		JP 5252552 B2	2013/07/31
		JP 5252553 B2	2013/07/31
		JP 5253092 B2	2013/07/31
		JP 5253093 B2	2013/07/31
		JP 5253094 B2	2013/07/31
		JP 5273054 B2	2013/08/28
		JP 5273055 B2	2013/08/28
		JP 5288212 B2	2013/09/11
		JP 5288213 B2	2013/09/11
		JP 5359881 B2	2013/12/04
		JP 5359882 B2	2013/12/04
		JP 5371374 B2	2013/12/18
		KR 10-1459152 B1	2014/11/07
		KR 10-2009-0045096 A	2009/05/07
		KR 10-2009-0045101 A	2009/05/07
		TW 200937870 A	2009/09/01
		TW 200937874 A	2009/09/01

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2014-0105328 A1	2014/04/17	TW I448087 B	2014/08/01
		TW I451702 B	2014/09/01
		US 2009-0125780 A1	2009/05/14
		US 8179955 B2	2012/05/15
		US 8351541 B2	2013/01/08
US 2012-0002739 A1	2012/01/05	AT 520214 T	2011/08/15
		CN 102265519 A	2011/11/30
		CN 102265519 B	2014/08/27
		DK 2207283 T3	2011/12/05
		DK 2375599 T3	2012/09/24
		DK 2385638 T3	2013/11/18
		EP 2207283 A1	2010/07/14
		EP 2207283 B1	2011/08/10
		EP 2375599 A1	2011/10/12
		EP 2375599 B1	2012/06/20
		EP 2385638 A2	2011/11/09
		EP 2385638 A3	2012/03/14
		EP 2385638 B1	2013/08/21
		ES 2371538 T3	2012/01/04
		ES 2393033 T3	2012/12/17
		ES 2436081 T3	2013/12/26
		HR P20120720 T1	2012/10/31
		HR P20131074 T1	2013/12/20
		PT 2207283 E	2011/11/21
		PT 2375599 E	2012/09/18
		PT 2385638 E	2013/11/21
		SI 2207283 T1	2011/12/30
		SI 2375599 T1	2012/11/30
		SI 2385638 T1	2014/02/28
		US 2011-0305300 A1	2011/12/15
		US 8644406 B2	2014/02/04
		WO 2010-079868 A1	2010/07/15
		AT 326105 T	2006/06/15
		AT 394003 T	2008/05/15
		AT 409383 T	2008/10/15
		AT 445281 T	2009/10/15
		AT 476817 T	2010/08/15
		AT 549836 T	2012/03/15
		AU 2008-229928 A1	2009/05/14
		AU 2008-230048 A1	2009/05/14
		AU 2008-230049 A1	2009/05/14
		AU 2008-237590 A1	2009/05/14
		AU 2008-237593 A1	2009/05/14
		AU 2008-330660 A1	2009/06/04
		AU 2008-330661 A1	2009/06/04
		AU 2008-330661 A2	2009/06/04
		AU 2008-330666 A1	2009/06/04
		AU 2008-330672 A1	2009/06/04

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		AU 2008-330672 A2	2009/06/04
		AU 2008-330716 A1	2009/06/04
		AU 2008-330716 A2	2009/06/04
		AU 2008-330816 A1	2009/06/04
		AU 2008-330816 A2	2009/06/04
		CN 101425992 A	2009/05/06
		CN 101425992 B	2013/08/14
		CN 101425993 A	2009/05/06
		CN 101425993 B	2013/08/28
		CN 101425994 A	2009/05/06
		CN 101425994 B	2013/08/14
		CN 101425995 A	2009/05/06
		CN 101425995 B	2014/06/11
		CN 101425996 A	2009/05/06
		CN 101425996 B	2014/06/11
		CN 101425997 A	2009/05/06
		CN 101425997 B	2014/06/11
		CN 101425998 A	2009/05/06
		CN 101425998 B	2013/05/01
		CN 101510865 A	2009/08/19
		CN 101510865 B	2013/12/11
		CN 101843023 A	2010/09/22
		CN 101843023 B	2013/04/17
		CN 101874350 A	2010/10/27
		CN 101874350 B	2014/12/10
		CN 101874351 A	2010/10/27
		CN 101874351 B	2014/12/17
		CN 101874352 A	2010/10/27
		CN 101874352 B	2013/04/17
		CN 101911504 A	2010/12/08
		CN 101911504 B	2014/06/11
		CN 101911505 A	2010/12/08
		CN 101911505 B	2015/05/06
		CN 101911506 A	2010/12/08
		CN 101911506 B	2014/04/02
		CN 101911507 A	2010/12/08
		CN 101911507 B	2013/10/16
		CN 103401830 A	2013/11/20
		CN 103560993 A	2014/02/05
		DE 602004000824 D1	2006/06/14
		DE 602004000824 T2	2006/11/30
		DE 602004013451 D1	2008/06/12
		DE 602004013451 T2	2009/05/20
		DE 602004016756 D1	2008/11/06
		DE 602004023550 D1	2009/11/19
		DE 602004028535 D1	2010/09/16
		DK 1463256 T3	2006/07/31
		DK 1662739 T3	2009/01/26
		DK 1931097 T3	2010/01/04
		DK 2117195 T3	2010/10/18

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		DK 2247055 T3	2012/05/14
		EP 1463255 A1	2004/09/29
		EP 1463256 A1	2004/09/29
		EP 1463256 B1	2006/05/10
		EP 1662739 A1	2006/05/31
		EP 1662739 B1	2008/09/24
		EP 1662739 B9	2009/08/05
		EP 1662740 A1	2006/05/31
		EP 1662740 B1	2008/04/30
		EP 1931097 A1	2008/06/11
		EP 1931097 B1	2009/10/07
		EP 2056463 A2	2009/05/06
		EP 2056463 A3	2009/08/26
		EP 2056463 B1	2013/12/04
		EP 2056464 A2	2009/05/06
		EP 2056464 A3	2009/09/16
		EP 2056464 B1	2012/12/12
		EP 2056466 A1	2009/05/06
		EP 2056466 B1	2012/02/29
		EP 2056467 A1	2009/05/06
		EP 2056467 B1	2012/02/29
		EP 2056468 A2	2009/05/06
		EP 2056468 A3	2009/08/26
		EP 2056468 B1	2013/07/03
		EP 2056469 A1	2009/05/06
		EP 2056469 B1	2012/03/21
		EP 2056470 A1	2009/05/06
		EP 2056470 B1	2012/03/21
		EP 2056470 B9	2012/08/01
		EP 2056471 A1	2009/05/06
		EP 2056471 B1	2009/09/16
		EP 2056472 A1	2009/05/06
		EP 2056472 B1	2009/12/09
		EP 2056473 A1	2009/05/06
		EP 2056474 A1	2009/05/06
		EP 2056475 A2	2009/05/06
		EP 2056475 A3	2009/05/13
		EP 2056476 A2	2009/05/06
		EP 2056476 A3	2009/05/13
		EP 2056477 A1	2009/05/06
		EP 2056478 A1	2009/05/06
		EP 2056510 A2	2009/05/06
		EP 2056510 A3	2009/09/16
		EP 2056510 B1	2013/04/03
		EP 2056549 A2	2009/05/06
		EP 2056549 A3	2009/09/16
		EP 2056549 B1	2012/12/12
		EP 2056550 A2	2009/05/06
		EP 2056550 A3	2009/09/16
		EP 2056550 B1	2013/04/24

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2117195 A1	2009/11/11
		EP 2117195 B1	2010/08/04
		EP 2204002 A1	2010/07/07
		EP 2204002 B1	2013/05/01
		EP 2214318 A1	2010/08/04
		EP 2214319 A1	2010/08/04
		EP 2214320 A1	2010/08/04
		EP 2214321 A1	2010/08/04
		EP 2216907 A1	2010/08/11
		EP 2216908 A1	2010/08/11
		EP 2237427 A2	2010/10/06
		EP 2237427 A3	2015/04/01
		EP 2237429 A1	2010/10/06
		EP 2237430 A2	2010/10/06
		EP 2237431 A2	2010/10/06
		EP 2237431 A3	2015/04/08
		EP 2237432 A2	2010/10/06
		EP 2237432 A3	2015/04/01
		EP 2247055 A1	2010/11/03
		EP 2247055 B1	2012/03/14
		EP 2333963 A2	2011/06/15
		EP 2333963 A3	2012/03/28
		EP 2333963 B1	2013/04/03
		EP 2333964 A2	2011/06/15
		EP 2333964 A3	2012/08/08
		EP 2333964 B1	2014/04/09
		EP 2333965 A2	2011/06/15
		EP 2333965 A3	2012/05/30
		EP 2333965 B1	2013/12/04
		EP 2333966 A2	2011/06/15
		EP 2333966 A3	2012/08/08
		EP 2333966 B1	2013/12/04
		EP 2333967 A2	2011/06/15
		EP 2333967 A3	2012/03/28
		EP 2333967 B1	2014/02/19
		EP 2341629 A2	2011/07/06
		EP 2341629 A3	2012/05/30
		EP 2341629 B1	2013/07/03
		EP 2403147 A2	2012/01/04
		EP 2403147 A3	2012/08/08
		EP 2405584 A2	2012/01/11
		EP 2405584 A3	2012/08/08
		EP 2421158 A2	2012/02/22
		EP 2421158 A3	2012/10/03
		EP 2421158 B1	2013/12/04
		EP 2421159 A2	2012/02/22
		EP 2421159 A3	2012/08/15
		EP 2421160 A2	2012/02/22
		EP 2421160 A3	2012/10/03
		EP 2421160 B1	2013/10/16

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2421161 A2	2012/02/22
		EP 2421161 A3	2012/03/28
		EP 2421161 B1	2013/09/04
		EP 2421162 A2	2012/02/22
		EP 2421162 A3	2012/03/28
		EP 2421162 B1	2013/07/31
		EP 2421163 A2	2012/02/22
		EP 2421163 A3	2012/02/29
		EP 2421163 B1	2013/03/13
		EP 2421164 A2	2012/02/22
		EP 2421164 A3	2012/03/28
		EP 2421164 B1	2013/08/21
		EP 2421165 A2	2012/02/22
		EP 2421165 A3	2012/03/28
		EP 2421165 B1	2013/07/10
		EP 2421166 A2	2012/02/22
		EP 2421166 A3	2012/02/29
		EP 2421166 B1	2013/03/13
		EP 2421167 A2	2012/02/22
		EP 2421167 A3	2012/10/03
		EP 2421167 B1	2013/12/18
		EP 2421168 A2	2012/02/22
		EP 2421168 A3	2012/10/03
		EP 2421168 B1	2013/12/04
		EP 2421169 A2	2012/02/22
		EP 2421169 A3	2012/08/15
		EP 2426823 A2	2012/03/07
		EP 2426823 A3	2012/05/30
		EP 2426823 B1	2013/07/31
		EP 2456077 A2	2012/05/23
		EP 2456077 A3	2012/05/30
		EP 2456077 B1	2013/07/31
		EP 2469715 A2	2012/06/27
		EP 2469715 A3	2014/10/22
		EP 2469785 A2	2012/06/27
		EP 2469785 A3	2014/10/22
		EP 2509270 A2	2012/10/10
		EP 2509270 A3	2014/10/29
		EP 2852064 A1	2015/03/25
		ES 2260728 T3	2006/11/01
		ES 2304757 T3	2008/10/16
		ES 2310883 T3	2009/01/16
		ES 2332158 T3	2010/01/27
		ES 2348580 T3	2010/12/09
		ES 2381648 T3	2012/05/30
		GB 2454193 A	2009/05/06
		GB 2454194 A	2009/05/06
		GB 2454195 A	2009/05/06
		GB 2454196 A	2009/05/06
		GB 2454267 A	2009/05/06

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		GB 2454307 A	2009/05/06
		GB 2454308 A	2009/05/06
		GB 2454311 A	2009/05/06
		GB 2454312 A	2009/05/06
		GB 2454316 A	2009/05/06
		GB 2454317 A	2009/05/06
		GB 2454318 A	2009/05/06
		GB 2454319 A	2009/05/06
		GB 2454321 A	2009/05/06
		GB 2454322 A	2009/05/06
		GB 2454323 A	2009/05/06
		GB 2454324 A	2009/05/06
		GB 2454722 A	2009/05/20
		GB 2455071 A	2009/06/03
		GB 2462039 A	2010/01/27
		GB 2462040 A	2010/01/27
		GB 2462041 A	2010/01/27
		GB 2462042 A	2010/01/27
		GB 2462749 A	2010/02/24
		GB 2462750 A	2010/02/24
		JP 2009-112008 A	2009/05/21
		JP 2009-112009 A	2009/05/21
		JP 2009-112010 A	2009/05/21
		JP 2009-112011 A	2009/05/21
		JP 2009-112012 A	2009/05/21
		JP 2009-112013 A	2009/05/21
		JP 2009-153109 A	2009/07/09
		JP 2009-239886 A	2009/10/15
		JP 5048629 B2	2012/10/17
		JP 5248983 B2	2013/07/31
		JP 5252552 B2	2013/07/31
		JP 5252553 B2	2013/07/31
		JP 5253092 B2	2013/07/31
		JP 5253093 B2	2013/07/31
		JP 5253094 B2	2013/07/31
		JP 5273054 B2	2013/08/28
		JP 5273055 B2	2013/08/28
		JP 5288212 B2	2013/09/11
		JP 5288213 B2	2013/09/11
		JP 5359881 B2	2013/12/04
		JP 5359882 B2	2013/12/04
		JP 5371374 B2	2013/12/18
		KR 10-0642539 B1	2006/11/10
		KR 10-2004-0084811 A	2004/10/06
		PT 1463256 E	2006/09/29
		PT 1662739 E	2008/12/19
		PT 1931097 E	2009/12/10
		PT 2117195 E	2010/09/06
		PT 2247055 E	2012/05/25
		US 2004-0246888 A1	2004/12/09

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008875

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2013-0122756 A	2013/11/08	US 2008-0298487 A1	2008/12/04
		US 7426240 B2	2008/09/16
		US 8130894 B2	2012/03/06
		US 8155228 B2	2012/04/10
		KR 10-2013-0121881 A	2013/11/06
		US 2013-0235952 A1	2013/09/12
		US 2013-0243116 A1	2013/09/19
		US 9008218 B2	2015/04/14
		WO 2012-067362 A2	2012/05/24
		WO 2012-067362 A3	2012/07/12
		WO 2012-067362 A9	2012/05/24
		WO 2012-070837 A2	2012/05/31
		WO 2012-070837 A3	2012/09/13
		WO 2012-070837 A9	2012/05/31

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

フロントページの続き

(31)優先権主張番号 62/152,038

(32)優先日 平成27年4月24日(2015.4.24)

(33)優先権主張国 米国(US)

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ペク チョンソプ

大韓民国, ソウル 06772, ソチョーク, ヤンジェーデロ 11ギル, 19, エルジー エレクトロニクス インコーポレイティド, アイピー センター

(72)発明者 コ ウソク

大韓民国, ソウル 06772, ソチョーク, ヤンジェーデロ 11ギル, 19, エルジー エレクトロニクス インコーポレイティド, アイピー センター

(72)発明者 ホン ソンリョン

大韓民国, ソウル 06772, ソチョーク, ヤンジェーデロ 11ギル, 19, エルジー エレクトロニクス インコーポレイティド, アイピー センター

Fターム(参考) 5J065 AA03 AD01 AD03 AD04 AD11 AE06 AG06 AH01 AH06 AH17

5K014 BA02 BA05 BA06 BA07 FA16