



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑪ CH 682611 A5

⑤① Int. Cl.⁵: H 02 M 1/088

Erfindungspatent für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

⑫ **PATENT SCHRIFT** A5

⑳ Gesuchsnummer: 1134/91

㉔ Anmeldungsdatum: 16.04.1991

㉔ Patent erteilt: 15.10.1993

㉔ Patentschrift veröffentlicht: 15.10.1993

㉔ Inhaber:
Ascom Hasler AG, Bern 14

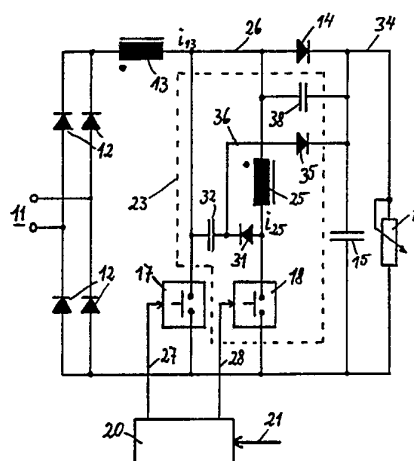
㉔ Erfinder:
Streit, Robert, Oberbalm

㉔ Vertreter:
Ascom Tech AG, Bern

⑤④ **Schaltentlastungsnetzwerk für einen Schalter und Verwendung desselben.**

⑤⑦ Das Schaltentlastungsnetzwerk dient zum Entlasten des Schalters (17) eines schaltgeregelten Energiewandlers vom Typ "Boost Converter". Es umfasst einen zweiten Schalter (18) und eine Entlastungsdrossel (25), die seriell und gemeinsam zum ersten Schalter (17) parallel geschaltet sind. Die zugeordnete Schaltsteuerung (20) besitzt zwei getrennte Ausgänge (27, 28), über die gestaffelt und sich zeitlich überlappend jeweils zwei Steuersignale an die Schalter (17, 18) abgegeben werden. Weiter sind wenigstens eine Entlastungsdiode (31) und ein Entlastungskondensator (32) vorgesehen, die seriell und gemeinsam parallel zur Entlastungsdrossel (25) angeordnet sind, sowie eine zweite Entlastungsdiode (35).

Das Netzwerk arbeitet so, dass die Energie des jeweiligen Rückstromes durch die Ladediode (14) aufgefangen und weitgehend in den Speicherkondensator (15) überführt wird.



Beschreibung

Die Erfindung betrifft ein Schaltentlastungsnetzwerk (Snubber) nach dem Oberbegriff von Anspruch 1, insbesondere zur Verwendung in einem schaltgeregelten Energiewandler. Sie betrifft weiter ein Verfahren zum Betreiben dieses Netzwerkes.

Schaltgeregelte Energiewandler sind bestens bekannt. Eine Art solcher Wandler läuft entsprechend der angelsächsischen Terminologie unter der Bezeichnung Boost Converter. Die Schrift EP-B 0 218 267 beschreibt beispielsweise einen derartigen Energiewandler, der ein Wechselspannungsnetz stets weitgehend sinusförmig belastet. Dieser Energiewandler weist eine Ladediode auf, über die ein Speicherkondensator geladen wird, einen Netzgleichrichter, eine Ladedrossel und einen gesteuerten, elektronischen Schalter. Weiter besitzt der Energiewandler einen Regler, der den Schalter mit hoher Frequenz so steuert, dass sich die genannte sinusförmige Belastung des Netzes ergibt.

Der elektronische Schalter eines Boost Converters wird jeweils «hart» geschaltet, wodurch hohe Rückströme über die Ladediode fließen. Zur Verminderung der hierbei bzw. bei ähnlichen Schaltungen auftretenden Schaltverluste sind Schaltentlastungsnetzwerke bekannt, die in der angelsächsischen Literatur als Snubber bezeichnet werden. Hierzu sei beispielsweise auf A. Ferraro «An Overview of Low Loss Snubber Technology for Transistor Converters», IEEE PESC 1982 Record, Seiten 566–577 verwiesen.

Ferraro unterscheidet in seiner Arbeit verlustbehaftete Schaltentlastungsnetzwerke (dissipative snubbers), bei denen die Schaltverluste in Wärme umgewandelt werden, und verlustfreie Schaltentlastungsnetzwerke (nondissipative snubbers), bei denen die Schaltverluste beispielsweise zurück in die Energiequelle gespeist werden. Die verlustfreien Netzwerke sind dabei komplexer als die verlustbehafteten.

Aus der Schaltungstechnik der Leistungselektronik ist weiter bekannt, Bauelemente für höhere Belastungen durch Kombination von zwei oder mehr entsprechenden Bauelementen zusammenzustellen, die einzeln nur für geringere Belastungen geeignet sind. Insbesondere ist die Parallschaltung von zwei oder mehr Schalltransistoren bekannt zur Bereitstellung eines Schalters mit besonders geringem Durchlasswiderstand.

Es ist nun die Aufgabe der Erfindung, ein möglichst verlustfrei arbeitendes Schaltentlastungsnetzwerk anzugeben, mit dessen Hilfe Schaltverluste eines Schalters deutlich vermindert werden, insbesondere bei schaltgeregelten Energiewandlern.

Die Lösung dieser Aufgabe ist durch den kennzeichnenden Teil der unabhängigen Ansprüche gegeben. Die abhängigen Ansprüche geben Ausgestaltungen der Erfindung an.

Im folgenden wird die Erfindung anhand von vier Figuren beispielsweise näher beschrieben. Es zeigen:

Fig. 1 – Schaltbild eines schaltgeregelten Ener-

giwandlers mit einem Schaltentlastungsnetzwerk für den Schalter

Fig. 2 – Zeitliches Ablaufschema für Schaltstellungen und Ströme

Fig. 3 – Schaltbild eines schaltgeregelten Energiewandlers mit erweitertem Schaltentlastungsnetzwerk

Fig. 4 – Blockschaltbild einer Schaltsteuerung.

Fig. 1 zeigt das Schaltbild eines schaltgeregelten Energiewandlers der Sorte «Boost Converter» mit einem erfindungsgemässen Schaltentlastungsnetzwerk. Hierbei sind folgende Einheiten, deren Zusammenschaltung und Funktionsweise bekannt: ein an das allgemeine Wechselspannungsnetz 11 angeschlossener Zweiweggleichrichter aus vier Dioden 12, eine Ladedrossel 13, eine Ladediode 14, ein Speicherkondensator 15, ein Verbraucher 16 (dargestellt als variabler Widerstand), ein (erster) elektronischer Schalter 17 (z.B. ein Schalltransistor) und eine Schaltsteuerung 20 zum hochfrequenten, periodischen Ein- und Ausschalten des Schalters 17, wozu der Schalter 17 über einen Steuereingang 27 mit der Steuerung 20 verbunden ist.

Diese bekannte Anordnung arbeitet so, dass sich im durchgeschalteten Zustand des Schalters 17 die Ladedrossel 13 auflädt, während sie sich im gesperrten Zustand des Schalters 17 über die Ladediode 14 entlädt, wobei der Ladekondensator 15 aufgeladen wird. Die Entladung des Kondensators 15 erfolgt über den Verbraucher 16.

Die Schaltsteuerung 20 ist so ausgebildet, dass sich allgemein eine gewünschte Regeleigenschaft, speziell beispielsweise ein vorgegebener, konstanter Spannungswert am Speicherkondensator 15, ergibt. Dies ist durch einen Pfeil 21 angedeutet.

Das Schaltentlastungsnetzwerk im engeren Sinn ist durch eine gestrichelte Umrandung dargestellt und mit der Bezugsnummer 23 bezeichnet. Es umfasst wenigstens folgende Elemente:

- einen zweiten elektronischen Schalter 18, der über einen eigenen (zweiten) Steuereingang 28 mit der Schaltsteuerung 20 verbunden ist;
- eine Entlastungsdrossel 25, die in Reihe mit dem zweiten Schalter 18 liegt und an die Verbindung 26 der Ladedrossel 13 und der Ladediode 14 angeschlossen ist;
- eine erste Entlastungsdiode 31 und einen ersten Entlastungskondensator 32, die in Serie geschaltet und zusammen parallel zur Entlastungsdrossel 25 angeordnet sind;
- eine zweite Entlastungsdiode 35, die die Verbindung 36 der ersten Entlastungsdiode 31 und des ersten Entlastungskondensators 32 mit dem einen Pol 34 des Speicherkondensators 15 verbindet.
- Hierzu kommt eventuell ein zweiter Entlastungskondensator 38, der parallel zur Ladediode 14 angeordnet ist.

Dem ersten Schalter 17 und dem Netzwerk 23 zugeordnet ist über die zwei voneinander unabhängigen Steuereingänge 27, 28 die genannte Schaltsteuerung 20, die weiter unten in einer beispielsweise Ausführung näher beschrieben wird. Diese Steuerung ist so ausgebildet, dass sie jeweils zeitlich gestaffelt und überlappend zuerst den zweiten

Schalter 18 und nachfolgend den ersten Schalter 17 aus dem Sperrzustand in den Durchlasszustand und in entsprechender Reihenfolge wieder in den Sperrzustand schaltet. Hierauf wird anhand von Fig. 2 nachfolgend näher eingegangen. Für die Funktionsweise des Schaltentlastungsnetzwerkes insgesamt ist die Schaltsteuerung 20 damit von entscheidender Bedeutung.

Es ist weiter klar, dass die Elemente des Netzwerkes 23 zum Erreichen optimalen Verhaltens mit ihren elektrischen Grössen aufeinander abgestimmt sein müssen. Weiter weisen die Elemente und Verbindungen als nicht-ideale Bauelemente parasitäre Kapazitäten, Induktivitäten und Widerstände auf, die in einer eingehenden Funktionsanalyse mitzubetrachten sind. Insbesondere kann der zweite Entlastungskondensator 38 durch die parasitären Kapazitäten der Elemente 13 (Ladedrossel), 14 (Ladediode) und 17 (erster Schalter) ersetzt sein.

Fig. 2 zeigt ein Ablaufschema für die Schaltstellungen der Schalter 17, 18 und für die Ströme durch die beiden Drosseln 13, 25. Die Zeit t läuft dabei von links nach rechts und es werden vier Schaltperioden 1 bis 4 unterschieden.

Schaltperiode 1:

Es sind beide Schalter 17, 18 gesperrt (bzw. offen). Es fliesst ein (zeitlinear) abnehmender Strom i_{13} durch die Ladedrossel 13 und die Ladediode 14.

Hierdurch wird der Speicherkondensator 15 aufgeladen.

Schaltperiode 2:

Zu Beginn dieser Periode wird der zweite Schalter 18 eingeschaltet (bzw. geschlossen). Hierdurch entsteht ein schnell wachsender Strom i_{25} durch die Entlastungsdrossel 25 und den Schalter 18, während der Strom durch die Ladediode 14 entsprechend abnimmt.

Sobald die Ladediode 14 hierdurch sperrt, sinkt die Spannung am ersten Schalter 17 (in einer resonanten Schwingung) bis auf Null. Der Strom i_{25} durch die Entlastungsdrossel 25 stagniert und der Strom i_{13} durch die Ladedrossel 13 beginnt (zeitlinear) zu steigen.

Schaltperiode 3:

Diese Schaltperiode beginnt mit dem Einschalten des ersten Schalters 17. Dieses Einschalten erfolgt, sobald die Spannung am Schalter 17 Null erreicht hat. Am Schalter 17 entstehen hierdurch beim Einschalten keine Verluste.

Sofort hierauf wird der zweite Schalter 18 gesperrt. Der Strom i_{25} durch die Entlastungsdrossel 25 nimmt hierdurch nunmehr ab. Die Drossel 25 gibt hierbei ihre gespeicherte Energie über die erste Entlastungsdiode 31 zunächst an den ersten Entlastungskondensator 32 ab. Sobald dieser Kondensator aufgeladen ist, wird die restliche Energie über die zweite Entlastungsdiode 35 an den Speicherkondensator 15 abgegeben.

Der Strom i_{13} durch die Ladedrossel 13 bleibt hiervon unberührt und steigt stetig.

Schaltperiode 4:

Sobald auch der erste Schalter 17 wieder gesperrt wird, entlädt sich der erste Entlastungskondensator 32 über die zweite Entlastungsdiode 35 zum Speicherkondensator 15. Unmittelbar anschliessend öffnet die Ladediode 14 und leitet den Strom i_{13} der Ladedrossel 13 zum Speicherkondensator 15. Hiermit entspricht der spätere Teil der Schaltperiode 4 der bereits besprochenen Schaltperiode 1, womit der Schaltzyklus der Schalter 17, 18 beendet ist.

Die Dauer der Schaltperiode 2 ist bevorzugt so gewählt, dass sie gleich ist der Summe aus der Sperrverzögerungszeit der Ladediode 14 plus einer Viertelperiode der Resonanzfrequenz der Entlastungsdrossel 25 und des zweiten Entlastungskondensators 38.

Die Dauer der Schaltperiode 3 muss mindestens gleich der Dauer der Schaltperiode 2 sein. Die Dauern der Schaltperioden 2 und 3 zusammen und der Schaltperioden 1 und 4 zusammen ergeben sich aus dem Regelzustand des schaltgeregelten Energiewandlers, der durch den Pfeil 21 symbolisiert ist. Die Überlappungsperiode, bei der beide Schalter 17, 18 gleichzeitig eingeschaltet sind, sollte schliesslich möglichst kurz, im Extremfall Null sein.

Fig. 3 zeigt das Schaltbild eines konkreten Ausführungsbeispiels eines schaltgeregelten Energiewandlers. Die (symbolischen) Schalter 17, 18 sind hierbei durch Schalttransistoren 117, 118 ersetzt, denen parasitäre Dioden 217, 218 und parasitäre Kapazitäten 317, 318 parallel zugeordnet sind. Eine konkrete Sperrdiode 219, die in Reihe mit dem zweiten Schalttransistor 118 liegt, verhindert Rückströme durch die parasitäre Diode 218. Die Reihenschaltung einer weiteren (konkreten) Diode 221 und eines Widerstandes 222, die parallel zum zweiten Schalttransistor 118 und der Sperrdiode 219 geschaltet sind, vernichten die durch den Rückstrom der ersten Entlastungsdiode 31 in der Entlastungsdrossel 25 eingespeicherte Energie, d.h. wandeln sie in Wärme um. Alle genannten Bauelemente und parasitären Grössen sowie ihre Anordnungen dämpfen die harten Schaltübergänge der beiden Schalttransistoren 117, 118 und/oder verbessern die Wirkung des Netzwerkes 23.

Die Vorteile des beschriebenen Schaltentlastungsnetzwerkes bestehen darin, dass die in den Schaltern 17, 18 bzw. den Schalttransistoren 117, 118 anfallende Verlustenergie drastisch gesenkt wird. Damit erhöht sich nicht nur der Wirkungsgrad der Wandler, sondern es wird eine erhebliche Reduktion der entstehenden Verlustwärme und damit eine Reduktion der Temperaturbelastung der Schalter bzw. Transistoren erreicht. Dies bedeutet wiederum einen positiven Einfluss auf die Lebensdauer der Transistoren. Der schaltungstechnische Aufwand ist gegenüber diesen Vorteilen als relativ gering einzustufen.

Fig. 4 zeigt das Blockschaltbild einer beispiels-

weisen Schaltsteuerung 20. Diese Steuerung 20 umfasst einen monostabilen Multivibrator 41, der jeweils über den Eingang 21 angetriggert wird. Dem Multivibrator 41 nachgeschaltet sind ein Inverter 45 und ein Verzögerungsglied 43 zum kurzzeitigen Verzögern des Multivibrator-Ausgangssignals, bevor dieses auf den zweiten Steuereingang 28 ausgegeben wird.

Dem Inverter 45 sind ein zweiter, monostabiler Multivibrator 47 sowie eine UND-Logik 49 nachgeschaltet. Die UND-Logik 49 ist mit ihrem zweiten Eingang mit dem Steuerungs-Eingang 21 verbunden. Ihr (49) und dem zweiten Multivibrator 47 nachgeschaltet ist schliesslich noch eine ODER-Logik 51, an die der erste Steuereingang 27 angeschlossen ist. Diese Schaltsteuerung 20 gibt – wie gefordert – gesteuert und zeitlich gestaffelt jeweils zwei Einschaltssignale an ihre beiden Ausgänge bzw. die beiden Steuereingänge 27, 28 ab. Die Steuerung 20 ist einfach und aus kommerziellen Logik-Bausteinen herstellbar.

Das beschriebene Schaltentlastungsnetzwerk findet bevorzugt Anwendung in hochfrequent geschalteten Schaltreglern der Leistungselektronik. Es sind jedoch gleichwertige andere Anwendungen möglich, beispielsweise beim Schalten von Gleichstrommotoren und allgemein dort, wo ein Schalter 17 direkt eine Stromquelle oder ein momentan als Stromquelle wirkendes Element schaltet.

Die Schalter 17, 18 bzw. die Schalttransistoren 117, 118 können gleich sein, d.h. die gleiche Typenbezeichnung tragen. Dies ist kommerziell vorteilhaft, da hierdurch die Anzahl verschiedener Bauelemente verringert bzw. die Anzahl gleicher Bauelemente vergrössert wird. Es kann jedoch technisch vorteilhaft sein, unterschiedliche Schalttransistoren 117, 118 zu benützen. Insbesondere sollte der zweite Transistor 118 möglichst schnell schalten, also z.B. ein FET-Transistor sein, und der erste Transistor 117 einen möglichst geringen Durchlasswiderstand aufweisen, also z.B. ein Bipolartransistor sein.

Weiter können statt der einzelnen Schalttransistoren 117, 118 jeweils zwei oder mehr gemeinsam angesteuerte Transistoren verwendet werden, um das Leistungsvermögen zu erhöhen bzw. um den Durchlasswiderstand zu verringern.

Patentansprüche

1. Schaltentlastungsnetzwerk für einen Schalter (17), der an ein als Stromquelle dienendes Element angeschlossen ist und der durch eine Schaltsteuerung (20) hochfrequent ein- und ausschaltbar ist, wobei durch das Ein- und Ausschalten Ladung aus der Stromquelle in einen Verbraucherkreis gelangt, gekennzeichnet

– durch einen zweiten Schalter (18) und eine Entlastungsdrossel (25), die seriell und gemeinsam parallel zum ersten Schalter (17) angeordnet sind,
– durch zwei getrennte Ausgänge (27, 28) der Schaltsteuerung (20), von denen jeder mit dem Steuereingang eines der Schalter (17, 18) verbunden ist,
– durch eine erste Entlastungsdiode (31) und einen Entlastungskondensator (32), die seriell und ge-

meinsam parallel zur Entlastungsdrossel (25) angeordnet sind, und

– durch eine zweite Entlastungsdiode (35), die die Verbindung (36) der ersten Entlastungsdiode (31) und des Entlastungskondensators (32) mit dem Verbraucherkreis verbindet.

2. Schaltentlastungsnetzwerk nach Anspruch 1, dadurch gekennzeichnet, dass der erste (17) und der zweite Schalter (18) durch zwei gleiche Schalttransistoren (117, 118) realisiert sind.

3. Schaltentlastungsnetzwerk nach Anspruch 1, dadurch gekennzeichnet, dass der erste (17) und der zweite Schalter (18) durch zwei ungleiche Schalttransistoren (117, 118) realisiert sind, von denen der eine (117) einen besonders niedrigen Durchgangswiderstand und der andere (118) eine besonders hohe Schaltgeschwindigkeit aufweist.

4. Schaltentlastungsnetzwerk nach Anspruch 1, dadurch gekennzeichnet, dass der erste (17) und/oder der zweite Schalter (18) durch zwei oder mehr gemeinsam angesteuerte Schalttransistoren (117, 118) realisiert sind.

5. Schalt geregelter Energiewandler mit einem Schaltentlastungsnetzwerk einem der Ansprüche 2, 3 oder 4, wobei der Energiewandler neben dem ersten Schalter (17) und der Schaltsteuerung (20) wenigstens eine Ladedrossel (13), eine Ladediode (14) und einen Speicherkondensator (15) aufweist, dadurch gekennzeichnet,

– dass der Speicherkondensator (15) dem Verbraucherkreis angehört,

– dass ein zweiter Entlastungskondensator (38) vorgesehen ist, der der Ladediode (14) parallel geschaltet ist,

– dass eine Sperrdiode (219) vorgesehen ist, die in Reihe zwischen den zweiten Schalttransistor (118) und die Entlastungsdrossel (25) geschaltet ist, und
– dass eine weitere Diode (221) und ein Widerstand (222) vorgesehen sind, die seriell und gemeinsam parallel zum zweiten Schalttransistor (118) und der Sperrdiode (219) geschaltet sind.

6. Schalt geregelter Energiewandler mit einem Schaltentlastungsnetzwerk nach Anspruch 1, dadurch gekennzeichnet, dass die Schaltsteuerung (20) ausgebildet ist zur gestaffelten und sich zeitlich überlappenden Abgabe von jeweils einem Steuersignal an die Steuereingänge (27, 28) der Schalttransistoren (117, 118).

7. Energiewandler nach Anspruch 6, dadurch gekennzeichnet, dass die Überlappung der beiden Steuersignale zwischen Null und etwa zehn Prozent der Signallängen liegen kann.

8. Energiewandler nach Anspruch 6, dadurch gekennzeichnet, dass die Schaltsteuerung (20) zwei monostabile Multivibratoren (41, 47), ein Verzögerungsglied (43), einen Inverter (45), eine UND- (49) und eine ODER-Logik (51) aufweist, wobei der Eingang (21) mit dem einen Multivibrator (41) und der UND-Logik (49), der eine Multivibrator (41) mit dem Verzögerungsglied (43) und dem Inverter (45), der Inverter (45) mit dem anderen Multivibrator (47) und der UND-Logik (49) und diese beiden mit der ODER-Logik (51) verbunden sind, und wobei die Steuereingänge (27, 28) die Ausgänge der ODER-Logik (51) und des Verzögerungsgliedes (43) sind.

9. Verfahren zum Betreiben eines Schaltentlastungsnetzwerkes nach Anspruch 1 in einem schaltgeregelten Energiewandler, dadurch gekennzeichnet, dass jeweils ausgelöst durch ein Triggersignal am Eingang (21) der Schaltsteuerung (20) zeitlich aufeinanderfolgend zuerst ein erstes Einschaltsignal an den Steuereingang (28) des zweiten Schalters (18) und anschliessend ein zweites Steuersignal an den Steuereingang (27) des ersten Schalters (17) angelegt wird, wobei sich das erste und das zweite Einschaltsignal zeitlich so überlappen, dass das Überlappingsintervall kurz gegenüber den Einschaltintervallen beider Schalter (17, 18) ist.

5

10

15

20

25

30

35

40

45

50

55

60

65

5

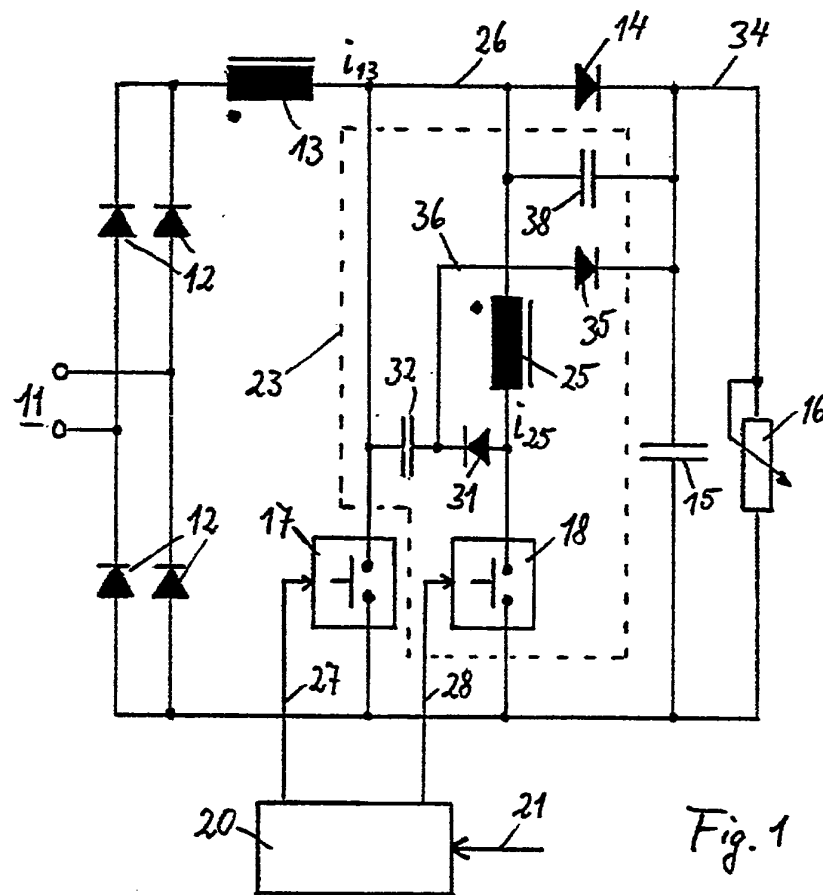


Fig. 1

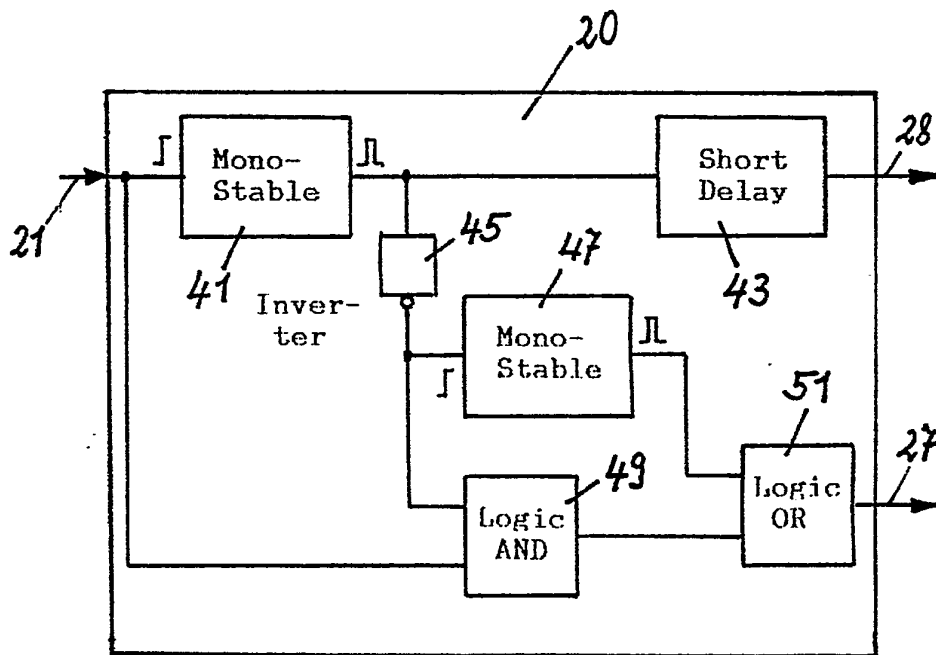


Fig. 4

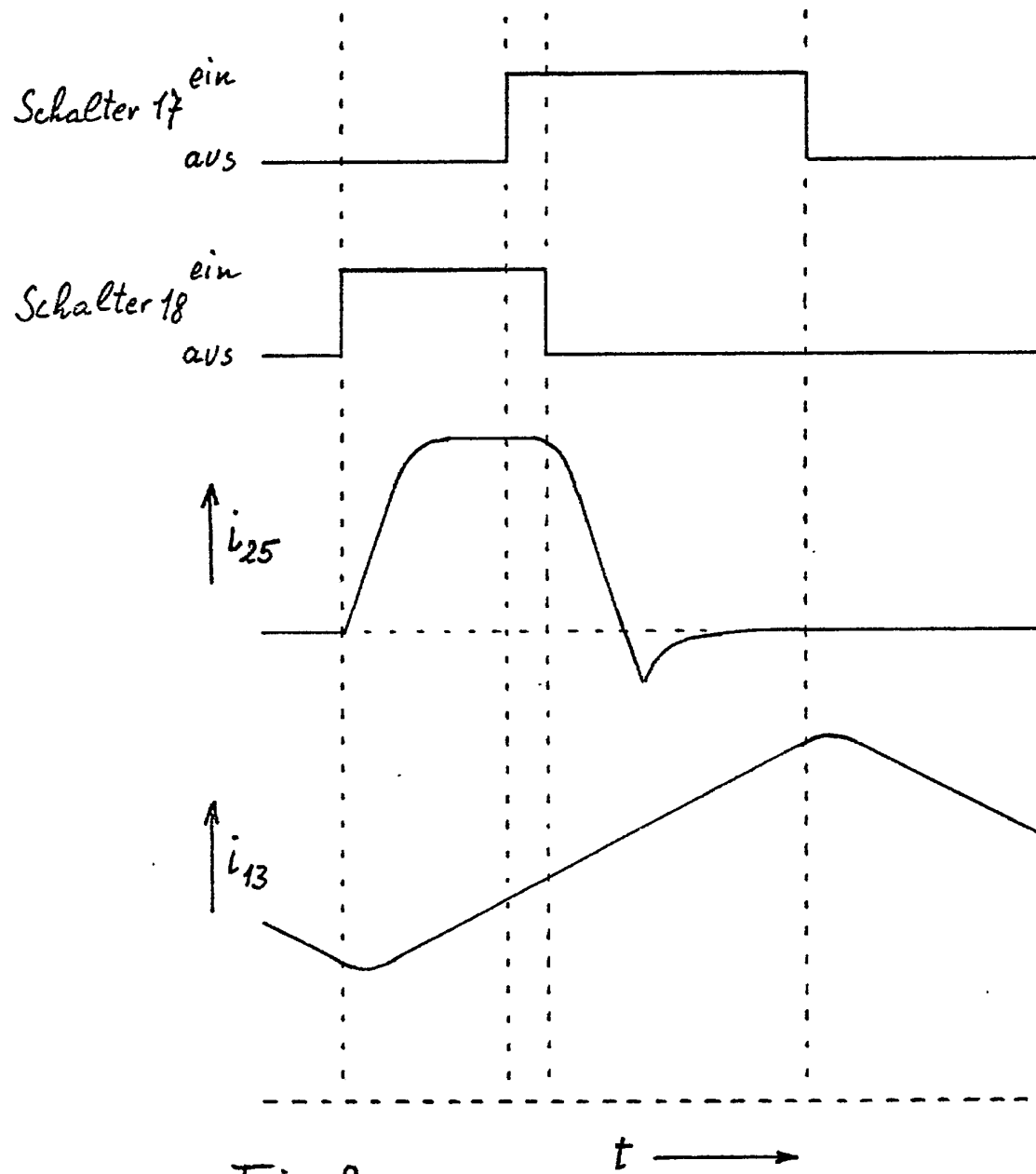


Fig. 2

