

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 12.12.97.

③0 Priorité :

④3 Date de mise à la disposition du public de la demande : 18.06.99 Bulletin 99/24.

⑤6 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

⑥0 Références à d'autres documents nationaux apparentés :

⑦1 Demandeur(s) : ELA MEDICAL Societe anonyme — FR.

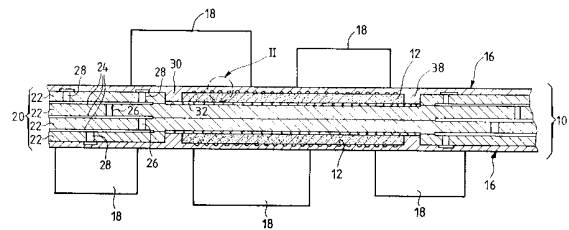
⑦2 Inventeur(s) : VAN CAMPENHOUT YVES.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : CABINET BARDEHLE PAGENBERG ET PARTNER.

⑤4 CIRCUIT ELECTRONIQUE, NOTAMMENT POUR UN DISPOSITIF MEDICAL IMPLANTABLE ACTIF TEL QU'UN STIMULATEUR OU DEFIBRILLATEUR CARDIAQUE, ET SON PROCEDE DE REALISATION.

⑤7 Ce circuit électronique comporte au moins une puce (12) reportée, ainsi que d'autres composants électroniques associés (18) sur un substrat (10). La puce est une puce nue non encapsulée, portant sur sa face tournée vers l'extérieur des plages de contact électrique, et cette puce est enterrée dans l'épaisseur du substrat, au fond d'une cavité (30) remplie d'une résine isolante (38) affleurant le plan du substrat et recouvrant la puce à l'exception de fils de liaison reliés à un motif d'interconnexion (24, 26, 28) du substrat. Il est ainsi possible de reporter au moins certains des composants supplémentaires au-dessus de la puce et de prévoir au-dessus de la puce une pluralité de couches d'interconnexion supplémentaires.



La présente invention concerne la technologie des circuits électroniques, notamment des circuits électroniques de dispositifs médicaux implantables actifs tels que les stimulateurs ou défibrillateurs cardiaques.

5        En effet, dans ces domaines, la miniaturisation des circuits est un paramètre essentiel, et l'on se trouve souvent confronté à la difficulté consistant à trouver un compromis entre, d'une part, l'augmentation du nombre et de la taille des composants électroniques pour disposer d'appareils intégrant un plus grand nombre de fonctions et, d'autre part, la  
10        miniaturisation de plus en plus poussée du circuit, de manière à ne pas empiéter sur le volume nécessaire à la pile d'alimentation.

      Jusqu'à présent, ces circuits sont habituellement réalisés sur un substrat double face portant, d'un côté, les circuits intégrés incorporant les diverses puces encapsulées et, de l'autre côté, les composants discrets passifs (condensateurs, résistances, etc.) et actifs (diodes).  
15

      L'un des buts de l'invention est de proposer une nouvelle technologie de réalisation d'un circuit électronique procurant un gain de place important, afin de pouvoir réduire les dimensions du circuit dans des proportions très importantes.

20        Un autre but de l'invention est la rationalisation du processus de fabrication des circuits, en permettant notamment un report direct des puces sur le substrat, ces puces étant directement obtenues après découpe d'une tranche, sans traitement additionnel ni encapsulation.

      Un autre but encore de l'invention est de permettre une plus grande densité d'intégration des composants discrets et une plus grande densité de routage des diverses interconnexions, en permettant l'utilisation de la surface de la surface déjà occupée par les puces pour l'adjonction de couches d'interconnexion supplémentaires et/ou de composants additionnels.  
25

30        Le procédé de l'invention, qui concerne le report d'une puce de microcircuit sur un substrat destiné à recevoir cette puce ainsi que d'autres composants électroniques associés pour former un circuit électronique, est caractérisé par les étapes suivantes : a) obtention d'une puce nue individualisée portant sur l'une de ses faces des plages de contact  
35        électrique ; b) obtention d'un substrat comportant une cavité de profon-

deur et d'étendue supérieures à celles de la puce ; c) mise en place de la puce au fond de la cavité, plages de contact tournées vers l'extérieur ; d) report sur les plages de contact de la puce de fils de liaison électrique émergeant au-dessus du niveau du substrat ; e) remplissage de la cavité par une résine isolante affleurant le plan du substrat et recouvrant la puce en laissant des fils de liaison émergents ; f) réalisation de connexions électriques entre les fils de liaison émergents et un motif d'interconnexion du substrat ; et g) report sur le substrat desdits composants supplémentaires associés.

- 10 Selon diverses formes de mise en oeuvre avantageuses :
- au moins certains des composants supplémentaires de l'étape f) sont reportés au-dessus de la puce ;
  - l'étape c) comporte le collage de la puce au fond de la cavité au moyen d'un film de colle d'épaisseur contrôlée ;
  - 15 — l'étape f) comporte la formation au-dessus de la puce d'une pluralité de couches d'interconnexion supplémentaires ;
  - les étapes b) à g) sont accomplies collectivement sur une plaque de substrat unique portant une pluralité de circuits électroniques, et sont ensuite suivies d'une étape de découpe du substrat pour l'individualisation de ces circuits électroniques.

20 L'invention vise également, en tant que produit industriel nouveau, un tel circuit électronique, c'est-à-dire comportant au moins une puce reportée, ainsi que d'autres composants électroniques associés, sur un substrat, dans lequel la puce est une puce nue non encapsulée, portant sur sa face tournée vers l'extérieur des plages de contact électrique, et cette puce est enterrée dans l'épaisseur du substrat, au fond d'une cavité remplie d'une résine isolante affleurant le plan du substrat et recouvrant la puce à l'exception de fils de liaison reliés à un motif d'interconnexion du substrat.

30 ◇

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description détaillée ci-dessous d'un exemple de mise en oeuvre, en référence aux dessins annexés.

35 La figure 1 est une vue en coupe partielle d'un circuit double face

réalisé selon les enseignements de l'invention.

La figure 2 est une vue agrandie du détail repéré II sur la figure 1.

Les figures 3 et 4 montrent à la même échelle, à titre de comparaison, le même circuit réalisé respectivement avec la technologie de l'art  
5 antérieur et avec celle de l'invention.

◇

Sur la figure 1, la référence 10 désigne de façon générale un circuit  
10 électronique réalisé selon les enseignements de l'invention, qui est dans cet exemple un circuit double face comportant sur chacune de ses faces une ou plusieurs puces de circuit intégré 12 ainsi que, reportés sur la surface 16, divers composants discrets 18, actifs ou passifs, par exemple des composants CMS.

15 De façon caractéristique de l'invention, les puces 12 sont des puces nues, c'est-à-dire des plaquettes directement issues de la tranche de silicium après découpe de celle-ci en composants individuels, sans traitement supplémentaire, enrobage ni encapsulation.

Les puces 12 comportent en surface des plages de contact ou *pads*  
20 14 (visibles sur le détail de la figure 2) tournées vers le haut ; on exposera plus loin la manière dont est réalisée la prise de contact à ces plages 14.

Le circuit est réalisé sur un substrat 20 qui, dans cet exemple, est un substrat multicouche incorporant une pluralité de couches isolantes  
25 22 portant des métallisations conductrices 24 reliées entre elles par des vias internes 26, et à des métallisations de surface par des vias externes 28. Ce substrat 20 est un substrat de type classique, généralement réalisé en verre époxy, polyimide ou équivalent.

De façon également caractéristique de l'invention, ce substrat com-  
30 porte (dans cet exemple, sur chacune de ses faces) une ou plusieurs cavités 30 dont les dimensions, en surface et en épaisseur, sont légèrement supérieures à celles des puces 12 que ces cavités sont destinées à recevoir. Les cavités peuvent être réalisées par enlèvement de matière, c'est-à-dire par usinage du substrat multicouche après réalisation de  
35 celui-ci, ou bien directement au moment de la formation de l'empile-

ment de couches, en prévoyant alors pour la dernière couche une découpe de la taille voulue, qui formera la cavité après superposition aux autres couches, restées pleines.

5 La puce 12 est mise en place au fond de la cavité 30 avec interposition d'une épaisseur 32 de colle (par exemple une colle avec trame), permettant de parfaitement maîtriser le positionnement en épaisseur de la puce dans la cavité.

10 Une fois collée au fond de la cavité, la puce reçoit sur chacune de ses plages de contact 14 une série de liaisons électriques, par exemple sous forme d'une boule 34 prolongée par une queue verticale 36. Cette prise de contact est réalisée par une technique exposée dans le WO-A-93/24956, dont la demanderesse est co-titulaire et auquel on pourra se référer pour de plus amples détails sur la réalisation des liaisons électriques.

15 La cavité 30 est ensuite remplie d'une résine 38, en une quantité qui permet d'enterrer complètement la puce, à l'exception des queues 36 des fils de liaison aux plages de contact 14.

20 Le matériau de la résine 38 est un matériau tel qu'un polyimide, une polyphénylquinoxaline, un polysiloxane, une résine époxy ou analogue. Son coefficient de dilatation est choisi pour être le même que celui du matériau du substrat (par exemple 19 ppm pour un substrat en verre époxy), et il est coulé et durci *in situ*, par exemple par exposition aux UV ou passage en température.

25 Après durcissement de la résine, le substrat pourvu des puces enterrées est soumis, à une opération de polissage ou rectification de manière à ajuster l'état de surface et couper les queues 36 au ras de la surface obtenue.

30 L'étape suivante est une étape de dépôt d'une couche de métallisation (par exemple de nickel), qui est gravée pour réaliser les prises de connexion 40 sur chacune des queues 36, toujours de la manière enseignée par le WO-A-93/24956 précité.

35 Le circuit obtenu peut éventuellement recevoir, notamment au-dessus des puces, des couches d'interconnexion supplémentaires réalisées selon la technique dite des "micro-vias". Cette technique consiste à déposer des couches 42 de matériau isolant qui sont gravées pour

former des prises de contact 44 traversant l'épaisseur de la couche et reliées à des conducteurs métalliques 46. On peut ainsi superposer plusieurs couches pour augmenter la densité de routage du motif d'interconnexion du circuit.

5 L'ensemble reçoit enfin une couche finale 48 qui sera la couche de surface du substrat, et sur laquelle seront reportés les composants discrets 18, généralement des composants CMS.

Avantageusement, les diverses étapes que l'on vient d'exposer ci-dessus sont opérées sur une plaque de substrat de grande dimension, correspondant à une pluralité de circuits individuels réalisés collective-  
10 ment et qui seront individualisés ultérieurement par découpe de la plaque.

La figure 3 est une vue en plan de l'une des faces d'un circuit 10 réalisé conformément aux enseignements de l'art antérieur. Il s'agit  
15 d'un circuit double face, où l'une des faces porte les circuits intégrés sous forme de composants encapsulés 18 (au nombre de quatre dans l'exemple illustré) et l'autre face (non visible sur la figure) porte les divers composants discrets. La surface d'un tel circuit est de l'ordre de  $900 \text{ mm}^2$ .

20 La figure 4 montre, à titre de comparaison, le même circuit réalisé selon les enseignements de l'invention. Il s'agit toujours d'un circuit double face, mais les puces sont enterrées des deux côtés du circuit, et les composants discrets sont reportés sur les deux côtés du circuit, également. La face du circuit visible figure 4 porte la puce qui était cel-  
25 le du circuit de gauche sur la figure 3, mais celle-ci est désormais enterrée dans l'épaisseur du substrat (le contour 50 en tiretés illustre sa position) et recouverte de composants discrets tels que 52, reportés au-dessus de cette puce. L'autre face du circuit porte les trois autres puces, ainsi que d'autres composants discrets.

30 Grâce à la technologie mise en oeuvre selon l'invention, il est possible de réduire la surface du substrat de  $900$  à  $495 \text{ mm}^2$ , soit un gain de  $45 \%$ , avec le même nombre de composants, les mêmes puces et donc exactement les mêmes fonctionnalités que le circuit de l'art antérieur.

On notera que, outre le gain en surface, l'invention procure un gain  
35 en épaisseur de l'ordre de  $30 \%$ , grâce à la suppression des boîtiers des

puces et à l'incorporation de celles-ci dans l'épaisseur du substrat. Le gain total en volume peut alors atteindre 60 %.



**REVENDICATIONS**

1. Un procédé de report d'une puce de microcircuit sur un substrat destiné à recevoir cette puce ainsi que d'autres composants électroniques associés pour former un circuit électronique, notamment le circuit électronique d'un dispositif médical implantable actif tel qu'un stimulateur ou défibrillateur cardiaque, caractérisé par les étapes suivantes :
- a) obtention d'une puce nue individualisée (12) portant sur l'une de ses faces des plages de contact électrique (40) ;
  - 10 b) obtention d'un substrat (10) comportant une cavité (30) de profondeur et d'étendue supérieures à celles de la puce ;
  - c) mise en place de la puce au fond de la cavité, plages de contact tournées vers l'extérieur ;
  - d) report sur les plages de contact de la puce de fils de liaison électrique (34, 36) émergeant au-dessus du niveau du substrat ;
  - 15 e) remplissage de la cavité par une résine isolante (38) affleurant le plan du substrat et recouvrant la puce en laissant des fils de liaison émergents ;
  - f) réalisation de connexions électriques entre les fils de liaison émergents et un motif d'interconnexion (24, 26, 28) du substrat ; et
  - 20 g) report sur le substrat desdits composants supplémentaires associés (18).
2. Le procédé de la revendication 1, dans lequel au moins certains des composants supplémentaires de l'étape f) sont reportés au-dessus de la puce.
3. Le procédé de la revendication 1, dans lequel l'étape c) comporte le collage de la puce au fond de la cavité au moyen d'un film de colle (32) d'épaisseur contrôlée.
- 30
4. Le procédé de la revendication 1, dans lequel l'étape f) comporte la formation au-dessus de la puce d'une pluralité de couches d'interconnexion supplémentaires (42, 44, 46).
- 35



5. Le procédé de la revendication 1, dans lequel les étapes b) à g) sont accomplies collectivement sur une plaque de substrat unique portant une pluralité de circuits électroniques, et sont ensuite suivies d'une étape de découpe du substrat pour l'individualisation de ces circuits électroniques.

6. Un circuit électronique, notamment le circuit électronique d'un dispositif médical implantable actif tel qu'un stimulateur ou défibrillateur cardiaque, comportant au moins une puce (12) reportée, ainsi que d'autres composants électroniques associés (18), sur un substrat (10), caractérisé en ce que :

- la puce est une puce nue non encapsulée, portant sur sa face tournée vers l'extérieur des plages de contact électrique (40), et
- cette puce est enterrée dans l'épaisseur du substrat, au fond d'une cavité (30) remplie d'une résine isolante (38) affleurant le plan du substrat et recouvrant la puce à l'exception de fils de liaison reliés à un motif d'interconnexion (24, 26, 28) du substrat.

7. Le circuit électronique de la revendication 6, dans lequel au moins certains des composants supplémentaires sont reportés au-dessus de la puce.

8. Le circuit électronique de la revendication 6, comprenant au-dessus de la puce une pluralité de couches d'interconnexion supplémentaires (42, 44, 46).

---

30

35

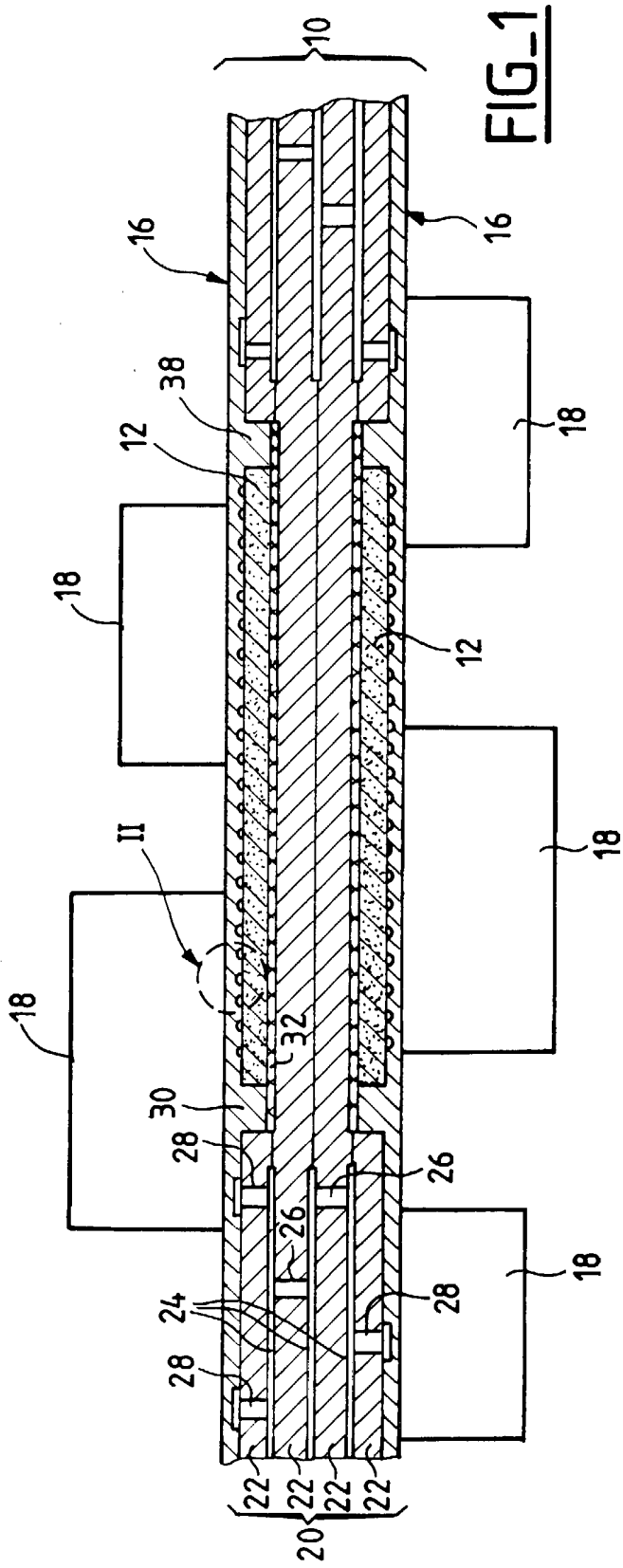


FIG-1

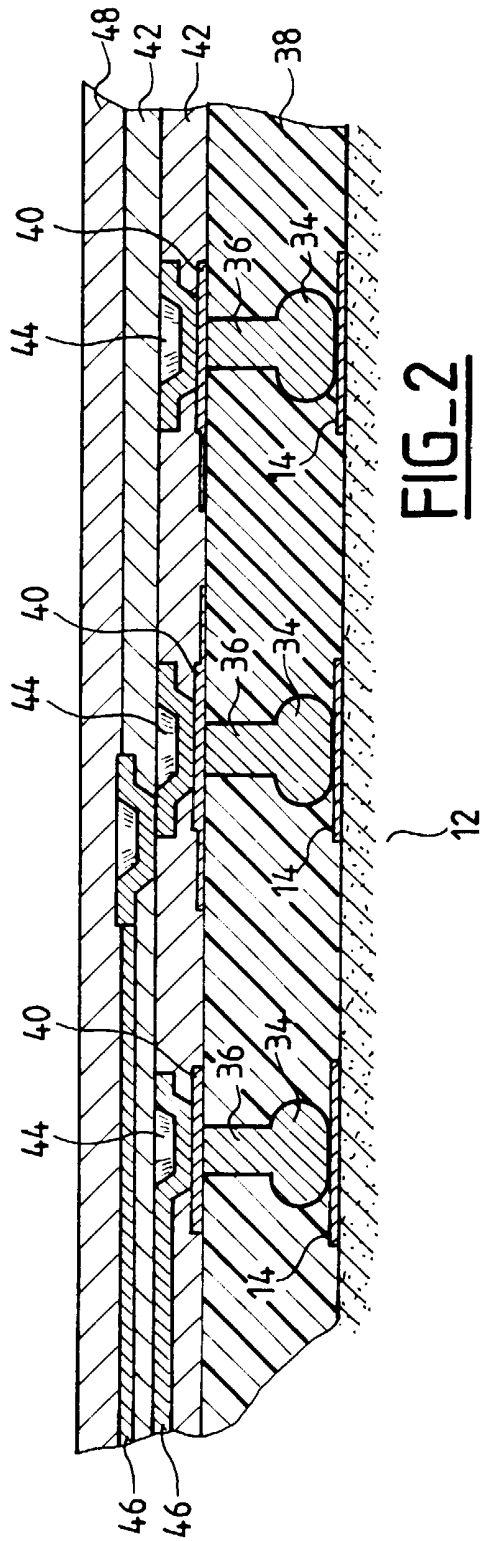


FIG-2



INSTITUT NATIONAL

de la

PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE  
PRELIMINAIRE

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 553383  
FR 9715800

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
Y	FILLION R A ET AL: "NON-DIGITAL EXTENSIONS OF AN EMBEDDED CHIP MCM TECHNOLOGY" INTERNATIONAL JOURNAL OF MICROCIRCUITS AND ELECTRONIC PACKAGING, vol. 17, no. 4, 1 octobre 1994, pages 392-399, XP000497401 * page 392, colonne de gauche, dernier alinéa - page 393, colonne de gauche, alinéa 2 * * page 394, colonne de droite, dernier alinéa - page 395, colonne de gauche, alinéa 1 * * figures 1,3 *	1-8
D,Y	WO 93 24956 A (CAMPENHOUT YVES VAN ;THOMSON CSF (FR); VAL CHRISTIAN (FR); ELA MED) 9 décembre 1993 * page 5, alinéa 11 - page 6, ligne 10; revendications 1,2 *	1-8
A	GDULA M ET AL: "A HIGH-SPEED, HIGH-DENSITY MULTIPROCESSING MODULE MADE WITH THE GENERAL ELECTRIC HIGH-DENSITY INTERCONNECT TECHNOLOGY" DIGITAL SIGNAL PROCESSING, vol. 2, no. 4, 1 octobre 1992, pages 247-251, XP000393639 * figure 4 *	1-8
A	EP 0 465 196 A (GEN ELECTRIC) 8 janvier 1992 * page 3, ligne 1 - page 5, ligne 46; figure 1 *	1-8
A	DE 39 25 604 A (SIEMENS AG) 7 février 1991 * le document en entier *	1-8

DOMAINES TECHNIQUES  
RECHERCHES (Int.CL.6)

H01L

Date d'achèvement de la recherche

20 août 1998

Examineur

Munnix, S

CATEGORIE DES DOCUMENTS CITES

- X : particulièrement pertinent à lui seul
- Y : particulièrement pertinent en combinaison avec un  
autre document de la même catégorie
- A : pertinent à l'encontre d'au moins une revendication  
ou arrière-plan technologique général
- O : divulgation non-écrite
- P : document intercalaire

- T : théorie ou principe à la base de l'invention
- E : document de brevet bénéficiant d'une date antérieure  
à la date de dépôt et qui n'a été publié qu'à cette date  
de dépôt ou qu'à une date postérieure.
- D : cité dans la demande
- L : cité pour d'autres raisons
- & : membre de la même famille, document correspondant

EPO FORM 1503 03.82 (P04C13)

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
A	FR 2 599 893 A (RICOH KK) 11 décembre 1987 * abrégé; figure 1 * ---	1,6
A	EP 0 450 948 A (GEN ELECTRIC) 9 octobre 1991 * abrégé; figure 2 * ---	2,7
A	EP 0 384 704 A (GEN ELECTRIC) 29 août 1990 * page 3, ligne 22 - page 4, ligne 23 * ---	3
A	US 5 434 751 A (COLE JR HERBERT S ET AL) 18 juillet 1995 * colonne 6, ligne 34 - colonne 10, ligne 15; figures 1,2 * -----	4,8
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
Date d'achèvement de la recherche		Examineur
20 août 1998		Munnix, S
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul                      Y : particulièrement pertinent en combinaison avec un                      autre document de la même catégorie                      A : pertinent à l'encontre d'au moins une revendication                      ou arrière-plan technologique général                      O : divulgation non-écrite                      P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention                      E : document de brevet bénéficiant d'une date antérieure                      à la date de dépôt et qui n'a été publié qu'à cette date                      de dépôt ou qu'à une date postérieure.                      D : cité dans la demande                      L : cité pour d'autres raisons</p> <p>.....                      &amp; : membre de la même famille, document correspondant</p>		

2

EPO FORM 1503 03.92 (P04C13)