



19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 311 876**

51 Int. Cl.:  
**H03K 17/687** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **04806641 .9**

96 Fecha de presentación : **30.12.2004**

97 Número de publicación de la solicitud: **1709741**

97 Fecha de publicación de la solicitud: **11.10.2006**

54 Título: **Circuito de conmutación MOS.**

30 Prioridad: **19.01.2004 EP 04100147**

45 Fecha de publicación de la mención BOPI:  
**16.02.2009**

45 Fecha de la publicación del folleto de la patente:  
**16.02.2009**

73 Titular/es: **NXP B.V.**  
**High Tech Campus 60**  
**5656 AG Eindhoven, NL**

72 Inventor/es: **De Haas, Clemens, G., J.**

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 311 876 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

# ES 2 311 876 T3

## DESCRIPCIÓN

Circuito de conmutación MOS.

5 El presente invento se refiere a un circuito electrónico con un circuito de conmutación, más particularmente a un circuito de conmutación acoplado a una línea de comunicación de bus utilizado en un ambiente hostil de interferencias y con un carácter más particular a un par de circuitos de conmutación con resistencia "conectada" adaptada.

10 Un circuito electrónico de conmutación tiene dos terminales que, o bien están eléctricamente conectados, o bien están sustancialmente aislados entre sí, dependiendo de una señal de control. Un circuito electrónico simple de conmutación consiste en un solo transistor, por ejemplo un transistor de semiconductor de óxido metálico de canal N (en adelante transistor de NMOS), con un canal de intensidad principal acoplado entre los dos terminales. Dicho circuito simple de conmutación no funciona de forma satisfactoria en ambientes electromagnéticos hostiles, en los que la tensión entre los terminales presenta grandes fluctuaciones e incluso cambios de polaridad. Un transistor de NMOS, por ejemplo, tiene un diodo de puerta posterior de drenaje que conduce una corriente, que se pone en derivación con el canal de intensidad principal cuando la tensión en bornes del canal de intensidad principal polariza al diodo en sentido directo. Similarmente, las fluctuaciones de tensión en la fuente del transistor con respecto a la tensión de control en su puerta pueden conmutar al transistor entre un estado conductor y un estado no conductor.

20 Una forma de realizar un circuito de conmutación que trabaje en ambientes hostiles es usando dos transistores de NMOS, con sus canales de intensidad principal en serie entre los terminales del circuito de conmutación, pero con sus caminos de fuente-drenaje en dirección mutuamente opuesta entre los terminales. De ese modo, los diodos de puerta posterior de drenaje de los dos transistores están en anti-serie, es decir, dispuestos en direcciones mutuamente opuestas, de tal manera que como mínimo uno de los transistores trabaja sin conducir corriente de derivación directa a través de su diodo de puerta posterior de drenaje, independientemente del signo de la diferencia de tensión entre los terminales.

30 Esta solución requiere un circuito de alimentación flotante para la tensión puerta-fuente de al menos uno de los transistores, porque a su tensión de fuente se le debe permitir flotar bajo la influencia de las fluctuaciones de tensión en al menos uno de los terminales. Un ejemplo de una fuente útil de tensión flotante entre puerta y fuente es una fuente de intensidad de corriente conectada a la puerta de dicho transistor, y una resistencia acoplada entre la puerta y la fuente, de tal manera que la corriente procedente de la fuente crea una caída de tensión sobre la resistencia que determina la tensión entre la puerta y la fuente (en adelante simplemente tensión puerta-fuente).

35 Sin embargo, en dicho circuito de conmutación uno de los transistores debe estar sobredimensionado en comparación con el otro, con el fin de prevenir rupturas durante el uso. En los transistores de NMOS, por ejemplo, la tensión de ruptura del diodo de puerta posterior de drenaje es mucho mayor cuando la tensión de puerta posterior está por encima de la tensión de sustrato que cuando la tensión de puerta posterior está por debajo de la tensión de sustrato. Por tanto, el transistor cuyo diodo de puerta posterior de drenaje esté polarizado inversamente en los terminales de tensión por debajo de la tensión de sustrato, se debe sobredimensionar.

40 Otro problema se plantea cuando se usa un par de circuitos de conmutación para conectar a diferentes conductores de alimentación de energía y se necesitan impedancias iguales "conectadas" a las conexiones de alimentación de energía. Un ejemplo de lo anterior se presenta cuando un bus de comunicación contiene dos conductores, un primero de los cuales se debe conectar a un primer conductor de alimentación de energía, y un segundo de los cuales se debe conectar a un segundo conductor de alimentación de energía, cada uno con la misma impedancia "conectada". En este caso, típicamente un circuito de conmutación contiene dos transistores de NMOS y el otro circuito de conmutación contiene dos transistores de semiconductor de óxido metálico de canal P (en adelante transistor de PMOS). Esto hace difícil adaptar las impedancias "conectadas".

50 Entre otros, un objeto del invento es proveer un circuito electrónico con un circuito de conmutación que es capaz de soportar tensiones en cualquiera de las dos direcciones en bornes de sus terminales y en el que no es necesario usar transistores sobredimensionados.

55 Un objeto adicional del invento es proveer de un circuito electrónico con un conductor de bus, en el que un potencial del conductor de bus se lleva a un potencial de alimentación de energía a través de un circuito de conmutación que es capaz de soportar tensiones en cualquiera de las dos direcciones en bornes de sus terminales y en el que no se necesita usar transistores sobredimensionados.

60 Otro objeto del invento es proveer un circuito electrónico en el que se proporcionan impedancias sustancialmente iguales "conectadas" a uno o más conductores de bus a través de circuitos de conmutación.

65 El invento proporciona un circuito electrónico de acuerdo con la Reivindicación 1. De acuerdo con el invento, los canales de un primer y un segundo transistor de semiconductor de óxido metálico (en adelante transistor de MOS) del tipo de conducción mutuamente contraria se conectan en serie entre un conductor de señal y un conductor de alimentación de energía. La fuente del primer transistor se acopla al conductor de alimentación de energía, y su drenaje se acopla a la fuente del segundo transistor, cuyo drenaje se acopla a la salida.

## ES 2 311 876 T3

Debe hacerse notar que la conexión se desvía del acoplamiento convencional drenaje-drenaje o fuente-fuente de los transistores complementarios. Como resultado, los diodos de drenaje de fuente de los transistores están en conexión anti-serie. Ninguno de los transistores necesita sobredimensionarse con respecto al otro, aunque se use una tensión de sustrato común para ambos transistores, o tensiones de sustrato que no son tan diferentes para que la diferencia exceda a todas las fluctuaciones de tensión posibles. Esto se debe a que los transistores primero y segundo tienen tensiones máximas de ruptura en tensiones de drenaje en sentidos mutuamente contrarios con respecto a la tensión de sustrato, y sus diodos de puerta posterior de drenaje están polarizados directamente cuando las tensiones de drenaje tienen el signo que corresponda a la menor tensión de ruptura.

Cuando se usan dos circuitos de conmutación complementarios de este tipo de conductividad mixta, uno para la conexión al primer conductor de alimentación de energía y otro para la conexión a la otra conexión de alimentación de energía, se pueden realizar impedancias “conectadas” sustancialmente iguales en condiciones de baja señal mediante la adaptación de resistencias “conectadas” de los transistores de NMOS en los circuitos de conmutación y la adaptación de la resistencia “conectada” de los transistores de PMOS en los circuitos de conmutación. Ello convierte a dichos circuitos de conmutación en una elección ventajosa para uso en sistemas de bus en los que se necesiten dichas impedancias iguales “conectadas”. El sustrato de los transistores de cada circuito de conmutación se acopla preferiblemente a los respectivos conductores de alimentación de energía a los que se conectan los conmutadores. Sin embargo, si la diferencia de tensiones de alimentación entre estos conductores de alimentación de energía no es grande, (menor que las tensiones de ruptura), los sustratos de ambos circuitos de conmutación podrían estar también al mismo potencial.

La tensión puerta-fuente del segundo transistor MOS se controla preferiblemente con una fuente de tensión flotante, que no fija la tensión de fuente o de puerta con respecto a la conexión de alimentación de energía sino que simplemente define la diferencia de tensiones puerta-fuente. Preferiblemente, esta fuente de tensión flotante se realiza con un circuito de fuente de intensidad de corriente acoplado a la puerta del segundo transistor y con un elemento resistivo acoplado entre la puerta y la fuente del segundo transistor.

Cuando el circuito tiene una única alimentación de energía, que aplica una tensión de alimentación de energía entre el conductor de referencia de alimentación de energía y una entrada de alimentación de energía, la fuente de intensidad de corriente de la fuente de tensión flotante se alimenta preferiblemente con la corriente procedente de la entrada de alimentación de energía, mientras que la puerta del primer transistor se activa mediante un circuito de bombeo con una tensión que queda fuera del intervalo de alimentación de energía entre la entrada y el conductor de referencia de alimentación de energía. Así, la única parte del circuito de control que consume una intensidad significativa de corriente, es decir, el circuito de fuente de intensidad de corriente de la fuente de tensión flotante, se puede alimentar directamente de la alimentación de energía. El circuito de bombeo tiene que activar solamente una puerta, que requiere poca intensidad de corriente, con lo que el circuito de bombeo puede permanecer pequeño.

A continuación se describen los anteriores y otros objetos y aspectos ventajosos del invento por medio de ejemplos sin carácter limitativo usando las figuras siguientes:

La Figura 1 muestra un circuito electrónico con un circuito de conmutación;

La Figura 2 presenta un sistema de bus con un par de circuitos de conmutación;

La Figura 3a presenta parte de un circuito de conmutación;

La Figura 3b muestra una parte adicional de un circuito de conmutación.

La Figura 1 muestra un circuito electrónico con un circuito de conmutación. El circuito electrónico contiene un primer conductor 10 de alimentación de energía, un segundo conductor 12 de alimentación de energía, un conductor 11 de señal, un circuito de control 13, una fuente 14 de intensidad de corriente, una resistencia 15, un circuito de bombeo 16, un transistor de PMOS 17 y un transistor de NMOS 18. (Se entenderá que, como es convencional, el término “transistor de MOS” incluye transistores con cualquier clase de material conductor, tal como polisilicio).

Los conductores primero y segundo 10,12 de alimentación de energía son los polos negativo y positivo de la alimentación de energía del circuito electrónico, respectivamente. El conductor 11 de señal está conectado al drenaje del transistor de NMOS 18. La fuente del transistor de NMOS 18 está conectada a un nodo interno N. El nodo interno N está acoplado al drenaje del transistor de PMOS 17, y la fuente del transistor de PMOS está acoplada al primer conductor 10 de alimentación de energía. Juntos, la fuente 14 de intensidad de corriente y la resistencia 15 forman una alimentación de tensión flotante puerta-fuente. La resistencia 15 está acoplada entre la puerta y la fuente del transistor de NMOS 18, y la fuente 14 de intensidad de corriente está acoplada entre la segunda conexión 12 de alimentación de energía y la puerta del transistor de NMOS 18. El circuito de bombeo 16 tiene una salida acoplada a la puerta del transistor de MNOS 17. El circuito de control 13 tiene salidas acopladas a entradas de control del circuito de bombeo 16 y de la fuente 14 de intensidad de corriente.

Hay que hacer notar que la fuente y el drenaje del transistor de PMOS 17 están conectados de tal manera que el diodo inherente de puerta posterior de drenaje del transistor de PMOS 17 tiene su sentido directo acoplado desde el nodo N hacia el primer conductor 10 de alimentación de energía. La fuente y el drenaje del transistor de NMOS 18 están conectados de tal manera que el diodo inherente de puerta posterior de drenaje del transistor de NMOS 18 tiene

## ES 2 311 876 T3

su sentido directo acoplado desde el nodo N hacia el conductor 11 de señal. Es decir, estos diodos están acoplados en serie entre el conductor 11 de señal y el primer conductor 10 de alimentación de energía con su sentido directo en direcciones mutuamente contrarias.

5 Por supuesto, las características del diodo de puerta posterior de drenaje son bien conocidas, pero a continuación se recuerdan en pocas palabras.

10 La Figura 1a muestra los transistores 17, 18 realizados sobre un sustrato aislante 102 con un electrodo posterior 100. Cada transistor de MOS contiene unas regiones de fuente y drenaje (S, D) de un primer tipo de conductividad (negativa- en adelante tipo N- en el caso del transistor de NMOS 18 y positiva -en adelante tipo P- en el caso del transistor de PMOS 17) separadas por una región intermedia 104, 106 del segundo tipo de conductividad, de signo contrario al primer tipo de conductividad. La parte principal de la región intermedia 104, 106 forma la puerta posterior del transistor. Se ha provisto un electrodo (G) de puerta próximo a la superficie de la región intermedia, para formar el canal del transistor en la superficie de la región intermedia (104,106). Como la puerta posterior, por una parte, y las regiones de fuente y de drenaje, por otra parte, son de unos tipos de conductividad mutuamente contrarios, se forman unos diodos de unión de la fuente y el drenaje a la puerta posterior. Por convenio, como en el presente circuito, solamente el diodo de drenaje de puerta posterior es relevante para la operación del transistor. El diodo de fuente de puerta posterior se cortocircuita mediante la conexión entre la fuente y la puerta posterior, o, de un modo más general, mediante la aplicación de una tensión de fuente de puerta posterior de tal manera que el diodo de fuente de puerta posterior no tenga polarización directa.

15 En operación, el circuito de la Figura 1 sirve para proveer un acoplamiento eléctrico entre el conductor 11 de señal y el primer conductor 10 de alimentación. De energía. Mediante el control del circuito 13 de control, el acoplamiento eléctrico se conmuta entre un estado “conectado” y un estado “desconectado”, en los que el acoplamiento eléctrico tiene una impedancia alta y baja, respectivamente.

20 En el estado “conectado”, la fuente 14 de intensidad de corriente suministra una intensidad de corriente a la resistencia 15 de tal manera que a través de la resistencia se produce una caída de tensión que se aplica entre la puerta y la fuente del transistor de NMOS 18, con un signo y una amplitud que hagan conductor al canal de este transistor de NMOS 18. (Aunque se muestra una resistencia 15, se entenderá que podría usarse cualquier clase de elemento con un valor resistivo, por ejemplo el canal de un transistor adecuadamente polarizado, una pista de anchura y longitud suficientes construida de un material (por ejemplo, un metal o polisilicio) con un valor resistivo finito, etc.). También en el estado “conectado” el circuito de bombeo 16 suministra una tensión inferior a la del primer conductor 10 de alimentación de energía a la puerta del transistor de PMOS 17, con una amplitud que haga conductor al canal de este transistor de PMOS 17.

25 En el estado “desconectado”, la fuente 14 de intensidad de corriente no suministra corriente, para hacer que el transistor de NMOS 18 no conduzca, y el circuito de bombeo 16 suministra una tensión igual o mayor que la del primer conductor 10 de alimentación de energía a la puerta del transistor de PMOS 17 para hacer que el canal del transistor de PMOS 17 no sea conductor.

30 Normalmente, en el estado “conectado”, hay como máximo una pequeña diferencia de tensión entre el conductor 11 de señal y el primer conductor 10 de alimentación de energía. Por consiguiente, los dos transistores de PMOS 17 y de NMOS 18 trabajan en su pequeño intervalo de tensión (no saturados, comportamiento como una resistencia). La impedancia entre el conductor 11 de señal y el primer conductor 10 de alimentación de energía es la suma de las impedancias de canal de los transistores de PMOS 17 y de NMOS 18, que dependen de las tensiones puerta-fuente aplicadas a estos transistores.

35 Cuando aumenta la diferencia de tensiones entre el canal 11 de señal y el primer conductor 10 de alimentación de energía, eventualmente uno de los transistores 17,18 se comporta como una fuente de intensidad de corriente (el transistor de NMOS 18 cuando la tensión en el conductor 11 de señal es superior a la tensión en el primer conductor 10 de alimentación de energía, y el transistor de PMOS 17 cuando la tensión en el conductor 11 de señal es inferior). El diodo de drenaje de puerta posterior del otro transistor 17,18 tiene polarización directa en este caso, por lo que el otro transistor se comporta en este caso como un diodo con polarización directa.

40 En el estado “desconectado”, se produce una alta impedancia entre el conductor 11 de señal y el primer conductor 10 de alimentación de energía. Normalmente, en el estado “desconectado”, la tensión sobre el conductor 11 de señal es más alta que la del primer conductor 10 de alimentación de energía. En este caso, el diodo de drenaje de puerta posterior del transistor de NMOS 18 tiene polarización inversa, y el canal del transistor de NMOS 18 presenta una gran resistencia, estando su tensión puerta-fuente por debajo de su valor umbral. De ese modo, el transistor de NMOS 18 asegura una alta impedancia, y en este caso no se puede confiar en el transistor de PMOS 17 porque su diodo de drenaje de puerta posterior tiene polarización directa.

45 Debido a las fluctuaciones, la tensión sobre el conductor 11 de señal podría también llegar a ser inferior que la tensión sobre el primer conductor 10 de alimentación de energía. En este caso, el diodo de drenaje de puerta posterior del transistor de PMOS 17 presenta una resistencia elevada, siendo su tensión puerta-fuente inferior a su valor umbral. De este modo, el transistor de PMOS 17 asegura una alta impedancia, no pudiéndose confiar en el transistor de NMOS 17 porque su diodo de drenaje de puerta posterior está polarizado en sentido directo en este caso.

## ES 2 311 876 T3

Preferiblemente, el transistor de NMOS 18 y el transistor de PMOS 17 se realizan sin un sustrato semiconductor común, preferiblemente como los transistores de silicio sobre aislador (en adelante transistores de SOI) con un sustrato aislante común. Un electrodo posterior 100 se fija preferiblemente a dicho sustrato aislante. En este caso, la tensión de ruptura de los diodos de drenaje de puerta posterior en polarización inversa podría depender de la diferencia de tensiones entre el diodo de drenaje y el electrodo posterior. En general, en los transistores de NMOS la tensión de ruptura es más alta o más baja cuando la tensión de drenaje está por encima o por debajo de la del electrodo posterior, respectivamente; éste es el caso para los transistores de DMOS por ejemplo, que tienen uniones extendidas de de puerta posterior para trabajar con altas tensiones. Recíprocamente, en los transistores de PMOS la tensión de ruptura es en general más baja o más alta cuando la tensión de drenaje está por encima o por debajo de la tensión del electrodo posterior, respectivamente. Hay que hacer notar que en el circuito de la Figura 1, cuando el transistor de canal de NMOS 18 toma una tensión alta, su drenaje siempre tiene una tensión superior a la de la primera conexión 10 de alimentación de energía, y que cuando el transistor de canal de PMOS 17 toma una tensión alta, su drenaje siempre tiene una tensión inferior a la de la primera conexión 10 de alimentación de energía. De ese modo, con el electrodo posterior en una tensión que esté alrededor de la del primer conductor 10 de alimentación de energía, el circuito aprovechará de forma óptima las tensiones más altas de ruptura. Aunque se ha mostrado un solo electrodo posterior 100, se entenderá que este electrodo posterior podría estar constituido por partes separadas, que posiblemente podrían tener diferentes tensiones próximas a la tensión del primer conductor 10 de alimentación de energía (por ejemplo, a la tensión del segundo conductor 12 de alimentación de energía). En el caso de fluctuaciones en la fuente de alimentación, las tensiones de drenaje podrían alcanzar valores mucho más bajos o mucho más altos que las tensiones en el electrodo posterior, causando problemas similares.

La Figura 2 presenta un circuito electrónico en el que se usan dos circuitos de conmutación complementarios. El circuito electrónico contiene un bus de comunicación, con un primer y un segundo conductor 200, 202 de bus, a los que están fijadas una serie de estaciones 208a, b (se han mostrado dos, pero se podría usar cualquier número). Típicamente, los conductores 200, 202 de bus son hilos que no forman parte (enteramente) de un circuito integrado, sino que se extienden a través de un aparato, tal como un coche, en el que las estaciones 208a, b están instaladas en diferentes ubicaciones.

Los conductores 200, 202 de bus están acoplados al primero y al segundo conductor de alimentación de energía 10, 12, respectivamente. El primer conductor 200 de bus está acoplado al primer conductor 19 de alimentación de energía a través de una conexión en serie de una primera resistencia 206 y un primer circuito de conmutación. El segundo conductor 292 de bus está acoplado al segundo conductor 12 de alimentación de energía a través de una conexión en serie de una segunda resistencia y un segundo circuito de conmutación.

En operación, las estaciones 208a, b se comunican entre sí extrayendo el potencial de los conductores de bus primero y segundo 200, 202 hacia el del segundo y primer conductor 10, 12 de fuente de alimentación, de tal manera que la corriente se haga circular desde el otro conductor 10, 12 de alimentación de energía a través de las resistencias 204, 206. Los conmutadores electrónicos se usan para desconectar los conductores 200, 202 de bus de los conductores de alimentación de energía 10, 12 en un estado de reposo, por ejemplo para reducir el consumo de energía de batería en ese estado de reposo, especialmente si se produjese un cortocircuito desde uno de los conductores de bus a un conductor de alimentación de energía.

El primer conmutador que acopla el primer conductor 200 de bus al primer conductor 10 de alimentación de energía se realiza con el transistor de NMOS 18 y el transistor de PMOS 17 como se ha mostrado en la Figura 1, a los que ahora se hará referencia como primer transistor de NMOS 18 y primer transistor de PMOS 17. En lugar de una fuente 14 de intensidad de corriente y de una resistencia 15 se ha mostrado una alimentación 19 de tensión flotante.

La estructura y funcionamiento del segundo conmutador que acopla el segundo conductor 202 de bus al segundo conductor 12 de alimentación de energía es complementaria a la del primer conmutador. El segundo conmutador contiene un segundo transistor de NMOS 27 y un segundo transistor de PMOS 28. El segundo transistor de NMOS 27 tiene una fuente acoplada al segundo conductor 12 de alimentación de energía y un drenaje acoplado a la fuente del segundo transistor de PMOS 28. El drenaje del segundo transistor de PMOS está acoplado al segundo conductor 202 de bus a través de la resistencia 204. Se han provisto un circuito de control adicional 23, un circuito de bombeo adicional 26 y una fuente adicional de tensión flotante 29. El circuito de control adicional 23 tiene unas salidas de control acopladas al circuito de bombeo adicional 26 y a la fuente adicional de tensión flotante 29. El circuito de bombeo adicional 26 tiene una salida acoplada a la puerta del segundo transistor de NMOS 27. La fuente adicional de tensión flotante 29 tiene salidas acopladas a la fuente y a la puerta del segundo transistor de PMOS 28.

En el circuito de bus, para asegurar la simetría de las señales sobre los conductores de bus 200, 202 es conveniente que las impedancias que acoplan los conductores de bus primero y segundo 200, 202 a los conductores primero y segundo 10, 12 de alimentación de energía sean sustancialmente iguales, al menos en el estado “conectado”, cuando la diferencia de tensiones a través de los conmutadores es pequeña. El uso de señales simétricas resulta ventajoso porque reduce la interferencia causada por las señales sobre los conductores de bus 200, 202. La necesidad de impedancias sustancialmente iguales para las señales simétricas se realiza fácilmente, porque sólo los transistores de NMOS necesitan adaptarse con los transistores de NMOS y los transistores de PMOS con los transistores de PMOS; no se necesita impedancia PMOS-NMOS.

## ES 2 311 876 T3

La impedancia acoplada entre el primer conductor de bus 200 y el primer conductor 10 de alimentación de energía es la de una disposición en serie de la resistencia 206, el canal del primer transistor de NMOS 18 y el primer transistor de PMOS. En el estado “conectado”, la resistencia absorbe la mayor parte de la caída de tensión a través de la disposición en serie, y tanto el primer transistor de NMOS 18 como el primer transistor de PMOS están en su intervalo lineal (comportamiento no saturado como resistencia). Similarmente, la impedancia acoplada entre el segundo conductor de bus 202 y el segundo conductor 12 de alimentación de energía es la de una disposición en serie de la resistencia 204 y la resistencia del canal del segundo transistor de NMOS 27 y del segundo transistor de PMOS 28.

Mediante la adaptación de los transistores primero y segundo de NMOS 18, 27 de forma geométrica y en función de la tensión aplicada de puerta-fuente, las contribuciones de impedancias de estos transistores de NMOS se hacen substancialmente iguales (podría hacerse notar que la tensión puerta-fuente del primer transistor de NMOS 18 se controla mediante el circuito 19 de alimentación de tensión flotante, y la tensión puerta-fuente del segundo transistor de NMOS se controla mediante el circuito bomba adicional 26). Similarmente, mediante la adaptación de los transistores primero y segundo de PMOS 17, 28 de forma geométrica, y en función de la tensión aplicada de puerta-fuente, las contribuciones de impedancias de estos transistores de PMOS se hacen sustancialmente iguales.

La Figura 3a muestra un ejemplo de una fuente de tensión flotante para el segundo transistor de PMOS 28. El circuito contiene un transistor de control 34, unas resistencias primera y segunda 370, 376 y un reflector de intensidad de corriente realizado con los transistores bipolares 372, 374. El electrodo de control del transistor de control 34 está acoplado a una entrada 32 de control de la fuente de tensión flotante. El segundo conductor 12 de fuente de alimentación está acoplado sucesivamente a la entrada del reflector de intensidad de corriente a través del canal del transistor de control 34 y de la primera resistencia 370. La salida del reflector de intensidad de corriente forma un primer terminal 31 de la fuente de tensión flotante (acoplado a la puerta del segundo transistor de PMOS 28, que no se ha mostrado). A través de la segunda resistencia 376, la salida del reflector de intensidad de corriente se acopla al segundo terminal de la fuente de tensión flotante (acoplada a la fuente del segundo transistor de PMOS 28, que no se ha mostrado).

En operación, una señal de control en la entrada 32 hace conductor al transistor de control 34 cuando se deba realizar el estado “conectado”, y no conductor cuando se deba realizar el estado “desconectado”. En el estado “conectado”, una corriente circula desde el segundo conductor 12 de alimentación de energía hasta la entrada del reflector de intensidad de corriente a través de la primera resistencia 370. La intensidad es igual a  $(V_s - V_a - V_f)/R$ , donde  $V_s$  es la diferencia de tensiones entre las conexiones primera y segunda 10, 12 de alimentación de energía,  $V_a$  es la caída de tensión entre la segunda conexión de alimentación de energía y el nodo “a” entre el transistor de control 34 y la primera resistencia 370, y  $V_f$  es la tensión del diodo de polarización directa que determina la tensión de entrada del reflector de intensidad de corriente. El reflector de intensidad de corriente refleja la intensidad de corriente, y su intensidad de salida circula a través de la segunda resistencia 376. La relación entre la entrada y la salida del reflector de intensidad de corriente y los valores de resistencia se seleccionan de tal manera que la caída de tensión a través de ambas resistencias 370, 376 sea igual (ambas siendo sustancialmente  $V_s - V_a - V_f$ , o del orden de  $V_s$ ). Típicamente, la relación entrada/salida es 1, y los valores de resistencias son iguales.

La Figura 3b presenta un ejemplo de un circuito de bombeo. El circuito de bombeo contiene un preamplificador de potencia 33, unos diodos primero y segundo 350, 352, un condensador de bombeo 354 y un transistor de descarga 356. Una entrada de reloj CLK está acoplada a la entrada del preamplificador de potencia 33, que tiene una salida acoplada a un primer electrodo del condensador de bombeo 354. El primer diodo está acoplado en su sentido inverso desde el segundo electrodo del condensador de bombeo 354 hasta el nodo “a” (véase figura 3a). El segundo diodo 352 está acoplado en su sentido directo desde el segundo electrodo del condensador de bombeo 354 hasta una salida 30 del circuito de bombeo. El transistor de descarga 356 tiene su canal principal de intensidad de corriente acoplado entre la salida 30 y el primer conductor 10 de fuente de alimentación. Su electrodo de control está acoplado a la entrada 32.

En operación, se suministra una señal de reloj a la entrada del preamplificador de potencia 33. Se podría usar cualquier frecuencia de reloj adecuada. El preamplificador de potencia 33 preferiblemente tiene una rapidez de respuesta de salida limitada. Ello minimiza el acoplamiento de la frecuencia a los conductores de bus. El preamplificador de potencia activa al primer electrodo del condensador 354 de bomba con una oscilación de tensión que es sustancialmente igual a la diferencia de tensiones  $V_s$ , elevando de ese modo la tensión de pico en el segundo electrodo a esta diferencia de tensión  $V_s$  por encima de la tensión en el nodo “a”, menos la tensión de polarización directa  $V_{f1}$  del primer diodo 350. La tensión en la salida 30 implica también una caída de tensión  $V_{f2}$  a través del segundo diodo 352, y por tanto es igual a  $2V_s - V_a - V_{f1} - V_{f2}$ . Como resultado, la tensión puerta-fuente del segundo transistor de NMOS 27 es  $V_s - V_a - V_{f1} - V_{f2}$ , que es del orden de  $V_s$ . Cuando el circuito conmuta al estado desconectado, el transistor de descarga 356 descarga la salida 30 y el transistor de control 34 se convierte en no conductor, por lo que cae la tensión máxima en el segundo electrodo del condensador de bombeo 350.

En la práctica, como las intensidades de corriente que pasan por los diodos son muy pequeñas,  $V_{f1}$  y  $V_{f2}$  son pequeñas, y  $V_{f1} + V_{f2}$  son aproximadamente iguales como resultado las desviaciones entre  $V_s$  y las tensiones puerta-fuente de ambos segundos transistores de NMOS 27 y de PMOS 28 son sustancialmente iguales.

Se podrían usar circuitos similares para generar las tensiones puerta-fuente del primer transistor de NMOS 18 y del primer transistor de PMOS 18, por lo que las tensiones puerta-fuente de estos primeros transistores son iguales a las de los primeros transistores. Sin embargo, nótese que para proveer resistencias adaptadas “conectadas” basta con que

## ES 2 311 876 T3

las tensiones puerta-fuente de los transistores primero y segundo de NMOS sean sustancialmente iguales y con que las tensiones puerta-fuente de los transistores primero y segundo de PMOS 17, 28 sean sustancialmente iguales: no es necesario que sen iguales las tensiones puerta-fuente de los transistores de NMOS y de PMOS. Por tanto, la tensión puerta-fuente causada por la bomba de carga adicional 26 preferiblemente es igual de forma sustancial a la tensión  
5 puerta-fuente causada por la fuente adicional de tensión flotante 29.

Aunque el invento se ha ilustrado mediante realizaciones específicas, se entenderá que el mismo no está limitado a estas realizaciones. Por ejemplo, se entenderá que, sin apartarse del alcance del invento que se especifica en las reivindicaciones, se podrían incluir componentes adicionales en serie con los transistores de NMOS y de PMOS en los  
10 circuitos de conmutación, por ejemplo, entre el transistor de NMOS y el transistor de PMOS. Similarmente, aunque se han mostrado circuitos de bombeo para obtener las tensiones de puerta a partir de la alimentación suministrada entre los conductores primero y segundo de alimentación de energía, se observará que podrían usarse otros circuitos para proveer las tensiones de puerta fuera del intervalo entre el primero y el segundo conductor de alimentación de energía, tal como, por ejemplo, líneas adicionales de alimentación de energía para suministrar tensiones exteriores a  
15 este intervalo. Aunque se han mostrado circuitos de control separados 13, 23, se entenderá que en la práctica se podría usar un circuito de control combinado que correlacione la conmutación mediante los circuitos de conmutación.

Similarmente, se comprenderá que una aplicación importante del invento es en los sistemas de comunicación de bus con unos conductores de bus primero y segundo que tienen que llevarse a potenciales primero y segundo de alimentación de energía con impedancias iguales. Pero quedará claro que el invento no se limita a esta aplicación; por ejemplo, el invento podría aplicarse también a circuitos de conmutación que lleven alternativamente al mismo conductor de señal (en particular un conductor de bus que sea susceptible a fluctuaciones imprevisibles de tensión) a diferentes tensiones de alimentación de energía.

Además, aunque el invento se aplica preferiblemente a circuitos de conmutación para extraer potenciales sin comunicar directamente ninguna información (por ejemplo, extraer durante el uso normal pero no en un estado de reposo, en cuyo caso los circuitos de control 13, 23 deciden sobre el estado de reposo), se entenderá que los circuitos de conmutación podrían usarse también para aplicar información. En este caso, los circuitos de control (o un circuito de control combinado) se acoplan (o se acopla) a los circuitos lógicos que suministren las señales que tengan que aplicarse. Si se  
25 usa un circuito de bombeo, hay que asegurarse preferiblemente que la frecuencia de este circuito no interfiere con las señales lógicas (por ejemplo, es mucho más alta).

35

40

45

50

55

60

65

# ES 2 311 876 T3

## REIVINDICACIONES

5 1. Un circuito electrónico, que comprende un conductor de señal (11), un conductor de referencia (10) para alimentación de energía, y un circuito de conmutación acoplado entre el conductor de señal (11) y el conductor de referencia (10) para alimentación de energía, cuyo circuito de conmutación comprende:

- una disposición (100, 102) de sustrato acoplada al conductor de referencia (10) de alimentación de energía;

10 - un primer transistor (17) de semiconductor de óxido metálico (en adelante de MOS) realizado sobre dicha disposición (100, 102) de sustrato con una fuente, un drenaje y una puerta, cuya fuente se acopla al conductor de referencia (10) para alimentación de energía, teniendo el primer transistor de MOS (17) un primer tipo de conductividad;

15 - un segundo transistor (18) de MOS realizado sobre dicha disposición (100, 102) de sustrato con una fuente, un drenaje y una puerta, cuya fuente está acoplada al drenaje del primer transistor de MOS (17), estando acoplado el drenaje al conductor de señal (11) cuyo segundo transistor (18) de MOS tiene un segundo tipo de conductividad de sentido contrario al primer tipo de conductividad;

20 - un circuito de control (13, 14, 15, 16) con salidas acopladas a la puerta del primer transistor (17) de MOS y a la puerta y a la fuente del segundo transistor (18) de MOS, cuyo circuito de control (13, 14, 15, 16) está destinado a conmutar entre un estado "conectado" y un estado "desconectado", en el que el circuito de control (13, 14, 15, 16) controla las tensiones puerta-fuente de los transistores de MOS primero y segundo (17, 18) para hacer que los canales de estos transistores de MOS (17, 18) sean conductores y para hacer que los canales de estos transistores primero y segundo (17,18) no sean conductores, respectivamente.

25 2. Un circuito electrónico de acuerdo con la reivindicación 1, que comprende un conductor adicional de referencia (12) para alimentación de energía y un circuito adicional de conmutación, complementario al circuito de conmutación, cuyo circuito adicional de conmutación comprende:

30 - un tercer transistor de MOS (27) del segundo tipo de conductividad, que tiene una fuente, un drenaje y una puerta, cuya fuente está acoplada al conductor adicional de referencia (12) para alimentación de energía;

35 - un segundo transistor de MOS (28) del primer tipo de conductividad, con una fuente, un drenaje y una puerta, cuya fuente está acoplada al drenaje del tercer transistor de MOS (27), estando acoplado el drenaje al conductor de señal (11) o a un conductor adicional de señal (202);

40 - el circuito de control (13, 16, 19, 23, 26, 29) que tiene unas salidas acopladas a la puerta del tercer transistor de MOS (27) y a la puerta y a la fuente del cuarto transistor de MOS (28), cuyo circuito de control (13, 16, 19, 23, 26, 29) aplica tensiones puerta-fuente a los transistores de MOS tercero y cuarto (27, 28) para hacer que estos transistores tercero y cuarto de MOS (27, 28) sean conductores y para hacer que estos transistores tercero y cuarto de MOS (27, 28) no sean conductores, respectivamente.

45 3. Un circuito electrónico de acuerdo con la reivindicación 2, en el que el circuito de control (13, 16, 19, 23, 26, 29) está destinado a suministrar unas primeras tensiones sustancialmente de adaptación puerta-fuente a los transistores primero y cuarto de MOS (17, 28) y unas segundas tensiones sustancialmente de adaptación puerta-fuente a los transistores segundo y tercero de MOS (18, 27).

4. Un circuito electrónico de acuerdo con la reivindicación 1, en el que el circuito de control comprende:

50 - una entrada (12) para alimentación de energía con el fin de suministrar una tensión de alimentación de energía con una primera polaridad con respecto al conductor de referencia (10) para alimentación de energía, siendo tal el tipo de conductividad que el canal del primer transistor de MOS (17) se haga conductor cuando una tensión en su puerta tiene una segunda polaridad, contraria a la primera polaridad con respecto a su fuente;

55 - un circuito de bombeo (16) alimentado con la tensión de alimentación de energía y destinado a generar la tensión de puerta del primer transistor de MOS con la segunda polaridad relativa al conductor de referencia (10) para alimentación de energía en el estado "conectado".

5. Un circuito electrónico de acuerdo con la reivindicación 1, en el que el circuito de control comprende:

60 - una entrada (12) de alimentación de energía para suministrar una tensión de alimentación de energía al conductor de referencia (10) de alimentación de energía con una primera polaridad, siendo tal el segundo tipo de conductividad que el canal del segundo transistor de MOS se convierte en conductor cuando una tensión en su puerta tiene una segunda polaridad, contraria a la primera polaridad con respecto a su fuente;

65 - un elemento resistivo (15) acoplado entre la puerta y la fuente del segundo transistor de MOS;

## ES 2 311 876 T3

- un circuito (14) de fuente de intensidad de corriente acoplado entre la entrada de alimentación de energía y la puerta del segundo transistor de MOS (16), para suministrar una intensidad de corriente predeterminada, dependiendo de un estado de conexión, desde la entrada de alimentación de energía al elemento resistivo (15).

5 6. Un circuito electrónico de acuerdo con la reivindicación 5, que comprende un elemento resistivo adicional (370) y un circuito reflector de intensidad de corriente (372, 374) con una ramificación de entrada y una ramificación de salida, cuyo elemento resistivo adicional (370) y la ramificación entrada están acoplados en serie entre el conductor de referencia (10) para alimentación de energía y el conductor adicional de referencia (12) para alimentación de energía, estando acoplada la ramificación de salida a la puerta del segundo transistor de MOS (18), un factor de entrada/salida del reflector de intensidad de corriente y una relación entre valores de resistencias del elemento resistivo (376) y del elemento resistivo adicional (370) que tienen unos valores tales que una primera caída de tensión sobre el elemento resistivo adicional (370) es sustancialmente igual a una segunda caída de tensión sobre el elemento resistivo (376).

15 7. Un circuito electrónico de acuerdo con la reivindicación 6, en el que el circuito de control comprende:

- un circuito de bombeo (16) alimentado con la tensión de alimentación de energía y destinado a generar la tensión de puerta del primer transistor de MOS con la primera polaridad relativa al conductor de referencia para alimentación de energía en el estado "conectado", cuyo circuito de bombeo comprende unos diodos de bombeo (350, 352) tipo unión, comprendiendo el reflector de intensidad de corriente unos transistores bipolares (372, 374).

20

25

30

35

40

45

50

55

60

65

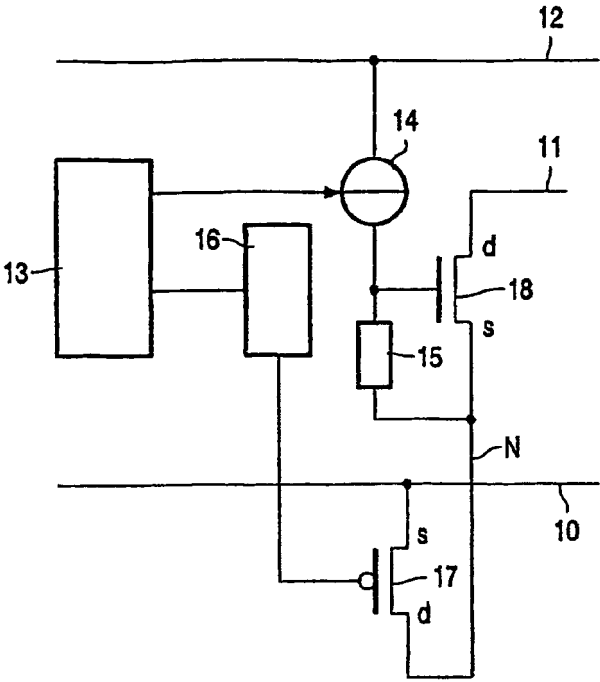


FIG. 1

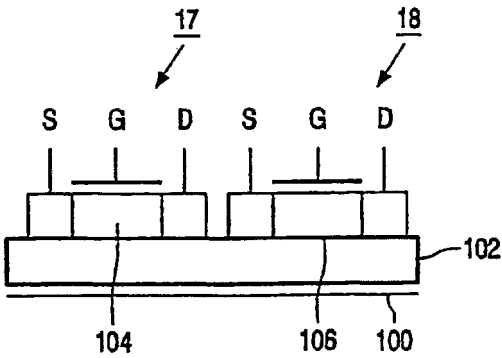


FIG. 1a

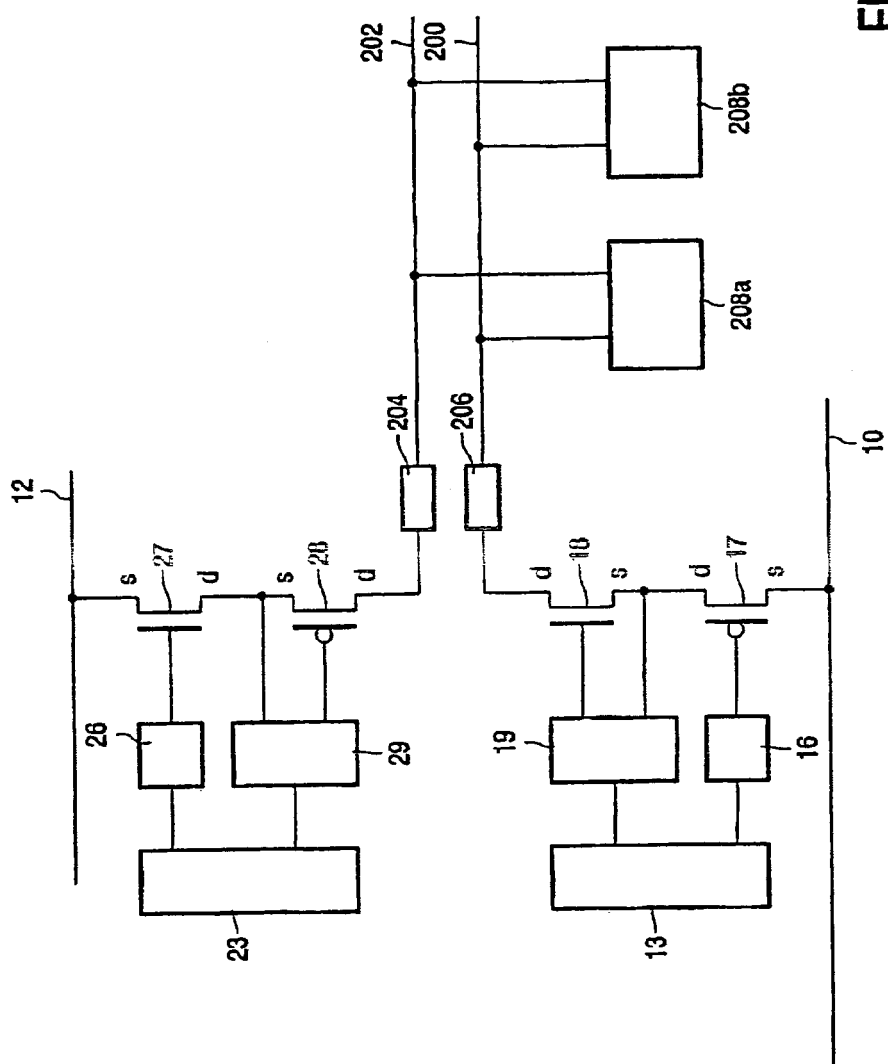


FIG. 2

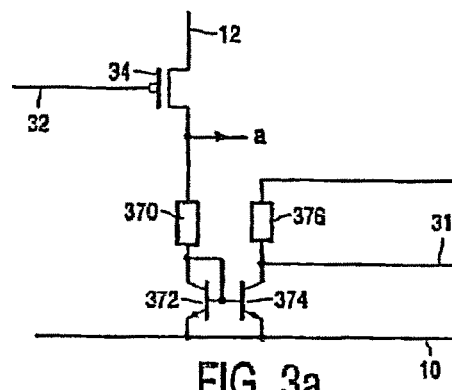


FIG. 3a

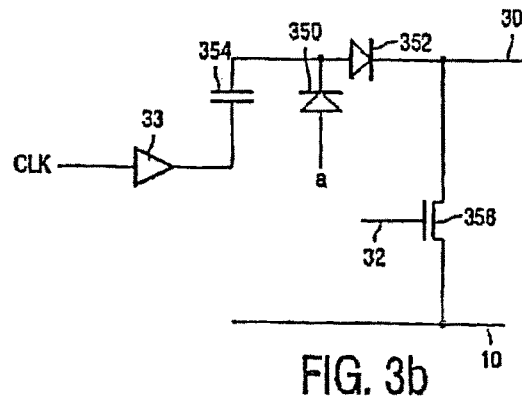


FIG. 3b