

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 9538793

※ 申請日期：

95.10.20

※IPC 分類：

G06Fⁱ/₃₂

一、發明名稱：(中文/英文) 半導體發光元件之省電型驅動裝置

二、申請人：(共 1 人)

姓名或名稱：(中文/英文) 聚積科技股份有限公司/Macroblock, Inc.

代表人：(中文/英文) 楊立昌/LI-CHANG YANG

住居所或營業所地址：(中文/英文) 新竹市埔頂路 18 號 6F 之 4/ F.6-4, No.18,
Pu-ting Road, Hsin-chu City, Taiwan

國 籍：(中文/英文) 中華民國/ROC

三、發明人：(共 1 人)

姓 名：(中文/英文) 王弘宗/HUNG-TSUNG WANG

國 籍：(中文/英文) 中華民國/ROC

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實
發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序
註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體發光元件之省電型驅動裝置，尤指一種適用於LED之省電型驅動裝置。

【先前技術】

一般說來，流經LED的電流為固定電流（ I_{LED} ），LED驅動積體電路（IC，integrated circuit）則用以提供一產生固定電流（ I_{LED} ）之機制。LED驅動IC通常包括一固定電位及特定電阻共同形成之基本電流源，再藉由流經外接電阻的穩定電流（ I_{REXT} ）及數個電流鏡（multiple current mirror）產生 I_{LED} 。其中， I_{LED} 與 I_{REXT} 具有倍數關係：

$$I_{LED} = M_{TOTAL} \times I_{REXT}$$

其中， M_{total} 為電流鏡倍數。然而，基本電流源及電流鏡需使用較大電流，導致整體消耗功率提高。以單一驅動積體電路為例：

$$I_{LED} = 60\text{mA},$$

$$I_{REXT} = 1\text{mA},$$

$$M_{TOTAL} = M1 \times M2 = 10 \times 6;$$

其中， $M1$ 為第一級電流鏡之倍數，亦即電流源與第一級電流之倍數關係，係由積體電路映射產生； $M2$ 為第二級電流鏡之倍數，亦即第一級電流與輸出至LED之定電流之倍數關係。由上式可知，積體電路最低消耗電流為 11mA （ $= I_{REXT} (1\text{mA}) +$ 第一級積體電路映射電流鏡電流 (10mA) ）。

積體電路為產生定電流需固定消耗電流 12mA （ $= I_{REXT} (1\text{mA}) +$ 第一級積體電路映射電流鏡電流 $(10\text{mA}) +$ 產生電流鏡效應所需輔助電路之電流 (1mA) ）。

採樣/保持（sample and hold）電路為一種習知的電路設計技

巧，通常用於抽取電壓或穩定電壓。若善加儲存定電流輸出所需之特定電壓，則可降低積體電路為產生定電流所需之固定消耗電流。

至於另一種習知的脈寬調變（PWM，pulse width modulation）式驅動IC，雖亦可提供定電流驅動LED，但仍具有耗費能量的缺點。

本發明結合電子電路專業知識及光電元件設計製造經驗，經多次實體測試，證明上述採樣/保持電路對定電流LED驅動IC具有非常良好的省電效果，並可據以推申至其他半導體發光元件之應用。

【發明內容】

本發明之目的在於提供一種半導體發光元件之驅動裝置，其具有顯著的省電效果。

本發明之省電型驅動裝置係用以點亮或控制一半導體發光元件之亮度，該驅動裝置具有一耦合至一外部電壓供應源之電源電流輸入埠，以提供該驅動裝置所需之工作電流；該驅動裝置之特徵在於：由該電源電流輸入埠輸入之電流非定值，例如，具有類似周期性電流大小變化。

本發明之省電型驅動積體裝置亦可包括一耦合至一外部接地線之積體電路電流輸出埠，其輸出電流隨電源電流輸入埠輸入之電流變化。

本發明之省電型驅動積體裝置尚可包括一控制輸出埠及一可儲存電壓之省電單元。控制輸出埠連接至一半導體發光元件，以提供該半導體發光元件發光所需之能量。省電單元之輸入端及輸出端分別直接或間接地耦合至電源電流輸入埠及控制輸出埠，且可提供一穩定電壓至控制輸出埠。

本發明之省電單元可為取樣/保持 (sample & hold) 電路或其他適當的電路設計。

本發明之省電型驅動積體裝置通常包括一定電流鏡產生電路 (current mirror) 或一脈寬調變 (PWM, Pulse Width Modulation) 產生器。本發明之省電型驅動裝置通常亦包括一控制開關，用以點亮發光半導體元件或控制其亮度。

【實施方式】

本發明之較佳實施例配合圖式詳述如下。

第1圖為一典型的LED驅動IC晶片，其連接封裝接腳的輸出/輸入埠通常包括電源電流輸入埠 (V_{CC})、複數個LED控制輸出埠、接地電流輸出埠 (GND) 及調整控制輸出電流之積體電路電流輸出埠 (REXT)。

積體電路電流輸出埠 (REXT) 外接一電阻 (R_{ext})，形成基本電流源。基本電流源之電流經內部電路放大數倍，再輸出至每一串接LED陰極所對應連接的控制輸出埠，每一串接LED的陽極則共同連接至一定電壓源 (V_{LED})；藉此，則可點亮及控制LED的亮度。如圖所示，流經電源電流輸入埠 (V_{CC}) 的電流為 I_{VCC} ，流經接地電流輸出埠 (GND) 及外接電阻 (R_{ext}) 的電流分別為 I_{GND} 及 I_{REXT} 。

本發明的特徵之一即表現在驅動IC供電電流 I_{VCC} 具有 I_1 及 I_2 兩種變化。如第2圖所示，在一相對較短的時間 T_1 內，流入較大電流 I_1 ；而在一相對較長的時間 T_2 內，流入較小電流 I_2 ；平均電流大小為 I_a 。其中較大電流 I_1 與習知技術中，LED驅動IC晶片所需的固定電流相同。顯然地， I_a 比 I_1 小甚多，因此可達到省電效果。由於流經電源電流輸入埠 (V_{CC}) 的電流 I_{VCC} 具有周期性的變化，使流經接地電流輸出埠 (GND) 及外部電阻 (R_{ext}) 的電流 I_{GND} 及 I_{REXT} 亦隨之作周期性地變化。

要達到上述省電效果，可針對驅動IC內部電路作適當設計。本發明之較佳實施例即係增設一取樣/保持（sample and hold）電路。第3及4圖分別為定電流驅動IC及PWM驅動IC中，設置取樣/保持電路的方塊示意圖。定電流驅動IC是在定電流產生器與LED控制輸出埠之間設置取樣/保持電路；PWM驅動IC則是在能隙電壓產生器（bandgap generator）與PWM產生器之間設置取樣/保持電路，其中電流回授電路的作用為控制驅動輸出LED恆電流。藉由電壓偵測/回饋電路，當取樣/保持電路輸出電壓被偵測到與原設定值之誤差達一限值（本實施例為0.001%）時，即開始進行採樣。

第5圖則針對定電流驅動IC進一步說明一較佳電路設計例。圖中，工作線性放大器10之 V_{i+} 接受能隙電壓產生器所產生之固定電位， V_{i-} 接至外接電阻，可提供基本電流源一固定電流，電源電流輸入埠（ V_{CC} ）則提供基本電流源一固定電壓及其他電路電流。本實施例的基本電流源係一電流鏡（current mirror）20，典型地包括二個NMOS電晶體及二個PMOS電晶體，其輸出端之一外接一電阻（ R_{ext} ），用以調整基本電流源的電流大小。

在此較佳實施例中，取樣/保持電路30包括一開關31及一電容32；開關31的ON/OFF係由電壓偵測/回饋電路40控制。當電容32充足適當電位時，開關31為OFF，並持續輸出穩定電壓 V_P 至NMOS電晶體開關50之閘極；藉此可產生固定電流 I_{LED} ，以驅動及控制對應之LED 60的亮度。當電壓偵測/回饋電路40偵測到取樣/保持電路30輸出的電壓低於 $0.99999V_P$ 時，便開啟開關31為ON，使電容32開始充電。實際上，由 $0.99999V_P$ 充電至 V_P 所需時間 T_1 極短，因此流經LED的電流 I_{LED} 幾乎不變，亮度亦幾乎不變。相對地，輸出電壓由 V_P 降至 $0.99999V_P$ 所需時間 T_2 卻相對極長。換言之，只需在甚短時間內提供電流鏡20與習知驅動IC相同的電流 I_1 ，其餘時間只需提供較小電流 I_2 ，便可獲得穩定輸出電壓 V_P ；且完全不影響LED

發光表現。上述開始進行採樣的時機可依據實際設計需要調整，亦即取樣/保持電路輸出電壓與原設定值之誤差不限於0.001%。

一般來說，一個面板共需大約10,000個驅動IC；若藉由本發明將每一個IC的工作電流降低至1.2mA，亦即傳統IC所消耗的電流（12mA）的十分之一，則本發明所消耗總電流僅約12A（ $= 1.2\text{mA} \times 10,000$ ）。

如前所述，當流經電源電流輸入埠（ V_{CC} ）的電流 I_{VCC} 具有周期性的變化時，則流經接地電流輸入埠（ GND ）及外部電阻（ R_{ext} ）的電流 I_{GND} 及 I_{REXT} 亦隨之作周期性地變化。因此，只需量測積體電路電流輸出埠（ $REXT$ ）之電壓 V_{REXT} ，便可得知 I_{REXT} ，並進一步得知 I_{VCC} 的變化。

本發明經實際模擬及量測積體電路電流輸出埠（ $REXT$ ）之電壓 V_{REXT} ，結果如第6圖所示，第7圖則將第6圖之時間軸放大約100倍。圖中， T_1 約為 $8\mu\text{s}$ ，而 T_2 約為 $800\mu\text{s}$ ，亦即 T_2 約為 T_1 的100倍。 V_1 約為1.24v（Bandgap output voltage）， V_2 則幾乎為0；亦即 I_1 的大小與習知驅動IC相同，而 I_2 約為0，與第2圖之電流特徵相符合。事實證明本發明確實可達上述省電效果，故省電效能係一極具商業價值與競爭力之技術。

【圖式簡單說明】

第1圖顯示一典型LED驅動IC晶片及其輸出/輸入埠；

第2圖顯示驅動IC供電電流之類似周期性變化；

第3及4圖分別為定電流驅動IC及PWM驅動IC中，設置取樣/保持電路的方塊示意圖；

第5圖顯示一定電流驅動IC之較佳電路設計實施例；

第6圖顯示實際模擬及量測積體電路電流輸出埠(REXT)之電壓；

第7圖為第6圖之時間軸放大圖。

【圖式元件符號說明】

工作線性放大器	10	電流鏡	20
取樣/保持電路	30	開關	31
電容	32	電壓偵測/回饋電路	40
NMOS電晶體開關	50	LED	60

五、中文發明摘要

本發明提供一種半導體發光元件之省電型驅動裝置，其特徵在於包括一直接或間接地耦合於電源電流輸入埠及控制輸出埠之間的省電單元，例如可儲存及穩定電壓之取樣/保持（sample & hold）電路。藉由本發明之設計，電源電流輸入埠只需於一時段內輸入與傳統驅動裝置相同的電流，其餘時段則可輸入較低的電流，以達到省電的效果。

六、英文發明摘要

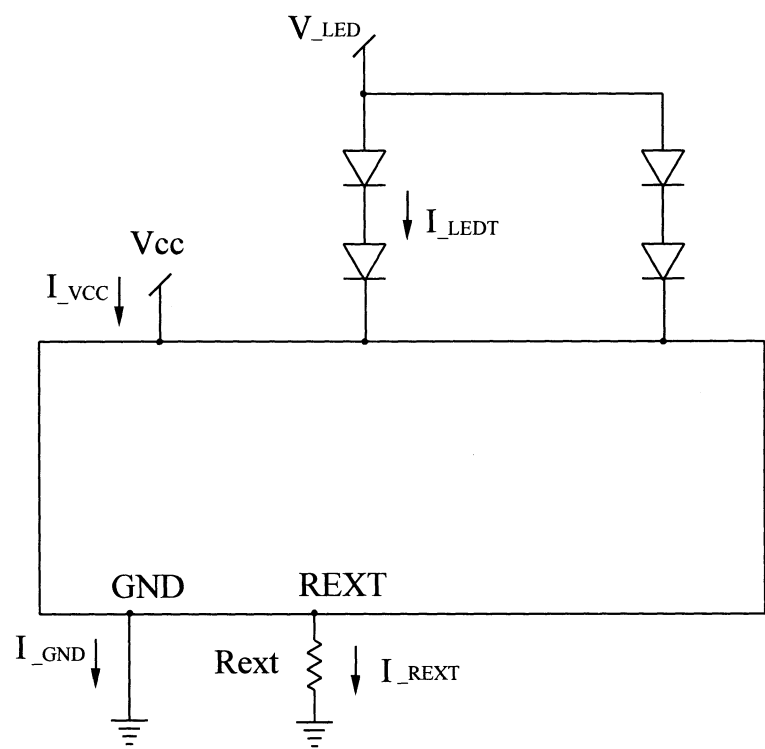
拾、申請專利範圍：

1. 一種半導體發光元件之省電型驅動積體裝置，包括：
一電源電流輸入埠，耦合至一外部電壓供應源；
一控制輸出埠，連接至一半導體發光元件，以提供該半導體發光元件發光所需之能量；及
一省電單元，其輸入端及輸出端分別直接或間接地耦合至該電源電流輸入埠及該控制輸出埠，可儲存電壓；
該驅動裝置之特徵在於：
該電源電流輸入埠於不同時段內輸入不同電流至該驅動積體裝置，且該省電單元提供一穩定電壓至該控制輸出埠。
2. 如申請專利範圍第1項所述之省電型驅動積體裝置，其中該省電單元係一取樣/保持（sample & hold）電路。
3. 如申請專利範圍第1項所述之省電型驅動積體裝置，更包括一定電流鏡產生電路（current mirror）。
4. 如申請專利範圍第1項所述之省電型驅動積體裝置，其中該省電單元與該發光半導體元件之間包括一脈寬調變（PWM，Pulse Width Modulation）產生器。
5. 如申請專利範圍第1項所述之省電型驅動積體裝置，更包括一控制開關，用以控制該發光半導體元件之點亮或亮度。
6. 如申請專利範圍第1項所述之省電型驅動積體裝置，其中該電源電流輸入埠輸入之電流具周期性變化。
7. 如申請專利範圍第1項所述之省電型驅動積體裝置，更包括一耦合至一外部接地線之積體電路電流輸出埠，其輸出電流隨該電源電流輸入埠輸入之電流變化。
8. 一種半導體發光元件之省電型驅動積體裝置，用以點亮或控制一半導體發光元件之亮度，該驅動裝置具有一耦合至一外部電壓供應源之電源電流輸入埠，以提供該驅動裝置所需之工作電

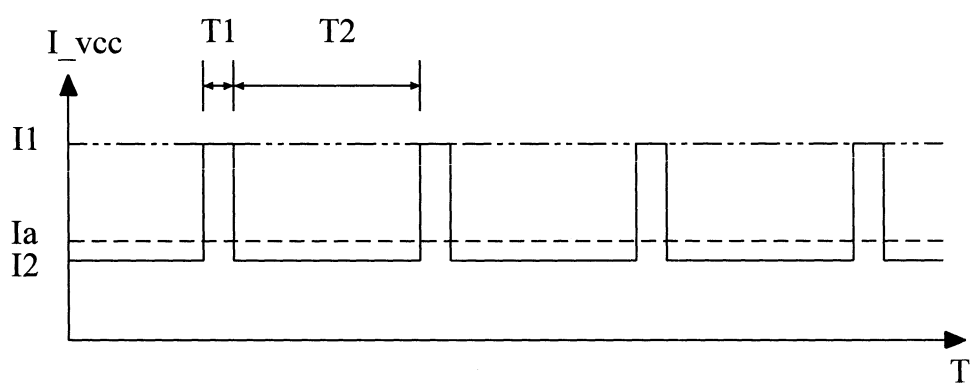
流；該驅動裝置之特徵在於：由該電源電流輸入埠輸入之電流非定值。

9. 如申請專利範圍第8項所述之省電型驅動積體裝置，其中該電源電流輸入埠輸入之電流具周期性變化。
10. 如申請專利範圍第8項所述之省電型驅動積體裝置，更包括一耦合至一外部接地線之積體電路電流輸出埠，其輸出電流隨該電源電流輸入埠輸入之電流變化。
11. 一種半導體發光元件之省電型驅動積體裝置，包括：
 - 一電源電流輸入埠，耦合至一外部電壓供應源；
 - 一積體電路電流輸出埠，耦合至一外部接地線；
 - 一控制輸出電流參考倍數埠，輸出固定電位並至外接電阻以提供定電流及複製此定電流鏡之倍數關係至另一電流輸出控制驅動輸出埠，控制半導體發光元件，以提供該半導體發光元件發光所需驅動電流；及
 - 一省電單元，其輸入端及輸出端分別直接或間接地耦合至該電源電流輸入埠及積體電路電流輸出埠；該驅動裝置之特徵在於：

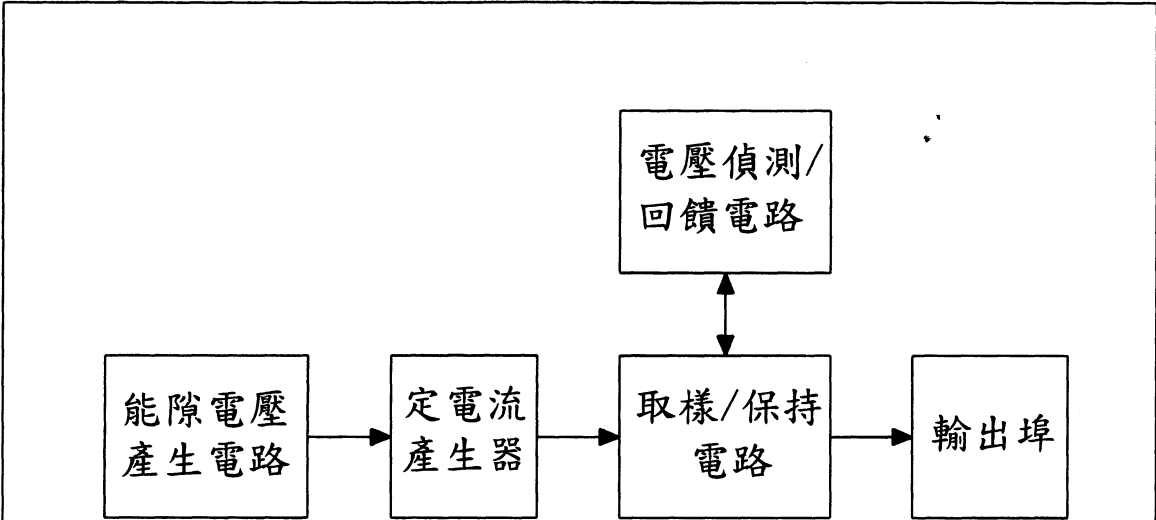
該省電單元提供之電源電流輸入端於時段T1內獲得電流I1，輸出端則於時段T2內輸入電流I2， $I1 > I2$ 。
12. 如申請專利範圍第11項所述之省電型驅動積體裝置，其中該省電單元係一取樣/保持（sample & hold）電路。
13. 如申請專利範圍第11項所述之省電型驅動積體裝置，其中該省電單元與該輸入埠之間更包括一控制開關，用以控制該發光半導體元件之點亮或亮度。



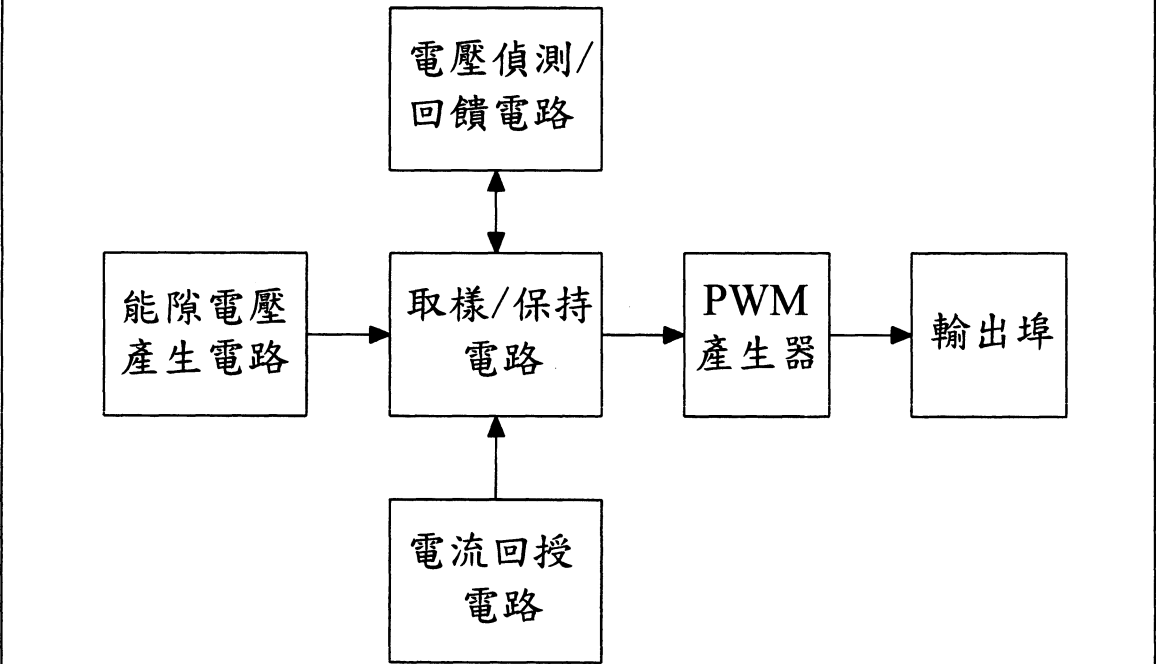
第1圖



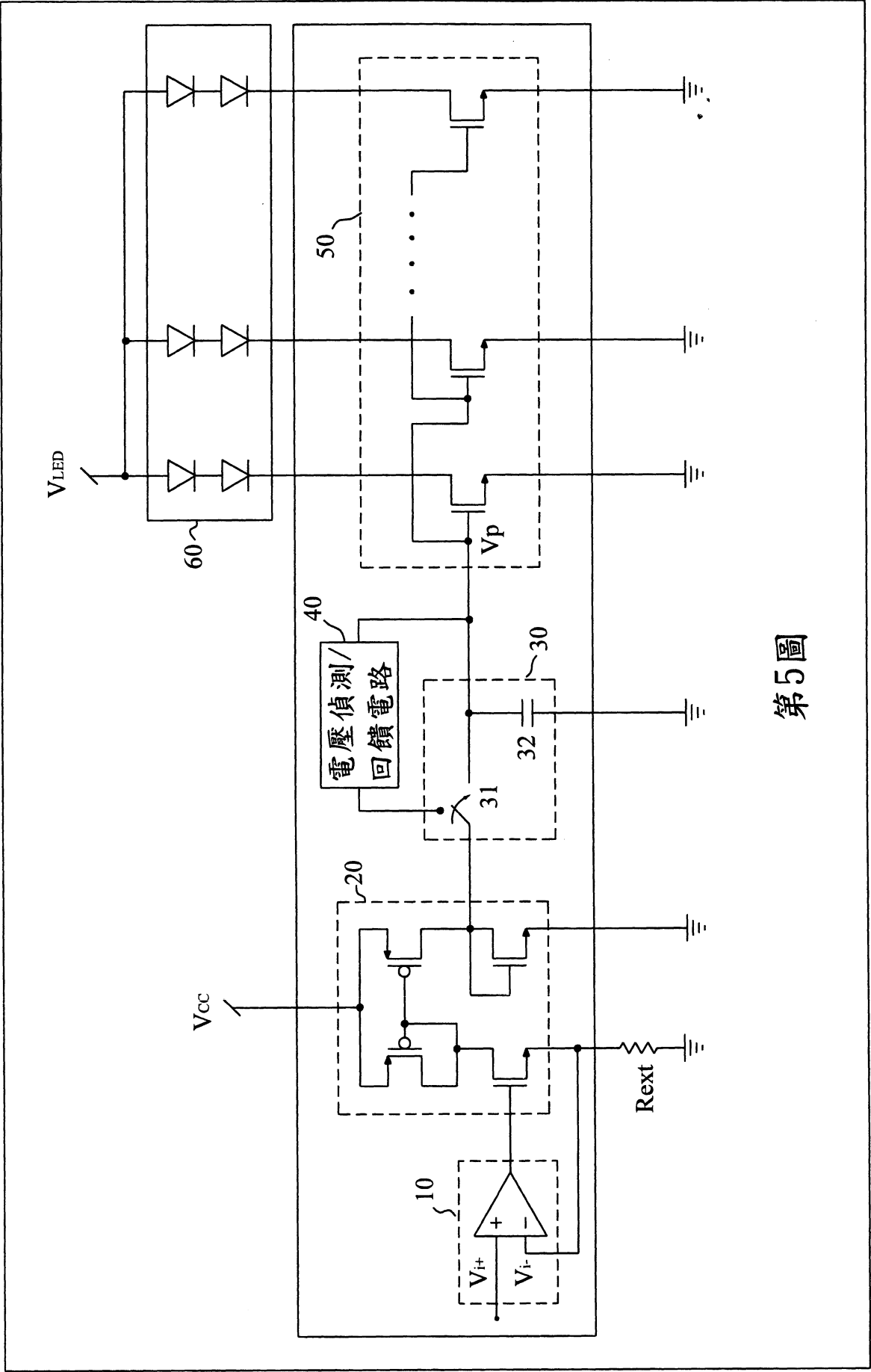
第2圖



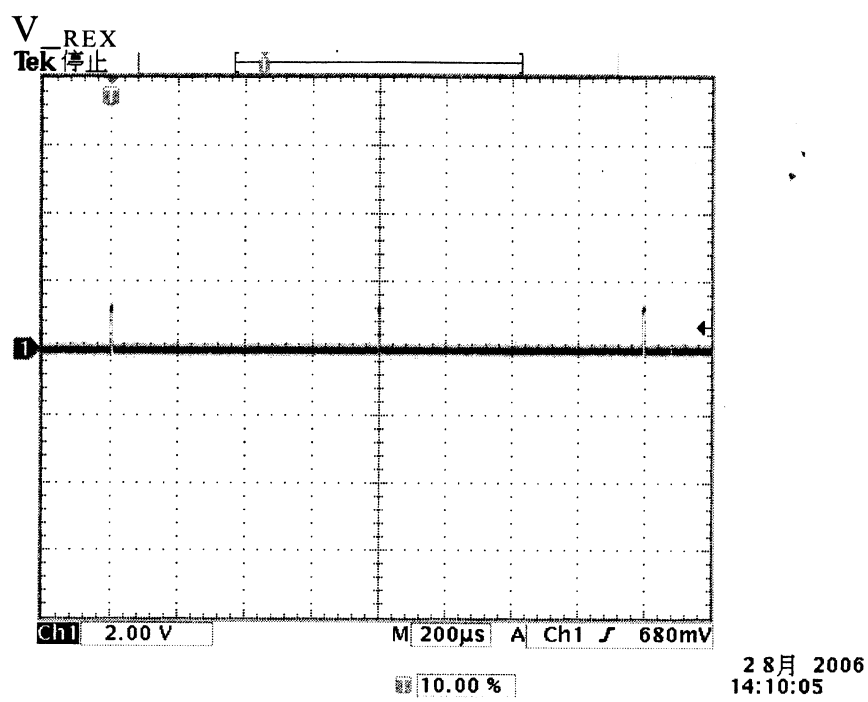
第3圖



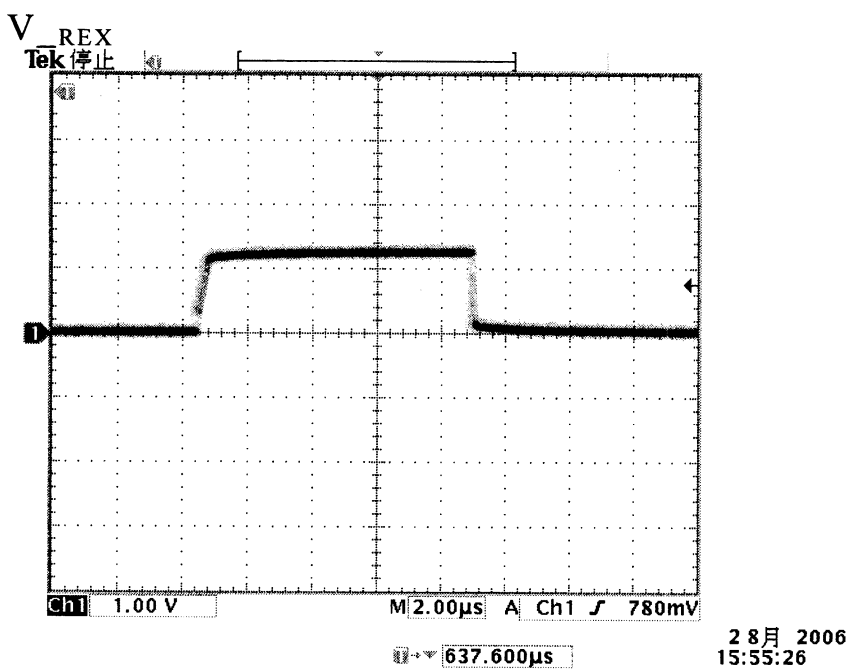
第4圖



第5圖



第6圖



第7圖

七、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：