[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 51/40 (2006.01)
H01L 51/10 (2006.01)

[12] 发明专利说明书

专利号 ZL 00818589.1

[45] 授权公告日 2006 年 3 月 15 日

[11] 授权公告号 CN 1245769C

[22] 申请日 2000.12.21 [21] 申请号 00818589.1

[30] 优先权

[32] 1999.12.21 [33] GB [31] 9930217.6

[32] 2000. 4.20 [33] GB [31] 0009915.0

[86] 国际申请 PCT/GB2000/004942 2000.12.21

[87] 国际公布 WO2001/047045 英 2001.6.28

[85] 进入国家阶段日期 2002.7.23

[71] 专利权人 造型逻辑有限公司

地址 英国剑桥

共同专利权人 精工爱普生株式会社

[72] 发明人 翰宁·瑟林浩斯

理查德·H.·费莱恩德

塔克·卡瓦斯

审查员 曲宝壮

[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所

代理人 王永刚

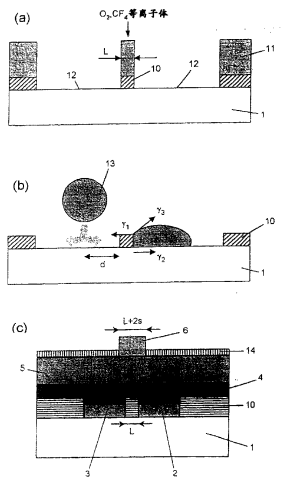
权利要求书 5 页 说明书 32 页 附图 20 页

[54] 发明名称

溶液加工

[57] 摘要

一种在衬底上制作电子器件的方法，该器件包括在多个区域中的导电或半导体材料，器件的运行利用从第一区域到第二区域的电流，该方法包括：通过混和材料和液体形成一种混合物；在衬底上形成一种限定结构，它包括在衬底的第一面积中的第一区域和在衬底的第二面积中的第二区域，第一区域对于混合物的排斥力比第二区域大，该结构还包括从第二面积中由第一面积分开的第三面积中的第三区域，第一区域对于混合物的排斥力比第三区域大，并通过在衬底上涂覆混合物将材料沉积到衬底上，由此沉积的材料可以被第一区域的相对排斥力限制在定义器件的所述第一和第二区域的空间分开的区域上，并且凭借第一区域的相对排斥力在它们的平面内是电隔离的，并且它们将要从衬底的第一面积中消失，以便抵抗沉积材料的空间分开区域之间的跨过第一区域的电流流动。



1. 一种在衬底上制作电子器件的方法，该方法包括：

通过将一种导电或半导体材料和一种液体相混合而形成一种混合物；

在衬底上形成一种限定结构，它包括一个第一区域、一个第二区域、和一个通过第一区域而与第二区域隔开的第三区域，第一区域对该混合物具有比第二和第三区域更大的排斥力，并通过将该混合物施加到衬底上而将该材料沉积到衬底上，使得

沉积的材料被第一区域对第二和第三区域的相对排斥力所限制，并且从衬底的第一区域消失，器件的操作利用在第二和第三区域上的导电或半导体材料之间的电流。

2. 如权利要求 1 所述的方法，其中在第二和第三区域之间的第一区域的宽度小于 20 微米。

3. 如权利要求 1 所述的方法，其中在第二和第三区域之间的第一区域的宽度小于 10 微米。

4. 如先前任何权利要求所述的方法，其中在第二和第三区域上的材料形成晶体管的源和漏电极。

5. 如权利要求 4 所述的方法，包括在第二和第三区域上的材料之间的空间沉积另一种材料的步骤。

6. 如权利要求 5 所述的方法，其中沉积在第二和第三区域上的材料之间的空间中的另一种材料形成晶体管沟道。

7. 如权利要求 6 所述的方法，其中所述该材料为导电的，而所述另一种材料为半导体的。

8. 如权利要求 5 所述的方法，其中另一种材料为聚合物材料。

9. 如权利要求 5 所述的方法，其中另一种材料是从溶液中沉积出的。

10. 如权利要求 9 所述的方法，其中另一种材料是从一种不被第一区域排斥的液体溶液中沉积出的。

11. 如权利要求 1 所述的方法，其中所述衬底包括一个沉积在平面结构构件上的层，并且第一和第二区域形成在所述层的暴露表面上。

12. 如权利要求 1 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 20°。

13. 如权利要求 1 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 40°。

14. 如权利要求 1 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 80°。

15. 如权利要求 1 所述的方法，其中衬底的表面由非极性材料提供的，第一和第二区域中的至少一个区域是通过非极性聚合物的表面处理确定的。

16. 如权利要求 1 所述的方法，其中所述导电或半导体材料是通过液滴沉积方法沉积出的。

17. 如权利要求 1 所述的方法，其中所述导电或半导体材料是通过喷墨印刷沉积出的。

18. 如权利要求 1 所述的方法，其中所述该材料为聚合物。

19. 如权利要求 1 所述的方法，其中所述该材料为共轭聚合物。

20. 如权利要求 1 所述的方法，其中所述该材料为能够悬浮在所述液体中的无机颗粒材料。

21. 一种在衬底上形成电子开关器件的方法，该方法包括：

通过将一种导电或半导体材料和一种液体相混合而形成一种混合物；

在衬底上形成一种限制结构，它包括一个第一区域、一个第二区域、和一个通过第二区域而与第一区域隔开的第三区域，第一和第三区域对该混合物具有比第二区域更大的排斥力；

并通过将该混合物施加到衬底上而将该材料沉积到衬底上；使得

沉积的材料被第一区域和第三区域的相对排斥力限制到所述第二区域。

22. 如权利要求 21 所述的方法，其中第二区域的宽度小于 20 微米。

23. 如权利要求 21 所述的方法，其中第二区域的宽度小于 10 微米。

24. 如权利要求 21 至 23 中任何权利要求所述的方法，其中该材料为导电的。

25. 如权利要求 24 所述的方法，其中该材料形成一种互连。

26. 如权利要求 24 所述的方法，其中该材料形成晶体管的控制电极，在该电极上电压能够影响器件的相邻区域之间的电流流动。

27. 如权利要求24所述的方法，其中该材料形成晶体管的栅电极。

28. 如权利要求 27 所述的方法，其中，一个栅绝缘层沉积在栅电极和第一与第三区域之上，而源电极与漏电极沉积在该栅绝缘层之上。

29. 如权利要求 28 所述的方法，其中在晶体管的栅电极和源与漏电极之间的重叠区域的宽度分别小于 20 微米。

30. 如权利要求 28 所述的方法，其中在晶体管的栅电极和源与漏电极之间的重叠区域的宽度分别小于 10 微米。

31. 如权利要求 21 所述的方法，其中衬底的表面包括形成图形的自组装单层，并且该形成图形的自组装单层确定第一和第二区域中的至少一个。

32. 如权利要求 31 所述的方法，其中形成图形的自组装单层通过将一个自组装单层透过遮光板暴露于光中而形成。

33. 如权利要求 31 所述的方法，其中形成图形的自组装单层通过使衬底接触软的印模而形成。

34. 如权利要求 21 所述的方法，其中所述衬底包括一个沉积在平面结构构件上的层，并且第一和第二区域形成在所述层的暴露表面上。

35. 如权利要求 21 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 20°。

36. 如权利要求 21 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 40°。

37. 如权利要求 21 所述的方法，其中在第一区域中的混合物的接触角比第二区域中的混合物的接触角大 80°。

38. 如权利要求 21 所述的方法，其中衬底的表面由非极性材料提供，第一和第二区域中的至少一个区域是通过非极性聚合物的表面处理确定的。

39. 如权利要求 38 所述的方法，其中非极性材料为聚酰亚胺。

40. 如权利要求 39 所述的方法，包括机械摩擦聚酰亚胺的步骤以提高聚酰亚胺的分子取向。

41. 如权利要求 39 所述的方法，包括光学处理聚酰亚胺的步骤以提高聚酰亚胺的分子取向。

42. 如权利要求 38 所述的方法，其中表面处理为刻蚀。

43. 如权利要求 38 所述的方法，其中表面处理为等离子体处理。

44. 如权利要求 43 所述的方法，其中等离子体为四氟化碳和/或氧等离子体。

45. 如权利要求 38 所述的方法，其中表面处理包括曝光于紫外光中。

46. 如权利要求 38 所述的方法，其中第二区域是通过非极性聚合物的表面处理确定的。

47. 如权利要求 21 所述的方法，其中第二区域包括半导体或导电材料的取向分子结构。

48. 如权利要求 21 所述的方法，其中所述材料为聚合物，第二区域引导所述导电或半导体聚合物中的聚合物多个链的取向。

49. 如权利要求 48 所述的方法，其中所述取向为在第一和第三区域之间延伸的方向。

50. 如权利要求 21 所述的方法，其中所述导电或半导体材料是通过液滴沉积方法沉积出的。

51. 如权利要求 21 所述的方法，其中所述导电或半导体材料是通过喷墨印刷沉积出的。

52. 如权利要求 51 所述的方法，其中第一、第二和第三区域中的

至少一个区域的宽度小于所述喷墨印刷步骤中形成的液滴直径。

53. 如权利要求 51 所述的方法，其中在第一和第二区域之间的边界优选为视觉清晰的，并且该方法包括视觉检测第一和第二区域之间的边界，以及依赖于该检测结果相对于衬底定位喷墨印刷装置的步骤。

54. 如权利要求 21 所述的方法，其中所述该材料为聚合物。

55. 如权利要求 21 所述的方法，其中所述该材料为共轭聚合物。

56. 如权利要求 21 所述的方法，其中所述该材料为能够悬浮在所述液体中的无机颗粒材料。

溶液加工

技术领域

本发明涉及溶液加工的器件和形成这种器件的方法。

背景技术

近来在集成在塑料衬底上的廉价逻辑电路（C. Drury, et al. APL 73, 108（C. Drury 等人，应用物理快报 73，108（1998））和光电子集成器件以及高分辨率有源矩阵显示器中的象素晶体管开关（H. Sirringhaus, et al. Science 280, 1741 (1998), A. Dodabalapur, et al. Appl. Phys. Lett. 73, 142(1998)（Sirringhaus 等人，科学 280，1741（1998），Dodabalapur 等人，应用物理快报，73，142（1998））中，半导体共轭聚合物薄膜晶体管（TFT）的应用越来越引起人们的关注。在具有聚合物半导体和无机材料电极以及栅电介质层的检测器件配置中，已经论证了高性能的 TFT。电荷载流子迁移率高达 0.1cm^2/Vs，并且开关电流比为 10^6－10^8，这可与非晶硅的 TFT 的性能相比（H. Sirringhaus, et al. Advances in Solid State Physics 39, 101 (1999)（H. Sirringhaus 等人，固态物理进展 39，101（1999））。

将有机溶剂中的聚合物溶液涂覆在衬底上可以形成共轭聚合物半导体的器件性能的薄膜。因此这种技术与弹性的塑料衬底相适应可以理想地适于进行廉价地大面积的溶液加工。为了完全利用潜在的成本以及加工优点的便利，需要包括半导体层、电介质层以及导电电极和互连在内的所有的器件元件从溶液中沉积出来。

为了制作全聚合物 TFT 器件和电路，必须解决下列的主要问题：

- 多层结构的完整性：在随后的半导体、绝缘和/或导电层的溶液沉积中，下面的层不应该被溶解掉，或者被沉积随后的层所用的溶剂膨胀。如果溶剂结合到下面的层中就会发生膨胀，这就导致该层的性能下降。

- 高分辨率地制作电极的图案：需要制作导电层的图形，以形成确定的互连以及沟道长度≤10μm 的 TFT 沟道。

- 为了制作 TFT 电路，需要形成垂直的互连区域（通孔）以电连接器件不同层中的电极。

在 WO 99/10939 A2 中阐明了一种制作全聚合物 TFT 的方法，它依赖于经溶液处理的器件的层在沉积器件随后的层之前转换成不溶解的形成。这就克服了下面的层的溶解和膨胀问题。然而，它将可以使用的半导体材料的选择严格地局限于一小类前驱体聚合物并且从几个方面来说不合乎需要的前驱体聚合物。另外，电介质栅绝缘层的交联使得制作穿过电介质层中的通孔比较困难，而不得不使用诸如机械冲孔的技术（WO 99/10939 A1）。

发明内容

本发明提出解决上述技术问题又克服现有技术的缺陷的技术方案。

根据本发明的一个方面，提供一种在衬底上制作电子器件的方法，该器件包括在多个区域中的导电或半导体材料，器件的运行利用从第一区域到第二区域的电流，该方法包括：通过混和该材料和一种液体形成一种混合物；在衬底上形成一种限定结构，它包括在衬底的第一地区中的第一区域和在衬底的第二地区中的第二区域，第一区域对于混合物的排斥力比第二区域大，该结构还包括从第二地区中由第一地区分开的第三地区中的第三区域，第一区域对于混合物的排斥力比第三区域大，并通过在衬底上施加该混合物将材料沉积到衬底上，由此沉积的材料可以被第一区域的相对排斥力限制在定义器件的所述第一和第二区域的空间分开的区域上，并且凭借第一区域的相对排斥力在它们的平面内是电隔离的，并且它们将要从衬底的第一面积中消失，以便抵抗沉积材料的空间分开区域之间的跨过第一区域的电流流动。

根据本发明的另一方面，提供一种在衬底上制作电子器件的方法，该器件包括在多个区域中的导电或半导体材料，该方法包括：通过混和材料和液体形成一种混合物；在衬底上形成一种限制结构，它包括

在衬底的第一地区中的第一区域和在衬底的第二面积中的第二区域，第一区域对于混合物的排斥力比第二区域大，该结构还包括从第一地区中由第二地区分开的第三地区中的第三区域，第三区域对于混合物的排斥力比第二区域大；并通过在衬底上涂覆混合物将材料沉积到衬底上；由此沉积的材料可以被第一和第三区域的相对排斥力限制到所述第二区域。

第二和第三地区之间的所述第一地区的宽度适宜地小于 20 微米，并且优选小于 10 微米。在所述空间分开的区域中形成的材料适宜地形成晶体管的源和漏电极。

该方法适宜地包括在所述空间分开的区域之间的空间中沉积另一种材料。沉积在所述空间分开的区域之间的空间中的另一种材料可以形成晶体管的沟道。第一材料可为导电的，所述另一种材料可为半导体的。另一种材料可为聚合物材料。另一种材料可以从溶液中沉积出，该溶液优选为基本不被第一区域排斥的液体的溶液。

所述第二区域的宽度适宜地小于 20 微米。第二区域的宽度适宜地小于 10 微米。沉积在第二区域中的材料适宜为导电的。这样的材料适宜地形成一种互连。这种材料可以形成晶体管栅电极。

在晶体管的栅电极和源以及漏电极之间的重叠区域的宽度分别优选小于 20 微米。

在晶体管的栅电极和源以及漏电极之间的重叠区域的宽度分别优选小于 10 微米。

衬底的表面可以由自组装单层提供，第一和第二区域的至少一个区域可以被自组装单层的构图限定。

通过透过遮光板暴露于光中可以进行自组装单层的图形制作的步骤。

通过使衬底接触软的印模可以进行自组装单层的图形制作的步骤。

第一和第二区域可以形成在沉积在平面结构构件上的层的暴露表面上。

在第一面积中的混合物的接触角比第二面积中的混合物的接触角适宜于大 20°、40°或者 80°。

如先前任何权利要求所述的方法，其中衬底的表面由自组装单层提供，并且第一和第二区域中的至少一个区域被自组装单层的构图定义。

制作自组装单层的图形的步骤适宜于通过透过遮光板暴露于光中进行。

制作自组装单层的图形的步骤适宜于通过使衬底接触软的印模进行。

如先前任何的权利要求所述的方法，其中衬底的表面由非极性材料提供，并且第一和第二区域中的至少一个区域被非极性聚合物的表面处理确定。

非极性材料可以为聚酰亚胺。

该方法可包括机械摩擦或者其他的表面处理聚酰亚胺的步骤，以提高聚酰亚胺的分子取向。

所述表面处理可以为刻蚀。所述表面处理可以为等离子体处理。等离子体优选为四氟化碳和/或氧等离子体。

表面处理可包括在紫外线中的曝光。

所述的一个区域优选为第二区域。

第一区域可以包括或者能够包括半导体或者导电材料的取向分子结构。

第一区域最优选为能够包括所述导电或者半导体聚合物中的聚合物链的取向。

第一区域适宜于能够包括沉积在第一区域上的聚合物材料的链的取向。

所述取向优选为在第二和第三区域之间延伸的方向。

所述多个链优选为所述另一种材料的多个链。

所述导电或者半导体聚合物优选由液滴沉积方法沉积出的。

所述导电或者半导体聚合物优选由喷墨印刷沉积出的。

至少一个的区域的宽度优选小于在所述喷墨印刷步骤中形成的液滴的直径。

在第一和第二区域之间的边界优选为视觉清晰的，并且该方法包括视觉检测第一和第二区域之间的边界，以及依赖于该检测结果相对于衬底定位喷墨印刷装置的步骤。

第一材料可为聚合物，优选为共轭聚合物。第一材料可以为能够悬浮在所述液体中的无机颗粒材料。

根据本发明的还一方面，提供由先前权利要求所述的方法制作的一种逻辑电路、显示器或者存储器件。

根据本发明的还一方面，提供包括由先前任何权利的方法制作的多个晶体管的有源矩阵阵列的逻辑电路、显示器或存储器件。

附图说明

将用实例的方式对本发明进行描述，关于附图说明如下：

图 1 所示为溶液加工的全聚合物 TFT 的不同器件的配置；

图 2 所示为根据图 1c 具有 F8T2 有源层、PVP 栅绝缘层和 PEDOT／PSS 栅电极的聚合物 TFT 的传输特性。

图 3 所示为利用保持在室温（a）和约 50℃（b）条件下的样品沉积的，根据图 1c 具有 F8T2 活性层、PVP 栅绝缘层和 PEDOT／PSS 栅电极的聚合物 TFT 的传输特性；

图 4 所示为包含图 1（a）中所示的 F8 扩散势垒区和 PVP 表面改性层的 F8T2 全聚合物 TFT 的输出（a）和传输特性（b）；

图 5 所示为如图 1（a）中的具有 TFB（a）和聚苯乙烯 （b） 扩散势垒区以及 PVP 表面改性层的 F8T2 全聚合物 TFT 的传输特性；

图 6 所示为根据图 1（a）具有 F8T2 有源层和直接印刷于裸露玻璃衬底上的源－漏电极的全聚合物 TFT 的光学显微照片；

图 7 所示为通过衬底表面构图到疏水和亲水区的具有小沟道长度和小重叠电容的 TFT 的制作；

图 8 所示为位于疏水性聚酰亚胺簇（bank）附近 IJP 沉积 PEDOT／PSS 源/漏电极之后，L＝20μm （a）和 L＝5μm （b）的晶体管

沟道区域的光学显微照片；

图 9 所示为在聚酰亚胺簇附近墨滴沉积时的光学显微照片；

图 10 和 11 所示为如图 7（c）所示制作的晶体管输出和传输特性，晶体管的沟道长度分别为 L = 20 μm 和 L = 7 μm；

图 12 所示为通过将甲醇液滴连续沉积在 1.3 μm 厚的 PVP 栅电介质层上而制作通孔的工艺的一种示意图（a）Dektak 纵断面测绘图和光学显微照片（b）以及通孔外径和内径与喷墨液滴直径和 PVP 层厚度的依赖性（c）；

图 13 所示为用底部 PEDOT 电极和顶部电极测得的通过通孔的电流－电压特征；

图 14 所示为制作通孔的不同方法；

图 15 所示为通孔的应用，如逻辑转换器（耗尽负载（a）、增强负载（b）和阻抗负载（c））和多能级互连方案（d）；

图 16 所示为如图 1（a）的增强负载转换器电路的特征，该电路是由印刷的全聚合物 TFT 制作的，这两个晶体管具有不同的 W／L 尺寸比例；

图 17 所示为可作为选择的另一底部栅器件的配置；

图 18 所示为有源矩阵像素的示意图，其中显示器或存储元件由电压（a）或电流（b）控制。

具体实施方式

在此描述的优选制作方法准许制作全部为有机的经溶解加工的薄膜晶体管，其中所有的层均不转换或交联成不能溶解的形式。这种器件的每一层均保持在能在它沉积出的溶剂中溶解掉的形式，正如以下所要进一步描述的那样，能够根据溶剂的局部沉积利用简单的方式制作穿过电介质绝缘层的通孔。例如，这种器件可包括以下元件中的一种或多种：

- 具有图形的导电源－漏和栅电极以及互连。

- 半导体层，其电荷载流子迁移率超过 $0.01cm^2/Vs$，高开关电流转换率超过 10^4。

- 薄的栅绝缘层。

- 扩散势垒区层，其阻止半导体层和绝缘层不受杂质和离子扩散的偶然掺杂。

- 表面改性层，凭借印刷技术它能使栅电极获得高分辨率的图形。

- 贯穿电介质层的互连的通孔。

然而，应当理解在此描述的方法并不局限于制作具有上述所有特点的器件。

参照图 1 将描述第一个说明性的器件的制作。图 1 的器件是配置得具有顶部栅结构的薄膜场效应晶体管（TFT）。

在干净的 7059 玻璃衬底 1 上，源－漏电极 2、3 和在电极与接触垫片（未示出）之间的互连线是通过喷墨印刷导体聚合物聚乙烯二羟基噻吩／聚苯乙烯磺酸酯（PEDOT（0.5 重量%）／PSS（0.8 重量%））的溶液而沉积出的。其它的溶剂如甲醇、乙醇、异丙醇或丙酮也可加入以改变该油墨的表面张力、粘度和润湿性。PEDOT/PSS 可从 Bayer 公司商业购得（以 “ Baytron P” 为名称）。IJP（喷墨印刷）打印机是压电型的。它由一个精密的二维平移平台和一个显微镜平台装配而成，能够使前后印刷的图形相互校准。IJP 头由脉冲电压驱动。喷射出每滴通常含 0.4ng 固体的液滴的合适驱动条件为脉冲高值为 20V，上升时间为 10μs，下降时间为 10μs。在玻璃衬底上干燥后它们可形成 PEDOT 液滴，其直径通常为 50μm，厚度通常为 500Å。

源－漏电极的 IJP 是在空气中进行的。然后这些样品送到惰性氛围的手套式操作箱系统中。然后衬底在有机溶剂中旋装干燥，该溶剂将随后用于沉积有源半导体层，如在聚芴聚合物的情况下为混合的二甲苯。接着在惰性氮气氛围下于 200℃退火 20 分钟以除去残余溶剂和 PEDOT/PSS 电极中的其它易挥发性物质。然后通过旋转涂覆沉积出 200-1000Å 厚的有源半导体聚合物 4 的薄膜。已经使用了各种半导体聚合物，诸如区域规则（regioregular）的聚-3-已基噻吩（P3HT），聚芴共聚物诸如聚-9,9’-二辛基芴-co-二芴（F8T2）。由于在空气中沉

积栅电极的过程中 F8T2 在空气中显示出优良的稳定性而成为优选物质。5-10mg/ml 的 F8T2 的无水混合二甲苯（从 Romil 购买）溶液以 1500-2000rpm 旋转涂覆。在 P3HT 的情况下使用 1wt%的混合二甲苯的溶液。下面的 PEDOT 电极在非极性有机溶剂如二甲苯中是不溶的。然后薄膜在溶剂中旋装干燥，该溶剂将随后用于沉积栅绝缘层 5，诸如异丙醇或甲醇。

随后可以进行退火步骤以增强半导体聚合物的电荷传输性能。对于在升高温度时显示液晶相的聚合物，在高于液晶转换的温度下进行退火导致聚合物支链的方向相互平行。在 F8T2 情况下，可在惰性 N_2 氛围下，于 275-285℃下退火 5-20 分钟。然后试样快速骤冷至室温冻结聚合物支链的方向并制成非晶态玻璃。如果试样制备在没有校准层的普通玻璃衬底上，那么聚合物采用多晶畴构型，其中具有随机取向的多种液晶晶畴存在于 TFT 沟道中。其中通过从液晶相骤冷而将 F8T2 制备成玻璃态的晶体管器件，显示出的迁移率近似为 $5\text{-}10^{-3}cm^2/Vs$，这比具有初纺（as-spun）F8T2 薄膜的器件的迁移率高出一个数量级，如此沉积的器件也显示出较高的接通电压 V_o。这是由于与其为部分晶相的同样沉积相相比，在玻璃相中局域化电子捕获态有更低的密度。

如果在单畴态制备聚合物，使聚合物支链的单轴取向平行于晶体管沟道，那么通常还可以使迁移率提高 3-5 的一个因子。这可以通过涂覆具有适当校准层诸如经机械摩擦的聚酰亚胺层（图 1（b）的 9）的玻璃衬底获得。在单畴态，聚合物支链被单轴取向，平行于下面聚酰亚胺层的摩擦方向。这就导致了器件中的电荷载流子迁移率的进一步增强，在该器件中 TFT 沟道平行于支链的取向方向。在我们共同未决的 UK 专利申请号 9914489.1 中更详细地描述这种方法。

在半导体层沉积之后，栅绝缘层 5 是通过旋转涂覆多羟基苯乙烯（也称为聚乙烯苯（PVP））与极性溶剂的溶液而沉积的，在该溶剂中下面的半导体聚合物是不溶的。溶剂优选为醇类物质如甲醇、2-丙醇或丁醇，在这些溶剂中非极性聚合物如 F8T2 的溶解度极低且不膨

胀。栅绝缘层的厚度在 300nm（溶液浓度 30mg/ml）和 1.3μm （溶液浓度 100mg/ml）之间。满足溶解度需要的其他的绝缘聚合物和溶剂也是可以使用的，如聚乙烯醇（PVA）溶于水或聚-甲基-异丁烯酸（PMMA）溶于丁基醋酸酯或丙二醇甲基醚醋酸酯。

然后栅电极 6 沉积在栅绝缘层上。栅电极层可以直接沉积在栅绝缘层上（见图 1（c））或者可以有一个或多个中间层（见图 1（a）和（b）），例如由于表面改性、扩散势垒区或者加工原因，如溶剂的相容性。

为了制作图 1（c）的较为简单的器件，PEDOT/PSS 栅 6 可以直接印刷在 PVP 绝缘层 5 的顶部。衬底在大气中再次转变为 IJP 状态，此时的 PEDOT/PSS 栅电极图形是从一种水溶液印刷得到的。下面的 PVP 栅绝缘层在水中的溶解度低，使得在印刷 PEDOT/PSS 栅电极的过程中栅电介质能保持完好。尽管 PVP 含有大密度的极性羟基基团，但由于强的非极性聚苯乙烯系列主链的存在，使得它在水中的溶解度低。类似地，PMMA 在水中也是不溶的。图 2 示出了 IJP TFT 的传输特性，该晶体管具有 F8T2 半导体层、PVP 栅绝缘层、IJP PEDOT/PSS 源－漏和栅电极，器件的特性是在氮气氛围下测得的。显示的是分别在栅电压上升（向上的三角形）和下降（向下的三角形）时的连续测定值。这些特性属于由一批最近制备（a）的和一批已经一年（b）的 PEDOT/PSS（Baytron P）制作的器件。晶体管的作用清晰可见，然而，该器件显示出不寻常的正常开启（normally-on）现象，正阈值电压 V_o >10V，而由蒸发金的源－漏电极和栅电极制作的参照器件则显示出正常关闭（normally-off）现象（V_o＜0）。在由“旧”的那批 PEDOT 制作的器件（图 2（b））中可观测到强的滞后效应，这是由于高浓度的迁移离子型杂质造成的（见下文）。如果在深度耗尽（V_g=+40V）的条件下开始扫描（sweep），则晶体管在 $V^f_o \approx +20V$ 时开启（向上的三角形）。然而，在相反的条件下扫描（向下的三角形），晶体管只在 V^r_o>+35V 时关闭。

这种正常开启现象和滞后效应可能是离子种类在器件的一个层中

扩散造成的。不寻常的高的正电压 V_0 表明离子是负的。希望正电物质能用于补偿积累层中的一些迁移电荷，并导致 V_0 向更高的负值偏移。为了确定离子物质的起源而制作器件，其中顶部栅 IJP PEDOT 电极被蒸发的金电极替代，而其他层和 PEDOT 源/漏电极则如上述制得。发现在这种配置中，器件是正常关闭的并且显示出稳定的电压阈值，这就意味着在全聚合物器件中掺杂和滞后效应与导体聚合物顶部栅电极的溶液沉积、迁移的离子杂质从 PEDOT 溶液／薄膜到器件下面的层的可能的扩散有关。

发现通过将栅电极沉积到加热的衬底上，有可能控制电压的阈值和减小滞后量。这也减少了衬底上液滴的干燥时间。图 3（b）示出了一种 TFT 器件的传输特性，该器件的衬底在沉积栅电极时加热到了 50℃。在此可见滞后效应远低于在室温下沉积栅的滞后效应（图 3b），并且 V_0 具有相对较小的正值 6V。通过控制沉积温度，可将电压阈值调至 V_0=1-20V 的范围。

图 1（c）所示的栅电极直接沉积到 PVP 层上的器件是耗尽型的。这种正常开启现象对于耗尽型逻辑电路如简易耗尽负载逻辑转换器（图 14（a））是有益的。

为制作增强型正常关闭的 TFT，通过结合扩散势垒区层可以防止栅沉积过程中的半导体的掺杂。在图 1（a）和（b）所示的器件中，非极性聚合物的薄层 7 在导体聚合物栅电极沉积之前沉积在 PVP 栅绝缘层的顶部。该层被认为是阻止离子通过中等极性 PVP 绝缘体扩散的扩散势垒区。PVP 包含大密度的极性羟基类基团，它们有助于提高离子通过薄膜的传导率和扩散率。已经使用了几种非极性聚合物，诸如聚-9,9'-二辛基芴（F8）、聚苯乙烯（PS）、聚（9,9'-二辛基芴-co-N-（4-丁基苯基）二苯胺）（TFB）或 F8T2。约为 50-100nm 的这些聚合物的薄膜可从诸如二甲苯的非极性有机溶剂的溶液中沉积在 PVP 栅绝缘层表面上，在此溶剂中 PVP 是不溶的。

已经发现由于低的润湿性和大的接触角，从水的极性溶液直接将 PEDOT/PSS 印刷在非极性扩散势垒区层的顶部或者中等极性聚合物

如 PMMA 的顶部是成问题的。为解决该问题，可在非极性聚合物上沉积表面改性层 8。该层提供了亲水性表面而非疏水性表面，在此表面上更易于制作 PEDOT/PSS。这能够高分辨率地印刷栅电极的图形。为制作表面改性层，可从异丙醇溶液中沉积出 PVP 薄层，在异丙醇溶液中下面的扩散势垒区层是不溶的。PVP 层的厚度优选低于 50nm。在 PVP 的表面上高分辨率地印刷 PEDOT/PSS 是可能的。也可以使用另外的表面改性层。这包括皂类表面活性剂或含有亲水和疏水官能团的聚合物的薄层。这些分子将有助于相分离，亲水基团和疏水基团分别被吸引到下面的非极性聚合物的界面和自由面的界面。另一种可能是非极性扩散势垒区层的表面短暂暴露在适度的 O_2 等离子体中而使表面呈现亲水性。不会降低 TFT 器件性能的适当等离子体的处理是暴露于 13.5MHz 的 O_2 等离子体中，功率为 50W 持续 12s。

如果栅电极是从一种极性低于水的溶剂诸如分子式包含醇类（异丙醇、甲醇等）的物质中印刷出的，那么就不再需要非极性扩散势垒区上的表面改性层。

层顺序的完整性依赖于聚合物材料从极性和非极性溶剂中的交替沉积。希望第一层在用于沉积第二层的溶剂中的溶解度低于每体积 0.1%的重量，优选低于每体积 0.01%的重量。

溶剂相容性的判据可由 Hildebrand 溶解度参数来度量，根据此参数可以度量极性度（D. W. van Krevelen，聚合物性质，Elsevier，Amsterdam （1990））。每种聚合物（溶剂）的溶解性能可由三个特性参数 δ_d、δ_p、δ_h 来描述，它们表征相互作用分散程度、极性、液态下聚合物（溶剂）分子之间的氢键相互作用。如果已知分子结构，通过加算聚合物不同官能团的贡献，可以计算这些参数的值。对于多数通常的聚合物这些参数的值用表列出。通常 δ_p 和 δ_d 合并成 $\delta_v^2=\delta_d^2+\delta_p^2$。

混合自由能的表示 $\Delta G_m= \Delta H_m-T\cdot \Delta S_m$，此处 $\Delta S_m>0$ 是混合熵，且 $\Delta H_m =V\cdot\Phi_P\cdot\Phi_S\cdot((\delta_V^P-\delta_V^S)^2+(\delta_h^P-\delta_h^S)^2)$。（V：体积；$\Phi_P$，$\Phi_S$：混合物中聚合物（P）/溶剂（S）的体积分数）。从中希望聚合物（P）

在溶剂（S）中溶解越好则 ΔH_m 越小，即 $D=((\delta_v^P-\delta_v^S)^2+(\delta_h^P-\delta_h^S)^2)^{1/2}$ 越小。作为一种近似的判据，如果相互作用参数 D 近似小于 5，则聚合物能够溶解在溶剂中。如果 D 在 5-10 之间，则常出现膨胀。如果 D 大于 10，则聚合物在溶剂中基本不溶解，也不出现溶胀现象。

为在经溶液加工过的 TFT 器件中获得足够陡峭的界面，就需要每个聚合物层和紧邻层的溶剂的各自的 D 值都应该近似大于 10。这对于半导体聚合物层和栅电介质溶液尤其重要。就 F8T2 和异丙醇（丁基醋酸酯）而言，我们估计其 D 值约为 16（12）。

就一些器件配置而言，整个多层结构可由主要包含极性基团并溶解在强极性溶剂如水中的聚合物以及仅含有少数或不含有任何极性基团并溶解在非极性溶剂如二甲苯中的聚合物交替次序制得。在这种情况下，相互作用参数 D 是很大的，因为聚合物层和紧邻层的溶剂 δ_p 具有差异。一种实例为晶体管器件，它包括强极性 PEDOT/PSS 源－漏电极，非极性半导体层如 F8T2，强极性栅电介质层如从水溶液中沉积的聚乙烯醇，非极性 TFB 扩散势垒区层，它也用作允许其后的层沉积的缓冲层，以及 PEDOT/PSS 栅电极。

然而，通常便利的是使非极性半导体层和极性栅电极层由单一电介质层隔开。通过使用夹在强极性和非极性聚合物层之间的从中等极性溶剂沉积出的中等极性聚合物层，这种层的次序也是可能的。中等极性聚合物是一种包含极性和非极性基团的聚合物，并且在强极性溶剂中是基本不溶解的。类似地，中等极性溶剂含有极性和非极性基团，但基本不溶解非极性聚合物。根据溶解度参数，中等极性溶剂可以定义为其溶解度参数 δ_h 与下面聚合物的参数有极大不同的溶剂。在这种情况下，即使溶剂的极性溶解度参数 δ_p（δ_v）与下面的聚合物层的相似，也可以避免膨胀现象（D 值大）。中等极性聚合物可包含特征官能团如羟基，从而使其能够溶解在含有能被聚合物官能团吸引的官能团的溶剂中。这种吸引可能是氢键相互作用。聚合物的这种特性可用于提高其在中等极性溶剂中的溶解度，降低其在极性溶剂中的溶解

度。中等极性聚合物的一种实例为夹在非极性半导体层和 PEDOT/PSS 栅电极层之间的 PVP 栅电介质层（图 1c）。中等极性溶剂的一种实例为烷基醇如 IPA（δ_h=8; F8T2: $\delta_h \approx 0$）。

图 4 所示为全聚合物 F8T2 IJP TFT 的输出特性（a）和传输特性（b），该 TFT 具有 PVP 栅绝缘层、F8 扩散势垒区层和 PVP 表面改性层，如图 1（a）（L=50μm）所示。在开启电压 $V_o < 0V$ 时，该器件显示出清晰的、接近理想的正常关闭的晶体管作用。在上压（三角形向上）和下压（三角形向下）扫描之间漂移的电压阈值范围 <1V。器件特征非常类似于在惰性气体条件下制作的具有 Au 源－漏电极和栅电极的那些标准器件的特征。场效应迁移率约为 0.005-0.01cm^2/Vs 量级，在 V_g=0 和-60V 之间测得的开关电流比约为 10^4-10^5。

已经利用广泛的非极性扩散屏障层，如 F8、TFB（图 5（a）所示为传输特性）、PS（图 5（b）所示为传输特性）以及 F8T2 制作了器件。在每种情况下，都可观测到清晰的正常关闭现象、低滞后效应和电压阈值漂移，它们与具有金源－漏电极的参照器件的数量级相同。这就支持了非极性聚合物插入栅电极下阻障了离子杂质在栅绝缘层溶液沉积过程中及其后的扩散的解释。已经发现这能导致可重现的 TFT 电压阈值和优良的操作稳定性。

与上述的耗尽型器件相比，包含扩散势垒区的正常关闭的器件是优选的，这是因为后者由于抑制离子扩散而显示出更好的长期电压阈值稳定性和更好的长寿命。

对于半导体层，可以使用任何的能溶液加工的共轭聚合材料或显示出超过 10^{-3} cm^2/Vs，优选超过 10^{-2} cm^2/Vs 的适当的场效应迁移率的低聚材料。例如在 H.E. Katz, J. Mater. Chem. 7, 369 (1997)或 Z. Bao, Advanced Materials 12, 227 (2000)（H.E. Katz. 材料化学 7, 369（1997）或 Z. Bao, 先进材料 12,227（2000））中可以查看到合适的材料。

制作具有高稳定性和高开关电流比的印刷的 TFT 所需的一个重要条件是在加工和印刷步骤中，半导体材料对于空气中的氧和水的无

意掺杂表现出优良的稳定性。已经利用广泛的半导体聚合物作为有源半导体层，诸如 F8T2（见上），或自混合二甲苯溶液中沉积的区域规则 P3HT 制作出印刷的 TFT。在以检测器件配置的形式在惰性气体氛围下制作的 P3HT TFT 的情况下，场效应迁移率为 0.05-0.1 cm^2/Vs，略高于在 F8T2 情况下的迁移率。然而，区域规则 P3HT 对于氧气和/或水的掺杂是不稳定的，从而导致了在大气下印刷过程中薄膜传导率的提高和低的开关电流比。这与 P3HT 相对较低的电离势有关，$I_P \approx 4.9eV$。对于 P3HT，已经证实了大于 10^6 的高开关电流比，但这需要在沉积后有还原除杂过程，如暴露在肼蒸汽中（H. Sirringhaus, et al., Advances in Solid State Physics 39, 101 (1999)（H. Sirringhaus, 等人, 固态物理进展 39, 101（1999））。然而，在上述的 IJP TFT 中，可以不实施这种后期加工的还原步骤，因为它将导致 PEDOT 电极的除杂并显著降低它们的传导率。因此，为了获得高的电流开关比，使用对于氧或水的无意掺杂而具有优良稳定性的聚合物半导体是重要的。

为获得具有优良环境稳定性和高迁移率，材料的优选种类是含有按规则次序排列的 A 嵌段和 B 嵌段的 A-B 刚性杆状嵌段共聚物。合适的 A 嵌段是结构完整定义的，宽带隙的梯形各部分（moieties），作为均聚物具有大于 5.5eV 的高电离势，并具有优良的环境稳定性。合适的 A 嵌段的实例为芴衍生物（US 5,777,070）、茚并芴衍生物（S. Setayesh, Macromolecules 33, 2016 (2000)（S. Setayesh, 大分子 33, 2016（2000））、苯撑或梯形芴衍生物（J. Grimme et al., Adv. Mat. 7, 292 (1995)（J. Grimme 等人，先进材料 7, 292（1995））。合适的 B 嵌段是含有杂原子如硫或氮的窄带隙的空穴迁移部分（moieties），作为均聚物具有小于 5.5eV 的电离势。空穴迁移 B 嵌段的实例为噻吩衍生物或三芳基胺衍生物。B 嵌段的作用是降低嵌段共聚物的电离势.嵌段共聚物的电离势优选在 $4.9eV < I_P 5.5eV$ 范围内。这种共聚物的实例为 F8T2（电离势 5.5eV）或 TFB（US 5,777,070）。

其他合适的空穴迁移聚合物是电离势大于 5eV 的聚噻吩衍生物的

均聚物，如具有烷氧基或氟化支链的聚噻吩（R.D. McCullough, Adv. Mat. 10, 93（1998）（R.D. McCullough, 先进材料 10, 93（1998））。

除了空穴迁移半导体聚合物，也可以使用能够溶解的电子迁移材料。这需要高电子亲合势大于 3eV，优选大于 3.5eV，以阻止残余的大气杂质如氧气来作为载流子陷阱。合适的材料可包括可溶液加工的电子迁移小分子半导体（H.E. Katz et al., Nature 404, 478（2000）（H.E. Katz 等人，自然 404, 478（2000））），或具有电子缺失的氟化支链的聚噻吩衍生物。具有结构完整定义的梯形 A 嵌段和电子迁移的 B 嵌段的 AB 型嵌段共聚物也是合适的，A 嵌段具有大于 5.5eV 的高电离势，B 嵌段提高了共聚物的电子亲合势，其值大于 3eV，优选大于 3.5eV。A 嵌段的实例为芴衍生物（US 5,777,070）、茚并芴衍生物（S. Setayesh, Macromolecules 33, 2016（2000）（S. Setayesh, 大分子 33, 2016（2000））、苯撑或梯形芴衍生物（J. Grimme et al., Adv. Mat. 7, 292（1995）（J. Grimme 等人, 先进材料. 7, 292（1995））。电子迁移的 B 嵌段的实例为苯并噻二唑衍生物（US 5,777,070）、二萘嵌苯衍生物、邻萘四甲酰二亚胺衍生物（H.E. Katz et al., Nature 404, 478（2000）（H.E. Katz 等人，自然 404,478（2000））或氟化噻吩衍生物。

为了逻辑电路的操作快捷，晶体管的沟道长度 L 和源/漏与栅之间的重叠部分 d 应尽可能的小，通常为几个微米。最关键的尺寸是 L，因为晶体管电路的运转速率近似与 L^{-2} 成正比。这一点对于相对迁移率较低的半导体层而言是尤其重要。

如此高分辨率的图形通过目前的喷墨印刷技术是不可能得到的，即使利用当今水平的 IJP 技术（图 6），目前的喷墨印刷技术也只局限于 10-20μm 的特征尺寸。如果需要更快捷的操作和特征的更密集封装，那么就必须使用允许更精细的特征分辨率的技术。下述的这项技术使用油墨表面的相互作用以限定衬底表面上的喷墨液滴。这项技术能用于获取比由常规喷墨印刷获得的更小的沟道长度。

这种限定技术能用于允许沉积材料高分辨率地沉积到衬底上。衬

底的表面是预处理过的，以便使它的选择部分对于要沉积的材料呈现出相对的吸引和相对的排斥。例如，衬底可以预先具有图形，以便在一些区域是部分疏水的而在另一些区域是部分亲水的。在高分辨率和／或精确定位下进行预制作图形的步骤，可以精确地限定随后的沉积。

在图 7 中示出了预制作图形的一种实施例。图 7 说明了图 1（c）所示类型的但具有特别精巧的沟道长度 L 的器件的构成。相似的部分与图 1（c）的编号相同。图 7（a）说明了预先具有图形的衬底的一种制作方法。图 7（b）说明了在预先具有图形的衬底上的印刷和油墨限制。

在源－漏电极 2,3 沉积前，薄的聚酰亚胺层 10 形成在玻璃片 1 上。这种聚酰亚胺层被精细地制作图形，以便在形成这些源－漏电极的地方将它除去。除去步骤能通过光刻加工实现，以得到精确的特征分辨力和／或精确的定位。在这种加工的一个实例中，聚酰亚胺可以覆盖上一层光致抗蚀剂 11。光致抗蚀剂可由光刻绘制图形，以在聚酰亚胺要被除去的地方将光致抗蚀剂除去。接着，用光致抗蚀剂抗蚀的技术将聚酰亚胺除去。然后将光致抗蚀剂除去，留下具有精确图形的聚酰亚胺。选择聚酰亚胺是因为它的相对疏水性，而玻璃衬底则是相对亲水的。在下一个步骤中，制作源－漏电极的 PEDOT 材料通过喷墨印刷沉积在亲水性衬底区域 12 上。当油墨液滴在玻璃衬底区域上扩展而碰到疏水性聚酰亚胺区域 10 的边缘时，油墨就被排斥并阻止流入疏水性表面区域。通过这种限制效应可将油墨只沉积到亲水性表面区域，并且可以限定具有小狭缝的高分辨率图形和沟道长度小于 10μm 的晶体管（图 7（b））。

在图 7（a）中示出了一种加工方法的实例，通过该方法可以除去聚酰亚胺或者该方法可用于在除去聚酰亚胺之后增强相关的表面效应。聚酰亚胺层 10 和光致抗蚀剂 11 暴露在氧等离子体中。氧等离子体刻蚀薄（500Å）聚酰亚胺层快于刻蚀厚（1.5μm）的光致抗蚀剂层。通过在除去光致抗蚀剂之前暴露于 O_2 中，位于源－漏电极区域中的暴露的裸玻璃表面 12 被做得具有强的亲水性。注意到在除去聚酰亚胺的

过程中聚酰亚胺的表面被光致抗蚀剂保护而保持疏水性。

如果需要，通过另外暴露于 CF_4 等离子体中聚酰亚胺表面能获得更强的疏水性。CF_4 等离子体氟化聚酰亚胺表面，但不与亲水性玻璃衬底发生作用。这种附加的等离子体处理可在除去光致抗蚀剂之前进行，在这种情况下只有聚酰亚胺图形 10 的侧壁被氟化，或者在除去抗蚀剂之后进行。

在水中 PEDOT/PSS 在 O_2 等离子体处理的 7059 玻璃上的接触角为 $\theta_{玻璃} \approx 20°$，而在聚酰亚胺表面上的接触角为 $\theta_{PI} \approx 70° - 80°$，在水中 PEDOT/PSS 在氟化聚酰亚胺上的接触角为 120°。

当 PEDOT/PSS 从水溶液中沉积到上述的预先具有图形的聚酰亚胺层上时，即使沟道长度 L 仅为几个微米，PEDOT/PSS 油墨也被局限于源－漏电极区域内（图 7（b））。

为了利于油墨液滴的限定，油墨液滴的动能应保持的尽可能小。液滴的尺寸越大则动能越大，同时油墨液滴“不顾”亲水性限制结构并溢流进邻近亲水性区域的几率也越大。

油墨液滴 13 优选沉积到亲水性衬底区域 12 上，液滴中心与聚酰亚胺边界之间的距离为 d。一方面 d 必须足够小，使得扩展的油墨能达到边界，同时 PEDOT 薄膜向四周延伸直到聚酰亚胺边界。另一方面，d 必须足够大，使得快速扩展的涂料不会“溢出”到疏水性表面区域。这将提高 PEDOT 沉积在限定 TFT 沟道的聚酰亚胺区域 10 顶部上的风险，并且能导致源和漏电极之间的短路。对于固体含量为 0.4ng 的 PEDOT 液滴，其在两个连续液滴之间的横向节距为 12.5μm 时沉积到 O_2 等离子体处理过的 7059 玻璃上，发现 $d \approx 30\text{-}40\mu m$ 是合适的。d 的最佳值取决于在表面上和沉积节距上的润湿性，（沉积节距为相继沉积液滴间的横向距离），液滴沉积的频率和溶液的干燥时间。

限定晶体管的沟道长度的疏水性界限层也可以提供第二功能性。它可以作为校准模板用于晶体管沟道中半导体聚合物随后的沉积。聚酰亚胺层 10 可经机械磨面或光对准后可以用作校准层 9（图 1（b））

来提供液晶半导体聚合物 4 的单畴校准。

栅电极 6 能由具有图形的层 14 类似地加以限制，该层制作在栅绝缘层 5 顶部上，它为栅电极沉积出的溶液提供吸引和排斥表面区域。相对于源－漏图形可校准具有图形的层 6，以将源/漏电极和栅电极间的重叠减至最小（图 7（c））。

除了聚酰亚胺其他的材料可用于预先具有图形的层。除光刻法之外也可使用其他的预先精确制作图形的技术。

图 8 论证了相对的疏水层和亲水层的结构限制喷墨印刷沉积的液体 “油墨”的能力。图 8 示出了衬底的光学显微照片，包括已经经上述处理为相对疏水的聚酰亚胺 10 的薄条以及已经经上述处理为相对亲水的裸露玻璃衬底 12 的较大区域。通过喷墨印刷在靠近条 10 的线 2 和 3 中运行的一系列液滴已经沉积出源和漏电极的 PEDOT 材料。尽管喷墨的材料表现出了低的对比度，但是可以从沉积材料的端面 2 和 3 的突出的尖端形状中看见它，该沉积的材料已经被条 10 限定了，即使条的厚度下至 L=5μm。

图 9 示出了在聚酰亚胺条 10 的附近喷墨沉积处理的照片。该图像是用安装在透明衬底下面的频闪观测照相机拍摄的。聚酰亚胺图形 10 的边缘可以看作白色的线。油墨液滴 21 从油墨喷头 20 的喷嘴中喷射出，落下的位置为它们的中心距聚酰亚胺条 10 的距离为 d。这样的图像可以相对于条图形 10 用来喷墨沉积的精确的局部校准，并且也可用来自动进行使用图形识别的局部校准程序（看下文）。

图 10 和 11 示出了如图 7（c）中形成的晶体管的输出和传输特征，该晶体管分别具有 20μm 和 7μm 的沟道长度 L，并且凭借上述的不同润湿处理对其进行限定。在这两种情况下沟道宽度 W 为 3mm。图 10（a）示出了 20μm 器件的输出特征。图 10（b）示出了 7μm 器件的输出特征。图 11（a）示出了 20μm 器件的传输特征。图 11（b）示出了 7μm 器件的传输特征。7μm 器件示出了特征的短沟道行为，在小的源－漏电压时具有减小的电流，并在饱和段具有有限的输出电导。短沟道器件的迁移率和开关电流比与上述的长沟道器件的相似，既 μ=

$0.005 - 0.01 cm^2/Vs$ 以及 $I_{开}/I_{关} = 10^4 - 10^5$。

油墨的限制是疏水和亲水表面上的润湿性质差异的结果，并不需要存在地形分布。在上述的实施例中，聚酰亚胺膜可以制作的非常薄（500Å），这比处于液相的油墨液滴的尺寸（几个微米）还要薄。因此，可以使用制作衬底预先图形的另一技术，诸如具有图形的自组装单层（SAM）的玻璃衬底的表面的官能作用，该 SAM 例如为含有疏水烃基或者诸如三氟丙基-三甲氧基硅烷的氟基团或者诸如烷氧基基团的极性基团的 SAM。通过合适的技术诸如通过遮光板的 UV 光的曝光（H. Sugimura et al.，Langmuie 2000，885（2000）（H. Sugimura 等人，Langmuie 2000，885（2000））或者微接触印刷（Brittain et al.，Physics World May 1998, p. 31（Brittain 等人，物理世界，1998 年 5 月，31 页））可以制作该 SAM 的图形。

由于在沉积 TFT 的层之前进行了预先图形的制作，因此衬底的预先图形的制作很容易地与上述的加工流程相符。因此，可以使用广泛的图形制作和印刷技术来产生高分辨率的预先图形，而没有有源聚合物层降解的风险。

在沉积栅电极之前相似的技术可以应用于制作栅绝缘层的表面或者表面改性层的预先图形，以得到小的叠加电容。如图 7（c）所示，栅电极 6 可被具有图形的层 14 限定。这种预先图形的一种可能的实施例为微接触或者 UV 光刻包含氯硅烷或者甲氧基硅烷基团诸如十八烷基三氯硅烷的自组装单层（SAM）。这些分子在 SiO2 或者玻璃衬底上形成稳定的单层，在衬底上它们以化学键结合极性表面上的羟基基团，使表面呈现出疏水性。我们发现在诸如 PVP 或者 PMMA 的栅电介质聚合物的表面也能形成相似的单层。认为这是由于这些分子与 PVP 表面上的羟基基团的结合造成的。通过软光刻冲压可以很容易地限定表面自由能图形，它包含精细的亲水线，这些线与被 SAM 涂覆的疏水区域包围的源－漏电极具有确定的较小的重叠。冲压可以在光学显微镜或者掩膜对准器下进行，以相对于下面的源－漏电极对准冲压图形。当导电的水基聚合物油墨被沉积在上面时，沉积物被限定为

由自组装单层定义的精细的亲水线。这样，在没有制作图形的栅电介质层上可以得到比正常线宽还要小的线宽。这就导致了源/漏－栅叠加电容的下降。

在具有预先图形的衬底的帮助下，在此描述的 TFT 和通孔制作方法的基础上能够制作高速逻辑电路。

制作大面积的晶体管电路的一个关键条件是相对于衬底上的图形来定位和排列沉积物。在面积大了会出现扭曲的弹性衬底上得到足够的定位是非常困难的。如果在随后的制作图形的步骤中衬底扭曲，在光刻处理过程中的下一个掩膜层将不再与下面的图形重叠。在这里提出的高分辨率喷墨印刷方法适合于即使在塑料衬底上也能得到大面积的精确定位，这是由于相对衬底上的图形可以局部调整油墨喷头的位置（图 9）。使用图形识别技术可以自动进行该局部排列过程，该技术使用如图 9 的图像结合反馈装置来校正油墨喷头的位置。

为了制作使用上述类型的器件的多重晶体管集成电路，需要通孔互连能够直接贯串器件的厚度。这就使得这样的电路能够制作得特别紧密。制作这种互连的一种方法是使用通过溶剂形成的通孔，如现在就要描述的。该方法利用上述的 TFT 的溶液处理的层都没有转换成不能溶解的形式的事实。这就使得通过局部沉积溶剂而打开通孔。

为了制作溶剂形成的通孔（图 12（a）），一些合适量的溶剂 29 被局部沉积在形成的通孔贯串的这些层的上面。选择溶剂使得它能够溶解下面的层，形成的通孔要贯串下面的这些层。通过逐步的溶解，溶剂渗透穿过这些层直到形成通孔。溶解的材料被沉积在通孔的侧壁 W 上。对于单独的应用可以选择溶剂的类型和沉积的方法。然而，三个优选的方面为：

1. 溶剂和加工条件为溶剂蒸发或者以别的方式很容易地除去使得它不影响随后的处理并且不会引起器件的过多或不足的溶解；以及

2. 溶剂被选择的方法诸如 IJP 沉积，由此精确地控制溶剂的体积可以精确地应用到衬底所需的位置上；以及

3. 通孔的直径受溶剂液滴的表面张力和溶剂浸湿衬底的能力的

影响；以及

4. 溶剂不溶解将制造电连接的下面的层。

图 12（a）示出了在图 1（c）示出的通常类型的部分形成的晶体管器件上甲醇溶剂（每滴含有 20ng）的液滴 29 的沉积。图 12（a）的部分器件包括 1.3μm 厚的 PVP 绝缘层 28、F8T2 半导体层 27、PEDOT 电极层 26 和玻璃衬底 25。在该实例中，需要形成穿过绝缘 PVP 层的通孔。选择甲醇作为溶剂是因为它能够容易地溶解 PVP；因为它能够容易地被蒸发掉而不妨碍随后的处理；还因为它对 PVP 具有满意的润湿性。在实例中为了形成通孔，IJP 印刷头移动到衬底上想要形成通孔的位置。然后所需数量的合适尺寸的甲醇液滴从 IJP 头中滴下，直到完成通孔。选择液滴连续滴下的时间间隔，以与甲醇溶解器件的层的速率相符。在下一个液滴沉积之前每个液滴优选被全部或几乎全部蒸发掉。注意到在通孔到达底部的非极性半导体层时，停止刻蚀使得不除去下面的层。也可以使用其他的溶剂例如异丙醇、乙醇、丁醇或者丙酮。为了得到高产出量，希望通过沉积单一溶剂液滴的沉积完成通孔。对于 300nm 厚的薄膜和体积 30pl 和直径 50μm 的液滴，这就需要溶剂中层的溶解度要高于每体积 1－2％的重量。如果需要用单一液滴形成通孔那么较高的沸点也是需要的。在 PVP 的情况中，可以使用沸点为 225℃的 1,2-二甲基-2-咪唑烷酮（DMI）。

图 12（b）示出了将几滴甲醇液滴依次滴在通孔位置上的效果。右面的平板示出了已经滴下 1、3 和 10 滴液滴之后的器件的显微照片。左面的平板显示出了已经形成的通孔两侧的相同器件的 Dektak 表面分布测量结果。（在每个平板中通常在位置 “ V”指出通孔的位置）。当几滴液滴依次沉积在相同的位置上时，在 PVP 薄膜中出现一个坑。坑的深度随着连续液滴的作用而增加，在大约 6 滴之后露出下面的 T8T2 的表面。溶解的 PVP 材料沉积在通孔侧面上的壁 W 中。通孔的直径近似 50μm，它受液滴的尺寸限制。这种尺寸适合于多种用途例如逻辑电路和大面积显示器。

通孔的直径由喷墨溶剂液滴的尺寸确定。经观测孔的直径直接与

液滴的直径成正比（看图 12c）。侧壁的外径由第一液滴的尺寸和其扩展确定，与溶解的聚合物层的厚度无关。侧壁的内径随着聚合物厚度的增加而减小。在需要即使很小的孔的应用中，例如在高分辨率显示器中，也可以使用很小的液滴尺寸，或者通过合适的技术可以对衬底表面进行预先图形的制作，以如上所述来限定表面上的液滴。也可以使用其他的溶剂。

从表面轮廓测量结果中可以看出通孔的形成引起了材料的溶解并转移到通孔的边缘，在溶剂蒸发后它保留在那里（在图 12（b）中以 W 指出）。应当注意转移的材料是比图 12（b）示出的要平滑的形成物，图 12（b）的表面轮廓线的 x 轴和 y 轴刻度不同（x 轴以 μm 为单位，y 轴以 Å 为单位）。

形成通孔的机制即材料向侧壁的移动被认为是与已知的咖啡着色效应相似，如果干燥包含溶质的液滴的接触线被固定住（pinning）那么就会发生这种效应。可以固定住是由于例如表面粗糙或者化学不均匀性。注意到在溶解时好的溶剂沉积总是产生表面粗糙度。当溶剂蒸发时，毛细流动发生以替换接触线附近的溶剂蒸发。由于接触线附近具有较大的表面对块体的比例，因此在接触线附近蒸发更多的溶剂。与通常的扩散速度相比毛细流动速度大，使得溶质被带到液滴的边缘，并且只在边缘附近发生溶质的沉积，而在干燥液滴的中心处不发生（R. D. Deegan et al.，Nature 389，827（1997）（R. D. Deegan 等人，自然 389，827（1997））。在干燥溶剂时溶质的扩散将趋于有利于整个区域上的聚合物的均匀再沉淀，而不是有利于形成侧壁。理论预测毛细流动速度 v（r）（r：距中心的距离；R：液滴半径）与（R-r）$^{-\lambda}$ 成正比，其中 $\lambda=(\pi-2\theta_c)/(2\pi-2\theta_c)$。因此，随着 λ 增加 V 也增加，这就增加了接触角 θ_c。因而，接触角越小在边缘处的大量沉积发生的就越快。

为了打开通孔，下列这些是重要的：（a）起始液滴的接触线被固定住，（b）在要被溶解的聚合物顶部上的液滴的接触角要足够小，以及（c）溶剂的蒸发足够快使得可以忽略聚合物溶质的扩散。在 PVP

上的 IPA 的情况中，接触角近似 12°，而液滴的干燥通常在 1s 之内。

接触角越小，液滴内部的毛细流动速度越快，即将更加可靠地形成侧壁。然而，另一方面，接触角越小液滴直径越大。因此存在一个最佳的接触角来得到具有确定侧壁的小直径通孔。对于良好溶剂来说为了得到较大的接触角，可以处理衬底的表面，例如利用对于溶剂具有较大排斥力的自组装单层。自组装单层可以具有图形，例如为了将溶剂的沉积限定到小的区域中而提供疏水和亲水表面区域。

通过控制滴下的溶剂的滴数，它们沉积的频率以及溶剂蒸发的速率对比它们溶解衬底的速率的组合可以控制通孔的深度和刻蚀速率。沉积发生的环境和衬底的温度会影响蒸发速率。一层不溶于溶剂或者在溶剂中溶解很慢的材料可以用于限制溶解的深度。

由于 TFT 的层的顺序由交替的极性和非极性层组成，因此能够选择溶剂和溶剂组合使得刻蚀停止在确定的深度上。

为了制作穿过通孔的接触，导电层可以沉积在通孔上面，使得它延伸到通孔里面并与通孔底部的材料电连接。图 13（a）示出了图 12（a）示出的那种类型的器件，但是它包括在如制作上述通孔后形成的金电极 25。

图 13 以曲线 30 示出了底部 PEDOT 电极 25 和沉积在 PVP 栅绝缘层 28 顶上的导电电极 29 之间测量的电流电压特征。通孔的直径为 50μm。为了比较，曲线 31 示出一个参照样，其中在顶部和底部电极之间的重叠区域中没有通孔。这些特征明显地示出通过通孔的电流比没有通孔时的通过栅绝缘体的漏电流大几个数量级。如从进行单独 PEDOT 电极的导电测量中可以看出，通过通孔的测量电流被 PEDOT 电极的导电性限制。它不受通孔的电阻限制，使得可以从这些测量结果中得到通孔电阻 Rv 的较低的限制估计：$Rv<500k\Omega$。

与图 12 有关的上述形成通孔的方法可以直接应用到没有扩散势垒区的耗尽型器件（如图 1（c）中的）和应用到打开通孔后沉积扩散势垒区的器件上。图 14（a）示出了一种器件，其中通孔已经形成然后沉积栅电极但它们之间没有扩散势垒区层。图 14（b）示出了一种

相似的器件，其中在形成通孔后，扩散势垒区聚合物 7 在沉积栅电极 6 之前已经形成。在这种情况下，扩散势垒区层需要具有良好的电荷传输性质，以将通孔电阻 Rv 最小化。合适的扩散势垒区为如图 5（a）所示的 TFB 的薄层。

如果即使需要较低的接触电阻，那么半导体层也可以在通孔的位置上被除去。这在形成扩散势垒区后进行是优选的。通过 IJP 沉积它们的良好溶剂诸如在该实例中为二甲苯，可以局部溶解扩散势垒区 7 和半导体聚合物 4。通过混和半导体和绝缘材料的良好溶剂，这两个层在同一时间都可以被溶解掉。在图 14（c）中示出了一种器件，其中这些已经完成并且后面还沉积了栅电极。

通过增加溶剂混合物与要被溶解的层的接触角，溶剂混合物可以用于减小通孔的直径。

形成通孔互连然后沉积导电材料使其桥接的另一技术为局部沉积一种能够局部改性下面的层衬底的材料，以便使它们呈现导电性。一种实例是局部 IJP 沉积一种含有流动掺杂剂的溶液，掺杂剂能够扩散到一个和几个层中。这示出在图 14（d）中，在该图中区域 32 所指的是通过用掺杂剂处理已经呈现导电性的材料。掺杂剂可以为小的共轭分子，例如三芳基胺，如 N,N′-二苯基-N,N′-双（3-甲苯基）-（1,1′-二苯基）-4,4′-二胺（TPD）。关于溶剂情况，掺杂剂优选地被传送。

按照需要，例如对于图 15 示出的逻辑反相器，穿过 PVP 电介质层形成通孔的方法可以用于连接 TFT 的栅电极和下面的层中的源或漏电极。在许多逻辑晶体管电路中需要相似的通孔连接。图 16 示出了用两个如图 15（b）中的正常关闭晶体管器件形成的增强负载反相器器件的特征曲线。示出了对于两个晶体管不同沟道宽度对沟道长度比例（W/L）的两个反相器（曲线 35 比例为 3: 1，曲线 36 比例为 5: 1）。可以看出，在输入电压从逻辑低变化到逻辑高时，输出电压从逻辑高（－20V）变化到逻辑低（≈0V）状态。反相器的增益即特征的最大斜度大于 1，这是制作比较复杂的电路如环形振荡器的必须条件。

上述的通孔可以用于提供不同层之间的相互连接线之间的电连

接。对于复杂的电路来说需要多级相互连接的电路图。这可以通过沉积相互连接系列 72 和从相容性溶剂中沉积出的不同电介质层 70、71 制作完成（图 15（d））。通孔 73 可以以上述的方式形成，并且相互连接线提供刻蚀自动停止。

合适的电介质材料的实例为极性聚合物（70）如 PVP 和非极性电介质聚合物（71）如聚苯乙烯。这些也可以从极性和非极性溶剂中交替沉积出来。通过局部沉积各自电介质层的良好溶剂可以打开通孔，而下面的电介质层提供了刻蚀停止层。

在对于上述类型的器件选择材料和沉积过程中，应当记住如果每层都是从基本不溶解紧挨着的下面的层的溶剂中沉积出来那么可以得到很大的利益。这样通过溶液处理可以形成连续的层。简化这样的材料和加工步骤的一种方式是打算交替从极性和非极性溶剂中沉积出两层和多层，如上述的层顺序的例子示出的。这样可以容易地形成包含可溶解的、导电的、半导体的和绝缘的各层的多层器件。这就防止了下面的层的溶解和膨胀问题。

上述的器件结构、材料和方法只是说明性的。应当理解它们也可以变化。

也可以使用图 1 示出的顶部电极配置之外的其他的器件配置。另一配置为图 17 示出的比较标准的底部电极配置，其中如果需要的话结合扩散势垒区 7 和表面改性层 8 也是可能的。在图 17 中相似的部分用图 1 相同的号码标出。也可以使用具有不同层顺序的其他器件配置。以相似的方式也可以形成晶体管之外的其他器件。

PEDOT/PSS 可以被从溶液中沉积出的任何的导电聚合物代替。实例包括聚苯胺或者聚吡咯。然而，PEDOT/PSS 具有一些有吸引力的特征，为：（a）具有固有的低扩散率的聚合掺杂剂（PSS），（b）良好的热稳定性和在空气中的稳定性，以及（c）功函数≈5.1eV，它很好地匹配通常空穴传输的半导体聚合物的电离势，允许有效的空穴电荷载流子注入。

特别是对于沟道长度<10μm 的短沟道的晶体管器件来说足够的电

荷载流子注入是至关重要的。在这样的器件中，源－漏接触电阻效应会限制小的源－漏电压的 TFT 电流（图 10（b））。在相当的沟道长度的器件中，发现从 PEDOT 源/漏电极中的注入要比从无机金电极中的注入更加有效。这就意味着具有很好地匹配半导体的电离势的聚合物源－漏电极比无机电极材料优选。

从水溶液（Baytron P）中沉积出来的 PEDOT/PSS 的电导率近似 0.1－1S/cm 量级。利用含有溶剂（Bayer CPP 105T，含有异丙醇和 N-甲基-2-吡咯烷酮（NMP））混合物的配方可以得到高达 100S/cm 的较高电导率。在后者的情况中，需要注意配方的溶剂组成与层顺序的溶解度要求相适应。对于需要较高电导率的应用，也可以使用其他的导电聚合物或者经溶液处理的无机导体例如液体中的金属无机颗粒的胶体悬浮体。

在此描述的方法和器件并不局限于用溶液处理的聚合物制作的器件。TFT 的一些导电电极和/或电路或显示器（看下文）中的互连也可以从无机导体中形成，无机导体例如可以是通过印刷胶体悬浮液或者通过电镀到预先具有图形的衬底上沉积出的。在不是所有的层都从溶液中沉积出的器件中，器件的一个或多个 PEDOT/PSS 部分可以被不溶解的导电材料例如真空沉积的导体取代。

半导体层也可以被另一溶液处理的半导体材料代替。可能的材料包括具有可溶性侧链的小的共轭分子（J. G. Laquindanum et al.，Am. Chem. 120，664 （1998）（J. G. Laquindanum 等人，美国化学世界. 120，664 （1998））），从溶液中自组装的半导体有机－无机杂化材料（C. R. Kagan et al. Science 286，946（1999）（C. R. Kagan 等人，科学 286，946（1999））），或者溶液沉积的无机半导体例如 CdSe 纳米颗粒（B. A. Ridley et al. Science 286，746（1999）（B. A. Ridley 等人，科学 286，746（1999））。

通过喷墨印刷之外的其他技术也可以对电极进行制作图形。合适的技术包括软光刻印刷（J. A. Rogers et al.，Appl. Phys. Lett. 75，1010（1999）；S. Brittain et al.，Physics world May 1998, p.31（J. A. Rogers

等人，应用物理快报 75，1010（1999）；S. Brittain 等人，物理世界 1998 年 5 月 31 页）），丝网印刷（Z. Bao etal.，Chem. Mat. 9，12999（1997）（Z. Bao 等人，化学材料 9，12999（1997））），光刻图形（参照 WO 99/10939）或者电镀，或者简单浸涂具有疏水和亲水表面区域的具有图形的衬底。喷墨印刷被认为是特别适合于大面积制作图形并且具有良好的定位，特殊是对于弹性塑料衬底来说更是如此。

除了玻璃薄片，器件可以沉积在另外的衬底材料上，例如塑胶或者弹性塑料衬底例如聚乙醚砜。这样的材料优选以薄片的形式，优选为聚合物材料的形式，并且可为透明和/或弹性的。

尽管器件和电路的所有的层和元件优选由溶液处理和印刷技术沉积和制作图形，但是一个或多个元件例如半导体层也可以由真空沉积技术沉积出和/或由光刻方法制作图形。

诸如按上述制作的 TFT 的器件可为较复杂电路或器件的一部分，在该电路和器件中一个或多个这样的器件可以集成在一起或与其他器件集成在一起。应用实例包括逻辑电路和显示器或存储器的有源矩阵电路或者用户定义的栅阵列电路。

逻辑电路的基本元件为图 15 示出的反相器。如果衬底上所有的晶体管或者为耗尽型或者为积累型的，那么可能存在三种可能的配置。耗尽负载反相器（图 15（a））适合于正常开启的器件，（图 1（c）和 3），增强负载配置（图 15（b））适用于正常关闭的晶体管（图 1（a/b）和 4）。这两种配置分别需要负载晶体管的栅电极和它的源和漏电极之间的通孔。另一配置为电阻负载反相器（图 15（c））。后一种器件可以通过印刷一种足够长度和电导率的薄并且窄的 PEDOT 线而制作出，作为负载电阻器。通过减小 PEDOT 的电导率，例如通过增加 PSS 与 PEDOT 的比例，可以最小化电阻器线的长度。对于刚沉积的薄膜，PEDOT/（PEDOT+PSS）重量比为 0.4 的 Baytron P PEDOT/PSS 的电导率经测量近似为 0.2S/cm。通过在 N_2 氛围 280℃温度下退火 20 分钟，电导率增加到 2S/cm。通过用 PSS 稀释溶液，电导率可以减小几个数量级。对于 PEDOT/（PEDOT + PSS）重量比为

0.04，在 280℃退火后电导率经测量为 10^{-3}S/cm。电阻为 50MΩ 的电阻器是通过喷墨印刷宽度近似 60μm 长度 500μm 的 PEDOT 线制作出的。

已经形成的不同的喷墨印刷元件即晶体管、通孔互连、电阻器、电容器和多层互连电路等可以集成在一起通过直接印刷和溶液处理的结合制作集成电路。喷墨印刷可以用于需要制作横向图形的所有处理步骤中。上述的简单反相器电路为比较复杂的逻辑电路的构件块。

上述的经溶液处理的 TFT 可以用作有源矩阵显示器诸如液晶显示器（LCD）或者电泳显示器的象素开关晶体管（B. Comiskey et al., Nature 394, 253(1998)(B. Comiskey 等人，自然 394, 253(1998))，它的一个合适的电路示出在图 18（a）中；并用作发光二极管显示器（H. Sirringhaus et al., Science 280, 1741（1998）（H. Sirringhaus 等人，科学 280, 1741（1998））），它的一个合适的电路示出在图 18（b）中；或者用作存储器诸如随机存取存储器（RAM）的有源矩阵寻址元件。在图 18（a）和（b）中，晶体管 T1 和/或 T2 可以由上述的晶体管组成。部件 40 代表显示器或者具有电流和电压供应垫（pad）的存储元件。

控制 LCD 或电泳显示器的电极上电压的可能器件的配置实例包括栅绝缘层，该栅绝缘层可以包括含有扩散势垒区和/或表面改性层的多层结构，如图 1（a）。

参考图 18，TFT 的源和栅电极 2、3 连接到有源矩阵的数据 44 和寻址 43 线，这两个线可以由不同的导电材料做成，以得到较长长度上的足够电导率。TFT 的漏电极 3 也可以为象素电极 41。象素电极可以由不同的导电材料做成，如图 19。在依靠电场的应用而不是电荷载流子注入的器件中，不需要这个电极 41 直接与显示元件 40 如液晶或电泳油墨等接触。在这种配置中，被 TFT 和相互连接线占据的总的象素面积必须要小，以得到足够的孔径比并减小显示元件 40 和数据以及寻址线 43 和 44 上的信号之间的潜在的串音。

在一个较为复杂的配置中，整个象素或者大部分的象素区域是可

以用于 TFT 和相互连接线的，并且显示元件被象素电极 41 屏蔽不受数据和寻址线 44 和 43 上的信号影响。这种配置的制作需要另外的电介质层和用导电材料填充的通孔来连接象素电极 41 和 TFT 漏电极 3。通过上述的程序可以制作通孔。

注意到在该配置中孔径比可以最大化并可以接近 100%。该配置也可以用于具有背光的显示器诸如透射 LCD 显示器，这是由于在这里制作的全聚合物 TFT 在可见光谱范围内是高度透明的。例如 T8F2 聚合物 TFT，其中通过将液晶半导体聚合物沉积在摩擦的聚酰亚胺取向层上聚合物支链被单轴排列，该取向层也用作高分辨率印刷的预先构图层。由于 T8T2 的相对较高的带隙，这种器件在大部分的可见光谱范围内是高度透明的。如果使用半导体层例如 F8 或者 TFB 或者其他具有较高带隙的多芴衍生物（US 5777070）那么也可以得到更好的透明度。聚合物支链的取向导致了光的各向异性，使得平行于取向方向（标有 “||” 的曲线）的偏振光比垂直于取向方向（标有 “⊥” 的曲线）的偏振光被吸收的多。光的各向异性可以用于 LCD 显示器中，以通过确定聚合物支链的取向方向平行于玻璃底板和背光之间的起偏镜进一步增加 TFT 的光透明度。如果 F8T2 层的厚度小于 500Å，那么在偏振光下晶体管器件在可见光范围内几乎是没有颜色的。包括 PEDOT 的 TFT 的所有其他的层在可见光范围内具有低的光吸收。

半导体层的低的光吸收的另一优点为减小了 TFT 特征对于可见光的光敏性。在非晶硅 TFT 的情况中，必须使用黑色矩阵来阻止光照射下的大的关闭电流。在具有宽带隙半导体的聚合物 TFT 的情况中，不需要保护 TFT 免于受周围光线和受显示器背光的影响。

上面描述的包括附加的电介质层和通孔的配置也比较适合于 LED 显示器的驱动晶体管 T1（图 18（b）），这是由于通过利用象素电极 41 下面的全部区域制作具有大的沟道宽度 W 的源－漏电极的相互交叉的阵列，它允许 TFT 的驱动电流增加。

另一方案，图 17 的底部栅 TFT 配置也可以用于所有的上述应用。

制作有源矩阵电路的一个重要的技术问题是 PEDOT/PSS TFT 和

象素电极 2、3、6 和金属互连线 43、44 和 41 之间的接触。由于它的强酸性，PEDOT/PSS 不兼容许多的普通无机金属例如铝。接触 PEDOT/PSS 时铝容易氧化。一种可能的方案为从铟锡氧化物（ITO）或者钽、钨和其他难熔的金属或者在这样的环境中比较稳定的另一种材料中制作互连线和象素电极 43、44 和 41，或者使用合适的阻挡层。

在显示器应用的情况下，也需要如上所述通过印刷到预先图形衬底上制作具有小沟道长度的 TFT。

如果要被控制的象素元件不是显示元件而是存储元件例如电容器或者二极管，例如在动态随机存取存储器中的实例，那么对于有源矩阵晶体管开关也可以使用相似的器件配置。

除了导电电极，通过直接印刷方法例如丝网印刷或者 IJP 也可以制作 TFT 的其他的层的图形。例如，半导体层 4 的有源层岛和栅绝缘层 5 可以被直接印刷。在这种情况下不需要通孔，但是通过直接印刷合适的栅电极图形 6 可以形成连接。在寻址或者互连线 43、44 重叠电介质聚合物的厚的岛的区域可以被印刷以提供电隔离。

上述形成的多个器件可以形成在单个衬底上并被导电层互连。这些器件可以形成在单个层次或者多个层次上，一些器件形成在另一些器件的上面。通过使用上述的互连条和通孔可以形成特别紧密的电路布置。

通过喷墨印刷，在此提出的用于制作喷墨印刷的晶体管、通孔和互连线的技术可以用于制作集成电路。可以使用预制的含有疏水和亲水表面区域阵列的衬底，这就限制晶体管的沟道长度和/或互连线的宽度。衬底还可以含有导电性强的金属互连线。结合使用喷墨印刷和从溶液中沉积连续的层，晶体管器件的阵列被限定在定制的位置上，并具有定制的沟道宽度。然后通过使用喷墨印刷的通孔和导电线，形成晶体管对之间的电连接和合适的互连而制作集成电路。

预制作的衬底已经包含一个或多个晶体管器件的元件也是可能的。衬底可以包含例如每个至少具有一个暴露电极的完全无机的晶体管器件的阵列。在这种情况下，集成电路的制作会包括晶体管对之间

的电连接的形成以及使用喷墨印刷的通孔、互连线和隔离垫的单层或多层电路的沉积（见图 15(d)）。

除了晶体管器件，电路还可包括其他的有源和无源元件如显示器或者存储器元件或者电容或电阻元件。

使用上述的技术，凭借基于溶液的处理可以形成具有多个晶体管的单元然后被配置用于随后的特殊应用。例如，具有多个如图 1（a）、（b）或（c）示出的以栅阵列形式的这种类型的晶体管的衬底，例如可以被制作在塑料薄片上。其他的器件诸如二极管或电容器也可以形成在这个薄片上。然后这个薄片可以放置在喷墨印刷机中，该印刷机对于形成通孔的合适溶剂（例如甲醇）和形成导电轨迹和填充通孔的合适的材料（例如 PEDOT）具有印刷头。喷墨印刷机可以在合适的编程计算机的控制下已知薄片上的晶体管的位置和配置而工作。然后，通过结合通孔形成和互连步骤，通过以所需的方式互连晶体管，喷墨打印头可以配置电路来执行所需的电子或者逻辑功能。因此该技术允许使用小的廉价的装置形成衬底上的特殊逻辑电路。

这种电路应用的一个实例为印刷有效电子票、行李和识别标签。票或者标签印刷设备可以装载多个非配置的单元，每个单元包括带有多个晶体管的衬底。票印刷设备包括计算机，它能够如上述来控制喷墨印刷头并且它能够确定电子电路，该电路指示为票的有效功能。当需要印刷票时，通过印刷通孔和/或导电材料，印刷设备为合适的电子电路配置衬底，使得衬底上的晶体管被合适地配置。衬底然后被封装，例如用粘性塑料薄片密封，留下电连接端暴露出来。然后票被分发出去。当要验证票时，输入信号被施加到一个或多个输入端并监视在一个或多个输出端的电路的输出，以验证它的功能。票可以优选印刷在弹性塑料衬底上以便利地使用。

用相似的方式可以制作除了定价和标记目的之外的用户定义的电路。通过使用例如无线电频率辐射的远端探测可以进行电路的验证和读取（Physics World March 1999, Page 31（物理世界 1999 年 3 月 31 页））。

与工厂设计的电路相比，终端用户通过将合适的连接简单喷墨印刷到标准阵列上而限定电路的能力提供了显著增加的灵活性。

本发明并不局限于先前的实例。本发明的方面包括在此描述的所有的新颖和/或创造性方面以及在此描述的所有新颖和/或创造性的特征组合。

本申请人提醒对本发明可以暗含或者明白地包括在此描述的任何特征或者特征组合或者任何的一般化，不限制上述列出的任何确定的范围。考虑到先前的描述，对于本领域中的技术人员来说在不脱离本发明的范围基础上可以进行多种修改。

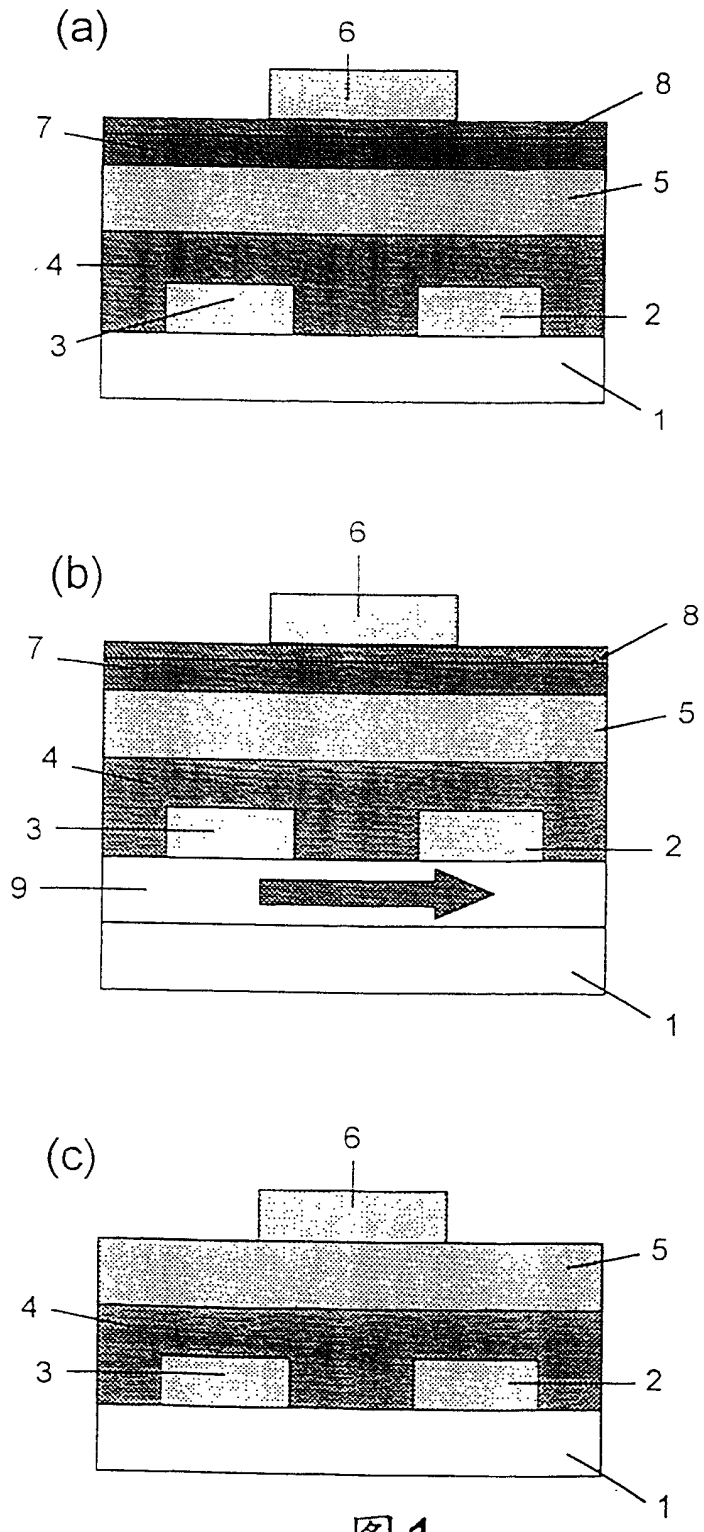


图1

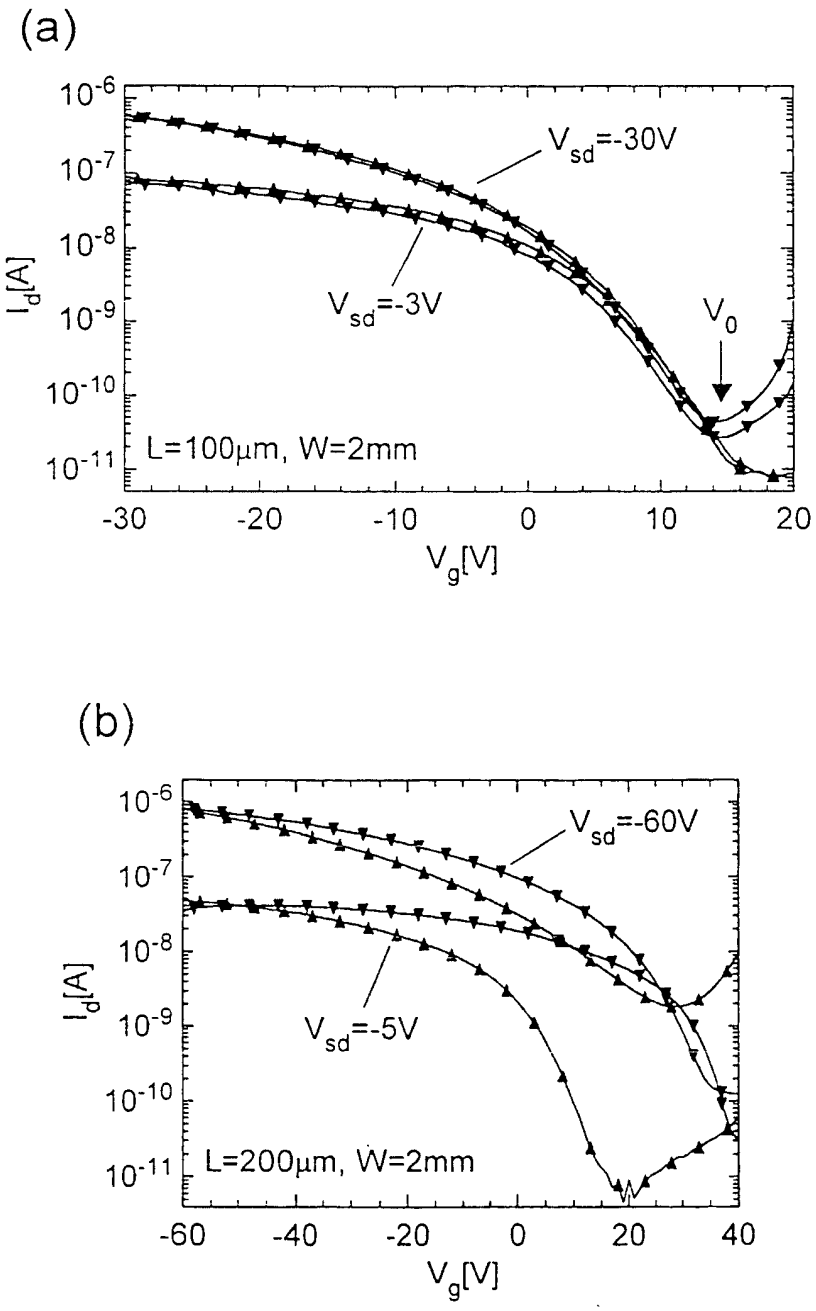

(a)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
I_d[A]
V_{sd}=-30V
V_{sd}=-3V
V_0
L=100μm, W=2mm
-30
-20
-10
0
10
20
V_g[V]
(b)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
I_d[A]
V_{sd}=-60V
V_{sd}=-5V
L=200μm, W=2mm
-60
-40
-20
0
20
40
V_g[V]

图2

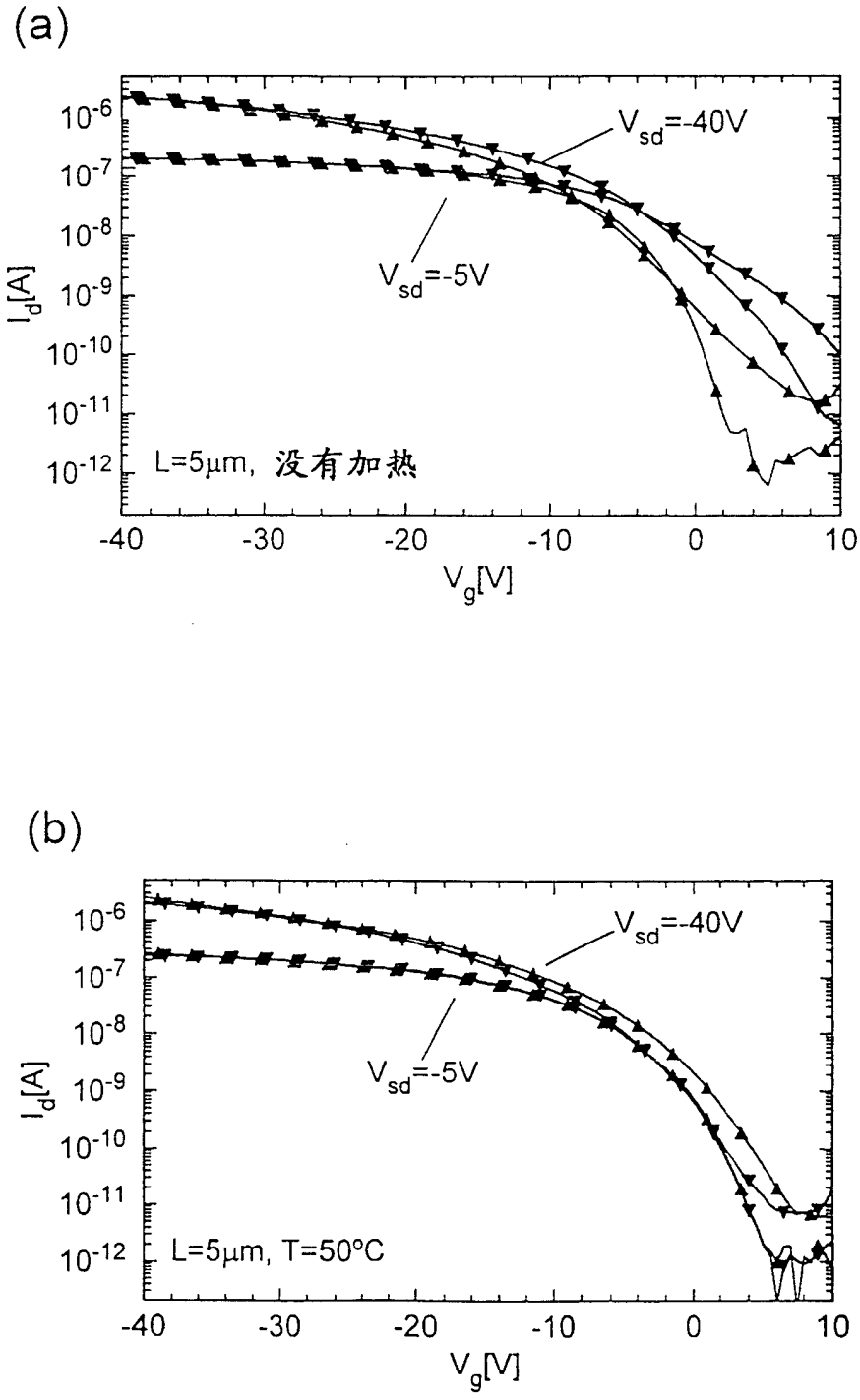

(a)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-40V
V_{sd}=-5V
L=5μm, 没有加热
-40
-30
-20
-10
0
10
V_g[V]
(b)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-40V
V_{sd}=-5V
L=5μm, T=50°C
-40
-30
-20
-10
0
10
V_g[V]

图3

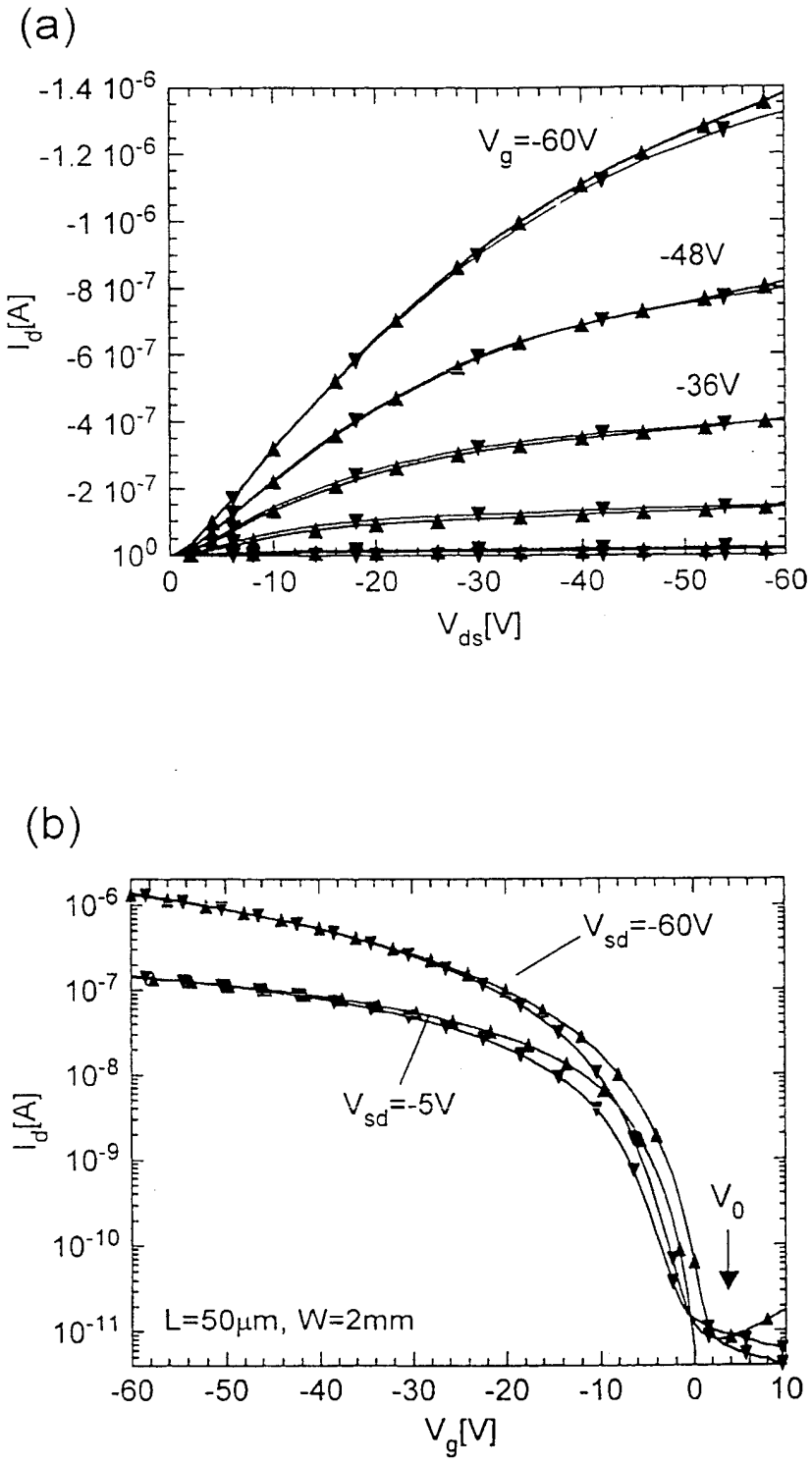

(a)
-1.4 10-6
-1.2 10-6
-1 10-6
-8 10-7
-6 10-7
-4 10-7
-2 10-7
100
Id[A]
Vg=-60V
-48V
-36V
0
-10
-20
-30
-40
-50
-60
Vds[V]
(b)
10-6
10-7
10-8
10-9
10-10
10-11
Id[A]
Vsd=-60V
Vsd=-5V
V0
L=50μm, W=2mm
-60
-50
-40
-30
-20
-10
0
10
Vg[V]

图4

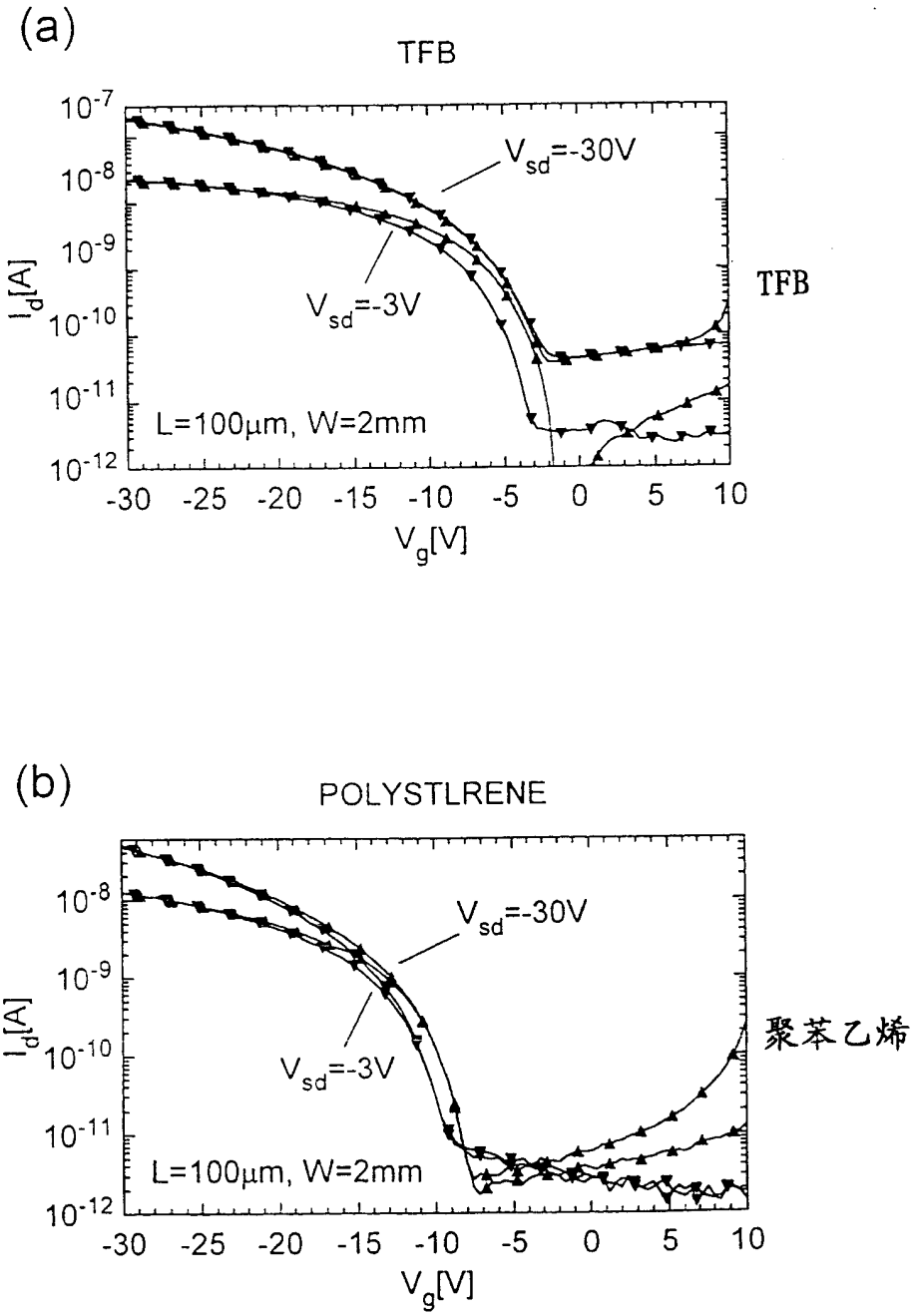

(a)
TFB
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-30V
V_{sd}=-3V
L=100μm, W=2mm
-30 -25 -20 -15 -10 -5 0 5 10
V_g[V]
TFB
(b)
POLYSTLRENE
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-30V
V_{sd}=-3V
L=100μm, W=2mm
-30 -25 -20 -15 -10 -5 0 5 10
V_g[V]
聚苯乙烯

图5

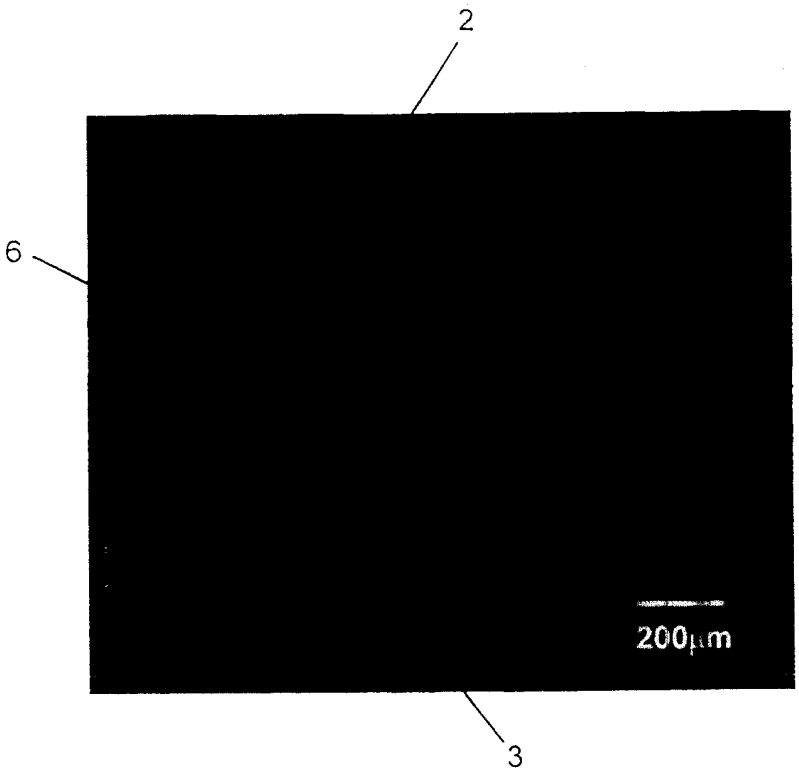


图6

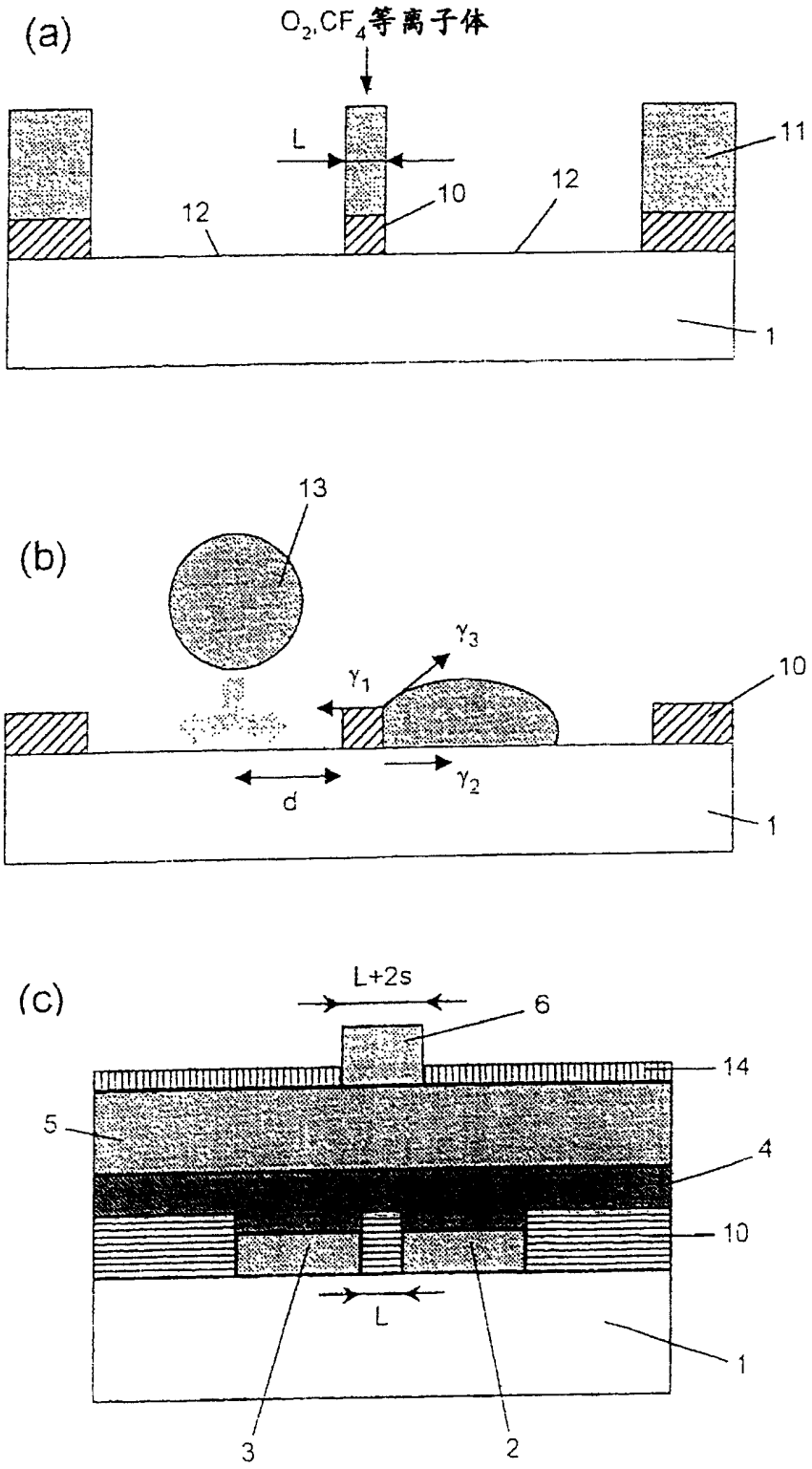

(a)
O_2,CF_4等离子体
L
11
12
10
12
1
(b)
13
γ_3
γ_1
10
γ_2
d
1
(c)
L+2s
6
14
5
4
10
L
1
3
2

图7

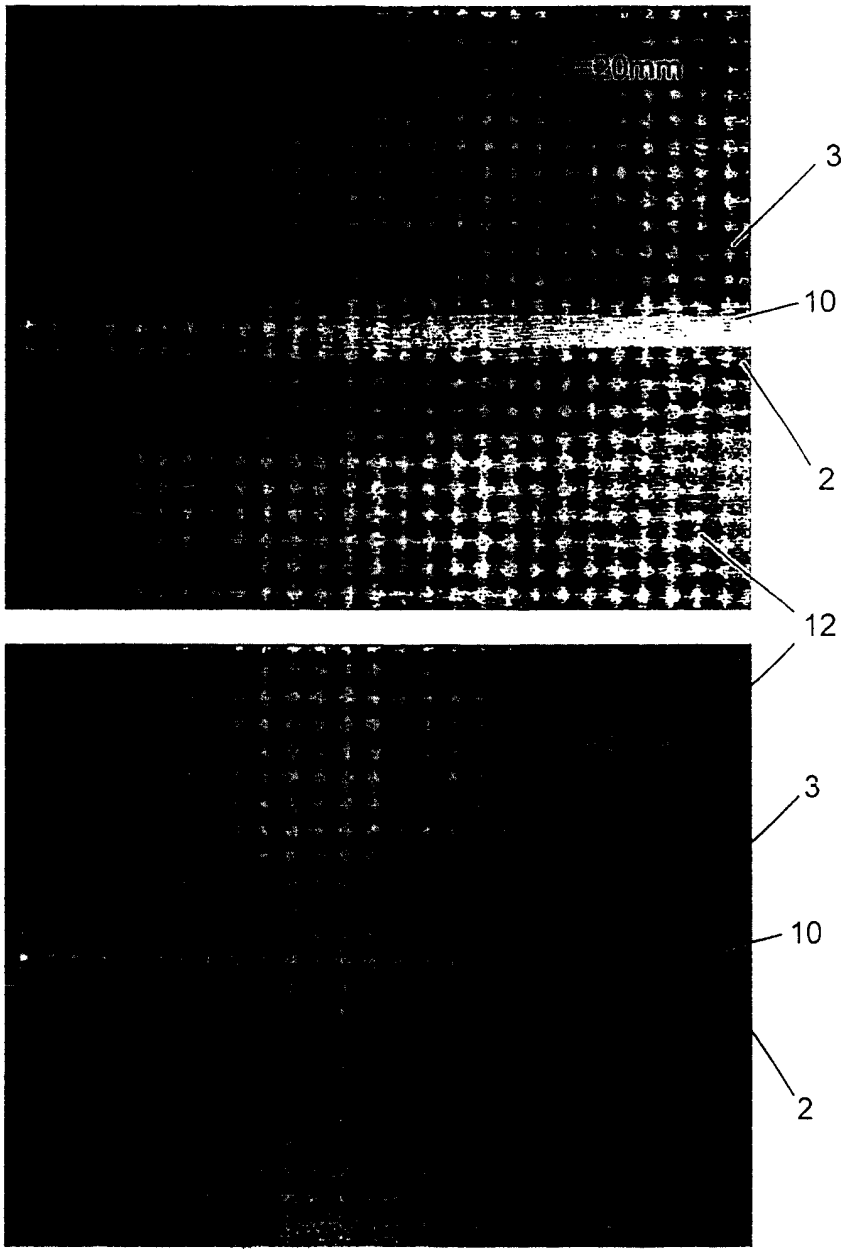


图8

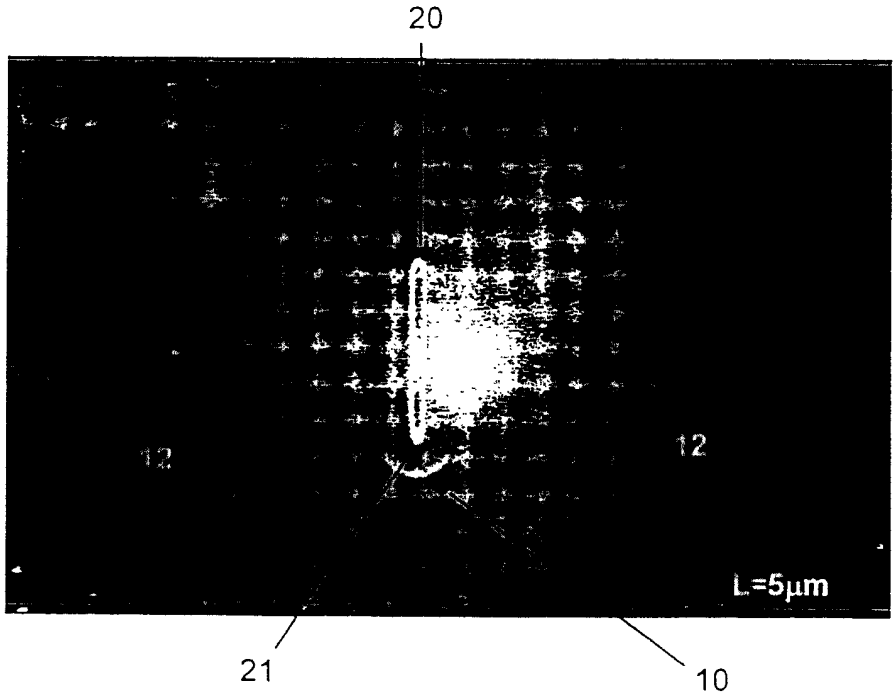


图9

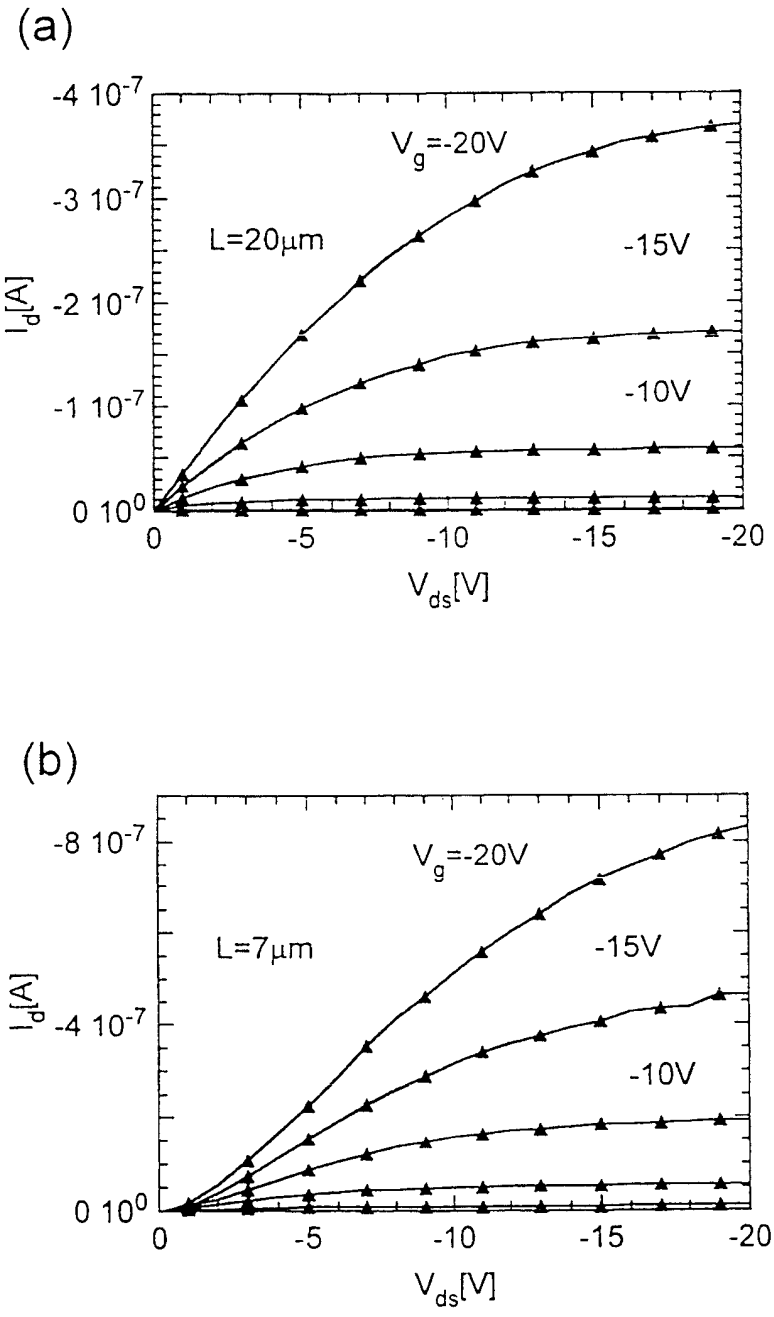

(a)
-4 10-7
-3 10-7
-2 10-7
-1 10-7
0 100
Id[A]
Vg=-20V
L=20μm
-15V
-10V
0
-5
-10
-15
-20
Vds[V]
(b)
-8 10-7
-4 10-7
0 100
Id[A]
Vg=-20V
L=7μm
-15V
-10V
0
-5
-10
-15
-20
Vds[V]

图10

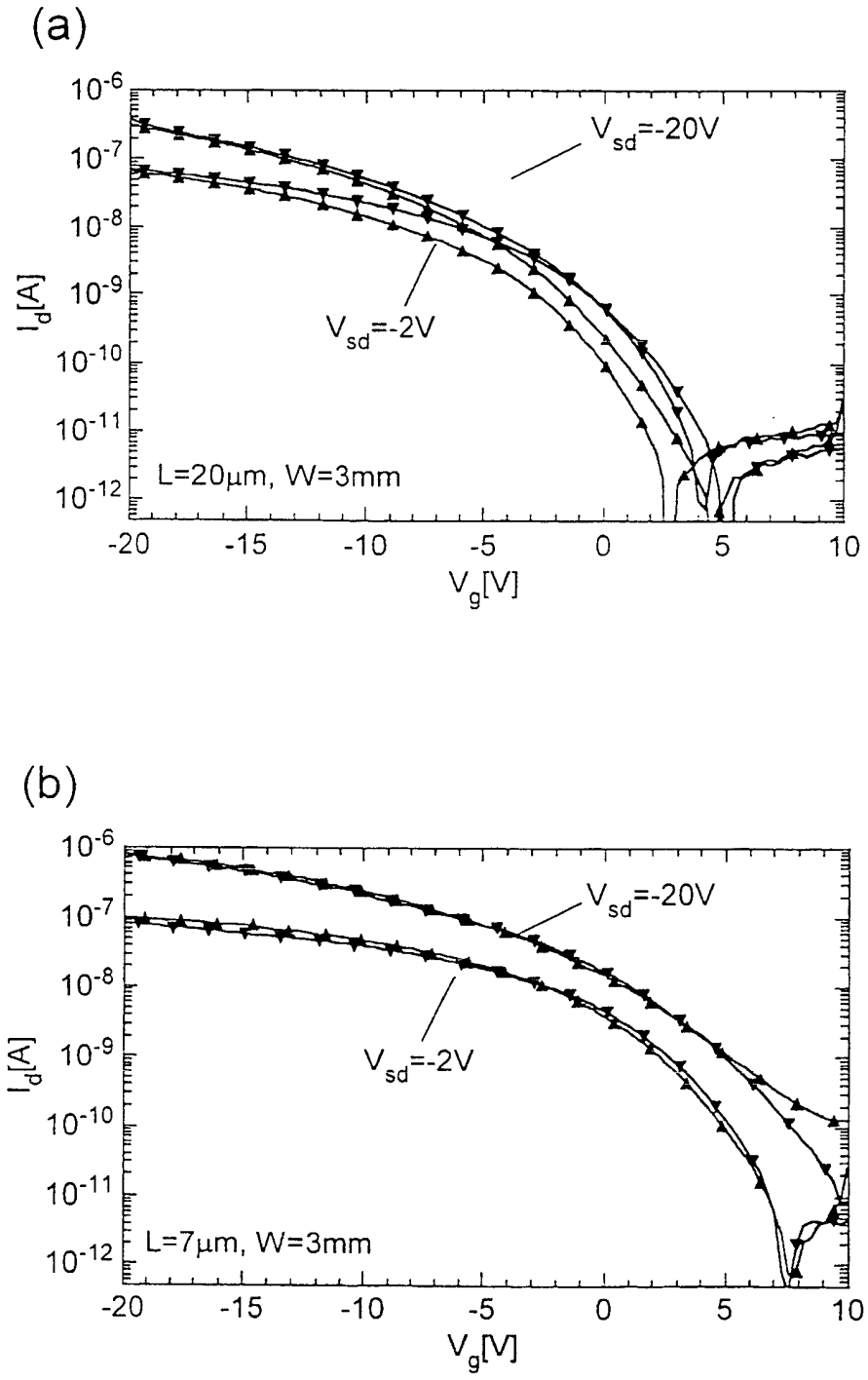
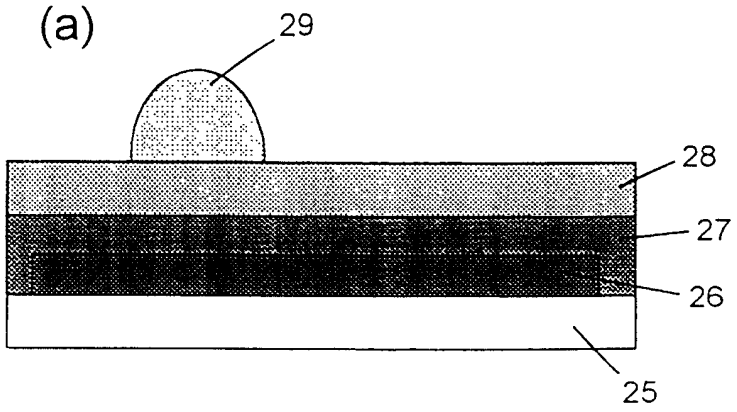
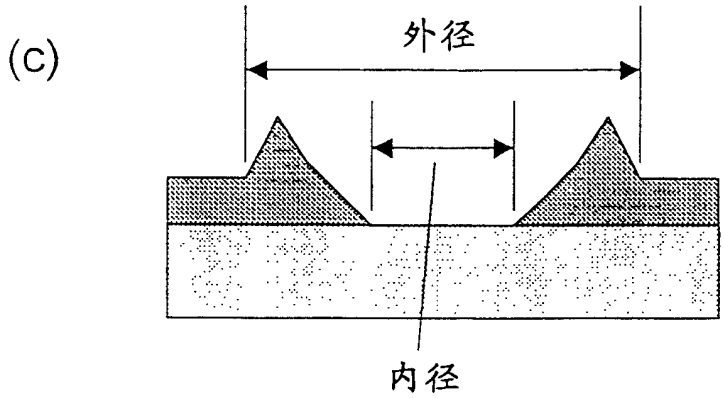

(a)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-20V
V_{sd}=-2V
L=20μm, W=3mm
-20 -15 -10 -5 0 5 10
V_g[V]
(b)
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
10^{-11}
10^{-12}
I_d[A]
V_{sd}=-20V
V_{sd}=-2V
L=7μm, W=3mm
-20 -15 -10 -5 0 5 10
V_g[V]

图11


(a)
29
28
27
26
25


(c)
外径
内径

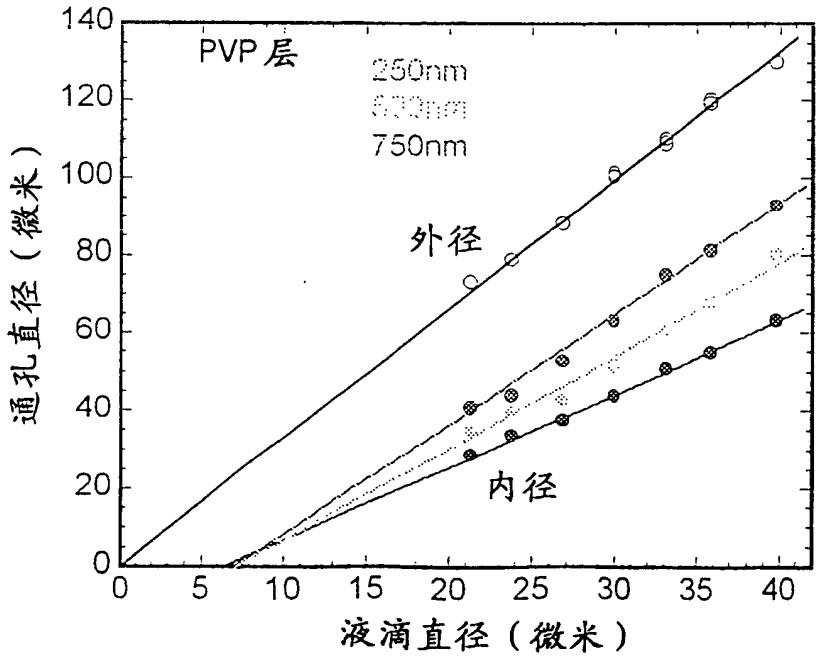

PVP层
250nm
750nm
外径
内径
通孔直径（微米）
液滴直径（微米）
0
20
40
60
80
100
120
140
0
5
10
15
20
25
30
35
40

图12

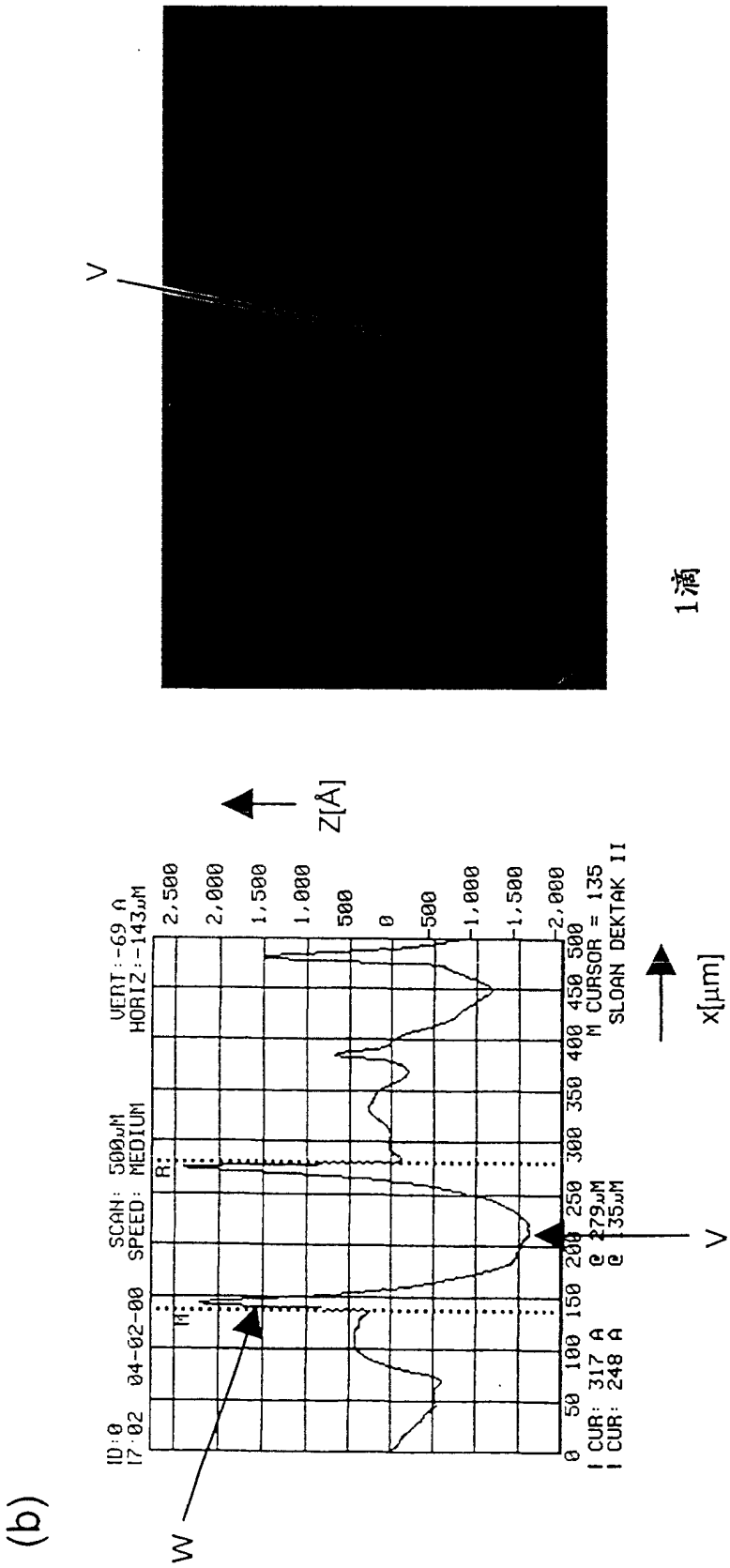

(b)
V
W
1滴
Z[Å]
x[μm]
ID:0
17:02 04-02-00
SCAN: 500μM
SPEED: MEDIUM
VERT:-69 A
HORIZ:-143μM
R:
M:
2,500
2,000
1,500
1,000
500
0
-500
-1,000
-1,500
-2,000
0 50 100 150 200 250 300 350 400 450 500
M CURSOR = 135
SLOAN DEKTAK II
CUR: 317 A @ 279μM
CUR: 248 A @ 135μM

图12CONT'D

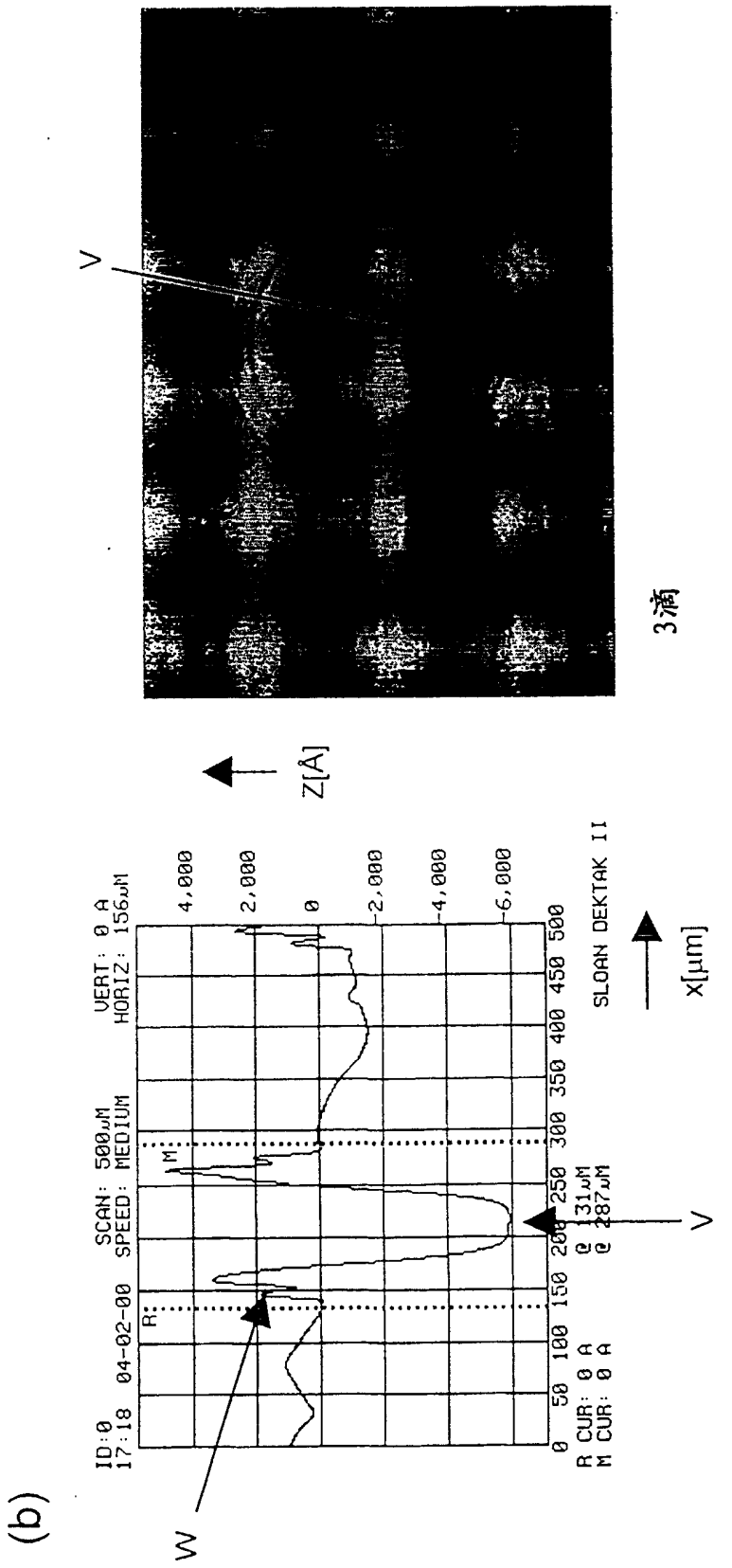

(b)
V
W
Z[Å]
x[μm]
3滴
ID:0
17:18 04-02-00
SCAN: 500μM
SPEED: MEDIUM
VERT: 0 A
HORIZ: 156μM
R:
M:
R CUR: 0 A
M CUR: 0 A
@ 131μM
@ 287μM
SLOAN DEKTAK II
4,000
2,000
0
2,000
4,000
6,000
0 50 100 150 200 250 300 350 400 450 500

图12CONT'D

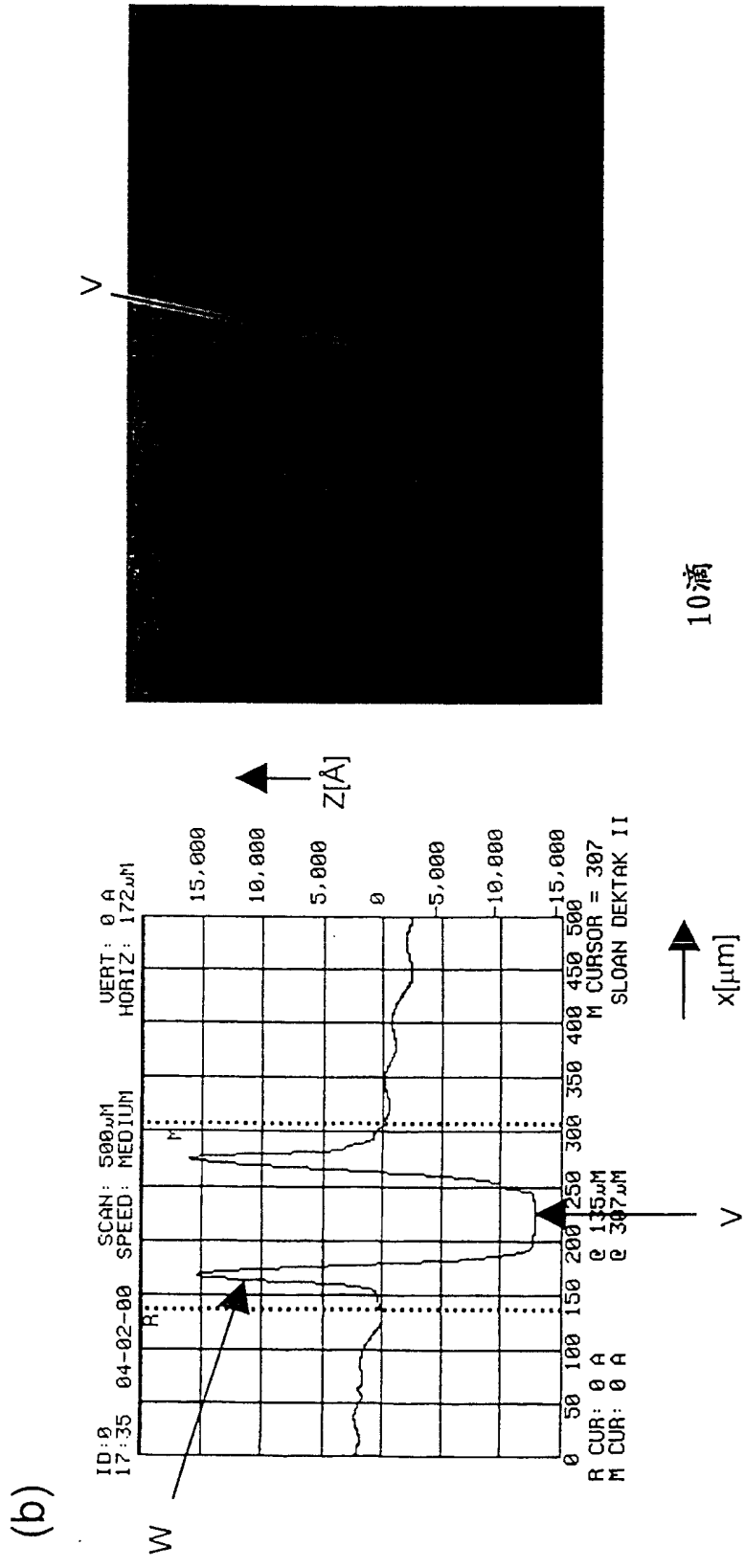
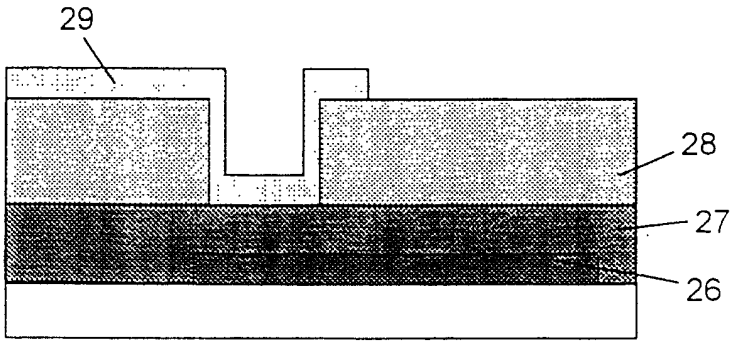

(b)
V
W
ID:0
17:35
04-02-00
SCAN: 500μM
SPEED: MEDIUM
VERT: 0 A
HORIZ: 172μM
R:
M
15,000
10,000
5,000
0
-5,000
-10,000
-15,000
Z[Å]
0 50 100 150 200 250 300 350 400 450 500
x[μm]
R CUR: 0 A
M CUR: 0 A
@ 135μM
@ 307μM
M CURSOR = 307
SLOAN DEKTAK II
V
10滴

图12CONT'D


29
28
27
26

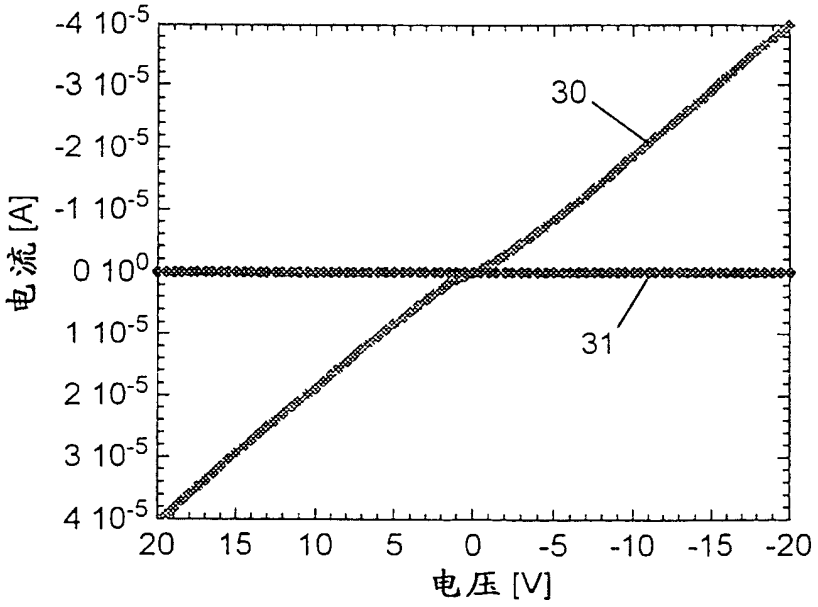

-4 10-5
-3 10-5
-2 10-5
-1 10-5
0 100
1 10-5
2 10-5
3 10-5
4 10-5
电流 [A]
30
31
20 15 10 5 0 -5 -10 -15 -20
电压 [V]

图13

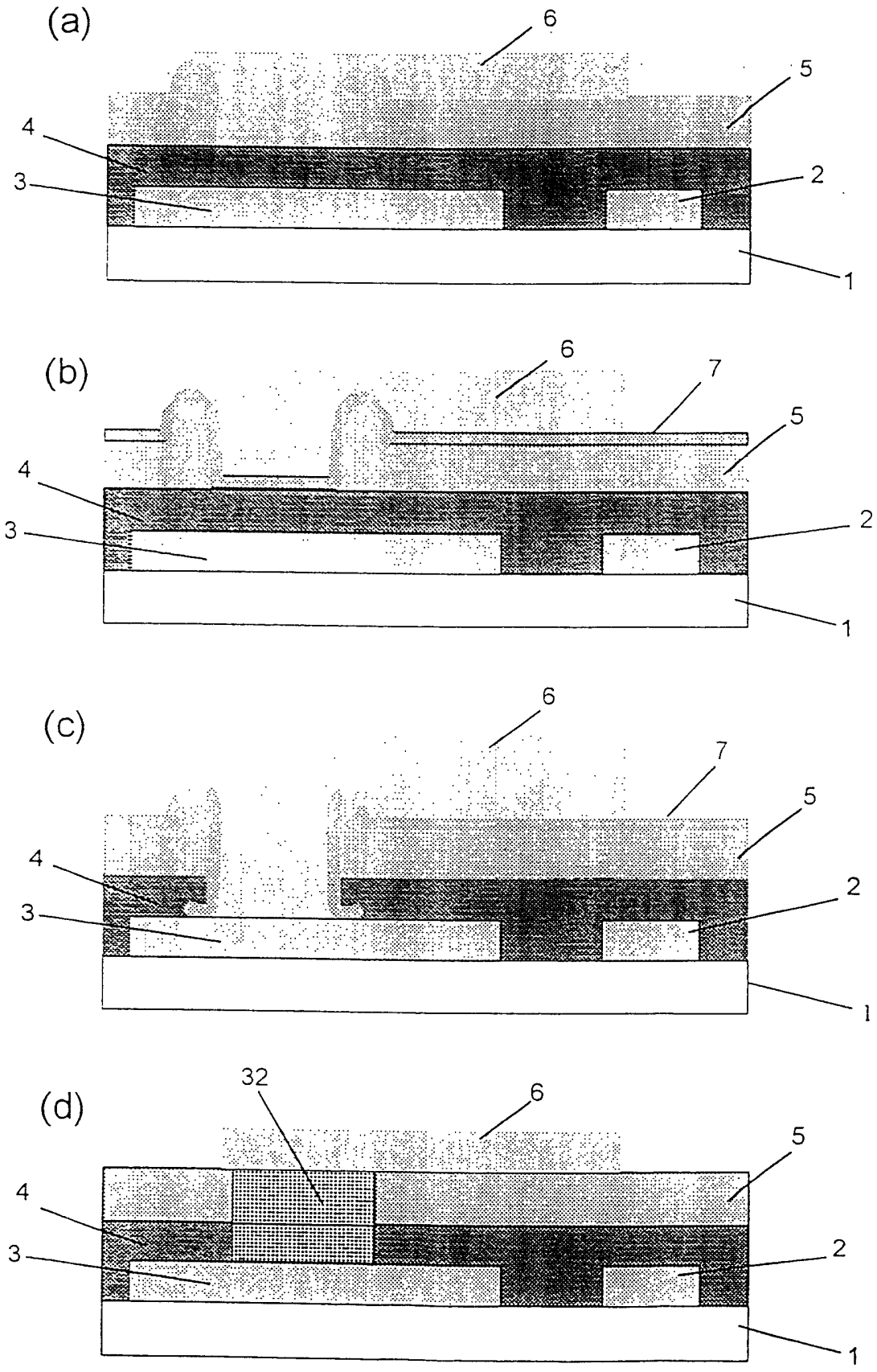
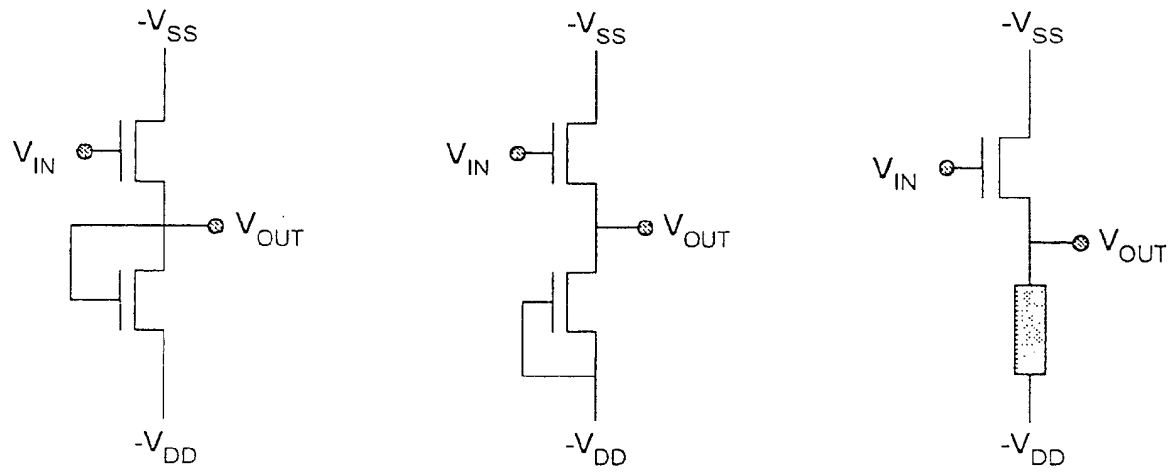


图14


-VSS
VIN
VOUT
-VDD
(a)
-VSS
VIN
VOUT
-VDD
(b)
-VSS
VIN
VOUT
-VDD
(c)

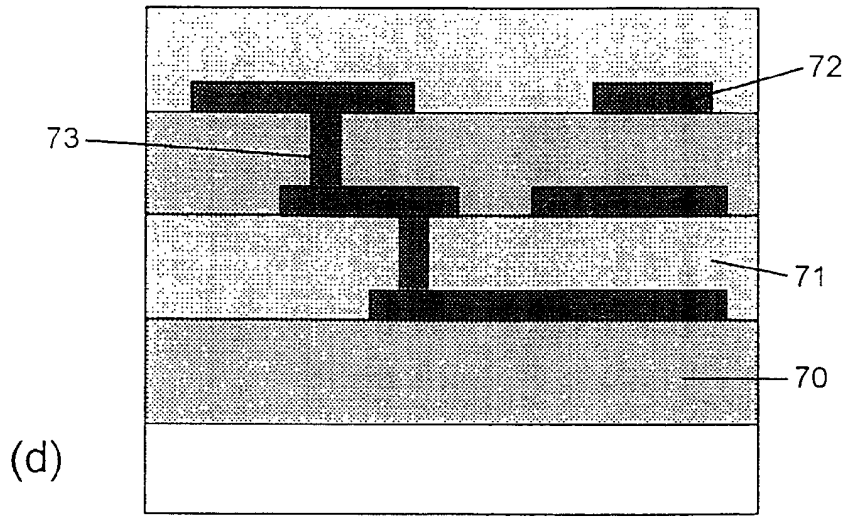

72
73
71
70
(d)

图15

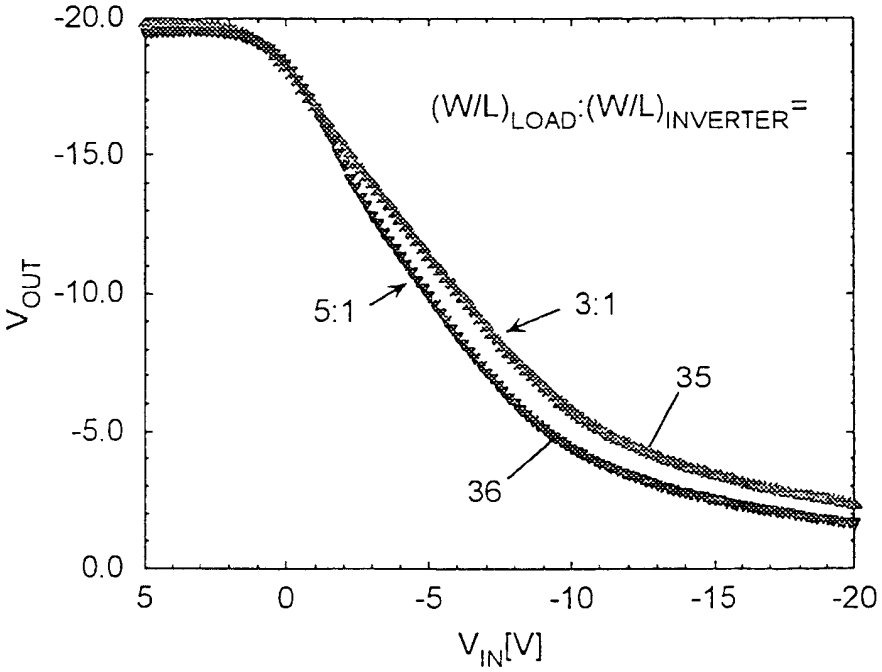

-20.0
-15.0
-10.0
-5.0
0.0
5
0
-5
-10
-15
-20
V_{OUT}
V_{IN}[V]
$(W/L)_{LOAD}$:$(W/L)_{INVERTER}$=
5:1
3:1
35
36

图16

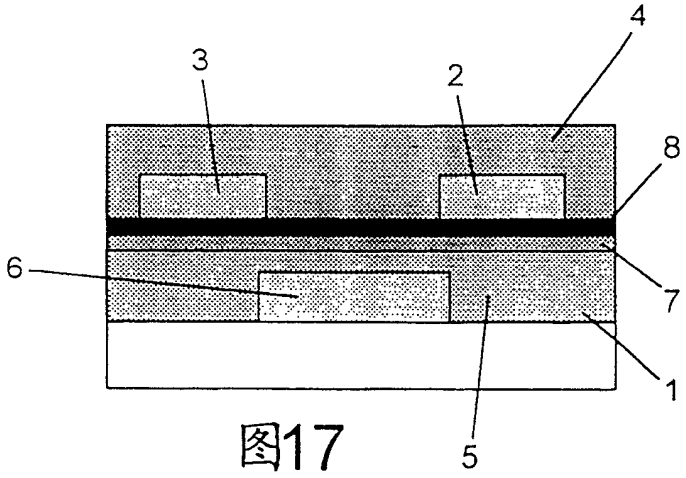

4
3
2
8
6
7
1
5

图17

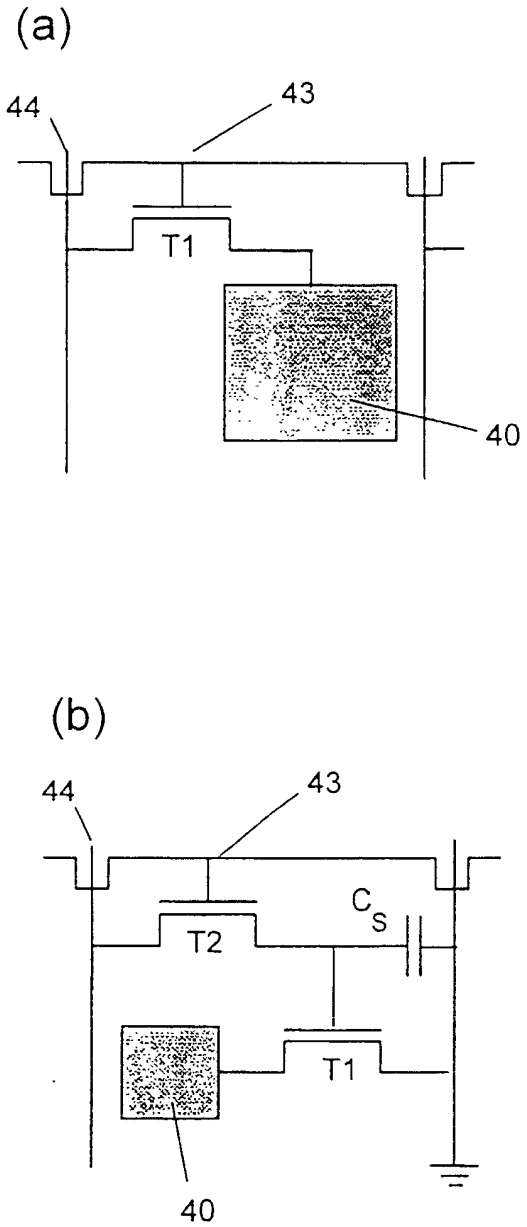


图18