

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-11463

(P2010-11463A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.
H03M 7/32 (2006.01)F I
H03M 7/32テーマコード (参考)
5 J 0 6 4

審査請求 有 請求項の数 22 O L (全 7 頁)

(21) 出願番号	特願2009-152859 (P2009-152859)	(71) 出願人	509181910 瑞▲いく▼半導體股▲ふん▼有限公司 台湾300新竹科学園區創新二路2號
(22) 出願日	平成21年6月26日(2009.6.26)	(74) 代理人	100091683 弁理士 ▲吉▼川 俊雄
(31) 優先権主張番号	097123909	(72) 発明者	杜益昌 台湾台南市安南區安中路三段439巷19 2號
(32) 優先日	平成20年6月26日(2008.6.26)	(72) 発明者	林韋君 台湾台北市中山區民族東路140號3樓
(33) 優先権主張国	台湾(TW)	Fターム(参考)	5J064 AA01 BA03 BB07 BC02 BC07 BC11 BC25

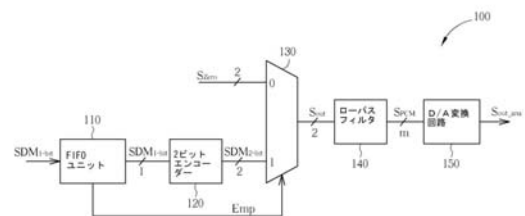
(54) 【発明の名称】 デジタルオーディオ信号をアナログオーディオ信号に変換する変換装置及びその変換方法

(57) 【要約】 (修正有)

【課題】 デジタルオーディオ信号をアナログオーディオ信号に変換する変換装置を提供する。

【解決手段】 変換装置は、第一回路、マルチプレクサ、ローパスフィルタ及びD/A変換回路を含む。第一回路は、前記デジタルオーディオ信号を受信し、前記デジタルオーディオ信号をNビットΣΔ変調信号に変換し、前記マルチプレクサは、選択信号に基づいて選択的に前記NビットΣΔ変調信号若しくは純ゼロ信号を出力して、出力信号とし、前記ローパスフィルタは前記出力信号に基づいてフィルタリングされた出力信号を生成し、及び前記D/A変換回路は、前記フィルタリングされた出力信号により前記アナログ出力信号を生成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

デジタルオーディオ信号をアナログオーディオ信号に変換する変換装置であって、

前記デジタルオーディオ信号を受信し、前記デジタルオーディオ信号をNビットΣΔ変調信号に変換する第一回路と、このうちNは1以上、

前記NビットΣΔ変調信号及びゼロ信号を受信し、選択信号に基づいて選択的に前記NビットΣΔ変調信号又はゼロ信号を出力して、出力信号とするマルチプレクサと、

前記マルチプレクサに接合され、出力信号に基づいてフィルタ出力信号を生成するローパスフィルタと、及び

前記ローパスフィルタに接続され、前記フィルタ出力信号に基づいて前記アナログオーディオ信号を生成するD/A変換回路と、
を備えたことを特徴とするD/A変換装置。

10

【請求項 2】

前記デジタルオーディオ信号が1ビットΣΔ変調信号であることを特徴とする請求項1に記載の変換装置。

【請求項 3】

前記第一回路が、保存ユニットと、Nビットエンコーダーと、を備えたことを特徴とする請求項1記載の変換装置。

【請求項 4】

前記選択信号が前記第一回路のデジタルオーディオ信号の量に対応することを特徴とする請求項1記載の変換装置。

20

【請求項 5】

前記フィルタ出力信号がパルスコード変調信号（PCM）であることを特徴とする請求項1記載の変換装置。

【請求項 6】

前記フィルタ出力信号を調整する音量制御ユニットと、を更に備えたことを特徴とする請求項1記載の変換装置。

【請求項 7】

1ビットストリームを変換するためのD/A変換装置（ADC）であって、

1ビットストリームを受信し、前記1ビットストリームをエンコードしてNビットストリームを生成するNビットエンコーダーと、このうちNは1以上、

Nビットストリーム及びゼロ信号を受信して、選択信号に基づいて選択的に前記Nビットストリーム若しくはゼロ信号を出力して出力信号とするマルチプレクサと、

前記マルチプレクサに接合され、前記出力信号に基づいてフィルタ出力信号を生成するローパスフィルタと、

前記ローパスフィルタに接合され、前記フィルタ出力信号に基づいてアナログ出力信号を生成するD/A変換回路と、
を備えたことを特徴とするD/A変換装置。

30

【請求項 8】

Nが2である請求項7記載のD/A変換装置。

40

【請求項 9】

1ビットストリームを一時的に保存する保存ユニットと、を更に備えたことを特徴とする請求項7記載のD/A変換装置。

【請求項 10】

前記保存装置が空でないときは、前記マルチプレクサが前記選択信号に基づいて前記Nビットストリームを出力し、前記保存装置が空であるときは、前記マルチプレクサは、前記選択信号に基づいて前記ゼロ信号を出力する、請求項9に記載のD/A変換装置。

【請求項 11】

前記1ビットストリームがΣΔ変調信号であることを特徴とする請求項7記載のD/A変換装置。

50

【請求項 12】

前記1ビットストリームが、サンプリングレートが $M \times 44.1 \text{ kHz}$ のオーバーサンプルであることを特徴とする請求項7記載のD/A変換装置。

【請求項 13】

音量制御ユニットと、変調器と、を更に備えたことを特徴とする請求項7記載のD/A変換装置。

【請求項 14】

前記変調器から生成する変調出力信号が4ビットストリームであることを特徴とする請求項13記載のD/A変換装置。

【請求項 15】

前記ローパスフィルターから生成する前記フィルター出力信号が、パルスコード変調信号であることを特徴とする請求項13記載のD/A変換装置。

【請求項 16】

前記選択信号が前記第一回路におけるデジタルオーディオ信号の量と対応することを特徴とする請求項7記載のD/A変換装置。

【請求項 17】

デジタルオーディオ信号を処理してアナログオーディオ信号を生成する方法であって、
前記デジタルオーディオ信号を処理してNビットストリームを生成し、
ゼロ信号を受信し、
選択信号に基づいて選択的に前記Nビットストリーム又はゼロ信号を出力して出力信号とし、
前記出力信号をフィルタリングしてフィルター出力信号を生成し、
前記フィルター出力信号を前記アナログオーディオ信号に変換する、
ステップを含む方法。

【請求項 18】

Nが2である請求項17記載の方法。

【請求項 19】

前記デジタルオーディオ信号を保存ユニットに保存する、ステップを含み前記選択信号が前記保存ユニットに保存されたデータ量に対応することを特徴とする請求項17記載の方法。

【請求項 20】

前記デジタルオーディオ信号が1ビット $\Sigma \Delta$ 変調信号であることを特徴とする請求項17記載の方法。

【請求項 21】

前記フィルター出力信号が、変換される前に調整及び変調されることを特徴とする請求項17記載の方法。

【請求項 22】

前記フィルター出力信号がパルスコード変調信号（PCM）であることを特徴とする請求項21記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はデジタル/アナログ変換装置に関し、ノイズおよびハーモニクトーンの生成を低下するためのデジタル/アナログ変換装置に関する。

【背景技術】

【0002】

音声情報処理においては、1ビット $\Delta \Sigma$ （デルタシグマ）変調信号をオーバーサンプリング技術と併せてデータの伝送によく使われるが、この方法を応用してデータを伝送すると、音声情報の出力波形が不連続である場合（例えば、1終了音声情報再生）、ノイズ

10

20

30

40

50

(POP)現象が生成し、聴覚上の不適を生じる。このほか、音声情報の再生を終了したときに、サンプリング周波数が高くない状況で、最後の音声情報がより高い周期(つまり、D/A変換器におけるローパスフィルタがより多くのtapを使用する)し、且つ巡回再生を行うと、想定外のハーモニックトーンが生成し、ハーモニックトーン生成のバンド域を低下させる。このうち、ハーモニックトーン生成の周波数 f は、

$$f_{\text{tone}} = f_s / N_{\text{tap}} \times n, n=1, 2, 3, \dots$$

f_{tone} は、ハーモニックトーンが生成する周波数、 f_s はオーバーサンプリングの周波数、 N_{tap} は、使用したローパスフィルタの階調(a number of taps)を表す。

【0003】

ハーモニックトーンが生成する周波数が低下すると、オーディオバンド(audio band, 通常は20Hz ~ 20kHzに設定)以外に出現(例えば、20kHz ~ 100kHz)しても、聴覚では容易に感じることは出来ないものの、後続の階調の音声情報処理に影響を及ぼす。

【発明の概要】

【発明が解決しようとする課題】

【0004】

そこで、本発明は、ノイズ音および想定外のハーモニックトーンの生成を低下するためのデジタル/アナログ(D/A)変換装置を提供する。

【課題を解決するための手段】

【0005】

本発明の実施例に拠れば、デジタルオーディオ信号をアナログオーディオ信号に変換する変換装置であって、第一回路、マルチプレクサ、ローパスフィルタ及びD/A変換回路を含む。第一回路は、前記デジタルオーディオ信号を受信し、前記デジタルオーディオ信号をNビットΣΔ変調信号に変換し、前記マルチプレクサは、選択信号に基づいて選択的に前記NビットΣΔ変調信号若しくはゼロ信号を出力して、出力信号とし、前記ローパスフィルタは前記出力信号に基づいてフィルタリングされた出力信号を生成し、及び前記D/A変換回路は、前記フィルター出力信号に基づいて前記アナログオーディオ信号を生成する。本発明の別の実施例において、1ビットストリームを変換するためのD/A変換装置(ADC)であって、Nビットエンコーダー、マルチプレクサ、ローパスフィルタ及びD/A変換回路を含む。Nビットエンコーダーは1ビットストリームを受信し、前記1ビットストリームをエンコードしてNビットストリームを生成する。マルチプレクサはNビットストリーム及びゼロ信号を受信して、選択信号に基づいて選択的に前記Nビットストリーム若しくはゼロ信号を出力して出力信号とする。ローパスフィルタは前記マルチプレクサに接合され、前記出力信号に基づいてフィルター出力信号を生成する。D/A変換回路は前記ローパスフィルタに接合され、前記フィルター出力信号に基づいてアナログ出力信号を生成する。

【0006】

本発明の別の実施例において、デジタルオーディオ信号を処理してアナログオーディオ信号を生成する方法であって、前記デジタルオーディオ信号を処理してNビットストリームを生成し、ゼロ信号を受信し、選択信号に基づいて選択的に前記Nビットストリーム又はゼロ信号を出力して出力信号とし、前記出力信号をフィルタリングしてフィルター出力信号を生成し、前記フィルター出力信号を前記アナログオーディオ信号に変換する、ステップを含む。

【図面の簡単な説明】

【0007】

【図1】本発明のD/A変換器の第一実施例の略図。

【図2】本発明のD/A変換器の第二実施例の略図。

【発明を実施するための形態】

【実施例】

【0008】

本発明は上記の音声情報再生の終了時に生成するノイズ(POP)問題に鑑みてなされ

たものであり、D/A変換器を提供して、音声情報再生終了時に純ゼロ信号(exactly zero)をD/A変換のローパスフィルタに入力させる。このようにして、音声情報再生終了時に、音声情報の出力波形の不連続点が緩和され、ノイズの生成を防ぐことができる。然しながら、1ビット $\Delta\Sigma$ 変調信号においては2種しか表示されないため、つまりデジタル信号では“0”が“-1”を表示し、“1”が“+1”の値を表示するため、従来の1ビット $\Delta\Sigma$ 変調信号は純ゼロ値を出力することが出来なかった。本発明において、1ビット $\Delta\Sigma$ 変調信号が2ビット $\Delta\Sigma$ 変調信号にエンコードされるので、4種類の表示方式ができ、少なくとも“0”、“+1”、“-1”の値を表示して、D/A変換が音声情報再生の終了時に純ゼロ信号を出力することでノイズの問題を解決することが出来る。

【0009】

10

以下図1に示された本発明のD/A変換器の第一実施例を参照して本発明の特徴を詳細に説明する。

【0010】

図1に示すように、D/A変換器100は、第一回路105、マルチプレクサ130、ローパスフィルタ140及びD/A変換回路150を備える。本実施例において、第一回路105はFIFO(First-In-First-Out)ユニット110及び2ビットエンコーダー120を備える。マルチプレクサ130は第一回路105のデジタルオーディオ信号の量に対応する選択信号で制御される。以下で、D/A変換器100の操作フローについて説明をする。

【0011】

本実施例において、第一回路105は2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} を生成する。第一回路105はFIFOユニット110及び2ビットエンコーダー120を備える。先ず、1ビット $\Sigma\Delta$ 変調信号 SDM_{1-bit} がFIFOユニット110に転送されて、その後、2ビットエンコーダー120が1ビット $\Sigma\Delta$ 変調信号 SDM_{1-bit} をエンコードして2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} を生成する。本実施例においては、1ビット $\Sigma\Delta$ 変調信号 SDM_{1-bit} における“0”は“11”にエンコードされ(-1の値を表す)、“1”は“01”にエンコードされる(+1の値を表す)。このほか、数値0は“00”とエンコードされる。別の実施例において、2ビットエンコーダー120は、1ビット $\Sigma\Delta$ 変調信号 SDM_{1-bit} を受信し、1ビット $\Sigma\Delta$ 変調信号 SDM_{1-bit} を2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} に変換する。FIFOユニット110は2ビットエンコーダー120からの2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} を一時的に保存し、マルチプレクサ130に2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} 出力する。マルチプレクサ130は選択信号Empに基づいて選択的に2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} 若しくは純ゼロ信号 S_{ZERO} を出力して出力信号 S_{OUT} とする。このうち、FIFOユニット110にデータがある(FIFOユニット110が空でない)とき(即ち音声情報再生中)は、マルチプレクサ130が選択信号Empに基づいて2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} を出力し、FIFOユニット110にデータがない(FIFOユニット110が空である)とき(即ち音声情報再生の終了時)は、マルチプレクサ130が選択信号Empに基づいて純ゼロ信号 S_{ZERO} を出力する。即ち、音声情報再生中には、マルチプレクサ130が2ビット $\Sigma\Delta$ 変調信号 SDM_{2-bit} をローパスフィルタ140に出力する。音声情報再生の終了時は、マルチプレクサ130が純ゼロ信号 S_{ZERO} をローパスフィルタ140に出力する。次に、ローパスフィルタ140が出力信号 S_{OUT} に基づいてmビットのパルスコード変調信号 S_{PCM} (Pulse-Code Modulation, PCM)を生成する。本実施例において、ローパスフィルタ140は有限インパルス応答(Finite Impulse Response, FIR)デジタルフィルタにより実現でき、有限インパルス応答デジタルフィルタは遅延ユニット(delay unit)とマルチプレクサと乗算器などにより実現できるか、若しくは直接マルチプレクサ若しくはルックアップテーブル(LUT)などにより実現できる。最後に、D/A変換回路150はパルスコード変調信号 S_{PCM} に基づいてアナログ出力信号 S_{out_ana} を生成する。

【0012】

本実施例において、FIFOユニット110にデータが存在しないときは、マルチプレクサ130が純ゼロ信号をローパスフィルタ140に出力して、ローパスフィルタ140で処理されたのち、そのフィルタリングされた出力信号(パルスコード変調信号、 S_{PCM})は、次第に0点に接

50

近するため、ノイズ信号の出力波形の不連続点を緩和してノイズ生成を防ぐ。このほか、純ゼロ信号 S_{ZERO} のコード値は“00”であるので、一定時間経過後 ($N_{tap} \times f_s$)、ローパスフィルタ140の出力が0となり、従って、ハーモニクートンの現象も生成せず、後続の音声情報処理にも影響を及ぼさない。

【0013】

本発明のD/A変換器100は高解析音楽ディスク (Super Audio Compact Disk, SACD) における直接デジタルストリーム (Direct Stream Digital, DSD) 技術において、100 kHzのオーディオバンド域に対する要求はかなり厳しい。

図2は、本発明のD/A変換器の第二実施例の略図である。図2に示すとおり、D/A変換器200は、回路205、マルチプレクサ230、ローパスフィルタ240、音量制御ユニット250、変調器260及びD/A変換回路270を備える。本実施例において、回路205はFIFOユニット210、2ビットエンコーダ220を備える。以下でD/A変換器200の操作フローについて説明をする。

【0014】

先ず、音声データが従来のディスク (compact disc) の64倍のサンプル周波数 ($f_s = 64 \times 44.1 \text{ kHz}$) でアナログ-デジタル変換をして1ビット $\Sigma \Delta$ 変調信号 S_{DM_1-bit} を生成する。その後、1ビット $\Sigma \Delta$ 変調信号 S_{DM_1-bit} はFIFOユニット210に転送され、2ビットエンコーダ220が1ビット $\Sigma \Delta$ 変調信号 S_{DM_1-bit} をエンコードして2ビット $\Sigma \Delta$ 変調信号 S_{DM_2-bit} を生成する。マルチプレクサ230は選択信号Empに基づいて選択的に2ビット $\Sigma \Delta$ 変調信号 S_{DM_1-bit} 又は純ゼロ信号 S_{ZERO} を出力して出力信号 S_{OUT} とする。このうち、FIFOユニット210にデータが存在するときは、マルチプレクサ230が選択信号Empに基づいて2ビット $\Sigma \Delta$ 変調信号 S_{DM_2-bit} を出力し、FIFOユニット210にデータが存在しないときは、マルチプレクサ230は、選択信号Empに基づいて純ゼロ信号 S_{ZERO} を出力する。即ち、音声情報再生中には、マルチプレクサ230が2ビット $\Sigma \Delta$ 変調信号 S_{DM_2-bit} をローパスフィルタ240に出力する。音声情報再生の終了時は、マルチプレクサ230が純ゼロ信号 S_{ZERO} をローパスフィルタ240に出力する。次に、ローパスフィルタ240は出力信号 S_{OUT} に基づいてmビットのパルスコード変調信号 S_{PCM} を生成する。本実施例において、ローパスフィルタ240は有限インパルス応答フィルタであり、有限インパルス応答デジタルフィルタは遅延ユニット (delay unit) とマルチプレクサと乗算器などにより実現できるか、又は直接マルチプレクサ若しくは、ルックアップテーブルにより実現できる。このほか、本実施例には、パルスコード変調信号 S_{PCM} を調整して調整後の出力信号 S_{VC} を生成する音量制御ユニット250が含まれる。次に、変調器260が調整後出力信号 S_{VC} を変調して4ビットの変調後出力信号 S_m を生成する。D/A変換回路270は、変調後の出力信号 S_m に基づきアナログ出力信号 S_{OUT_ana} を生成する。このほか、ローパスフィルタ240及び音量制御ユニット250は、ソフトウェアにより実現してもよい。

【0015】

以上、本発明の実施例を図面を参照して詳述してきたが、具体的な構成は、この実施例に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があっても、本発明に含まれる。

【符号の説明】

【0016】

D/A変換器

FIFOユニット

120、220 2ビットエンコーダ

マルチプレクサ

ローパスフィルタ

D/A変換回路

音量制御ユニット

変調

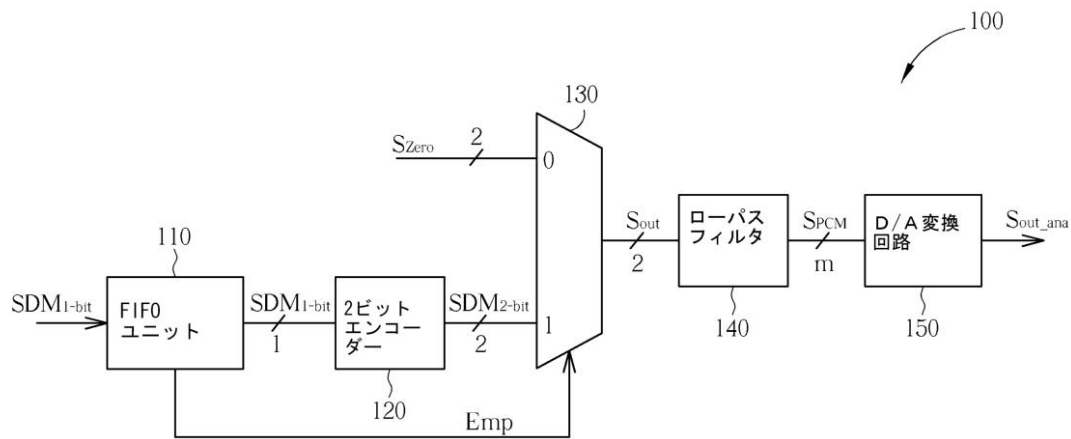
10

20

30

40

【図 1】



【図 2】

