



ÚŘAD PRO VYNÁLEZY

A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

205 369

(11)

(B1)

(61)

- (23) Výstavní priorita
- (22) Přihlášeno 21 02 78
- (21) PV 1083-78

(51) Int. Cl.³ H 03 K 13/02

- (40) Zveřejněno 29 08 80
- (45) Vydáno 01 08 83

(75)

Autor vynálezu BYDŽOVSKÝ JAN ing.CSc., PRAHA

(54) Zapojení číslicově analogového převodníku

Zapojení číslicově analogového převodníku zejména pro teplotní kompenzaci. Ve zdroji referenčního napětí je k emitoru výstupního transistoru inverzně zapojena dvojice prvního a druhého kompenzačního transistoru, z jejichž středu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače. Kompenzační transistory jsou téhož typu vodivosti jako dvojice spínacích transistorů ze spínací části převodníku. V ní je v sérii s výstupním odporem zapojen pomocný kompenzační transistor, zapojený na nulovou sběrnici jako spínací transistory a báze je připojena na výstupní sběrnici zdroje referenčního napětí.

Vynález se týká zapojení číslicově analogového převodníku zejména pro teplotní kompenzaci, sestávající ze zdroje referenčního napětí s referenční diodou a inverzním zesilovačem, na jehož výstup je připojena báze výstupního transistoru v zapojení se společným emitorem a ze spínací analogové části, v níž jsou na výstupu zdroje referenčního napětí paralelně zapojeny dvojice inverzně zapojených spínacích transistorů téhož typu vodivosti, jejichž středy jsou přes váhové odpory připojeny na výstup převodníku.

Při použití číslicově analogového převodníku v průmyslových aplikacích je požadována nezávislost výstupního napětí na změnách teploty v rozmezí 0 až 70 °C. Tak například u 10 bitového číslicově analogového převodníku je při zachování rozlišovací schopnosti převodníku 1 bit požadována při maximálním výstupu 5 V při nejvyšší váhové hodnotě stabilita výstupního napětí $\pm 0,5$ mV.

Dosud známými obvody pro stabilizaci pracovního režimu transistoru, zejména zpětnou vazbou a proti změnám teploty nelze tento požadavek splnit, rovněž tak ani zapojením teplotně závislých prvků jako například termistorů, poristorů do obvodu transistoru.

Zapojení známého převodníku se zpětnou vazbou ve zdroji referenčního napětí sestává ze zdroje referenčního napětí, v němž je zapojena v nepropustném směru pólovaná referenční dioda, připojená katodou na neinvertující vstup inverzního zesilovače, na jehož výstup je připojena báze transistoru. Transistor v zapojení se společným emitorem, z jehož výstupu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače a ze spínací analogové části, v níž jsou budící transistory a mezi výstupní sběrnici zdroje referenčního napětí a společnou nulovou sběrnici připojeny paralelně dvojice nebo-li výstupními obvody inverzně spojených spínacích transistorů téhož typu vodivosti.

Báze spínacích transistorů a budících transistorů jsou připojeny na svorky, na něž je přiváděno ovládací napětí. Středy inverzně výstupními obvody spojených dvojic spínacích transistorů téhož typu vodivosti jsou přes váhové odpory připojeny na výstup převodníku s výstupním odporem. Běžně se provádějí převodníky 8, 10, 12 a 16 bitové.

V závislosti na okolní teplotě se mění vnitřní odpor jednotlivých transistorů. Například u zapnutého spínacího transistoru se zvětšuje úbytek napětí emitor-kolektor a v důsledku toho se zmenšuje výstupní napětí přivedené přes váhový odpor na výstup převodníku. Podobně u zapnutého spínacího transistoru se zvětšuje úbytek emitor-kolektor v závislosti na teplotě, čímž se zvyšuje vnitřní odpor tohoto transistoru a zvětšuje se napětí na výstupu převodníku.

Nevýhody nevykompenzování kolísání výstupního napětí způsobeného změnami teplot u známých zapojení převodníku v podstatě odstraňuje zapojení číslicově analogového převodníku pro teplotní kompenzaci podle vynálezu, jehož podstata spočívá v tom, že ve zdroji referenčního napětí je k emitoru výstupního transistoru

inverzně zapojena dvojice prvního a druhého kompenzačního transistoru. Z jejich středu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače. Kompenzační transistory jsou téhož typu vodivosti jako dvojice spínacích transistorů ve spínací analogové části převodníku. Ve spínací analogové části je v sérii s výstupním odporem zapojen pomocný kompenzační transistor, zapojený na nulovou sběrnici jako spínací transistory. Jeho báze je připojena na výstupní sběrnici zdroje referenčního napětí.

Nového nebo vyššího účinku je dosaženo, zvýšením rozsahu pracovních teplot a zvýšením rozlišovací schopnosti převodníku.

Na připojených výkresech je na obr. 1 uvedeno schema zapojení bez kompenzace a na obr. 2 je příklad dle vynálezu.

Příklad známého zapojení převodníku se zpětnou vazbou ve zdroji referenčního napětí je vyznačen na obr. 1 připojeného výkresu. Převodník sestává ze zdroje referenčního napětí R, v němž je zapojena v nepropustném směru pólovaná referenční dioda D, připojená katodou na neinvertující vstup inverzního zesilovače Z, na jehož výstup je připojena báze transistoru T. Transistor T v zapojení se společným emitorem, z jehož výstupu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače Z a ze spínací analogové části S, v níž jsou budící transistory 30, 31, 32 a mezi výstupní sběrnici V zdroje referenčního napětí R a společnou nulovou sběrnici 0 připojeny paralelně dvojice (výstupními obvody) inverzně spojených spínacích transistorů 10, 20, 11 - 21, 12 - 22 téhož typu vodivosti. Báze spínacích transistorů 20, 21, 22 a budících transistorů 30, 31, 32 jsou připojeny na svorky 200, 202, na než je přiváděno ovládací napětí. Středy inverzně výstupními obvody spojených dvojic spínacích transistorů 10 - 20, 11 - 21, 12 - 22 téhož typu vodivosti jsou přes váhové odpory 60, 61, 62 připojeny na výstup převodníku s výstupním odporem R_v. Běžně se provádějí převodníky 8, 10, 12 a 16 bitové. Z důvodu přehlednosti jsou na výkrese znázorněny jen tři dvojice spínacích transistorů a jim příslušející pomocné transistory.

V závislosti na okolní teplotě se mění vnitřní odpor jednotlivých transistorů. Například u zapnutého spínacího transistoru 11 se zvětšuje úbytek napětí emitor-kolektor a v důsledku toho se zmenšuje výstupní napětí přivedené přes váhový odpor 61 na výstup převodníku. Podobně u zapnutého spínacího transistoru 20 se zvětšuje úbytek emitor-kolektor v závislosti na teplotě, čímž se zvyšuje vnitřní odpor tohoto transistoru a zvětšuje se napětí na výstupu převodníku.

Podle vynálezu je ve zdroji referenčního napětí R zapojena v emitoru výstupního transistoru T dvojice inverzně spojených prvního a druhého kompenzačních transistorů K1 - K2. Z jejich středu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače Z. Tato dvojice kompenzačních transistorů K1 - K2 je stejného typu vodivosti a stejně zapojená jako dvojice spínacích transistorů 10 - 20, 21 - 12, 12 - 22 spínací analogové části S převodníku a jsou na výstupu zdroje referenčního

napětí R zapojeny navzájem paralelně. Jinak je zapojení ve zdroji referenčního napětí R podle vynálezu shodné se známým zapojením v obr. 1.

Ve spínací analogové části S je v serii s vstupním odporem R_v zapojen emitor pomocného kompenzačního transistoru K₃ v zapojení se společným kolektorem, jehož báze je připojena k výstupní sběrnici V zdroje referenčního napětí R. Pomocný kompenzační transistor K₃ je stejného typu a je zapojen stejně jako inverzně zapojené spínací transistory 20, 21 a 22 připojené k nulové sběrnici 0 převodníku.

Ovládací napětí pro analogovou spínací část S se přivádí mezi vstupní svorky 200, 201, 202 a společnou nulovou sběrnici 0. Dle stavu vstupního ovládacího signálu je na vstupní svorky 200, 201, 202 přivedeno napětí, odpovídající kombinaci logických jedniček a logických nul. V případě, kdy je na vstupní svorku 200 a společnou nulovou sběrnici 0 přivedeno napětí odpovídající logické jedničce je budicí transistor 30 zapnutý a napětí na jeho kolektoru vypne spínací transistor 10. Tím je na bázi spínacího transistoru 20 připojeno kladné ovládací napětí, spínací transistor 20 sepne a spojí váhový odpor 60 se společnou nulovou sběrnici 0. V případě, že je mezi vstupní svorkou 201 a společnou nulovou sběrnici 0 napětí, které svojí velikostí odpovídá logické nule, je sepnutý spínací transistor 11 a vypnutý spínací transistor 21. Sepnutý spínací transistor 11 spojuje váhový odpor 61 a výstupní sběrnici V zdroje referenčního napětí R. Podle charakteru vstupního číslicového signálu, který je přiveden na svorky 200, 201, 202 jsou váhové odpory 60, 61, 62 připojeny buď ke společné nulové sběrnici 0, nebo k výstupní sběrnici V zdroje referenčního napětí R, v důsledku čehož je na výstupu převodníku napětí odpovídající analogové hodnoty.

Zapojení zdroje referenčního napětí R je provedeno tak, že s rostoucí teplotou narůstá výstupní napětí a to tak, že je kompenzována teplotní závislost spínacích transistorů 10, 11, 12 spínací analogové části S. Této teplotní kompenzace je docíleno tím, že ve zpětné vazbě ve zdroji referenčního napětí R je zapojena dvojice prvního a druhého transistoru K₁, K₂ zapojená inverzně a takového typu vodivosti, jako jsou dvojice spínacích transistorů 10 - 20, 11 - 21, 12 - 22. Výstupní napětí referenčního zdroje R je odebráno z emitoru výstupního transistoru T, přičemž napětí pro zpětnou vazbu je odebráno ze středu inverzně spojených kompenzačních transistorů K₁, K₂. Z dvojice kompenzačních transistorů K₁, K₂ je první kompenzační transistor K₁ přes odpor báze trvale zapojený, jeho pracovní režim odpovídá pracovnímu režimu spínacích transistorů 10, 11, 12 ve spínací analogové části S převodníku. S rostoucí teplotou klesá napětí ve středu inverzně spojených kompenzačních transistorů K₁, K₂, čímž vzrůstá výstupní napětí zdroje referenčního napětí R.

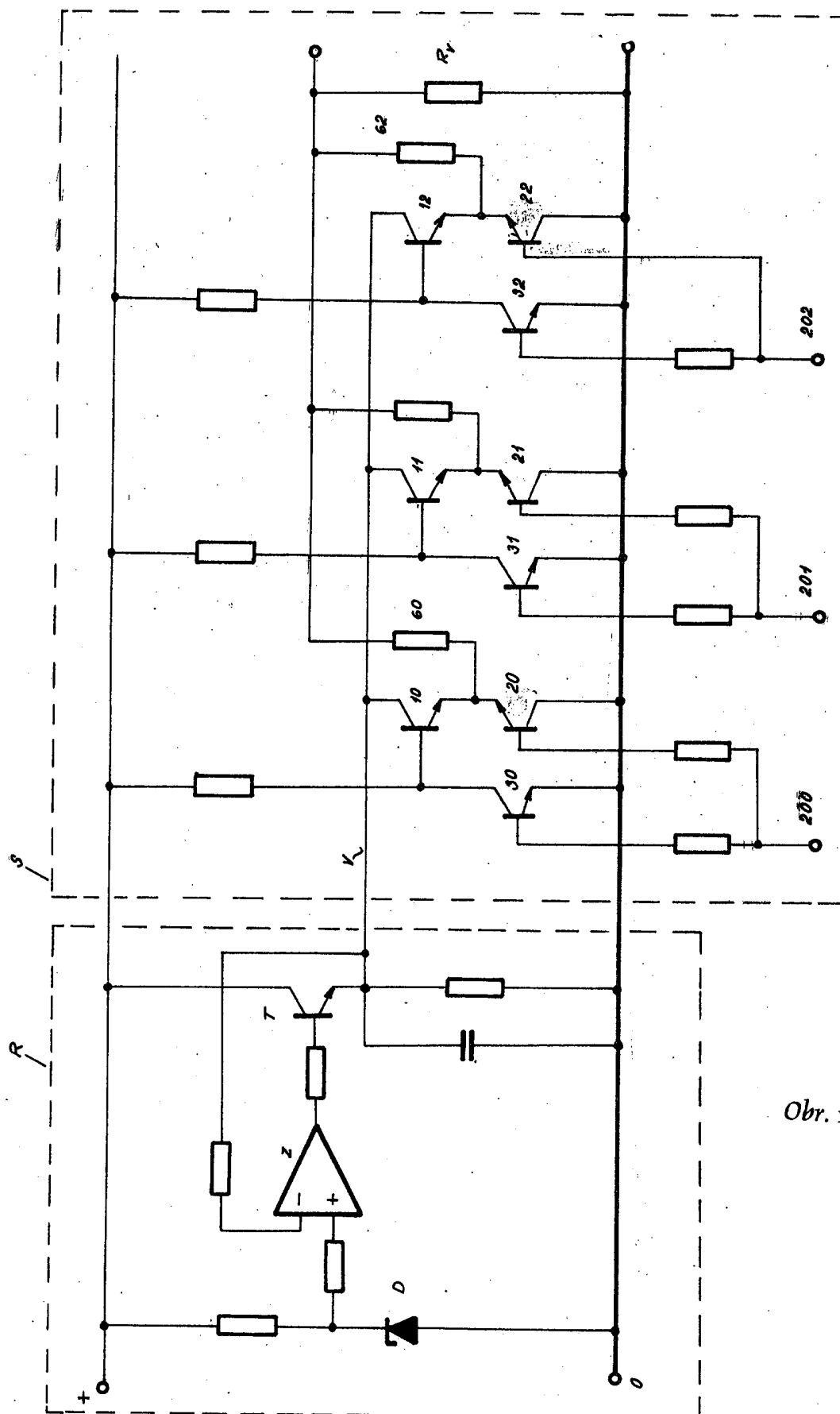
Teplotní kompenzace úbytku napětí u spínacích transistorů 20, 21, 22 zapojených inverzně k transistorům 10, 11, 12 je provedena pomocným kompenzačním

transistorem K3 ve spínací analogové části S. V případě sepnutí spínacího inverzně zapojeného transistoru, například 20 je připojen jeden vývod váhového odporu 60 k společné nulové sběrnici 0. Změnou vnitřního odporu tohoto transistoru 20 se změní i proudy na výstupu převodníku. Pomocný kompenzační transistor K3, který je stejného typu vodivosti jako inverzně zapojené spínací transistory 20, 21, 22 připojené na společnou nulovou sběrnici 0 zvětšuje s rostoucí teplotou vnitřní odpor a vyrovnává dílčí poměry mezi výstupním odporem R_v a váhovými odpory 60, 61, 62 spojenými s nulovou sběrnici 0.

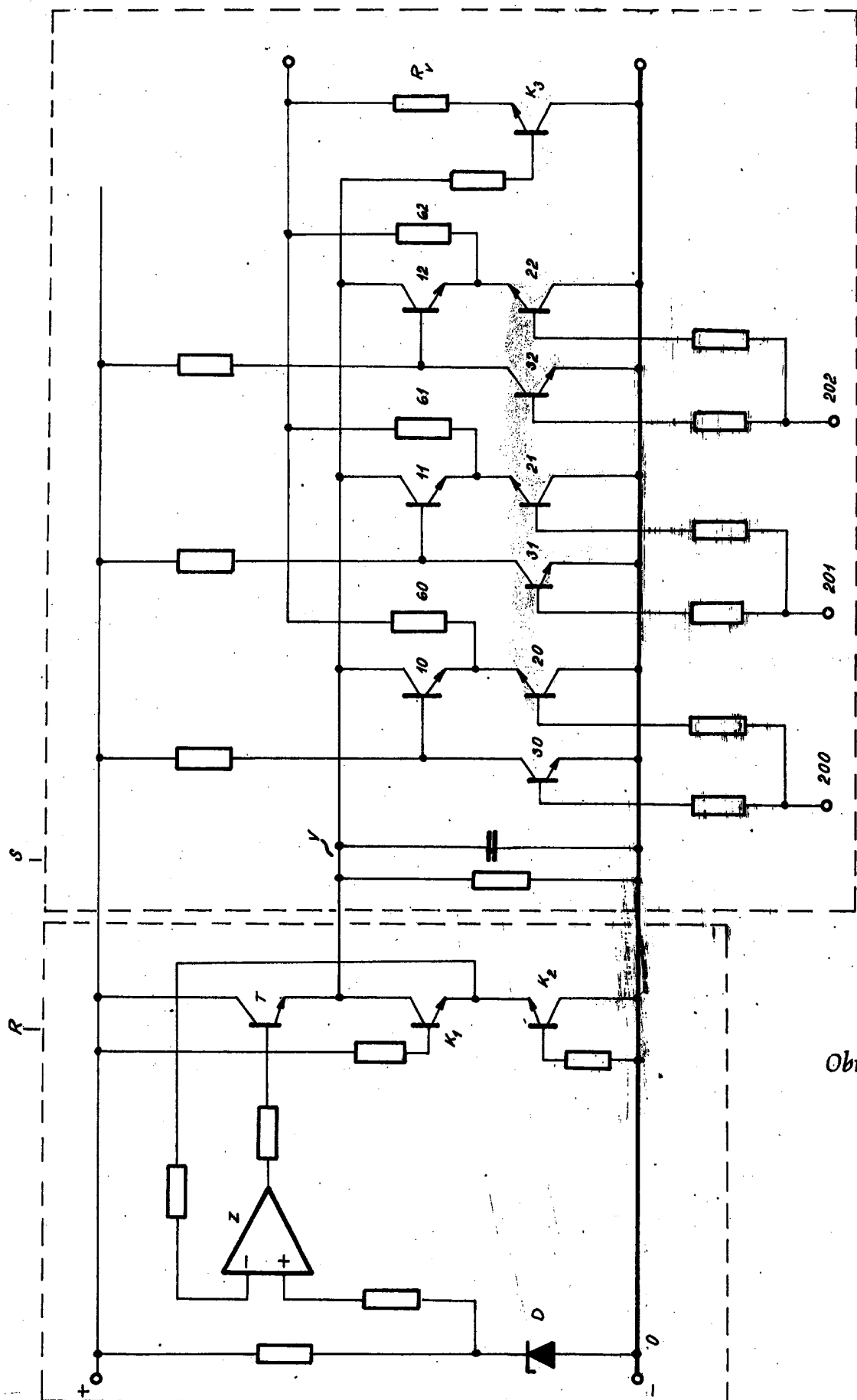
Provedení váhových odporů závisí na vstupním kódu číslicově analogového převodníku. V případě dvojkového kódu je ohmická hodnota následujícího odporu vždy dvojnásobná vzhledem k předcházejícímu váhovému odporu. Například ohmická hodnota váhového odporu 61 je dvojnásobkem ohmické hodnoty váhového odporu 60. Počet spínacích členů převodníku závisí na počtu bitů vstupního slova, přičemž číslicový signál je přiveden mezi vstupní svorky 200, 201, 202 a nulovací napájecí sběrnici převodníku.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení číslicově analogového převodníku zejména pro teplotní kompenzaci sestávající ze zdroje referenčního napětí s referenční diodou a inverzním zesilovačem, na jehož výstup je připojena báze výstupního transistoru v zapojení se společným emitorem a ze spínací analogové části, v níž jsou na výstupu zdroje referenčního napětí paralelně zapojeny dvojice inverzně zapojených spínacích transistorů téhož typu vodivosti, jejichž středy jsou přes váhové odpory připojeny na výstup převodníku, vyznačené tím, že ve zdroji referenčního napětí (R) je k emitoru výstupního transistoru (T) inverzně zapojena dvojice prvního a druhého kompenzačního transistoru (K1, K2), z jejichž středu je vyvedena zpětná vazba na invertující vstup inverzního zesilovače (Z), přičemž kompenzační transistory (K1, K2) jsou téhož typu vodivosti jako dvojice spínacích transistorů (10 - 20, 11 - 21, 12 - 22) ve spínací analogové části (S) převodníku a ve spínací analogové části (S) je v sérii s výstupním odporem (R_v) zapojen pomocný kompenzační transistor (K3), zapojený na nulovou sběrnici (0) jako spínací transistory (20, 21, 22) a báze je připojena na výstupní sběrnici (V) zdroje referenčního napětí (R).



Obr. 1



Obr. 2